

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2019년 4월 4일 (04.04.2019)



(10) 국제공개번호
WO 2019/066372 A2

(51) 국제특허분류:

H01L 33/64 (2010.01)

H01L 33/62 (2010.01)

H01L 33/36 (2010.01)

H01L 33/50 (2010.01)

H01L 25/075 (2006.01)

(21) 국제출원번호:

PCT/KR2018/011079

(22) 국제출원일:

2018년 9월 19일 (19.09.2018)

(25) 출원언어:

한국어

(26) 공개언어:

한국어

(30) 우선권정보:

10-2017-0127381 2017년 9월 29일 (29.09.2017) KR

(71) 출원인: 서울반도체 주식회사 (SEOUL SEMICONDUCTOR CO., LTD.) [KR/KR]; 15429 경기도 안산시 단원구 산단로163번길 97-11, Gyeonggi-do (KR).

(72) 발명자: 방세민 (BANG, Se Min); 15429 경기도 안산시 단원구 산단로163번길 97-11, Gyeonggi-do (KR).

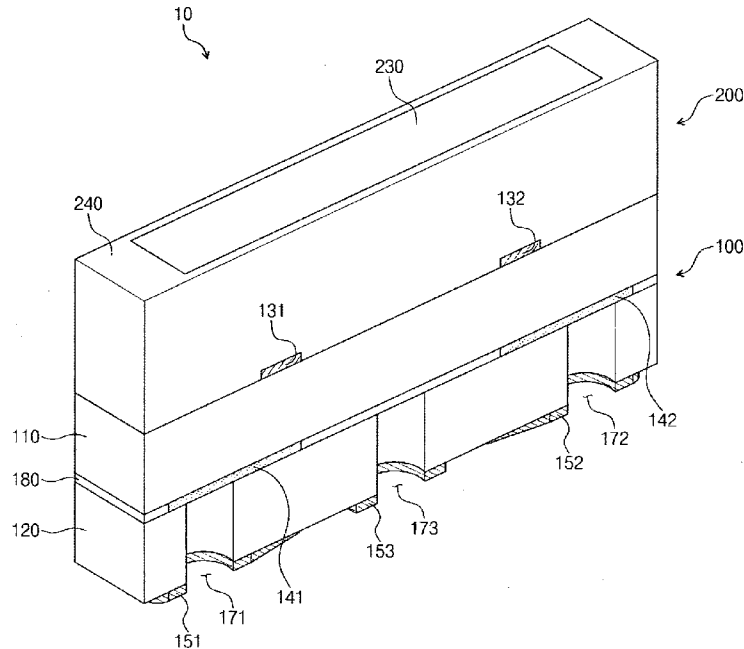
(74) 대리인: 이기성 (LEE, Ki Sung); 04795 서울시 성동구 성수이로 147 아이에스비즈타워, 602호, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(54) Title: LIGHT EMITTING DIODE, LIGHT EMITTING DIODE MODULE, AND DISPLAY DEVICE COMPRISING SAME

(54) 발명의 명칭: 발광 다이오드, 발광 다이오드 모듈 및 그것을 갖는 표시 장치

[도1]



(57) Abstract: The present invention relates to a light emitting diode, a light emitting diode module, and a display device comprising the same. A light emitting diode according to an embodiment of the present application comprises: a light source unit which includes a light emitting unit, a first electrode pad, and a second electrode pad and emits light to the front thereof; and a lead frame unit which is disposed on a rear surface of the light source unit and includes a first and a second lead terminal connected to the first and the second electrode pad, respectively, wherein at least one of the first and the second lead terminal includes an upper conductive layer, a middle conductive layer, and a lower conductive layer which are disposed in different layers and electrically connected to each other. The light emitting diode according to an embodiment of the present application secures an improved heat-radiating performance.

[다음 쪽 계속]



WO 2019/066372 A2



(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서 없이 공개하며 보고서 접수 후 이를 별도로 공개함 (규칙 48.2(g))

(57) 요약서: 본 발명은 발광 다이오드, 발광 다이오드 모듈 및 그것을 갖는 표시 장치에 관한 것이다. 본 출원의 실시 예에 따른 발광 다이오드는 발광부, 제1 전극 패드, 및 제2 전극 패드를 포함하며, 전면으로 광을 출사하는 광원 유닛; 및 상기 광원 유닛의 배면에 제공되며, 상기 제1 및 제2 전극 패드에 각각 연결된 제1 및 제2 리드 단자를 포함하는 리드 프레임 유닛을 포함하며, 상기 제1 및 제2 리드 단자 중 적어도 하나는, 서로 다른 층에 제공되며 서로 전기적으로 연결된 상부 도전층, 중간 도전층, 및 하부 도전층을 포함한다. 본 출원의 실시 예에 따른 발광 다이오드는 개선된 방열 효과를 갖는다.

명세서

발명의 명칭: 발광 다이오드, 발광 다이오드 모듈 및 그것을 갖는 표시 장치

기술분야

- [1] 본 발명은 발광 다이오드, 발광 다이오드 모듈 및 그것을 갖는 표시 장치에 관한 것이다.

배경기술

- [2] 일반적으로 발광 다이오드는 크게 탑형 발광 다이오드와 사이드 타입 발광 다이오드로 분류할 수 있다. 사이드 타입 발광 다이오드 패키지는 도광판의 측면으로 광을 입사하는 디스플레이 장치의 백라이트용 광원으로 많이 이용되고 있다. 최근에 사이드 타입 발광 다이오드 패키지는 기존 디스플레이 장치의 백라이트 용도 외에도 용도나 활용 폭이 더 넓어지고 있다.
- [3] 최근 디스플레이 장치의 두께가 얇아지면서, 사이드 타입 발광 다이오드 패키지의 두께도 얇아지는 추세이다. 하지만, 종래의 사이드 타입 발광 다이오드 패키지의 두께가 얇아짐에 따라 발광 다이오드 칩과 반사기 간의 공간이 협소해지고 있으며, 온도 상승에 따른 방열 설계가 요구되고 있다.

발명의 상세한 설명

기술적 과제

- [4] 본 출원의 목적은 방열 구조가 개선된 발광 다이오드 및 발광 다이오드 모듈, 그리고 그것을 포함하는 표시 장치를 제공함에 있다.

과제 해결 수단

- [5] 본 출원의 실시 예에 따른 발광 다이오드는 발광부, 제1 전극 패드, 및 제2 전극 패드를 포함하며, 전면으로 광을 출사하는 광원 유닛; 및 상기 광원 유닛의 배면에 제공되며, 상기 제1 및 제2 전극 패드에 각각 연결된 제1 및 제2 리드 단자를 포함하는 리드 프레임 유닛을 포함하며, 상기 제1 및 제2 리드 단자 중 적어도 하나는, 서로 다른 층에 제공되며 서로 전기적으로 연결된 상부 도전층, 중간 도전층, 및 하부 도전층을 포함한다.
- [6] 실시 예에 있어서, 상기 리드 프레임 유닛은 제1 절연 기판 및 제2 절연 기판을 포함하며, 상기 상부 도전층은 상기 광원 유닛과 상기 제1 절연 기판 사이에 제공되고, 상기 중간 도전층은 상기 제1 절연 기판과 상기 제2 절연 기판 사이에 제공되며, 상기 하부 도전층은 상기 제2 절연 기판 상에 제공되며 상기 중간 도전층이 제공된 면의 반대 면에 제공된다.
- [7] 실시 예에 있어서, 상기 리드 프레임 유닛은 상기 제1 및 제2 리드 단자와 절연된 더미 단자를 더 포함한다.
- [8] 실시 예에 있어서, 평면 상에서 볼 때, 상기 더미 단자는 상기 제1 리드 단자와 상기 제2 리드 단자 사이에 제공된다.

- [9] 실시 예에 있어서, 상기 더미 단자는 상기 제1 절연 기판과 상기 제2 절연 기판 사이에 제공된 중간 더미층; 및 상기 제2 절연 기판에 제공되되 상기 중간 더미층이 제공된 면의 반대 면에 제공된 하부 더미층을 포함한다.
- [10] 실시 예에 있어서, 상기 중간 더미층과 상기 중간 도전층은 서로 전기적으로 절연되고, 상기 하부 더미층과 상기 하부 도전층은 서로 전기적으로 절연된다.
- [11] 실시 예에 있어서, 상기 제2 절연 기판은 그 일부가 제거된 더미 솔더홀을 갖고, 상기 중간 더미층과 상기 하부 더미층은 상기 더미 솔더홀에 제공된 솔더 페이스트를 통하여 전기적으로 연결된다.
- [12] 실시 예에 있어서, 상기 제1 및 제2 절연 기판은 각각 그 일부가 제거된 적어도 하나의 비아홀을 갖고, 상기 상부 도전층과 상기 중간 도전층은 상기 비아홀에 제공된 컨택부를 통하여 전기적으로 연결된다.
- [13] 실시 예에 있어서, 상기 제2 절연 기판은 상기 중간 도전층의 배면을 노출시키는 적어도 하나의 솔더홀을 갖는다.
- [14] 실시 예에 있어서, 상기 하부 도전층은 상기 솔더홀과 동일한 개구부를 갖는다.
- [15] 실시 예에 있어서, 상기 솔더홀에 제공되는 솔더 페이스트를 더 포함한다.
- [16] 실시 예에 있어서, 상기 발광부, 상기 제1 전극 패드, 및 상기 제2 전극 패드는 발광 다이오드를 이루며, 상기 발광 다이오드는 상기 리드 프레임 유닛 상에 배치된다.
- [17] 실시 예에 있어서, 상기 발광 다이오드는 플립형이다.
- [18] 실시 예에 있어서, 상기 발광 다이오드를 커버하며, 상기 발광 다이오드로부터 출사된 광의 적어도 일부를 변환하는 파장 변환부를 더 포함한다.
- [19] 실시 예에 있어서, 상기 파장 변환부는 형광체를 포함한다.
- [20] 실시 예에 있어서, 상기 파장 변환부를 커버하는 투명부를 더 포함한다.
- [21] 실시 예에 있어서, 평면 상에서 볼 때, 상기 발광 다이오드, 상기 파장 변환부, 및 상기 투명부의 둘레를 둘러싸는 절연부를 더 포함한다.
- [22] 실시 예에 있어서, 평면 상에서 볼 때, 상기 절연부는 상기 파장 변환부와 일부가 중첩된다.
- [23] 실시 예에 있어서, 평면 상에서 볼 때, 상기 절연부는 상기 형광부와 이격된다.
- [24] 실시 예에 있어서, 평면 상에서 볼 때, 상기 절연부는 상기 형광부와 접촉된다.
- [25] 실시 예에 있어서, 상기 상부 도전층은 상기 제1 리드 단자에 전기적으로 연결된 제1 상부 도전층 및 상기 제2 리드 단자에 연결된 제2 상부 도전층을 포함하며, 상기 제1 및 제2 상부 도전층 중 적어도 하나는 외부로 노출된다.
- [26] 실시 예에 있어서, 상기 중간 도전층은 상기 제1 리드 단자에 전기적으로 연결된 제1 중간 도전층 및 상기 제2 리드 단자에 연결된 제2 중간 도전층을 포함하며, 상기 제1 및 제2 중간 도전층 중 적어도 하나는 외부로 노출된다.
- [27] 본 출원의 실시 예에 따른 발광 다이오드 모듈은 발광부, 제1 전극 패드, 및 제2 전극 패드를 포함하며, 전면으로 광을 출사하는 광원 유닛; 상기 광원 유닛의 배면에 제공되며, 상기 제1 및 제2 전극 패드에 각각 연결된 제1 및 제2 리드

단자를 포함하는 리드 프레임 유닛; 및 상기 광원 유닛과 상기 리드 프레임 유닛의 측면에 제공되며, 상기 제1 및 제2 리드 단자와 전기적으로 연결된 기판을 포함하며, 상기 제1 및 제2 리드 단자 중 적어도 하나는, 서로 다른 층에 제공되며 서로 전기적으로 연결된 상부 도전층, 중간 도전층, 및 하부 도전층을 포함한다.

- [28] 본 출원의 실시 예에 따른 표시 장치는 표시 패널; 상기 표시 패널의 일 측에 제공되며, 광이 입사되는 제1 면 및 상기 광이 출사되며 상기 표시 패널과 마주보는 제2 면을 갖는 도광판; 및 상기 도광판의 상기 제1 면으로 상기 광을 제공하는 발광 다이오드 모듈을 포함하며, 상기 발광 다이오드 모듈은 발광부, 제1 전극 패드, 및 제2 전극 패드를 포함하며, 전면으로 광을 출사하는 광원 유닛; 상기 광원 유닛의 배면에 제공되며, 상기 제1 및 제2 전극 패드에 각각 연결된 제1 및 제2 리드 단자를 포함하는 리드 프레임 유닛; 및 상기 광원 유닛과 상기 리드 프레임 유닛의 측면에 제공되며, 상기 제1 및 제2 리드 단자와 전기적으로 연결된 기판을 포함하며, 상기 제1 및 제2 리드 단자 중 적어도 하나는, 서로 다른 층에 제공되며 서로 전기적으로 연결된 상부 도전층, 중간 도전층, 및 하부 도전층을 포함한다.

발명의 효과

- [29] 본 출원의 실시 예에 따른 발광 다이오드는 개선된 방열 효과를 갖는다.

도면의 간단한 설명

- [30] 도 1은 본 출원의 실시 예에 따른 발광 다이오드를 간략히 보여주는 사시도이다.
- [31] 도 2a 내지 도 2c는 도 1의 리드 프레임 유닛을 좀 더 자세히 보여주는 도면들이다.
- [32] 도 3a 내지 도 3c는 도 1의 광원 유닛을 좀 더 자세히 설명하기 위한 도면들이다.
- [33] 도 4a 내지 도 4d는 광원 유닛의 발광 다이오드 칩을 좀 더 자세히 설명하기 위한 도면들이다.
- [34] 도 5a 내지 도 5d는 도 1의 발광 다이오드를 사용하여 형성된 발광 다이오드 모듈을 보여주는 도면들이다.
- [35] 도 6a 내지 내지 도 6d는 본 출원의 다른 실시 예에 따른 발광 다이오드를 보여주는 도면들이다.
- [36] 도 7a 및 도 7b는 도 6의 발광 다이오드를 사용하여 형성된 발광 다이오드 모듈을 보여주는 도면들이다.
- [37] 도 8a 내지 내지 도 8d는 본 출원의 다른 실시 예에 따른 발광 다이오드를 보여주는 도면들이다.
- [38] 도 9a 및 도 9b는 각각 본 출원의 다른 실시 예에 따른 제2 도전층 및 제3 도전층의 평면도를 보여주는 도면이다.
- [39] 도 10a 내지 내지 도 10d는 본 출원의 다른 실시 예에 따른 발광 다이오드를

보여주는 도면들이다.

[40] 도 11a 내지 내지 도 11d는 본 출원의 다른 실시 예에 따른 발광 다이오드를 보여주는 도면들이다.

[41] 도 12a 및 도 12b는 도 11의 발광 다이오드를 사용하여 형성된 발광 다이오드 모듈을 보여주는 도면들이다.

[42] 도 13a 내지 내지 도 13d는 본 출원의 다른 실시 예에 따른 발광 다이오드를 보여주는 도면들이다.

[43] 도 14는 본 출원의 발광 다이오드 모듈이 제공된 표시 장치의 일 예를 보여주는 단면도이다.

발명의 실시를 위한 최선의 형태

[44] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.

[45] 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다. 첨부된 도면에 있어서, 구조물들의 치수는 본 발명의 명확성을 위하여 실제보다 확대하여 도시한 것이다. 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

[46] 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다. 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 "상에" 있다고 할 경우, 이는 다른 부분 "바로 위에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 또한, 본 명세서에 있어서, 어느 층, 막, 영역, 판 등의 부분이 다른 부분 상(on)에 형성되었다고 할 경우, 상기 형성된 방향은 상부 방향만 한정되지 않으며 측면이나 하부 방향으로 형성된 것을 포함한다. 반대로 층, 막, 영역, 판 등의 부분이 다른 부분 "아래에" 있다고 할 경우, 이는 다른 부분 "바로 아래에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

[47] 이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예를 보다 상세하게

설명하고자 한다.

- [48] 도 1 내지 도 4는 본 출원의 실시 예에 따른 발광 다이오드(10)를 간략히 보여주는 도면들이다. 구체적으로, 도 1은 본 출원의 실시 예에 따른 발광 다이오드(10)를 간략히 보여주는 사시도이며, 도 2 내지 도 4는 도 1의 발광 다이오드(10)의 리드 프레임 유닛(100) 및 광원 유닛(200)을 자세히 보여주는 도면들이다. 도 1 내지 도 4를 참조하면, 발광 다이오드(10)는 리드 프레임 유닛(100) 및 광원 유닛(200)을 포함한다.
- [49] 본 출원의 실시 예에 따른 발광 다이오드(10)는 리드 프레임 유닛(100) 및 상기 리드 프레임 유닛(100)에 실장된 광원 유닛(200)을 포함하며, 리드 프레임 유닛(100)은 서로 다른 층에 제공되는 적어도 세 개의 도전층들을 포함한다. 특히, 본 출원의 실시 예에 따른 발광 다이오드(10)는 상기 적어도 세 개의 도전층들을 통하여 발광 다이오드(10) 내부의 열을 외부로 방출함으로써, 개선된 방열 효과를 제공할 수 있다.
- [50] 먼저 도 1을 참조하면, 리드 프레임 유닛(100)은 그 상면에 광원 유닛(200)이 제공되며, 광원 유닛(200)에 포함된 발광 다이오드 칩(210)을 외부 회로에 연결하는 리드 프레임 구조를 제공한다. 즉, 리드 프레임 유닛(100)은 광원 유닛(200)에 포함된 발광 다이오드 칩(210)의 제1 및 제2 전극 패드에 각각 연결되며, 광원 유닛(200)의 발광을 위하여 필요한 전원을 제공한다.
- [51] 광원 유닛(200)은 리드 프레임 유닛(100)의 상면에 제공되며, 외부에서 공급되는 전원에 의해 소정 파장의 빛을 방출한다. 예를 들어, 광원 유닛(200)은 발광 다이오드 칩(210), 상기 발광 다이오드 칩(210)의 전면에 배치된 투명부(230), 그리고 상기 발광 다이오드 칩(210) 및 상기 투명부(230)를 감싸는 하우징(240)을 포함하며, 투명부(230)를 통하여 소정 파장의 빛을 방출할 수 있다. 또한, 예를 들어, 광원 유닛(200)은 발광 다이오드 칩(210)으로부터 출사되는 빛의 파장을 변환하는 파장 변환부(230)를 더 포함할 수 있다.
- [52] 리드 프레임 유닛(100)은 제1 절연 기판(110), 제2 절연 기판(120), 그리고 복수의 도전층들을 포함한다. 상기 복수의 도전층들은 서로 다른 층에 제공되는 제1 내지 제3 도전층들(130, 140, 150)을 포함할 수 있다.
- [53] 제1 도전층(130)은 제1 절연 기판(110)의 상면에 형성된다. 제1 도전층(130)은 제1 및 제2 상부 도전층(131, 132)을 포함하며, 그 일부가 외부로 노출될 수 있다. 예를 들어, 도 1에 도시된 바와 같이, 제1 및 제2 상부 도전층(131, 132)의 일부는 광원 유닛(200)의 하우징에 형성된 개구부를 통하여 외부로 노출될 수 있다. 다만, 이는 예시적인 것이며, 본 출원의 다른 실시 예에 따른 발광 다이오드는 제1 및/또는 제2 상부 도전층(131, 132)을 외부로 노출시키지 않을 수도 있다.
- [54] 제2 도전층(140)은 제1 절연 기판(110) 및 제2 절연 기판(120) 사이에 형성된다. 제2 도전층(140)은 제1 중간 도전층(141), 제2 중간 도전층(142) 및 중간 더미층(미도시)을 포함하며, 그 일부가 외부로 노출될 수 있다. 예를 들어, 도 1에 도시된 바와 같이, 제1 및 제2 중간 도전층(141, 142)의 일부가 접착층(180)에

형성된 개구부를 통하여 외부로 노출되고, 중간 더미층은 접착층(180)에 의하여 차단되어 외부로 노출되지 않을 수 있다. 다만, 이는 예시적인 것이며, 본 출원의 다른 실시 예에 따른 발광 다이오드는 제1 중간 도전층(141), 제2 중간 도전층(142) 및/또는 중간 더미층을 외부로 노출시키지 않을 수 있다.

- [55] 제3 도전층(150)은 제2 절연 기관(120)의 하면에 형성된다. 제3 도전층(150)은 제1 하부 도전층(151), 제2 하부 도전층(152) 및 하부 더미층(153)을 포함하며, 제2 절연 기관(120)에 대응하는 형상을 갖는다. 예를 들어, 도 1에 도시된 바와 같이, 제2 절연 기관(120)은 그 일부가 제거되어 형성된 반원 형태의 솔더홀들(171~173)을 포함할 수 있으며, 제1 하부 도전층(151), 제2 하부 도전층(152) 및 하부 더미층(153)은 각각 대응하는 솔더홀과 동일한 개구부를 갖도록 형성될 수 있다.
- [56] 본 출원의 기술적 사상에 따른 실시 예에 있어서, 제1 상부 도전층(131), 제1 중간 도전층(141) 및 제1 하부 도전층(151)은 제1 및 제2 절연 기관(110, 120)에 형성된 비아홀을 통하여 전기적으로 연결되어, 제1 리드 단자(191)를 형성할 수 있다. 또한, 제2 상부 도전층(132), 제2 중간 도전층(142) 및 제2 하부 도전층(152)은 제1 및 제2 절연 기관(110, 120)에 형성된 비아홀을 통하여 전기적으로 연결되어, 제2 리드 단자(192)를 형성할 수 있다. 제1 리드 단자(191)와 제2 리드 단자(192)는 절연물질에 의하여 전기적으로 절연되며, 각각 광원 유닛(200)의 제1 전극 패드 및 제2 전극 패드에 연결될 것이다.
- [57] 특히, 본 출원의 실시 예에 따른 제1 및 제2 리드 단자(191, 192)는 각각 제1 및 제2 절연 기관(110, 120) 사이에 배치된 제1 및 제2 중간 도전층(141, 142)을 포함한다. 본 출원의 실시 예에 따른 발광 다이오드(10)는 제1 및 제2 중간 도전층(141, 142)을 통하여 내부의 열을 외부로 방출할 수 있으며, 이에 따라 방열 성능이 개선될 수 있다.
- [58] 또한, 본 출원의 기술적 사상에 따른 실시 예에 있어서, 발광 다이오드(10)에 기관을 부착하여 발광 다이오드 모듈을 형성할 때에, 중간 더미층(143) 및 하부 더미층(153)은 더미 솔더홀(173)에 제공된 솔더 페이스트를 통하여 전기적으로 연결되어, 더미 단자(193, 도 5d 참조)를 형성할 수 있다. 발광 다이오드 모듈 제조 시에, 본 출원의 실시 예에 따른 더미 단자는 발광 다이오드(10)를 기관에 단단히 고정시킬 뿐만 아니라, 발광 다이오드(10)의 열을 기관으로 방출하는 열 패스 경로를 추가적으로 형성할 수 있다. 따라서, 방열 성능이 더욱 개선될 수 있다.
- [59] 한편, 도 1에서, 발광 다이오드(10)는 대략 직육면체의 형상을 갖는 것으로 도시되어 있다. 다만, 이는 예시적인 것이며, 본 출원의 다른 실시 예에 따른 발광 다이오드는 직육면체 이외에 다양한 형태를 가질 수 있으며, 본 출원의 기술적 사상의 범주 내에서 다양하게 변경될 수 있다. 또한, 이하에서 본 명세서에서 설명될 전면, 측면 및 배면의 용어는 발광 다이오드의 위치나 회전 여부에 따라 또는 기준이 되는 구성 요소에 따라 변경될 수 있는 상대적인 것임이 이해될 것이다.

- [60] 계속해서 도 2a 내지 도 2e를 참조하면, 도 2a에서는 도 1의 리드 프레임 유닛(100)의 사시도가 도시되어 있으며, 도 2b 내지 도 2d에서는 각각 리드 프레임 유닛(100)에 포함된 제1 도전층(130), 제2 도전층(140) 및 제3 도전층(150)을 보여주는 평면도가 도시되어 있다. 도 2e에서는 도 2의 절취선(II)을 따라 절취한 리드 프레임 유닛(100)의 단면도가 도시되어 있다. 한편, 명확하고 간결한 설명을 위하여, 도 2b에서는 제1 도전층(130)의 형상 위주로 도시되어 있고, 제2 도전층(140) 및 제3 도전층(150)은 생략되어 있다. 마찬가지로, 도 2c에서는 제2 도전층(140)의 형상 위주로 도시되어 있고, 도 2d에서는 제3 도전층(150)의 형상 위주로 도시되어 있다.
- [61] 도 2a 내지 도 2e를 참조하면, 리드 프레임 유닛(100)은 제1 절연 기판(110), 제2 절연 기판(120), 제1 도전층(130), 제2 도전층(140), 및 제3 도전층(150)을 포함한다.
- [62] 먼저 도 2a를 참조하면, 제1 절연 기판(110) 및 제2 절연 기판(120)이 마련된다. 제1 절연 기판(110) 및 제2 절연 기판(120)은 절연성을 가지는 재료로 형성된다. 예를 들어, 제1 절연 기판(110) 및 제2 절연 기판(120)은 유기 고분자 재료를 포함할 수 있다. 유기 고분자 재료로는 아크릴계, 폴리에스테르계, 폴리우레탄계, 에폭시계, 비닐계, 폴리스티렌계, 폴리아미드계, 우레아계, 요소계 중에서 선택된 1종 이상의 수지가 사용될 수 있다. 다만, 이는 예시적인 것이며, 절연성이 있다면 그 재료는 특별히 한정되지 않는다.
- [63] 도 2a 및 도 2b를 참조하면, 제1 절연 기판(110)의 상면에는 제1 도전층(130)이 형성된다. 제1 도전층(130)은 제1 상부 도전층(131) 및 제2 상부 도전층(132)을 포함한다. 제1 상부 도전층(131) 및 제2 상부 도전층(132)은 서로 전기적으로 절연된다. 예를 들어, 도 2b에 도시된 바와 같이, 제1 상부 도전층(131) 및 제2 상부 도전층(132)은 서로 소정 거리 이격되어 형성되며, 그 사이에 광원 유닛(200)의 하우징을 구성하는 물질이 채워짐으로써 전기적으로 절연될 수 있다.
- [64] 제1 상부 도전층(131) 및 제2 상부 도전층(132)은 각각 광원 유닛(200)의 제1 전극 패드 및 제2 전극 패드에 전기적으로 연결된다. 제1 상부 도전층(131) 및 제2 상부 도전층(132)은 도전성 재료를 사용하여 형성된다. 예를 들어, 제1 상부 도전층(131) 및 제2 상부 도전층(132)은 각각 Au, Pt, Pd, Rh, Ni, W, Mo, Cr, Ti, Fe, Cu, Al, Ag 등 또는 이들의 합금의 단층막 또는 적층막에 의해서 형성될 수 있다.
- [65] 한편, 도시된 바와 같이, 제1 상부 도전층(131) 및 제2 상부 도전층(132)은 그 일부가 외부로 노출될 수 있다. 다만, 이는 예시적인 것이며, 제조 공정에 따라서, 제1 상부 도전층(131) 또는 제2 상부 도전층(132) 중 어느 하나의 도전층의 일부가 외부로 노출될 수 있으며, 제1 상부 도전층(131) 및 제2 상부 도전층(132)이 외부로 노출되지 않을 수도 있다.
- [66] 도 2a 및 도 2c를 참조하면, 제1 절연 기판(110)의 하면에 제2 도전층(140)이 형성된다. 제2 도전층(140)은 제1 중간 도전층(141), 제2 중간 도전층(142), 및

중간 더미층(143)을 포함한다. 제1 중간 도전층(141), 제2 중간 도전층(142) 및 중간 더미층(143) 서로 전기적으로 절연된다. 예를 들어, 도 2a 및 도 2c에 도시된 바와 같이, 제1 중간 도전층(141), 제2 중간 도전층(142) 및 중간 더미층(143)은 서로 소정 거리 이격되어 형성되며, 그 사이에 접착층(180)을 구성하는 접착 물질이 채워짐으로써 서로 전기적으로 절연될 수 있다.

- [67] 제1 중간 도전층(141), 제2 중간 도전층(142) 및 중간 더미층(143)은 각각 도전성 재료를 사용하여 형성될 수 있다. 예를 들어, 앞서 설명된 제1 상부 도전층(131) 및/또는 제2 상부 도전층(132)과 유사하게, 제1 중간 도전층(141), 중간 더미층(143) 및 제2 중간 도전층(142)은 각각 Au, Pt, Pd, Rh, Ni, W, Mo, Cr, Ti, Fe, Cu, Al, Ag 등 또는 이들의 합금의 단층막 또는 적층막에 의해서 형성될 수 있다.
- [68] 한편, 도시된 바와 같이, 제1 중간 도전층(141) 및 제2 중간 도전층(142)은 그 일부가 외부로 노출될 수 있다. 다만, 이는 예시적인 것이며, 제조 공정에 따라서, 제1 중간 도전층(141), 제2 중간 도전층(142) 및/또는 중간 더미층(143) 중 적어도 하나가 외부로 노출될 수 있으며, 제1 중간 도전층(141), 제2 중간 도전층(142) 및 중간 더미층(143) 모두가 외부로 노출되지 않을 수도 있다.
- [69] 도 2a 및 도 2d를 참조하면, 제1 절연 기판(110) 및 제2 절연 기판(120) 사이에는 접착층(180)이 배치된다. 접착층(180)은 제1 절연 기판(110) 및 제2 절연 기판(120)을 물리적으로 결합시키는데 사용된다. 예를 들어, 제1 절연 기판(110)의 상면 및 하면에 각각 제1 도전층(130) 및 제2 도전층(140)이 형성되고, 제2 절연 기판(120)의 하면에는 제3 도전층(150)이 형성될 수 있으며, 이 후 접착층(180)에 의하여 제1 절연 기판(110) 및 제2 절연 기판(120)이 물리적으로 결합될 수 있다.
- [70] 제2 절연 기판(120)에는 그 일부가 제거되어 형성된 복수의 솔더홀들(171~173)이 형성된다. 예를 들어, 도시된 바와 같이, 제2 절연 기판(110)에는 반원의 형태를 갖는 제1 솔더홀(171), 제2 솔더홀(172) 및 더미 솔더홀(173)이 형성될 수 있다.
- [71] 제2 절연 기판(120)의 하면에는 제3 도전층(150)이 형성된다. 제3 도전층(150)은 제1 하부 도전층(1451), 제2 하부 도전층(152) 및 하부 더미층(153)을 포함한다. 제1 하부 도전층(1451), 제2 하부 도전층(152) 및 하부 더미층(153)은 각각 제1 솔더홀(171), 제2 솔더홀(172) 및 더미 솔더홀(173)에 대응하며, 대응하는 솔더홀과 동일한 방원 형태의 개구부를 갖도록 형성된다.
- [72] 제1 하부 도전층(1451), 제2 하부 도전층(152) 및 하부 더미층(153)은 각각 도전성 재료를 사용하여 형성될 수 있으며, 예를 들어, 각각 Au, Pt, Pd, Rh, Ni, W, Mo, Cr, Ti, Fe, Cu, Al, Ag 등 또는 이들의 합금의 단층막 또는 적층막에 의해서 형성될 수 있다.
- [73] 도 2a 및 도 2e를 참조하면, 제1 상부 도전층(131), 제1 중간 도전층(141) 및 제1 하부 도전층(151)은 서로 전기적으로 연결된다. 예를 들어, 도시된 바와 같이, 제1 및 제2 절연 기판(110, 120)에는 그 일부가 제거되어 형성된 제1 비아홀이 제공될

수 있으며, 제1 상부 도전층(131), 제1 중간 도전층(141) 및 제1 하부 도전층(151)은 제1 비아홀에 제공된 제1 컨택부(161)를 통하여 서로 전기적으로 연결될 수 있다. 이 경우, 제1 상부 도전층(131), 제1 중간 도전층(141), 제1 하부 도전층(151) 및 이들을 관통하는 제1 컨택부(161)는 제1 리드 단자(191)라 칭해질 수 있다.

- [74] 제1 리드 단자(191)를 형성하기 위하여, 제1 상부 도전층(131), 제1 중간 도전층(141) 및 제1 하부 도전층(151)은 평면에서 볼 때 상당부분 중첩되는 위치에 배치될 수 있다. 다만, 이는 예시적인 것이며, 제1 상부 도전층(131), 제1 중간 도전층(141) 및 제1 하부 도전층(151) 사이에 전류 통로가 형성될 수만 있다면, 그 위치는 특별히 제한되지 않는다.
- [75] 예를 들어, 제1 상부 도전층(131) 및 제1 중간 도전층(141)을 전기적으로 연결하는 제1 절연 기판(110)의 컨택부와 제1 중간 도전층(141) 및 제1 하부 도전층(151)을 연결하는 컨택부는 서로 다를 수 있으며, 이 경우에 상기 컨택부들은 평면에서 볼 때 서로 중첩되지 않는 위치에 배치될 수 있다. 그리고, 이 경우에, 제1 상부 도전층(131)은 평면에서 볼 때에 제1 중간 도전층(141)과 일부 중첩되지만 제1 하부 도전층(151)과는 중첩되지 않는 위치에 배치될 수 있다.
- [76] 이와 유사하게, 제2 상부 도전층(132), 제2 중간 도전층(142) 및 제2 하부 도전층(152)은 서로 전기적으로 연결된다. 예를 들어, 제1 및 제2 절연 기판(110, 120)에는 그 일부가 제거되어 형성된 제2 비아홀이 제공될 수 있으며, 제2 상부 도전층(132), 제2 중간 도전층(142) 및 제2 하부 도전층(152)은 제2 비아홀에 제공된 제2 컨택부(162)를 통하여 서로 전기적으로 연결될 수 있다.
- [77] 이 경우, 제2 상부 도전층(132), 제2 중간 도전층(142) 및 제2 하부 도전층(152)은 평면에서 볼 때 상당부분 중첩되는 위치에 배치될 수 있으며, 제2 상부 도전층(132), 제2 중간 도전층(142) 및 제2 하부 도전층(152) 및 이들을 관통하는 제2 컨택부(162)는 제2 리드 단자(192)라 칭해질 수 있다.
- [78] 본 출원의 기술적 사상에 따른 실시 예에 있어서, 제1 리드 단자(191)와 제2 리드 단자(192)는 각각 제1 절연 기판(110) 및 제2 절연 기판(120) 사이에 제공된 제1 중간 도전층(141) 및 제2 중간 도전층(142)을 포함한다. 따라서, 발광 다이오드(10)에서 발생된 열은 제1 중간 도전층(141) 및 제2 중간 도전층(142)으로 넓게 분산될 수 있다. 더불어, 제1 중간 도전층(141) 및 제2 중간 도전층(142)은 도시된 바와 같이 그 일부가 외부로 노출될 수 있으며, 노출된 면이 기판(300, 도 5c)에 접촉함으로써 발광 다이오드(10)에서 발생된 열이 외부로 방출되는 열 패스 경로를 제공할 수 있다. 이에 따라, 본 출원의 실시 예에 따른 발광 다이오드(10)는 향상된 방열 성능을 제공할 수 있다.
- [79] 계속해서 도 2a 및 도 2e를 참조하면, 중간 더미층(143)은 제1 중간 도전층(141)과 제2 중간 도전층(142) 사이에 배치된다. 하부 더미층(153)은 제1 하부 도전층(151) 및 제2 하부 도전층(152) 사이에 배치된다. 중간 더미층(143)과

하부 더미층(153)은 평면에서 볼 때 상당부분 중첩되는 위치에 배치되며, 중간 더미층(143)의 저면과 하부 더미층(153)의 내측면은 더미 솔더홀(173)에 의하여 노출된다. 발광 다이오드 모듈의 제조 시에, 노출된 중간 더미층(143)의 저면과 하부 더미층(153)의 내측면은 솔더 페이스트를 통하여 기판에 구비된 금속판에 전기적으로 연결될 수 있다.

- [80] 중간 더미층(143), 하부 더미층(153) 및 이들을 서로 연결하는 솔더 페이스트는 더미 단자(193, 도 5d 참조)라 칭해질 수 있다. 더미 단자(193)는 제1 리드 단자(191)와 제2 리드 단자(192)와 전기적으로 절연되며, 발광 다이오드(10) 내부에서 생성된 열을 기판(300, 도 5d 참조)로 효과적으로 분산할 수 있다. 동시에, 더미 단자(193)는 발광 다이오드 모듈 생성 시에 발광 다이오드(10)가 기판(300)에 단단하게 고정될 수 있도록 하는 솔더 페이스트의 접착면을 제공하는 역할을 한다. 따라서, 본 출원의 실시 예에 따른 발광 다이오드(10)는 더욱 향상된 방열 성능을 제공할 수 있다.
- [81] 도 3a 내지 도 3e에서는 도 1의 광원 유닛(200)이 도시되어 있다. 구체적으로, 도 3a에서는 본 출원의 실시 예에 따른 발광 다이오드 유닛(10)의 사시도가 도시되어 있으며, 도 3b 내지 도 3f에서는 도 3a의 절취선(III)을 따라 절취한 광원 유닛(200)의 단면도가 도시되어 있다.
- [82] 먼저, 도 3a 및 도 3b를 참조하면, 광원 유닛(200)은 발광 다이오드 칩(210), 파장 변환부(220), 투명부(230) 및 하우징(240)을 포함한다.
- [83] 발광 다이오드 칩(210)은 제1 상부 도전층(131) 및 제2 상부 도전층(132) 위에 실장된다. 발광 다이오드 칩(210)은 플립칩 형태로 실장되며, 발광 다이오드 칩(210)의 제1 전극 패드는 제1 상부 도전층(131)에 실장되고, 제2 전극 패드는 제2 상부 도전층(132)에 실장된다. 발광 다이오드 칩(210)의 구조는 이하의 도 4를 참조하여 좀 더 자세히 설명될 것이다.
- [84] 파장 변환부(220)는 형광체를 함유하는 수지를 프린팅 기법을 이용하여 발광 다이오드 칩 상에 코팅하거나, 또는 에어로졸 분사 장치 또는 스프레이 장치를 이용하여 형광체 분말을 코팅함으로써 형성될 수 있다. 예를 들어, 에어로졸 증착 방법 또는 스프레이 방법을 이용함으로써, 발광 다이오드 칩에 균일한 두께의 형광체 박막을 형성할 수 있어 발광 다이오드 칩에서 출사되는 광의 색상 균일도가 향상될 수 있다. 또한, 다른 실시 예에 있어서, 파장 변환부(220)는 형광체 필름을 이용하여 칩 상에 형성될 수도 있다.
- [85] 파장 변환부(220)가 형광체를 포함하는 경우, 발광 다이오드 패키지로부터 최종적으로 출사되는 광의 적어도 일부는 발광 다이오드 칩에서 출사된 광의 파장 대역과 다른 파장대역을 가질 수 있다. 다시 말해, 발광 다이오드 칩은 제1 파장의 광을 출사할 수 있으며, 형광체는 제1 파장의 광을 흡수한 후, 제1 파장보다 긴 제2 파장의 광을 출사할 수 있다. 예를 들어, 발광 다이오드 칩은 자외선이나 청색 광을 출사할 수 있으며, 형광체는 자외선이나 청색 광을 흡수한 후, 자외선이나 청색 광보다 파장이 긴 다른 파장의 광, 예를 들어 녹색광이나

적색광을 출사할 수 있다.

- [86] 투명부(230)는 파장 변환부(220)의 상면에 형성되어 파장 변환부(230)를 보호한다. 예를 들어, 투명부(230)는 투명 실리콘을 사용하여 형성될 수 있으며, 파장 변환부(230)로 습기가 침투하는 것을 차단할 수 있다.
- [87] 하우징(240)은 발광 다이오드 칩(210)을 감싸서, 발광 다이오드 칩(210)을 보호할 수 있다. 예를 들어, 평면에서 볼 때, 하우징(240)은 그 일부가 투명부(240) 및 파장 변환부(220)와 중첩되도록 형성될 수 있다.
- [88] 하우징(240)은, 예를 들어, 다양한 절연성 물질로 이루어질 수 있다. 절연성 물질로는, 예를 들어, 유기 고분자를 들 수 있으며, 실리콘계 수지 또는 에폭시계 수지일 수 있다.
- [89] 하우징(240)은, 또한, 밀봉 부재로 이루어질 수 있다. 밀봉 부재는 발광 다이오드 칩(210)의 일부를 밀봉(피복)하거나 발광 다이오드 칩(210)을 리드 프레임 유닛(100)에 고정하는 기능을 가지는 부재이다. 밀봉 부재의 재료는 특별히 한정되지는 않으며, 세라믹, 수지, 유전체, 펄프, 유리 또는 이들의 복합재료일 수 있다. 그 중에서도, 임의의 형상에 용이하게 성형할 수 있다는 점에서 수지가 바람직하다.
- [90] 수지로서는 열경화성 수지, 열가소성 수지, 이들의 변성 수지 또는 이들의 수지를 1종 이상 포함한 하이브리드 수지 등 등을 들 수 있다. 구체적으로는 에폭시 수지 조성물, 변성 에폭시 수지 조성물(실리콘 변성 에폭시수지 등), 실리콘 수지 조성물, 변성 실리콘 수지 조성물(에폭시 변성 실리콘 수지 등), 하이브리드 실리콘 수지, 폴리이미드 수지 조성물, 변성 폴리이미드 수지 조성물, 폴리아미드 수지, 폴리에틸렌 테레프탈레이트 수지, 폴리부틸렌 테레프탈레이트 수지, 폴리사이클로헥산 테레프탈레이트 수지, 폴리프탈아미드(PPA), 폴리카보네이트 수지, 폴리페닐렌설파이드(PPS), 액정 폴리머(LCP), ABS 수지, 페놀 수지, 아크릴 수지, PBT 수지, 유레아수지, BT레진, 폴리우레탄 수지 등의 수지를 들 수 있다.
- [91] 본 출원의 기술적 사상에 따른 일 실시 예에 있어서, 하우징(240)은 제1 상부 도전층(131) 및 제2 상부 도전층(141) 사이의 공간을 채울 수 있다. 만약 제1 상부 도전층(131) 및 제2 상부 도전층(141) 사이에 공기층이 존재한다면, 발광 다이오드 칩(210)에 의하여 발생하는 열에 의하여 공기층이 유동될 수 있으며, 이는 발광 다이오드 칩(210)과 제1 및 제2 상부 도전층(131, 141) 사이의 접촉 강도를 약화시키는 결과를 초래할 수 있다. 본 출원의 실시 예에 따른 발광 다이오드(10)는 하우징(240)을 사용하여 제1 상부 도전층(131) 및 제2 상부 도전층(141) 사이의 공간을 채움으로써, 제1 상부 도전층(131) 및 제2 상부 도전층(141) 사이의 공기층에 의한 공기 유동을 사전에 차단할 수 있다.
- [92] 한편, 상술한 설명은 예시적인 것이며, 광원 유닛(200)의 구조는 설계자에 따라 다양하게 변형 및 응용될 수 있다. 이하에서는, 광원 유닛(200)의 변형 실시 예들이 좀 더 자세히 설명될 것이다.

- [93] 도 3a 및 도 3c를 참조하면, 파장 변환부(220)는 발광 다이오드 칩(210)의 상면에 위치하며, 투명부(230_1)는 파장 변환부(220_1)의 전면 및 측면, 그리고 발광 다이오드 칩(210)의 측면을 감싸도록 형성될 수 있다. 그리고, 하우징(240_1)은 투명부(230_1)의 측면을 감싸도록 형성될 수 있다.
- [94] 이 경우, 투명부(230_1)는 제1 상부 도전층(131) 및 제2 상부 도전층(132)에 접촉할 수 있다. 또한, 평면상에서 볼 때, 투명부(230_1)의 길이 방향으로의 양 단부는 투명부(230_1)와 투명부(230_1) 사이에 배치될 수 있다.
- [95] 도 3a 및 도 3d를 참조하면, 파장 변환부(220_2)가 발광 다이오드 칩(210)의 전면 및 측면을 감싸도록 형성될 수 있다. 그리고 투명부(230_2)는 파장 변환부(220_2)의 상면에 배치될 수 있으며, 하우징(240_2)은 파장 변환부(220_2) 및 투명부(230_2)의 측면을 감싸도록 형성될 수 있다. 이 경우, 파장 변환부(220_2)는 제1 상부 도전층(131) 및 제2 상부 도전층(132)에 접촉할 수 있다.
- [96] 도 3a 및 도 3e를 참조하면, 파장 변환부(220_3)가 발광 다이오드 칩(210)의 전면 및 측면을 감싸고, 투명부(230_3)가 파장 변환부(220_3)의 전면 및 측면을 감싸도록 형성될 수도 있다. 그리고, 하우징(240_3)은 투명부(230_3)의 측면을 감싸도록 형성될 수 있다. 이 경우, 파장 변환부(220_3) 및 투명부(230_3) 각각은 제1 상부 도전층(131) 및 제2 상부 도전층(132)에 접촉될 수 있다.
- [97] 한편, 상술한 설명은 예시적인 것이며, 본 출원의 기술적 사상은 이에 한정되지 않음이 이해될 것이다. 예를 들어, 도 3f에 도시된 바와 같이, 광원 유닛(200)은 투명부를 포함하지 않도록 구현될 수도 있다. 투명부를 구비하지 않는 경우에 광원 유닛(200)의 구조는 도 3b 내지 도 3c와 유사하며, 간략한 설명을 위하여, 자세한 설명은 생략될 것이다.
- [98] 도 4a 내지 도 4d에서는, 광원 유닛(200)의 발광 다이오드 칩(210)이 좀 더 자세히 도시되어 있다. 도 4a에서는 본 발명의 일 실시예에 따른 발광 다이오드 칩(210)의 개략적인 평면도가 도시되어 있으며, 도 4b, 도 4c 및 도 4d에서는 각각 도 4a의 절취선 A-A, B-B 및 C-C를 따라 취해진 개략적인 단면도들이 도시되어 있다.
- [99] 도 4a 내지 도 4d를 참조하면, 상기 발광 다이오드 칩(210)은 기판(21), 제1 발광셀(C1), 제2 발광셀(C2), 반사 구조체(31), 제1, 제2 및 제3 콘택층들(35a, 35b, 35c), 제1 전극 패드(39a) 및 제2 전극 패드(39b)를 포함한다. 상기 발광 다이오드 칩(210)은 또한, 예비 절연층(29), 하부 절연층(33) 및 수지층(37)을 포함할 수 있다. 또한, 제1 및 제2 발광셀들(C1, C2)은 각각 n형 반도체층(23), 활성층(25), p형 반도체층(27)을 포함한다. 여기서, 발광 다이오드 칩이 직렬형 멀티 정션 구조를 갖는 것을 설명하였으나, 이는 일 예에 해당하며, 본 발명의 다른 실시예에서는 다른 형태로 제공될 수 있음은 물론이다.
- [100] 기판(21)은 III-V계열 질화물계 반도체층을 성장시키기 위한 성장 기판으로, 예를 들어, 사파이어 기판, 특히 패터닝된 사파이어 기판일 수 있다. 기판(21)은

절연 기판인 것이 선호되지만, 절연 기판에 한정되는 것은 아니다. 다만, 기판(21) 상에 배치된 발광셀들이 서로 직렬 연결된 경우, 기판(21)은 발광셀들로부터 절연되어야 한다. 따라서, 기판(21)이 절연성이거나, 또는 기판(21)이 도전성인 경우, 기판(21)으로부터 발광셀들(C1, C2)이 절연되도록 절연물질층이 발광셀들(C1, C2)과 기판(21) 사이에 배치된다. 기판(21)은 도 4a에서 보듯이 직사각형의 외형을 가질 수 있다. 기판(21)의 측면은 레이저 스크라이빙 및 그것을 이용한 크래킹에 의해 형성될 수 있다. 또한, 상기 기판(21)은 레이저 리프트 오프나 케미컬 리프트 오프, 그라인딩 등의 기술을 이용하여 발광셀들(C1, C2)로부터 제거될 수도 있다.

[101] 제1 및 제2 발광셀들(C1, C2)은 기판(21) 상에 배치된다. 제1 및 제2 발광셀들(C1, C2)은 기판(21)을 노출시키는 분리 영역(I)에 의해 서로 분리된다. 여기서, 분리 영역(I)은 발광셀들(C1, C2)을 서로 분리하기 위한 영역을 의미하는 것으로 기판(21)을 분리하는 스크라이빙 또는 다이싱 영역과는 구별된다. 제1 발광셀(C1)과 제2 발광셀(C2)의 반도체층들은 분리 영역(I)에 의해 서로 이격된다. 제1 및 제2 발광셀들(C1, C2)은 서로 마주보고 배치되며 각각 정사각형 또는 직사각형 형상을 가질 수 있다. 특히, 제1 및 제2 발광셀들(C1, C2)은 서로 마주보는 방향으로 기다란 직사각형 형상을 가질 수 있다.

[102] 제1 및 제2 발광셀들(C1, C2)은 각각 n형 반도체층(23), 활성층(25) 및 p형 반도체층(27)을 포함한다. n형 반도체층(23), 활성층(25) 및 p형 반도체층(27)은 III-V계 질화물계 반도체, 예를 들어, (Al, Ga, In)N과 같은 질화물계 반도체로 형성될 수 있다. n형 반도체층(23), 활성층(25) 및 p형 반도체층(27)은 금속유기화학 기상 성장법(MOCVD)과 같은 공지의 방법을 이용하여 챔버 내에서 기판(21) 상에 성장되어 형성될 수 있다. 또한, n형 반도체층(23)은 n형 불순물 (예를 들어, Si, Ge, Sn)을 포함하고, p형 반도체층(27)은 p형 불순물(예를 들어, Mg, Sr, Ba)을 포함한다. 예를 들어, 일 실시예에서, n형 반도체층(23)은 도펀트로서 Si를 포함하는 GaN 또는 AlGaN을 포함할 수 있고, p형 반도체층(27)은 도펀트로서 Mg를 포함하는 GaN 또는 AlGaN을 포함할 수 있다. 도면에서 n형 반도체층(23) 및 p형 반도체층(27)이 각각 단일층인 것으로 도시하지만, 이들 층들은 다중층일 수 있으며, 또한 초격자층을 포함할 수도 있다. 활성층(25)은 단일양자우물 구조 또는 다중양자우물 구조를 포함할 수 있고, 원하는 파장을 방출하도록 질화물계 반도체의 조성비가 조절된다. 예를 들어, 활성층(25)은 청색광 또는 자외선을 방출할 수 있다.

[103] 분리 영역(I)은 발광셀들(C1, C2)을 서로 분리한다. 분리 영역(I)에 반도체층들을 통해 기판(21)이 노출된다. 분리 영역(I)은 사진 및 식각 공정을 이용하여 형성되며, 이때, 고온 베이킹 공정을 이용하여 포토레지스트를 리플로우시킴으로써 완만한 경사면을 갖는 포토레지스트 패턴을 형성하고 이를 마스크로 이용하여 반도체층들을 식각함으로써 분리 영역(I)에 상대적으로 완만하게 경사진 측면들을 형성할 수 있다. 더욱이, 도 4d에 도시된 바와 같이,

상기 분리 영역(I)에 단차진 경사면이 형성될 수 있다. n형 반도체층(23)을 노출시키는 메사 형성 공정을 먼저 수행한 후, 기판(21)을 노출시키는 분리 영역을 형성함으로써 분리 영역(I)에 단차진 경사면이 형성될 수 있다.

[104] 상기 분리 영역(I)을 사이에 두고 발광셀들(C1, C2)이 서로 마주본다. 서로 마주보는 발광셀들(C1, C2)의 측면들이 내측면으로 정의된다. 한편, 상기 내측면 이외의 상기 발광셀들의 측면들은 외측면으로 정의된다. 따라서, 제1 및 제2 발광셀들(C1, C2) 내의 n형 반도체층들(23) 또한 각각 내측면 및 외측면들을 포함한다.

[105] 예를 들어, n형 반도체층(23)은 하나의 내측면과 3개의 외측면들을 포함할 수 있다. 도 4d에 도시된 바와 같이, n형 반도체층(23)의 외측면들은 상기 내측면에 비해 급격하게 경사질 수 있다. 본 실시예에 있어서, n형 반도체층(23)의 외측면들이 모두 내측면에 비해 급격하게 경사진 것으로 설명하지만, 본 발명은 이에 한정되는 것은 아니며, 적어도 하나의 외측면이 내측면에 비해 급격하게 경사진 것을 포함한다. 또한, 분리 영역(I)에 수직한 양측 외측면들만 상대적으로 급격하게 경사지고, 분리 영역과 평행한 외측면은 분리 영역(I)과 동일하게 완만하게 경사질 수도 있다.

[106] 나아가, 상대적으로 급격하게 경사진 외측면들은 기판(21)의 측면과 나란할 수 있다. 예를 들어, n형 반도체층들(23)의 외측면들은 기판(21)과 함께 n형 반도체층(23)을 스크라이빙함으로써 형성될 수 있으며, 따라서, 기판(21)의 측면들과 함께 형성될 수 있다.

[107] 각각의 n형 반도체층(23) 상에 메사(M)가 배치된다. 메사(M)는 n형 반도체층(23)으로 둘러싸인 영역 내측에 한정되어 위치할 수 있으며, 따라서, n형 반도체층(23)의 외측면들에 인접한 가장자리 근처 영역들은 메사(M)에 의해 덮이지 않고 외부에 노출된다. 또한, 분리 영역(I)의 측면에서는 메사(M)의 측면과 n형 반도체층(23)의 측면이 서로 불연속적이며, 이에 따라 앞서 설명한 단차진 경사면이 형성될 수 있다.

[108] 메사(M)는 p형 반도체층(27)과 활성층(25)을 포함한다. 상기 활성층(25)은 n형 반도체층(23)과 p형 반도체층(27) 사이에 개재된다. 도면들에서 메사(M)의 내측면이 외측면들과 동일하게 경사진 것으로 도시하였지만, 본 발명은 이에 한정되는 것은 아니며, 메사(M)의 내측면이 외측면들에 비해 더 완만할 수 있다. 이에 따라, 후술하는 제2 콘택층(35b)의 안정성을 더욱 향상시킬 수 있다.

[109] 메사(M)는 상기 p형 반도체층(27) 및 활성층(25)을 관통하는 관통홀(27a)을 가질 수 있다. 메사(M)에 복수개의 관통홀들이 형성될 수도 있으나, 도 4a에 도시한 바와 같이, 단일의 관통홀(27a)이 형성될 수도 있다. 이 경우, 관통홀(27a)은 메사(M)의 중앙 근처에 원형 형상을 가질 수 있으나, 반드시 이에 한정되는 것은 아니며, 메사(M)의 중앙을 지나는 기다란 형상을 가질 수도 있다.

[110] 제1 및 제2 발광셀들(C1, C2)의 p형 반도체층들(27) 상에 각각 반사 구조체(31)가 배치된다. 반사 구조체(31)는 p형 반도체층(27)에 콘택한다. 반사

구조체(31)는 관통홀(27a)을 노출시키는 개구부를 가지며, 메사(M) 상부 영역에서 메사(M)의 거의 전 영역에 걸쳐 배치될 수 있다. 예를 들어, 반사 구조체(31)는 메사(M) 상부 영역의 80% 이상, 나아가 90% 이상을 덮을 수 있다.

[111] 반사 구조체(31)는 반사성을 갖는 금속층을 포함할 수 있으며, 따라서, 활성층(25)에서 생성되어 반사 구조체(31)로 진행되는 광을 기관(21) 측으로 반사시킬 수 있다. 예컨대, 상기 반사 금속층은 Ag 또는 Al을 포함할 수 있다. 또한, 상기 반사 구조체(31)가 p형 반도체층(27)에 오믹 콘택하는 것을 돕기 위해 Ni층이 반사 금속층과 p형 반도체층(27) 사이에 형성될 수 있다. 이와 달리, 상기 반사 구조체(31)는 예컨대 ITO(indium tin oxide) 또는 ZnO와 같은 투명 산화물층을 포함할 수도 있다.

[112] 한편, 예비 절연층(29)이 상기 반사 구조체(31) 주변의 메사(M)를 덮을 수 있다. 예비 절연층(29)은 예컨대 화학기상증착 기술을 이용하여 SiO₂로 형성될 수 있으며, 메사(M) 측면을 덮고 나아가 n형 반도체층(23)의 일부 영역을 덮을 수 있다. 예비 절연층(29)은 도 4d에 도시되듯이, 분리 영역(I)의 단차진 경사면에서는 하부측 경사면에서는 제거되고 상부측 경사면 및 단턱부 상에 잔류할 수 있다.

[113] 하부 절연층(33)이 메사들(M)을 덮으며 반사 구조체(31) 및 예비 절연층(29)을 덮는다. 하부 절연층(33)은 또한, 분리 영역(I) 및 메사(M) 측벽을 덮고, 메사(M) 주변의 n형 반도체층(23)의 일부를 덮는다. 도 4d의 확대된 단면도에 보이듯이, 기관(21)이 패터닝된 사파이어 기관인 경우, 하부 절연층(33)은 분리 영역(I) 내에서 기관(21) 상의 돌출부들의 형상을 따라 형성될 수 있다.

[114] 하부 절연층(33)은 제1, 제2 및 제3 콘택층(35a, 35b, 35c)과 제1 및 제2 발광셀들(C1, C2) 사이에 배치되며, 제1, 제2 및 제3 콘택층(35a, 35b, 35c)이 n형 반도체층(23) 또는 반사 구조체(31)에 접속할 수 있는 통로를 제공한다. 예를 들어, 하부 절연층(33)은 제1 발광셀(C1) 상의 반사 구조체(31)를 노출시키는 홀(33a), 제2 발광셀 상에서 반사 구조체(31)를 노출시키는 홀(33b) 및 관통홀(27a) 내에서 n형 반도체층(23)을 노출시키는 개구부(33c)를 가질 수 있다. 또한, 하부 절연층(33)은 메사(M) 주위를 덮되, n형 반도체층(23)의 가장자리 근처 영역들을 노출시킨다.

[115] 상기 홀(33a)은 도 4a에 도시되듯이, 분리 영역(I)에 평행하게 기다란 형상을 가질 수 있으며, 관통홀(27a)보다 분리 영역(I)에 가깝게 배치된다. 따라서, 제1 발광셀(C1) 상의 반사 구조체(31)에 넓은 영역에서 전류를 주입할 수 있다. 본 실시예에서 단일의 홀(33a)이 제1 발광셀(C1) 상의 반사 구조체(31)를 노출시키는 것으로 설명하지만, 복수의 홀(33a)이 제공될 수도 있다.

[116] 한편, 홀(33b)은 제2 발광셀(C2) 상에 배치되며 도 4a에 도시한 바와 같이, 복수개가 제공될 수 있다. 본 실시예에서 다섯 개의 홀들(33b)이 도시되어 있으나, 이에 한정되는 것은 아니며 더 적은 수나 더 많은 수의 홀들(33b)이 배치될 수도 있다. 홀들(33b) 전체의 중심은 분리 영역(I)으로부터 메사(M)의

중심보다 더 멀리 위치한다. 이에 따라, 분리 영역(I) 근처에 전류가 집중되는 것을 방지하고 제1 발광셀(C2)의 넓은 영역에 전류를 분산시킬 수 있다.

[117] 개구부(33c)는 관통홀(27a) 내에서 n형 반도체층(23)을 노출시켜 제1 콘택층(35a) 및 제2 콘택층(35b)이 n형 반도체층(23)에 접속할 수 있는 통로를 제공한다.

[118] 하부 절연층(33)은 SiO₂ 또는 Si₃N₄와 같은 절연물질로 형성될 수 있으며, 단일층 또는 다중층으로 형성될 수 있다. 나아가, 하부 절연층(33)은 굴절률이 서로 다른 재료층들, 예컨대 SiO₂/TiO₂를 반복 적층하여 형성한 분포 브래그 반사기를 포함할 수도 있다. 하부 절연층(33)이 분포 브래그 반사기를 포함할 경우, 반사 구조체(31) 이외의 영역으로 입사되는 광을 반사시킬 수 있어 광 추출 효율을 더욱 개선할 수 있다.

[119] 제1 콘택층(35a)은 제1 발광셀c 상에 배치되어 n형 반도체층(23)에 오믹 콘택한다. 제1 콘택층(35a)은 메사(M) 둘레를 따라 n형 반도체층(23)의 외측면과 메사(M) 사이의 영역에서 n형 반도체층(23)에 오믹 콘택할 수 있다. 또한, 제1 콘택층(35a)은 메사(M)의 관통홀(27a) 내에서 하부 절연층(33)의 개구부(33c)에 의해 노출된 n형 반도체층(23)에 오믹 콘택할 수 있다. 나아가, 제1 콘택층(35a)은 홀(33a) 주위의 일부 영역을 제외하고 메사(M) 상부 영역 및 측면을 덮을 수 있다.

[120] 제2 콘택층(35b)은 제2 발광셀(C2)의 n형 반도체층(23)에 오믹 콘택함과 아울러 상기 제1 발광셀(C1)의 반사 구조체(31)에 접속한다. 따라서, 제2 콘택층(35b)은 제1 발광셀(C1)의 p형 반도체층(27)과 제2 발광셀(C2)의 n형 반도체층(23)을 전기적으로 연결한다.

[121] 제2 콘택층(35b)은 메사(M) 둘레를 따라 n형 반도체층(23)의 외측면과 메사(M) 사이의 영역에서 n형 반도체층(23)에 오믹 콘택할 수 있다. 또한, 제2 콘택층(35b)은 메사(M)의 관통홀(27a) 내에서 하부 절연층(33)의 개구부(33c)에 의해 노출된 n형 반도체층(23)에 오믹 콘택할 수 있다. 나아가, 제2 콘택층(35b)은 홀(33a)에 노출된 반사 구조체(31)에 접속한다. 이를 위해, 제2 콘택층(35b)은 분리 영역(I) 상부를 지나 제2 발광셀(C2)에서 제1 발광셀(C1)로 연장된다. 이때, 상기 분리 영역(I) 상부를 지나는 제2 콘택층(35b)은, 도 4a에 도시되어 있듯이, 메사(M)의 폭 이내에 한정된다. 이에 따라, 제2 콘택층(35b)이 제1 발광셀(C1)의 n형 반도체층(23)에 단락되는 것을 방지할 수 있다. 또한, 제2 콘택층(35b)은 상대적으로 완만하게 경사지며, 단차진 분리 영역(I)을 지나기 때문에 공정 안정성이 개선된다. 상기 제2 콘택층(35b)은 분리 영역(I) 상에서 하부 절연층(33) 상에 배치되며, 하부 절연층(33)의 형상을 따라 요철을 갖도록 형성될 수 있다.

[122] 제3 콘택층(35c)은 제2 발광셀(C2) 상에서 하부 절연층(33) 상에 배치된다. 제3 콘택층(35c)은 하부 절연층(33)의 홀들(33b)을 통해 반사 구조체(31)에 접속되며, 반사 구조체(31)를 통해 p형 반도체층(27)에 전기적으로 접속된다. 제3 콘택층(35c)은 제2 콘택층(35b)으로 둘러싸인 영역 내에 배치될 수 있으며, 제2 관통홀(27a)을 부분적으로 감싸는 형상을 가질 수 있다. 제3 콘택층(35c)은 제1

및 제2 콘택층(35a, 35b)과 동일레벨에 위치하여 그 위에 형성되는 수지층(37)과 n 및 제2 전극 패드들(39a, 39b)이 용이하게 형성될 수 있게 돕는다. 제3 콘택층(35c)은 생략될 수도 있다.

- [123] 제1, 제2 및 제3 콘택층(35a, 35b, 35c)은 동일 물질을 이용하여 동일 공정으로 형성될 수 있다. 제1, 제2, 및 제3 콘택층(35a, 35b, 35c)은 Al층과 같은 고반사 금속층을 포함할 수 있으며, 고반사 금속층은 Ti, Cr 또는 Ni 등의 접착층 상에 형성될 수 있다. 또한, 상기 고반사 금속층 상에 Ni, Cr, Au 등의 단층 또는 복합층 구조의 보호층이 형성될 수 있다. 제1, 제2 및 제3 콘택층(35a, 35b, 35c)은 예컨대, Cr/Al/Ni/Ti/Ni/Ti/Au/Ti의 다층 구조를 가질 수 있다.
- [124] 수지층(37)은 제1 콘택층(35a) 및 제2 콘택층(35b) 상에 배치되며, 제1 콘택층(35a)을 노출시키는 제1 비아홀(37a) 및 제3 콘택층(35c)을 노출시키는 제2 비아홀(37b)을 가진다. 제1 및 제2 비아홀(37a, 37b)은, 평면도에서 보아, 상기 제1 관통홀(27a) 및 제2 관통홀(27b)을 부분적으로 감싸는 형상으로 형성된다. 제3 콘택층(35c)이 생략된 경우, 제2 비아홀(37b)을 통해 하부 절연층(33) 및 하부 절연층의 홀들(33b)이 노출된다.
- [125] 수지층(37)은 제1 관통홀(27a) 및 제2 관통홀(27b) 상에 오목부들(37c)을 가질 수 있다. 오목부들(37c)은 제1 관통홀(27a) 및 제2 관통홀(27a)에 대응하여 형성될 수 있다.
- [126] 수지층(37)은 또한 메사(M) 둘레에서 n형 반도체층(23)에 접촉하는 제1 및 제2 콘택층(35a, 35b)을 덮는다. 도 4b 내지 도 4d에 잘 도시되어 있듯이, 제1 및 제2 콘택층(35a, 35b)과 n형 반도체층(23)의 가장자리 사이의 영역은 수지층(37)으로 덮일 수 있다. 따라서, 제1 및 제2 콘택층(35a, 35b)이 수지층(37)에 의해 수분 등 외부환경으로부터 보호될 수 있다. 수지층(37)은 또한 분리 영역(I) 상에서 제2 콘택층(35b)을 덮을 수 있는데, 분리 영역(I) 상에 제2 콘택층(35b)의 형상을 따라 오목부(37d)를 갖도록 형성될 수 있다.
- [127] 수지층(37)은 포토레지스트 등의 감광성 수지로 형성될 수 있으며, 예를 들어 스핀 코팅 등의 기술을 이용하여 형성될 수 있다. 한편, 상기 제1 및 제2 비아홀들(37a, 37b)은 사진 및 현상에 의해 형성될 수 있다.
- [128] 제1 전극 패드(39a)는 수지층(37)의 제1 비아홀(37a)을 채우며, 제1 콘택층(35a)에 전기적으로 접속한다. 또한, 제2 전극 패드는 제2 비아홀(37b)을 채우며, 제3 콘택층(35c)에 전기적으로 접속한다. 제3 콘택층(35c)이 생략된 경우, 제2 전극 패드(39b)가 직접 반사 구조체(31)에 접속될 수 있다. 제1 전극 패드(39a) 및 제2 전극 패드(39b)는 도 4a에 잘 도시되어 있듯이, 평면도에서 보아, 제1 관통홀(27a) 및 제2 관통홀(27b)을 각각 부분적으로 감쌀 수 있다. 따라서, 제1 전극 패드(39a) 및 제2 전극 패드(39b)는 오목부들(37c)을 부분적으로 감싼다. 제1 전극 패드(39a) 및 제2 전극 패드(39b)는 제1 관통홀(27a) 및 제2 관통홀(27b)의 원주의 1/2 이상, 나아가 2/3 이상 감쌀 수 있다. 또한, 제1 전극 패드(39a) 및 제2 전극 패드(39b)는 수지층(37) 상부로 돌출될 수 있다. 이에 따라,

상기 제1 및 제2 관통홀들(27a, 27b) 영역 상에 깊은 홈이 형성되고, 이 홈을 이용하여 뿔납 등의 도전성 접착제를 이용하여 발광 다이오드 칩(210)을 본딩할 경우, 뿔납 등이 상기 홈 내에 포획되어 뿔납이 외부로 흘러넘치는 것을 방지할 수 있다. 제1 전극 패드(39a) 및 제2 전극 패드(39b)는 각각 메사(M) 상부 영역 내에 한정되어 배치될 수 있다.

발명의 실시를 위한 형태

- [129] 도 5a 내지 도 5d는 도 1의 발광 다이오드(10)를 사용하여 형성된 발광 다이오드 모듈을 보여주는 도면들이다. 구체적으로, 도 5a는 솔더 페이스트(1)를 사용하여 발광 다이오드(10)를 기판(300)에 접착하는 과정의 일 예를 보여주는 도면이다. 도 5b는 완성된 발광 다이오드 모듈의 일 예를 보여주는 도면이다. 도 5c는 도 5b의 A-A'의 절취선을 따라 절단된 단면을 보여주는 도면이다. 도 5d는 도 5b의 B-b'의 절취선을 따라 절단된 단면을 보여주는 도면이다.
- [130] 먼저 도 5a를 참조하면, 발광 다이오드(10), 기판(300) 그리고 상기 발광 다이오드(10)를 상기 기판(300)에 접착시키는 솔더 페이스트(1)가 제공된다.
- [131] 솔더 페이스트(1)는 발광 다이오드(10)의 제1 솔더홀(171) 및 제2 솔더홀(172)에 제공된다. 제1 리드 단자(191)는 제1 솔더홀(171)에 제공된 솔더 페이스트(1)를 통하여 기판(300) 상의 제1 전극(310)에 전기적으로 연결되고, 제2 리드 단자(192)는 제2 솔더홀(172)에 제공된 솔더 페이스트(1)를 통하여 기판(300) 상의 제2 전극(330)에 전기적으로 연결된다.
- [132] 또한, 솔더 페이스트(1)는 발광 다이오드(10)의 더미 솔더홀(173)에 제공된다. 더미 단자(193, 도 5d 참조)는 더미 솔더홀(173)에 제공된 솔더 페이스트(1)를 통해 기판(300) 상의 금속판(320)에 전기적으로 연결된다.
- [133] 본 출원의 기술적 사상에 따른 실시 예에 있어서, 솔더 페이스트(1)는 제1 솔더홀(171)에 노출된 제1 중간 도전층(141)에 전기적으로 연결됨으로써, 기판(300)의 제1 전극(310)과 제1 중간 도전층(141) 사이에 열 패스 경로를 생성할 수 있다. 또한, 솔더 페이스트(1)는 제2 솔더홀(172)에 노출된 제2 중간 도전층(142)에 전기적으로 연결됨으로써, 기판(300)의 제2 전극(320)과 제2 중간 도전층(142) 사이에 열 패스 경로를 생성할 수 있다. 이에 따라, 발광 다이오드 패키지 및 발광 다이오드 모듈의 방열 특성이 향상될 수 있다.
- [134] 이에 더하여, 더미 솔더홀(173)에 제공된 솔더 페이스트(1)를 통하여 기판(300) 상의 금속판(330)에 접착됨으로써, 발광 다이오드(10)가 기판에 좀 더 단단히 고정될 수 있다. 또한, 더미 솔더홀(173)에 제공된 솔더 페이스트(1)가 전기적으로 연결됨으로써, 기판(300)의 금속판(330)과 중간 더미층(143) 사이에 열 패스 경로가 형성될 수 있으며, 이에 따라 방열 특성이 더욱 향상될 수 있다.
- [135] 또한, 솔더 페이스트(1)가 리드 프레임 유닛(100)의 내측에 형성된 솔더홀들(171~173)에 삽입됨으로써, 본 출원의 기술적 사상에 따른 발광 다이오드 모듈은 솔더 페이스트(1)가 차지하는 면적을 최소화할 수 있고,

소형화가 가능하다는 장점이 있다.

- [136] 한편, "솔더 페이스트"는 금속 분말, 플럭스 및 유기물의 혼합물인 페이스트를 이용하여 형성된 최종 접착층을 의미한다. 다만, 발광 다이오드 모듈의 제조 방법을 설명하는 경우, "솔더 페이스트"가 금속 분말, 플럭스 및 유기물의 혼합물인 페이스트를 의미하는 것으로 사용될 수 있다. 예를 들어, 솔더 페이스트(1)는 Sn과 다른 금속을 함유할 수 있다. 솔더 페이스트(1)는 전체 금속 중량에 대해 Sn을 50% 이상, 60% 이상, 또는 90% 이상 함유할 수 있다. 예를 들어, 솔더 페이스트는, 납 함유 솔더 합금, 예컨대 Sn-Pb 또는 Sn-Pb-Ag계, 또는 무납 솔더 합금, 예컨대 Sn-Ag계 합금, Sn-Bi계 합금, Sn-Zn계 합금, Sn-Sb계 또는 Sn-Ag-Cu 합금을 포함할 수 있다.
- [137] 도 5b를 참조하면, 본 출원의 실시 예에 따른 발광 다이오드 모듈의 일 예가 도시되어 있다. 도시된 바와 같이, 발광 다이오드 모듈은 기판(300)과 평행한 방향으로 광을 조사할 수 있으며, 따라서 발광 다이오드 모듈은 사이드 타입 발광 다이오드 모듈이라 칭해질 수 있다.
- [138] 도 5c를 참조하면, 제1 솔더홀(171)에 솔더 페이스트(1)가 제공된다. 도시된 바와 같이, 솔더 페이스트(1)는 제1 중간 도전층(141)의 하면, 제2 절연 기판(120)의 내측면, 제1 하부 도전층(151)의 내측면에 접착됨으로써, 발광 다이오드(10)를 기판(300)에 접착시킨다. 또한, 제1 중간 도전층(141)은 솔더 페이스트(1)를 통하여 제1 전극(310)에 연결되며, 이에 따라 발광 다이오드(10)의 열은 제1 중간 도전층(141)을 통하여 기판(300)으로 방출될 수 있다.
- [139] 도 5d를 참조하면, 제1 솔더홀(171)에 솔더 페이스트(1)가 제공된다. 도시된 바와 같이, 솔더 페이스트(1)는 중간 더미층(143)의 하면, 제2 절연 기판(120)의 내측면, 하부 더미층(153)의 내측면에 접착됨으로써, 발광 다이오드(10)를 기판(300)에 접착시킨다. 또한, 솔더 페이스트(1)는 중간 더미층(143) 및 하부 더미층(153)에 전기적으로 연결되어 더미 단자(193)를 형성하며, 발광 다이오드(10)의 열은 더미 단자(193)를 통하여 기판(300)으로 방출될 수 있다.
- [140] 도 1 내지 도 5를 참조하여 설명된 바와 같이, 본 출원의 실시 예에 따른 발광 다이오드(10)는 리드 프레임 유닛(100) 및 상기 리드 프레임 유닛(100)에 실장된 광원 유닛(200)을 포함하며, 리드 프레임 유닛(100)은 서로 다른 층에 제공되는 적어도 세 개의 도전층들을 포함한다. 특히, 본 출원의 실시 예에 따른 발광 다이오드(10)는 상기 적어도 세 개의 도전층들을 통하여 발광 다이오드(10) 내부의 열을 외부로 방출함으로써, 개선된 방열 효과를 제공할 수 있다.
- [141] 한편, 상술한 설명은 예시적인 것이며, 본 출원의 기술적 사상은 이에 한정되지 않음이 이해될 것이다. 본 출원의 기술적 사상의 범주 내에서, 당업자에 의하여 다양한 설계 및 구조 변경이 이루어질 수 있다. 이하에서는, 본 출원의 기술적 사상의 범주 내에 속하는 다양한 변형 예들이 추가적으로 설명될 것이다.
- [142] 도 6a 내지 내지 도 6d는 본 출원의 다른 실시 예에 따른 발광 다이오드(10)를

보여주는 도면들이다. 구체적으로, 도 6a는 본 출원의 다른 실시 예에 따른 발광 다이오드(10)의 전체적인 모습을 보여주는 사시도이다. 도 6b 내지 도 6d는 각각 도 6a의 리드 프레임 유닛(100')에 포함된 제1 도전층(130), 제2 도전층(140) 및 제3 도전층(150)을 보여주는 평면도이다.

- [143] 도 6a 내지 도 6d의 발광 다이오드(20)는 도 1 내지 도 4의 발광 다이오드(10)와 유사하다. 따라서, 동일하거나 유사한 구성요소는 동일하거나 유사한 참조번호를 사용하여 설명될 것이며, 반복되거나 중첩되는 설명은 명확한 설명을 위하여 이하 생략될 것이다.
- [144] 도 1 내지 도 4의 발광 다이오드(10)가 반원 형태의 솔더홀들(171~173)을 갖는 것에 비하여, 도 6의 발광 다이오드(20)의 솔더홀들 중 적어도 하나는 절연 기관의 가장자리 일부가 식각된 부채꼴 형태의 솔더홀을 갖는다.
- [145] 다시 말하면, 도 1 내지 도 4의 발광 다이오드(10)이 제2 절연 기관(120)의 일부를 반원 형태로 제거하여 형성된 솔더홀들(171~173)을 갖는 것에 비하여, 도 6의 발광 다이오드(20)는 제2 절연 기관(120')의 모서리 중 적어도 하나의 모서리가 커팅하여 형성된 솔더홀을 갖는다.
- [146] 예를 들어, 도 6a 내지 도 6d를 참조하면, 제2 절연 기관(120')의 모서리들 중 두 개의 모서리가 커팅되어 제1 및 제2 솔더홀(171', 172')이 형성될 수 있다. 이 경우, 도시된 바와 같이, 제1 하부 도전층(151')은 제1 솔더홀(171')에 대응하는 형상, 즉 모서리가 커팅된 형상을 갖는다. 제2 하부 도전층(152')은 제2 솔더홀(172')에 대응하는 형상을 갖는다.
- [147] 도 7a 및 도 7b는 도 6의 발광 다이오드(20)를 사용하여 형성된 발광 다이오드 모듈을 보여주는 도면들이다. 구체적으로, 도 7a는 솔더 페이스트(2)를 사용하여 발광 다이오드(20)를 기관(300)에 접착하는 모습의 일 예를 보여주는 도면이다. 도 7b는 완성된 발광 다이오드 모듈의 일 예를 보여주는 도면이다.
- [148] 도 7a 및 도 7b를 참조하면, 도 6의 발광 다이오드(20) 및 발광 다이오드(20)의 측면에 제공되는 기관(300), 그리고 발광 다이오드(20)를 기관(300)에 접착시키는 솔더 페이스트(2)가 도시되어 있다. 솔더 페이스트(2)는 제1 솔더홀(171'), 제2 솔더홀(172') 및 더미 솔더홀(173)에 제공된다.
- [149] 본 출원의 기술적 사상에 따른 실시 예에 있어서, 제1 솔더홀(171')에 제공되는 솔더 페이스트(2)는 제2 절연 기관(120')의 일측면을 감싸도록 제공됨으로써, 발광 다이오드(20)를 기관(300)에 좀 더 안정적으로 접착시킬 수 있다. 마찬가지로, 제2 솔더홀(172')에 제공되는 솔더 페이스트(2)는 제2 절연 기관(120')의 타측면을 감싸도록 제공됨으로써, 발광 다이오드(20)를 기관(300)에 좀 더 안정적으로 접착시킬 수 있다.
- [150] 이와 같이, 제1 솔더홀(171') 및 제2 솔더홀(172')이 각각 제2 절연 기관(120')의 일부를 커팅하여 형성된 경우, 솔더 페이스트(2)가 접촉 가능한 면적이 넓어져 발광 다이오드(20)가 기관(300)에 좀 더 안정적으로 고정될 수 있다.
- [151] 도 8a 내지 내지 도 8d는 본 출원의 다른 실시 예에 따른 발광 다이오드(30)를

보여주는 도면들이다. 구체적으로, 도 8a는 본 출원의 다른 실시 예에 따른 발광 다이오드(30)의 전체적인 모습을 보여주는 사시도이다. 도 8b 내지 도 8d는 각각 도 8a의 리드 프레임 유닛(100")에 포함된 제1 도전층(130), 제2 도전층(140) 및 제3 도전층(150)을 보여주는 평면도이다.

- [152] 도 8a 내지 도 8d의 발광 다이오드(30)는 도 1 내지 도 4의 발광 다이오드(10)와 유사하다. 따라서, 동일하거나 유사한 구성요소는 동일하거나 유사한 참조번호를 사용하여 설명될 것이며, 반복되거나 중첩되는 설명은 명확한 설명을 위하여 이하 생략될 것이다.
- [153] 도 1 내지 도 4의 발광 다이오드(10)에 더미 솔더홀(173)이 형성된 것에 비하여, 도 8의 발광 다이오드(30)에는 더미 솔더홀이 형성되어 있지 않다. 즉, 도 8의 발광 다이오드(30)의 제2 절연 기판(120")에는 중간 더미홀이 형성되어 있지 않다.
- [154] 예를 들어, 도 8a 내지 도 8d를 참조하면, 제2 절연 기판(120")에는 중간 더미홀이 형성되어 있지 않다. 또한, 제2 절연 기판(120")의 하면에는 하부 더미층이 형성되지 않으며, 제1 절연 기판(110)과 제2 절연 기판(120") 사이에는 중간 더미층이 형성되어 있지 않다. 즉, 도 8의 발광 다이오드(30)는 더미 단자를 포함하지 않는다.
- [155] 이와 같이, 제2 절연 기판(120")에 중간 더미홀이 형성되지 않음으로써, 제2 절연 기판(120")의 강도가 증가될 수 있으며, 이에 따라 발광 다이오드(30) 자체의 패키지 강도 역시 증가될 수 있다.
- [156] 한편, 도 8a 내지 도 8d에 도시된 제2 도전층(140) 및 제3 도전층(150)은 예시적인 것이며, 본 출원의 기술적 사상은 이에 한정되지 않는다. 예를 들어, 제2 도전층(140) 및 제3 도전층(150)은 다양한 형상과 크기로 형성될 수 있다. 이는 이하의 도 9를 참조하여 좀 더 자세히 설명될 것이다.
- [157] 도 9a 및 도 9b는 각각 본 출원의 다른 실시 예에 따른 제2 도전층(140") 및 제3 도전층(150")의 평면도를 보여주는 도면이다.
- [158] 먼저, 도 9a를 참조하면, 제2 도전층(140")에는 중간 더미층이 형성되어 있지 않다. 즉, 도 8b와 유사하게, 도 9a의 제2 도전층(140")은 제1 중간 도전층(141") 및 제2 중간 도전층(142")만을 포함한다.
- [159] 이 경우, 제1 중간 도전층(141") 및 제2 중간 도전층(142")의 형태, 그리고 제1 중간 도전층(141") 및 제2 중간 도전층(142") 사이의 거리(d1)는 다양하게 형성될 수 있다. 예를 들어, 도 9a에 도시된 바와 같이, 제1 중간 도전층(141") 및 제2 중간 도전층(142")은 도 2의 제1 및 제2 중간 도전층(141, 142)에 비하여 넓은 면적을 갖도록 형성될 수 있다. 이 경우, 제1 중간 도전층(141") 및 제2 중간 도전층(142") 사이의 거리(d1)는 서로 쇼트가 나지 않을 정도의 마진과 동일하거나 그 이상일 수 있다.
- [160] 도 9b를 참조하면, 제3 도전층(150")에는 하부 더미층이 형성되어 있지 않다. 이 경우, 도 9a와 유사하게, 제1 하부 도전층(151") 및 제2 하부 도전층(152")의 형태,

그리고 제1 하부 도전층(151") 및 제2 하부 도전층(152") 사이의 거리(d2)는 다양하게 형성될 수 있다. 예를 들어, 도시된 바와 같이, 솔더 패이스트와의 접촉 면적을 증가시키기 위하여, 제1 하부 도전층(151") 및 제2 하부 도전층(152")은 가능한 넓은 면적을 가지도록 형성될 수 있다.

[161] 도 10a 내지 내지 도 10d는 본 출원의 다른 실시 예에 따른 발광 다이오드(40)를 보여주는 도면들이다. 구체적으로, 도 10a는 본 출원의 다른 실시 예에 따른 발광 다이오드(40)의 전체적인 모습을 보여주는 사시도이다. 도 10b 내지 도 10d는 각각 도 10a의 리드 프레임 유닛(100")에 포함된 제1 도전층(130"), 제2 도전층(140") 및 제3 도전층(150")을 보여주는 평면도이다.

[162] 도 10a 내지 도 10d의 발광 다이오드(40)는 도 1 내지 도 4의 발광 다이오드(10)와 유사하다. 따라서, 동일하거나 유사한 구성요소는 동일하거나 유사한 참조번호를 사용하여 설명될 것이며, 반복되거나 중첩되는 설명은 명확한 설명을 위하여 이하 생략될 것이다.

[163] 도 1 내지 도 4의 발광 다이오드(10)의 제1 및 제2 도전층(130, 140)의 일부가 외부로 노출된 것에 비하여, 도 10의 발광 다이오드(40)는 외부로 제1 및 제 2 도전층(130", 140")을 노출시키지 않는다.

[164] 예를 들어, 도 10a 및 도 10b를 참조하면, 제1 도전층(130")의 너비 방향의 길이는 제1 절연 기판(110)의 너비 방향의 길이보다 작도록 형성된다. 이 경우, 제1 도전층(130")의 측면은 광원 유닛(200)의 하우징에 의하여 감싸지게 되며, 제1 도전층(130")은 외부로 노출되지 않을 수 있다.

[165] 또한, 도 10a 및 도 10c를 참조하면, 제2 도전층(140")의 너비 방향의 길이는 제1 절연 기판(110)의 너비 방향의 길이보다 작도록 형성된다. 이 경우, 제2 도전층(140")의 측면은 접착층(180, 도 1 참조)에 의하여 감싸지게 되며, 이에 따라 제2 도전층(140")은 외부로 노출되지 않을 수 있다.

[166] 이와 같이, 제1 및 제 2 도전층(130", 140")의 일부를 외부로 노출시키지 않음으로써, 본 출원의 실시 예에 따른 발광 다이오드(40)는 외부 습기를 차단하여 신뢰성 및 수명을 향상시킬 수 있다.

[167] 도 11a 내지 내지 도 11d는 본 출원의 다른 실시 예에 따른 발광 다이오드(50)를 보여주는 도면들이다. 구체적으로, 도 11a는 본 출원의 다른 실시 예에 따른 발광 다이오드(50)의 전체적인 모습을 보여주는 사시도이다. 도 11b 내지 도 11d는 각각 도 11a의 리드 프레임 유닛(100")에 포함된 제1 도전층(130), 제2 도전층(140") 및 제3 도전층(150")을 보여주는 평면도이다.

[168] 도 11a 내지 도 11d의 발광 다이오드(50)는 도 1 내지 도 4의 발광 다이오드(10)와 유사하다. 따라서, 동일하거나 유사한 구성요소는 동일하거나 유사한 참조번호를 사용하여 설명될 것이며, 반복되거나 중첩되는 설명은 명확한 설명을 위하여 이하 생략될 것이다.

[169] 도 1 내지 도 4의 발광 다이오드(10)가 솔더홀들(171~173)을 갖는 것에 비하여, 도 11의 발광 다이오드(50)는 솔더홀들을 갖지 않는다. 즉, 도 11의 발광

다이오드(50)의 리드 프레임 유닛(100'')에는 솔더홀들이 형성되어 있지 않다. 이와 같이, 리드 프레임 유닛(100'')에 복수의 솔더홀들을 갖지 않는 경우, 솔더홀들을 형성하기 위한 제조 공정이 필요치 않아 공정이 단순해지며, 리드 프레임 유닛(100'')의 강도가 증가한다는 장점이 있다. 또한, 이 경우, 도 11c 및 도 11d에 도시된 바와 같이, 중간 더미층 및 하부 더미층 역시 형성되지 않을 수 있다.

- [170] 도 12a 및 도 12b는 도 11의 발광 다이오드(50)를 사용하여 형성된 발광 다이오드 모듈을 보여주는 도면들이다. 구체적으로, 도 12a는 솔더 페이스트(3)를 사용하여 발광 다이오드(50)를 기판(300)에 접착하는 모습의 일 예를 보여주는 도면이다. 도 11b는 완성된 발광 다이오드 모듈의 측면을 보여주는 도면이다.
- [171] 도 12a 및 도 12b를 참조하면, 솔더 페이스트(3)는 발광 다이오드(30)의 배면 방향에서 제1 하부 도전층(151'')을 덮음으로써, 제1 하부 도전층(151'')을 기판(300)의 제1 전극(310)에 접착시킬 수 있다. 마찬가지로, 솔더 페이스트(3)는 발광 다이오드(30)의 배면 방향에서 제2 하부 도전층(152'')을 덮음으로써, 제2 하부 도전층(153'')을 기판(300)의 제2 전극(320)에 접착시킬 수 있다.
- [172] 한편, 상술한 설명은 예시적인 것이며, 본 출원의 기술적 사상은 이에 한정되지 않는다. 예를 들어, 기판(300, 도 12a 참조)과의 접착력을 높이기 위하여, 제2 절연 기판(120'')의 하면에는 하부 더미층이 추가로 형성될 수도 있다.
- [173] 도 13a 내지 도 13d는 본 출원의 다른 실시 예에 따른 발광 다이오드(60)를 보여주는 도면들이다. 구체적으로, 도 13a는 본 출원의 다른 실시 예에 따른 발광 다이오드(60)의 전체적인 모습을 보여주는 사시도이다. 도 13b 내지 도 13d는 각각 도 13a의 리드 프레임 유닛(100'')에 포함된 제1 도전층(130), 제2 도전층(140) 및 제3 도전층(150'')을 보여주는 평면도이다.
- [174] 도 13a 내지 도 13d의 발광 다이오드(60)는 도 1 내지 도 4의 발광 다이오드(10)와 유사하다. 따라서, 동일하거나 유사한 구성요소는 동일하거나 유사한 참조번호를 사용하여 설명될 것이며, 반복되거나 중첩되는 설명은 명확한 설명을 위하여 이하 생략될 것이다.
- [175] 도 1 내지 도 4의 발광 다이오드(10)가 복수의 솔더홀들(170~173)을 포함하고 있는 것에 비하여, 도 13의 발광 다이오드(60)는 더미 솔더홀(173)만을 포함한다. 즉, 도 13의 제2 절연 기판(120'')에는 더미 솔더홀(173)만이 형성되어 있다.
- [176] 이 경우, 도 13a 및 도 13d를 참조하면, 하부 더미층(153)은 더미 솔더홀(173)에 대응하여 개구부를 포함하나, 제1 하부 도전층(151'') 및 제2 하부 도전층(152'')에는 개구부가 형성되어 있지 않다.
- [177] 이와 같이, 더미 솔더홀(173)만이 형성되어 있는 경우, 더미 단자에 의하여 방열 특성이 개선될 뿐만 아니라, 많은 솔더홀들에 의하여 리드 프레임 유닛(100'')의 강도가 약해지는 것을 방지할 수 있다.
- [178] 도 14는 본 출원의 발광 다이오드 모듈이 제공된 표시 장치(1000)의 일 예를

보여주는 단면도이다. 도 14를 참조하면, 표시 장치(1000)는 액정패널(1110)과 백라이트 유닛(1120), 그리고 서포트메인(1130)과 커버 버튼(1150), 탑커버(1140)를 포함한다.

- [179] 액정패널(1110)은 화상표현의 핵심적인 역할을 담당하는 부분으로써 액정층을 사이에 두고 대면 합착된 제 1 및 제 2 기판(1112, 1114)으로 구성된다. 액정패널(1110) 후방으로는 백라이트 유닛이 구비된다.
- [180] 백라이트 유닛은 서포트메인(1130)의 적어도 일측 가장자리 길이방향을 따라 배열되는 발광 다이오드 모듈(1160)과, 커버 버튼(1150) 상에 안착되는 백색 또는 은색의 반사판(1125)과, 이러한 반사판(1125) 상에 안착되는 도광판(1123) 그리고 이의 상부로 개재되는 다수의 광학시트(21)를 포함한다.
- [181] 본 출원의 일 실시 예에 있어서, 발광 다이오드 모듈(1160)은 도 1 내지 도 9를 참조하여 설명된 발광 다이오드(10, 20, 30)를 포함하며, 사이드 타입 타입의 발광 다이오드 모듈로 구현될 수 있다.
- [182] 따라서, 백라이트 유닛에 제공되는 발광 다이오드 모듈(1160)이 효과적으로 열을 방출하기 때문에, 도 10의 표시 장치(1000)는 장시간 사용하여도 온도 상승의 폭이 작으며, 휘도 변화없이 안정적으로 영상을 디스플레이 할 수 있다.
- [183] 이상에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자 또는 해당 기술 분야에 통상의 지식을 갖는 자라면, 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.
- [184] 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구범위에 의해 정하여져야만 할 것이다.

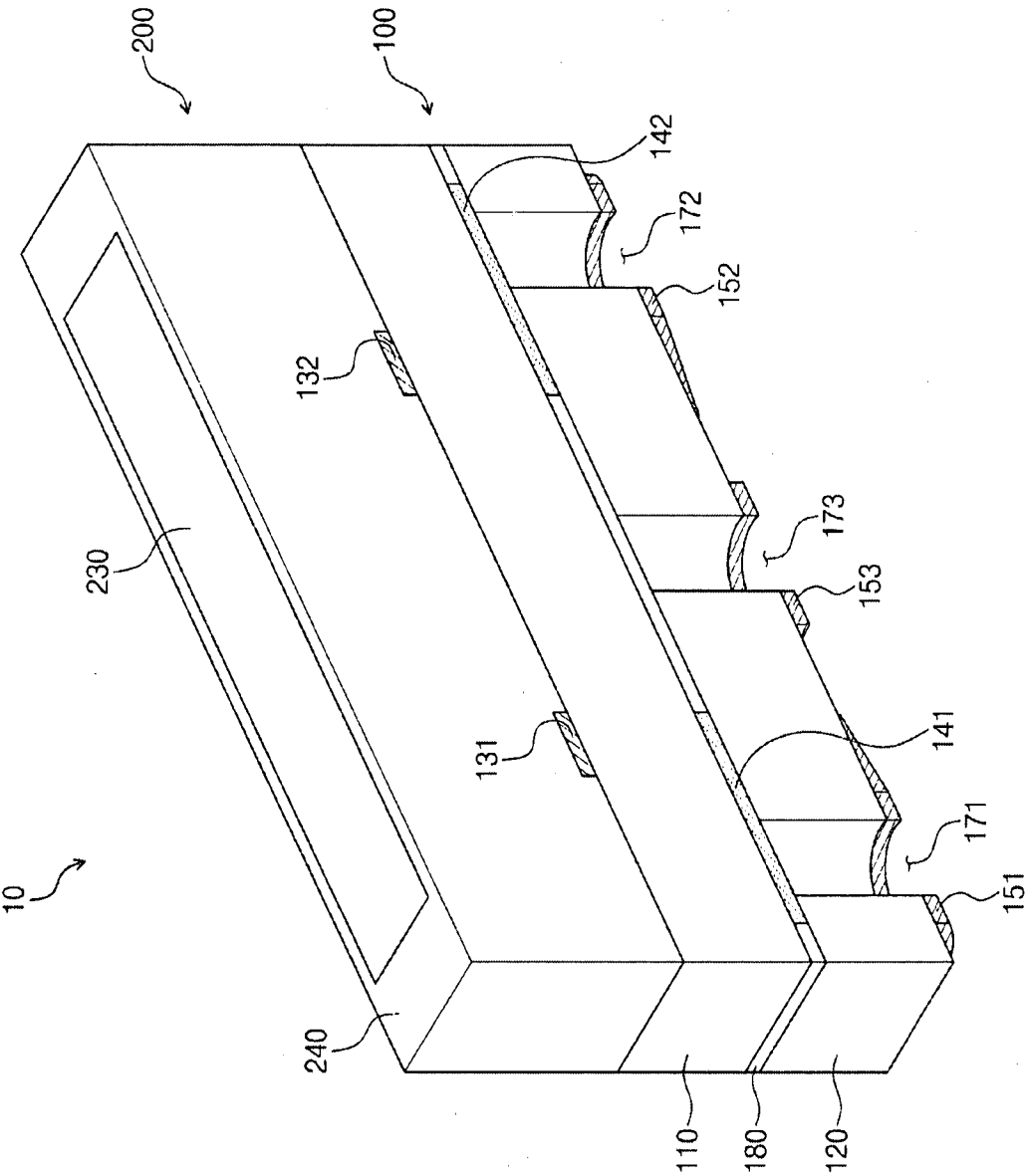
청구범위

- [청구항 1] 발광부, 제1 전극 패드, 및 제2 전극 패드를 포함하며, 전면으로 광을 출사하는 광원 유닛; 및
상기 광원 유닛의 배면에 제공되며, 상기 제1 및 제2 전극 패드에 각각 연결된 제1 및 제2 리드 단자를 포함하는 리드 프레임 유닛을 포함하며, 상기 제1 및 제2 리드 단자 중 적어도 하나는, 서로 다른 층에 제공되며 서로 전기적으로 연결된 상부 도전층, 중간 도전층, 및 하부 도전층을 포함하는, 발광 다이오드.
- [청구항 2] 제1 항에 있어서,
상기 리드 프레임 유닛은 제1 절연 기판 및 제2 절연 기판을 포함하며, 상기 상부 도전층은 상기 광원 유닛과 상기 제1 절연 기판 사이에 제공되고,
상기 중간 도전층은 상기 제1 절연 기판과 상기 제2 절연 기판 사이에 제공되며,
상기 하부 도전층은 상기 제2 절연 기판 상에 제공되며 상기 중간 도전층이 제공된 면의 반대 면에 제공된, 발광 다이오드.
- [청구항 3] 제2 항에 있어서,
상기 리드 프레임 유닛은 상기 제1 및 제2 리드 단자와 절연된 더미 단자를 더 포함하는, 발광 다이오드.
- [청구항 4] 제3 항에 있어서,
평면 상에서 볼 때, 상기 더미 단자는 상기 제1 리드 단자와 상기 제2 리드 단자 사이에 제공된, 발광 다이오드.
- [청구항 5] 제4 항에 있어서,
상기 더미 단자는,
상기 제1 절연 기판과 상기 제2 절연 기판 사이에 제공된 중간 더미층; 및
상기 제2 절연 기판에 제공되며 상기 중간 더미층이 제공된 면의 반대 면에 제공된 하부 더미층을 포함하는, 발광 다이오드.
- [청구항 6] 제5 항에 있어서,
상기 중간 더미층과 상기 중간 도전층은 서로 전기적으로 절연되고, 상기 하부 더미층과 상기 하부 도전층은 서로 전기적으로 절연된, 발광 다이오드.
- [청구항 7] 제5 항에 있어서,
상기 제2 절연 기판은 그 일부가 제거된 더미 솔더홀을 갖고,
상기 중간 더미층과 상기 하부 더미층은 상기 더미 솔더홀에 제공된 솔더 페이스트를 통하여 전기적으로 연결된, 발광 다이오드.
- [청구항 8] 제2 항에 있어서,
상기 제1 및 제2 절연 기판은 각각 그 일부가 제거된 적어도 하나의

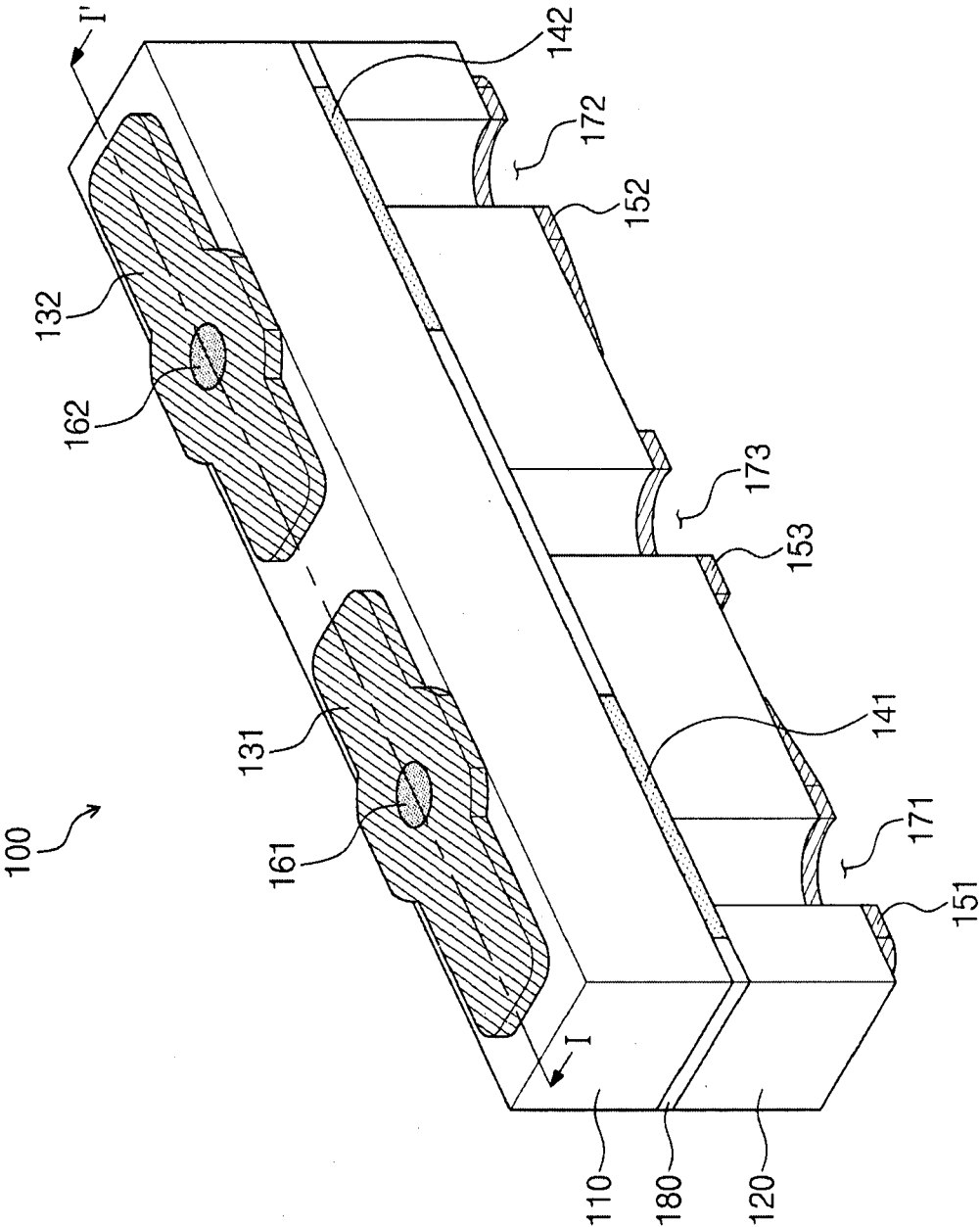
- 비아홀을 갖고, 상기 상부 도전층과 상기 중간 도전층은 상기 비아홀에 제공된 컨택부를 통하여 전기적으로 연결된, 발광 다이오드.
- [청구항 9] 제8 항에 있어서,
상기 제2 절연 기판은 상기 중간 도전층의 배면을 노출시키는 적어도 하나의 솔더홀을 갖는, 발광 다이오드.
- [청구항 10] 제9 항에 있어서,
상기 하부 도전층은 상기 솔더홀과 동일한 개구를 갖는, 발광 다이오드.
- [청구항 11] 제9 항에 있어서,
상기 솔더홀에 제공되는 솔더 페이스트를 더 포함하는, 발광 다이오드.
- [청구항 12] 제1 항에 있어서,
상기 발광부, 상기 제1 전극 패드, 및 상기 제2 전극 패드는 발광 다이오드를 이루며,
상기 발광 다이오드는 상기 리드 프레임 유닛 상에 배치된, 발광 다이오드.
- [청구항 13] 제12 항에 있어서,
상기 발광 다이오드는 플립형인, 발광 다이오드.
- [청구항 14] 제13 항에 있어서,
상기 발광 다이오드를 커버하며, 상기 발광 다이오드로부터 출사된 광의 적어도 일부를 변환하는 파장 변환부를 더 포함하는, 발광 다이오드.
- [청구항 15] 제14 항에 있어서,
상기 파장 변환부는 형광체를 포함하는, 발광 다이오드.
- [청구항 16] 제14 항에 있어서,
상기 파장 변환부를 커버하는 투명부를 더 포함하는, 발광 다이오드.
- [청구항 17] 제16 항에 있어서,
평면 상에서 볼 때, 상기 발광 다이오드, 상기 파장 변환부, 및 상기 투명부의 둘레를 둘러싸는 절연부를 더 포함하는, 발광 다이오드.
- [청구항 18] 제17 항에 있어서,
평면 상에서 볼 때, 상기 절연부는 상기 파장 변환부와 일부가 중첩되는, 발광 다이오드.
- [청구항 19] 제17 항에 있어서,
평면 상에서 볼 때, 상기 절연부는 상기 형광부와 이격된, 발광 다이오드.
- [청구항 20] 제17 항에 있어서,
평면 상에서 볼 때, 상기 절연부는 상기 형광부와 접촉된, 발광 다이오드.
- [청구항 21] 제1 항에 있어서,
상기 상부 도전층은 상기 제1 리드 단자에 전기적으로 연결된 제1 상부 도전층 및 상기 제2 리드 단자에 연결된 제2 상부 도전층을 포함하며,
상기 제1 및 제2 상부 도전층 중 적어도 하나는 외부로 노출된, 발광 다이오드.

- [청구항 22] 제1 항에 있어서,
 상기 중간 도전층은 상기 제1 리드 단자에 전기적으로 연결된 제1 중간 도전층 및 상기 제2 리드 단자에 연결된 제2 중간 도전층을 포함하며,
 상기 제1 및 제2 중간 도전층 중 적어도 하나는 외부로 노출된, 발광 다이오드.
- [청구항 23] 발광부, 제1 전극 패드, 및 제2 전극 패드를 포함하며, 전면으로 광을 출사하는 광원 유닛;
 상기 광원 유닛의 배면에 제공되며, 상기 제1 및 제2 전극 패드에 각각 연결된 제1 및 제2 리드 단자를 포함하는 리드 프레임 유닛; 및
 상기 광원 유닛과 상기 리드 프레임 유닛의 측면에 제공되며, 상기 제1 및 제2 리드 단자와 전기적으로 연결된 기판을 포함하며,
 상기 제1 및 제2 리드 단자 중 적어도 하나는, 서로 다른 층에 제공되며 서로 전기적으로 연결된 상부 도전층, 중간 도전층, 및 하부 도전층을 포함하는, 발광 다이오드 모듈.
- [청구항 24] 표시 패널;
 상기 표시 패널의 일 측에 제공되며, 광이 입사되는 제1 면 및 상기 광이 출사되며 상기 표시 패널과 마주보는 제2 면을 갖는 도광판; 및
 상기 도광판의 상기 제1 면으로 상기 광을 제공하는 발광 다이오드 모듈을 포함하며,
 상기 발광 다이오드 모듈은,
 발광부, 제1 전극 패드, 및 제2 전극 패드를 포함하며, 전면으로 광을 출사하는 광원 유닛;
 상기 광원 유닛의 배면에 제공되며, 상기 제1 및 제2 전극 패드에 각각 연결된 제1 및 제2 리드 단자를 포함하는 리드 프레임 유닛; 및
 상기 광원 유닛과 상기 리드 프레임 유닛의 측면에 제공되며, 상기 제1 및 제2 리드 단자와 전기적으로 연결된 기판을 포함하며,
 상기 제1 및 제2 리드 단자 중 적어도 하나는, 서로 다른 층에 제공되며 서로 전기적으로 연결된 상부 도전층, 중간 도전층, 및 하부 도전층을 포함하는, 표시 장치.

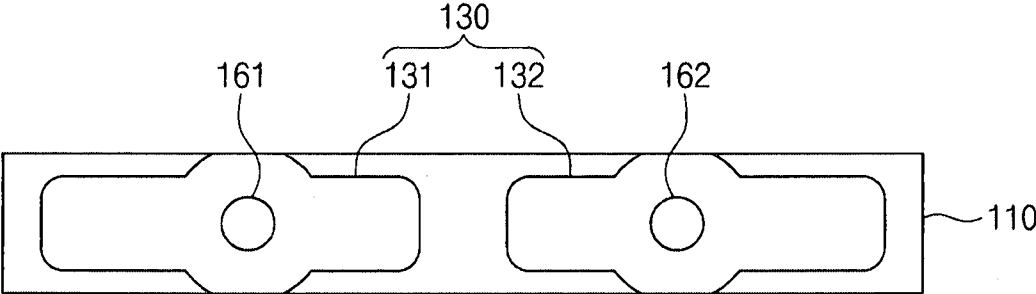
[도 1]



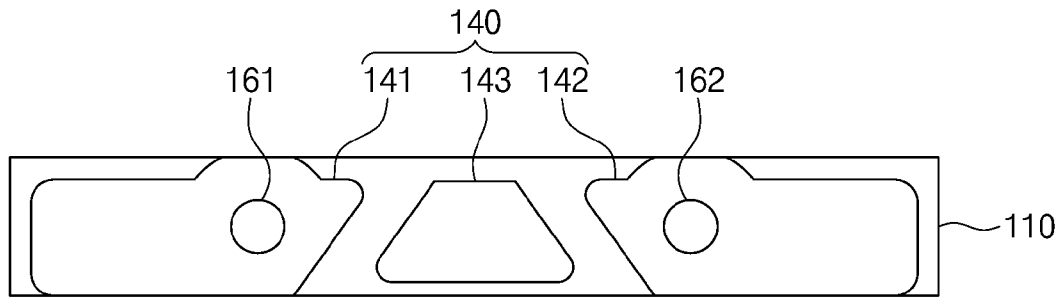
[도2a]



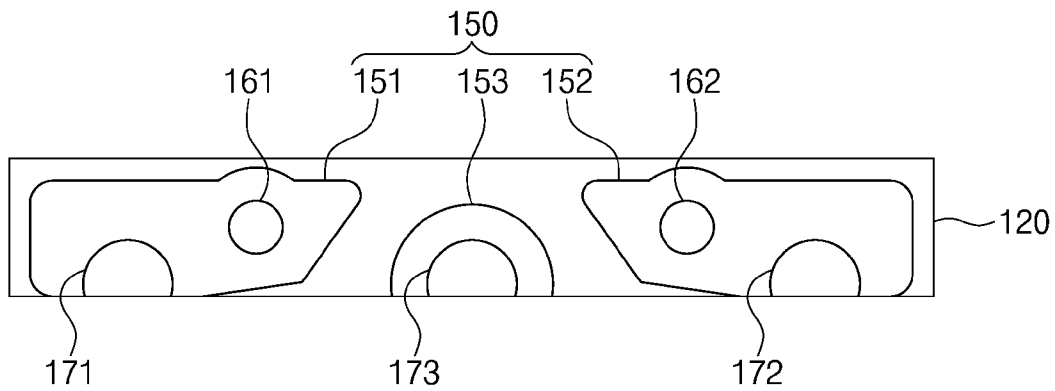
[도2b]



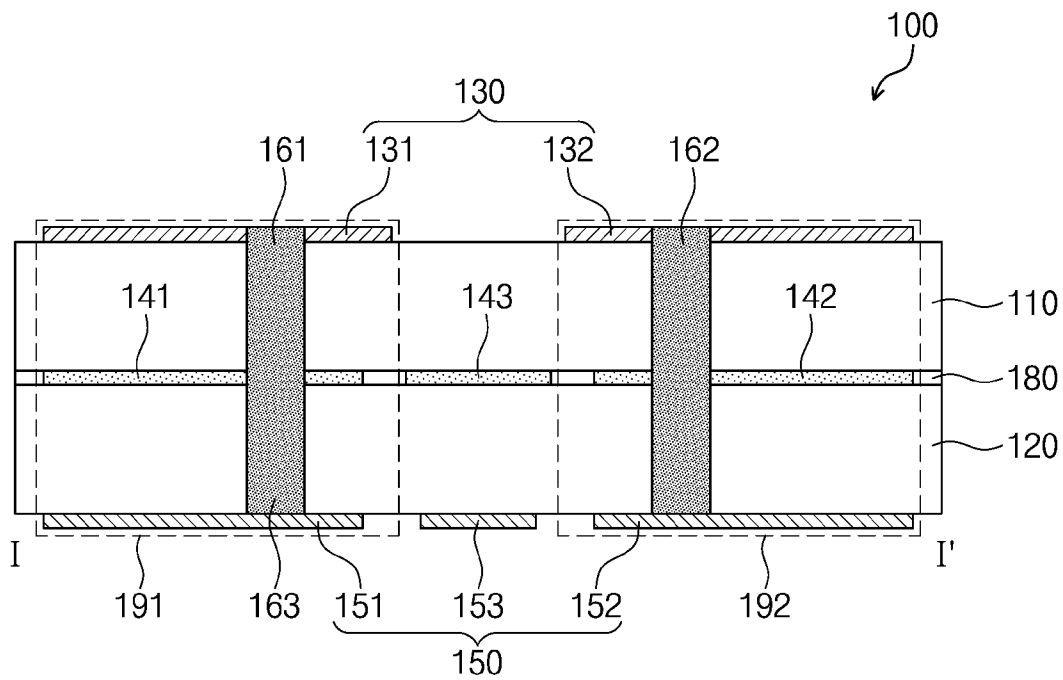
[도2c]



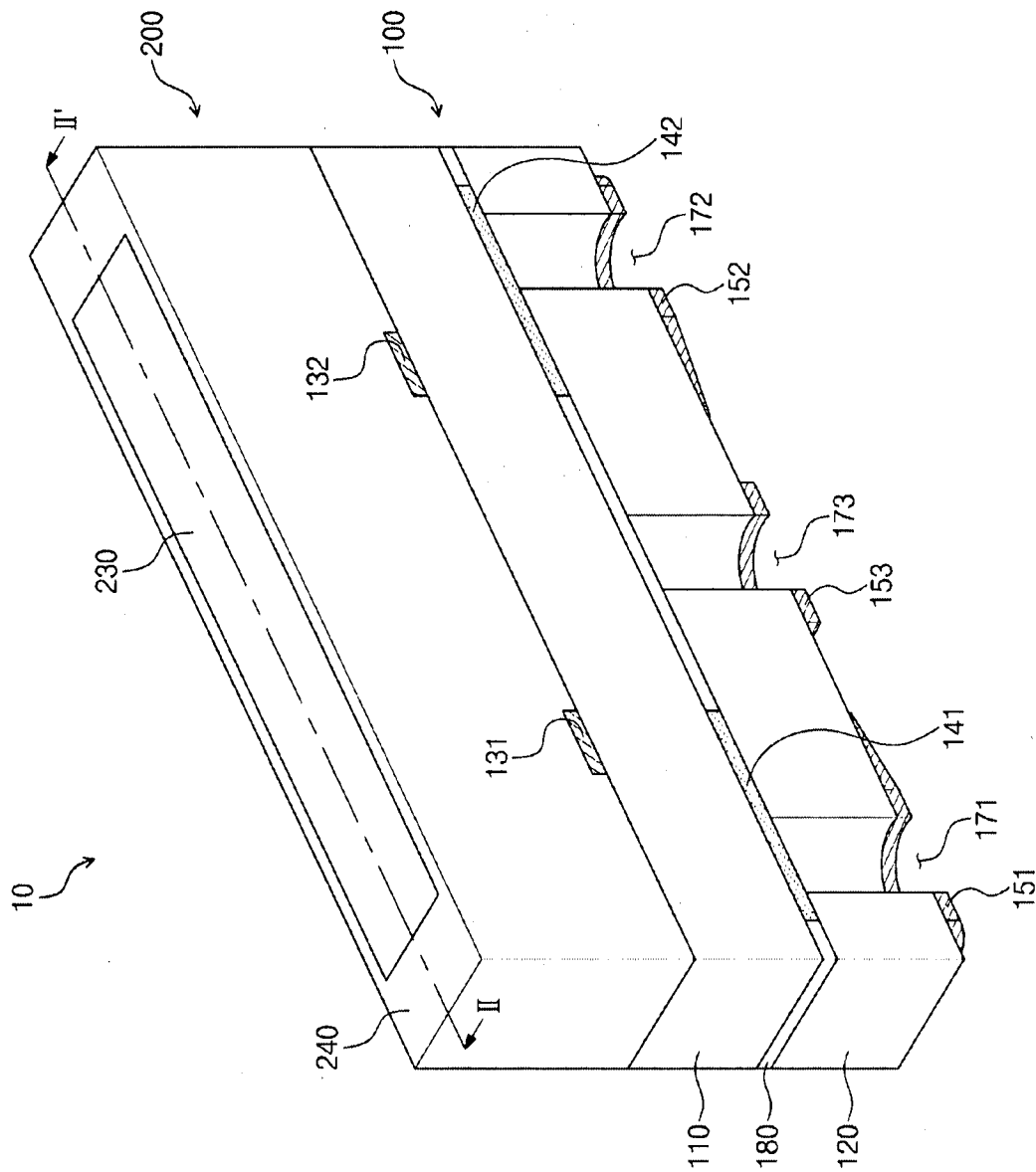
[도2d]



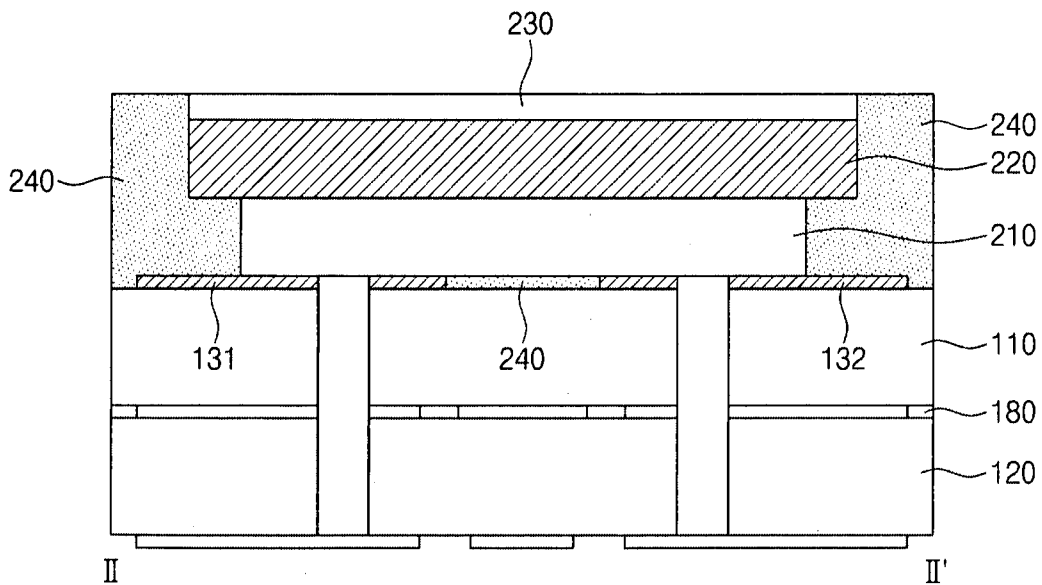
[도2e]



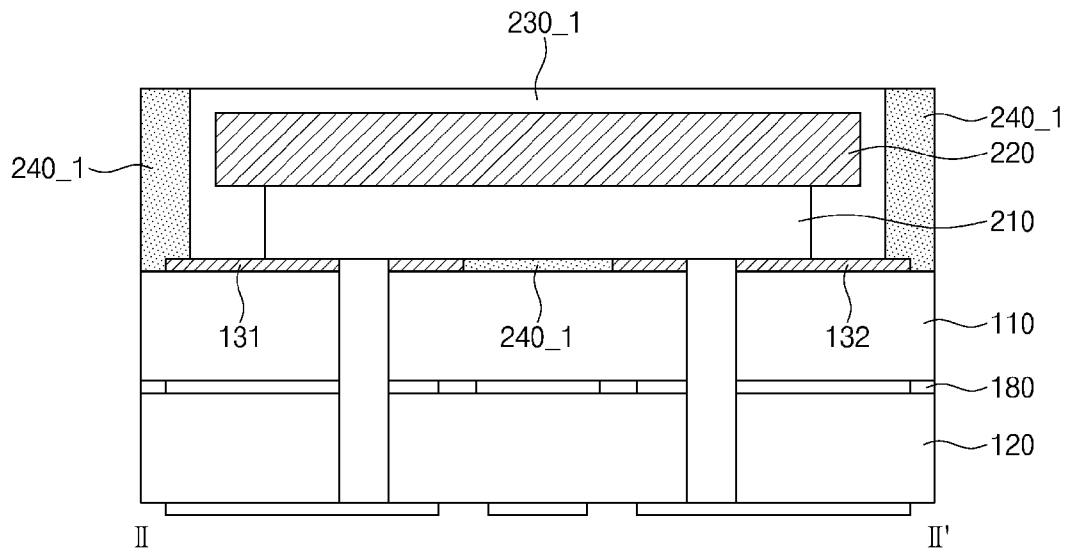
[도3a]



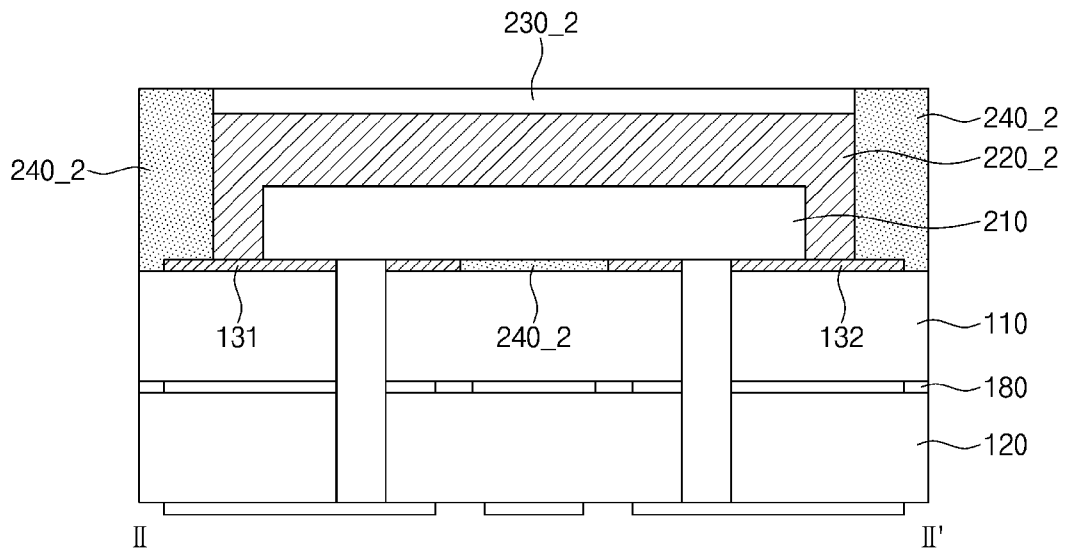
[도3b]



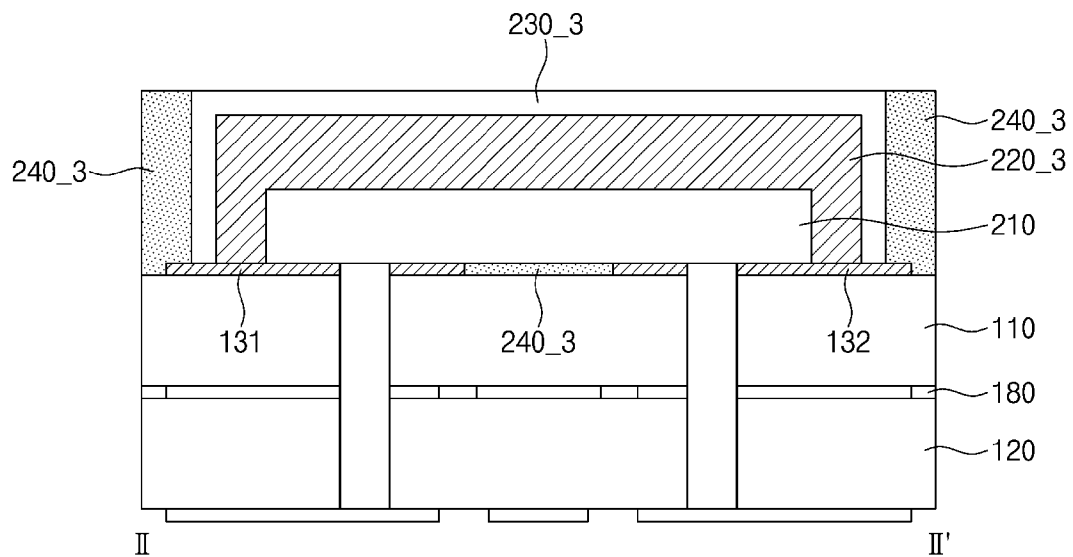
[도3c]



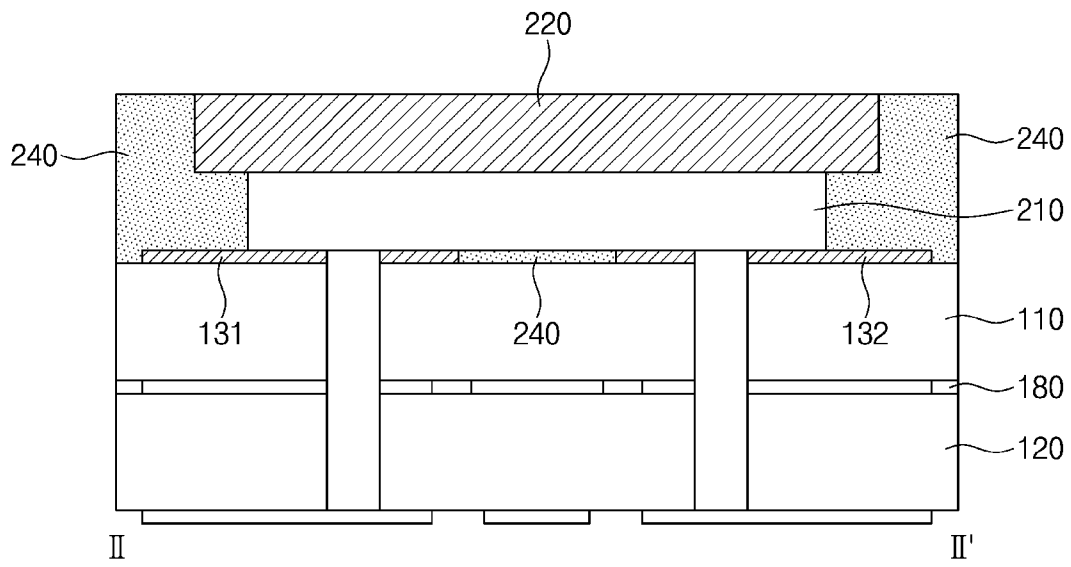
[도3d]



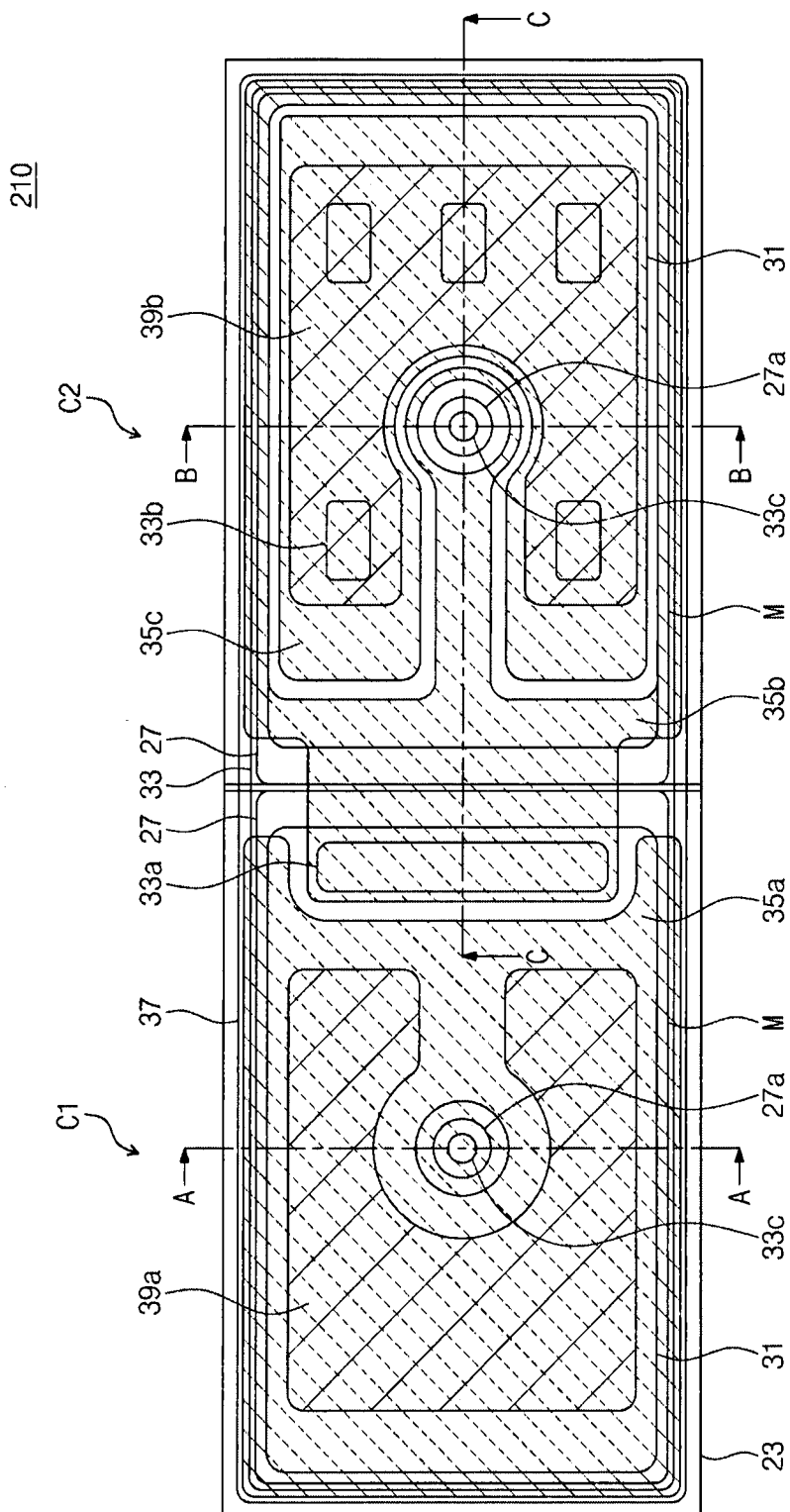
[도3e]



[도3f]

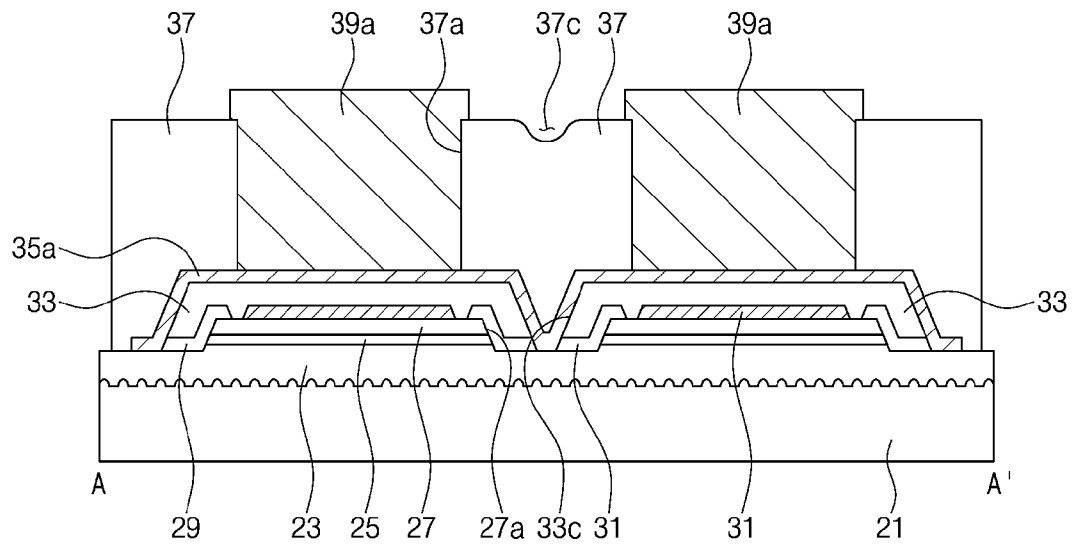


[도4a]

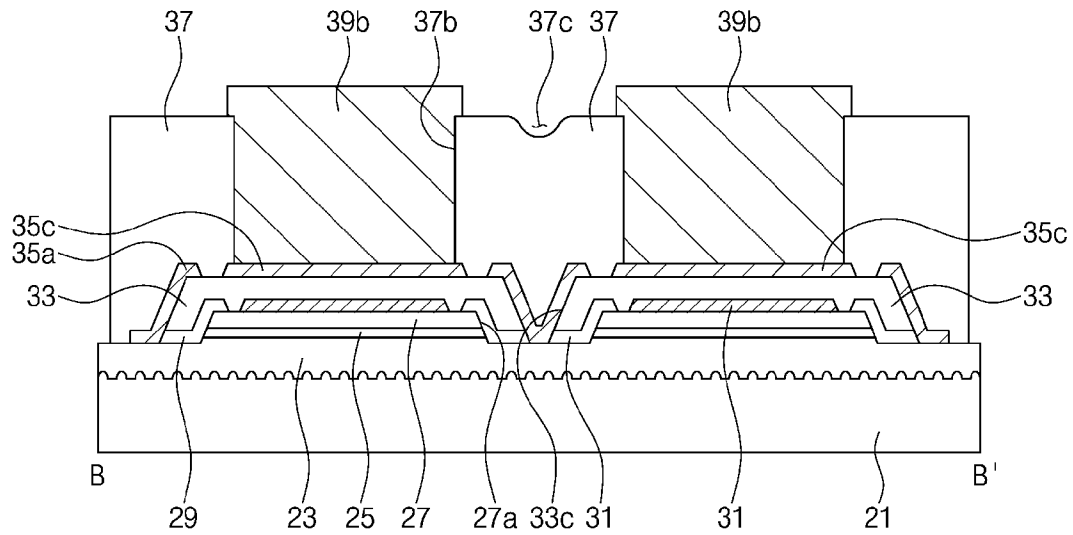


대체용지 (규칙 제26조)

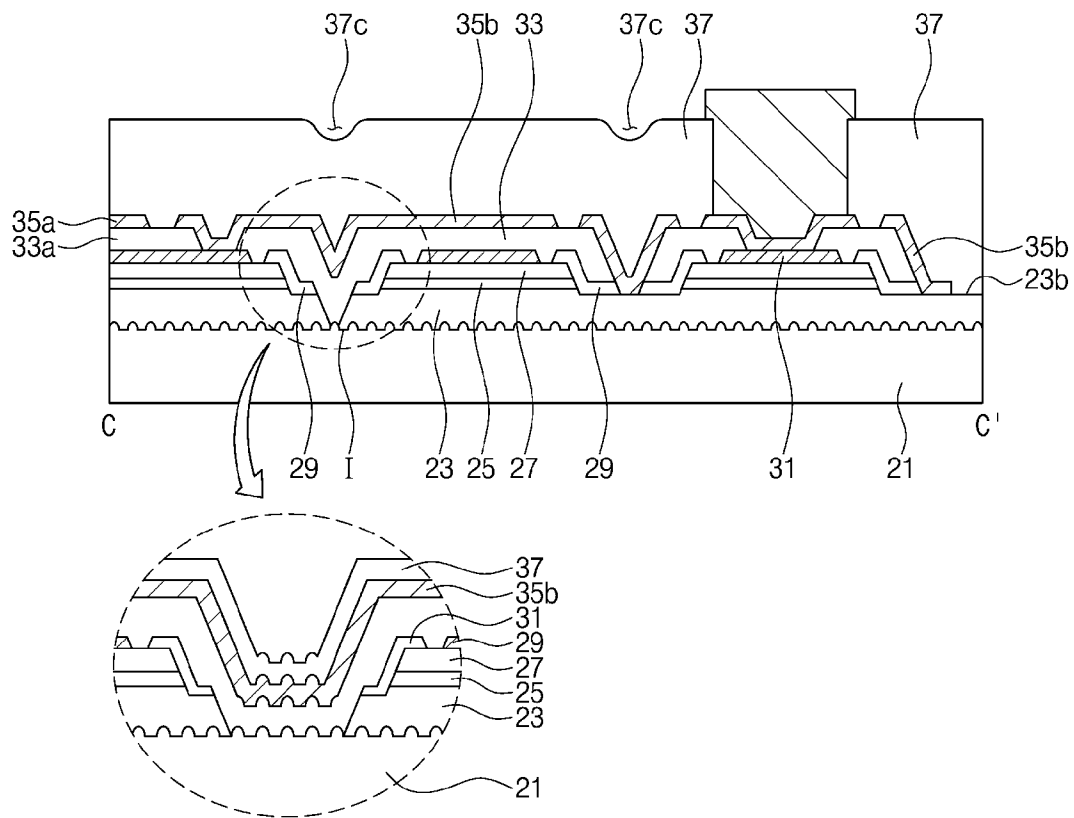
[도4b]



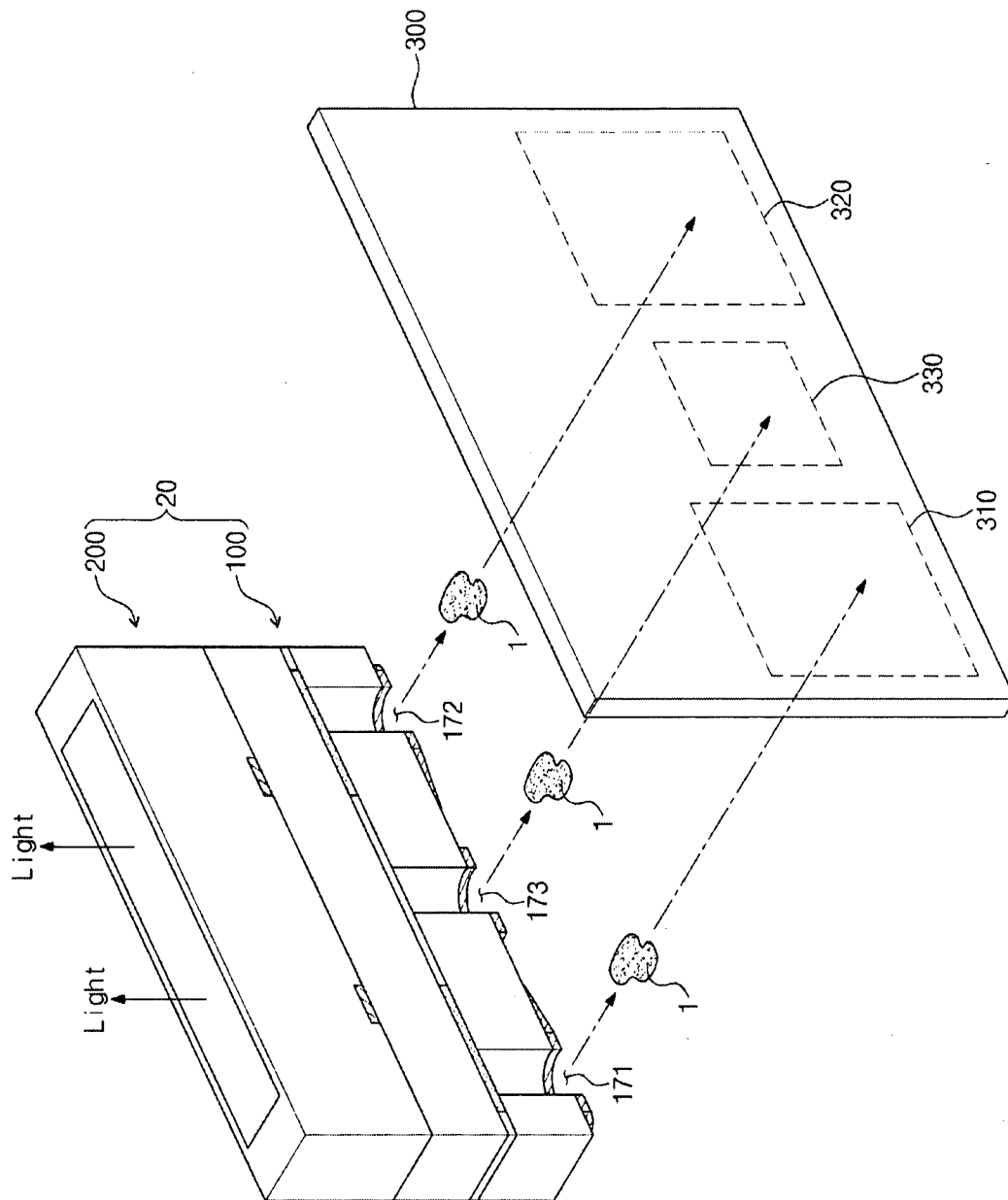
[도4c]



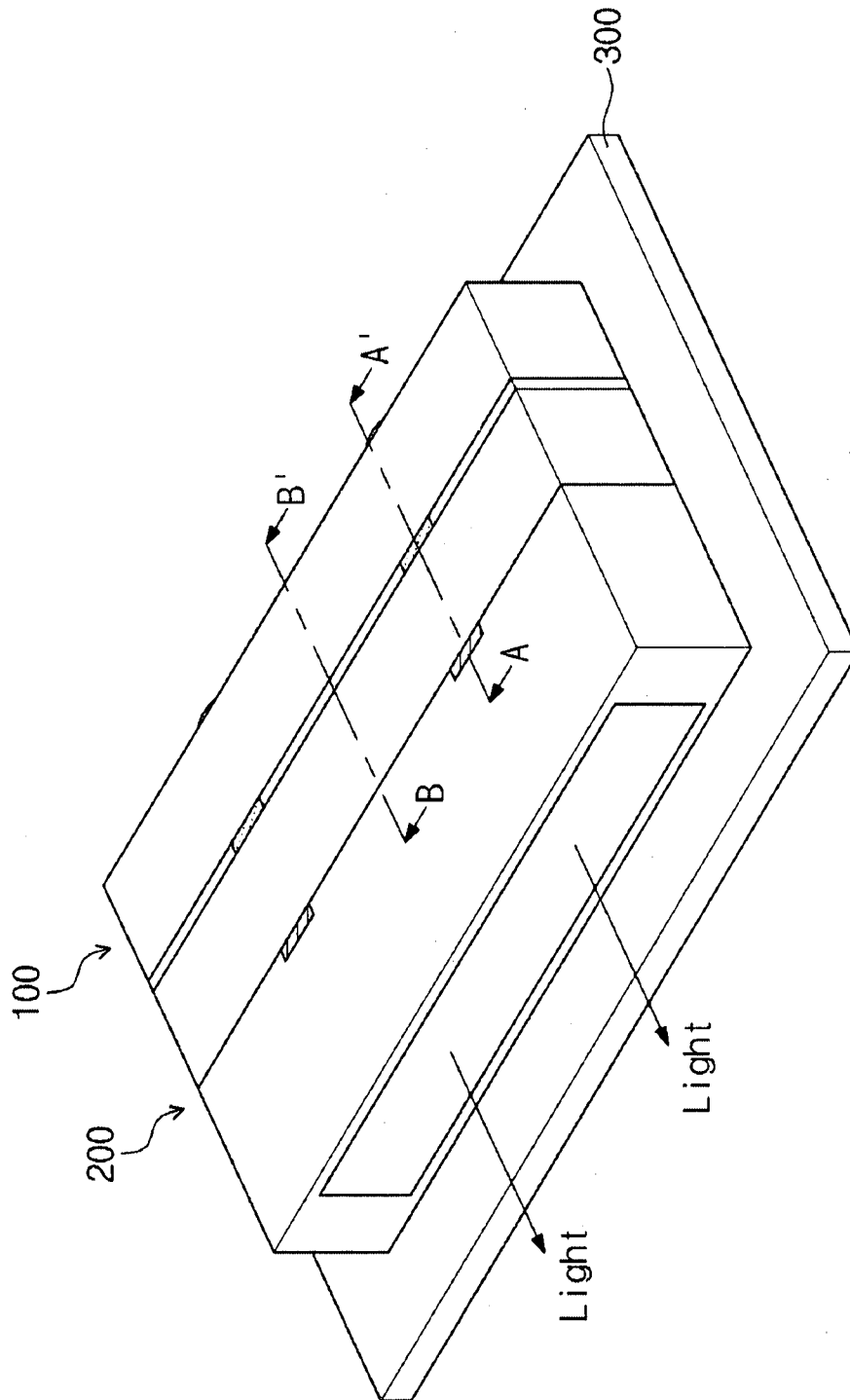
[도4d]



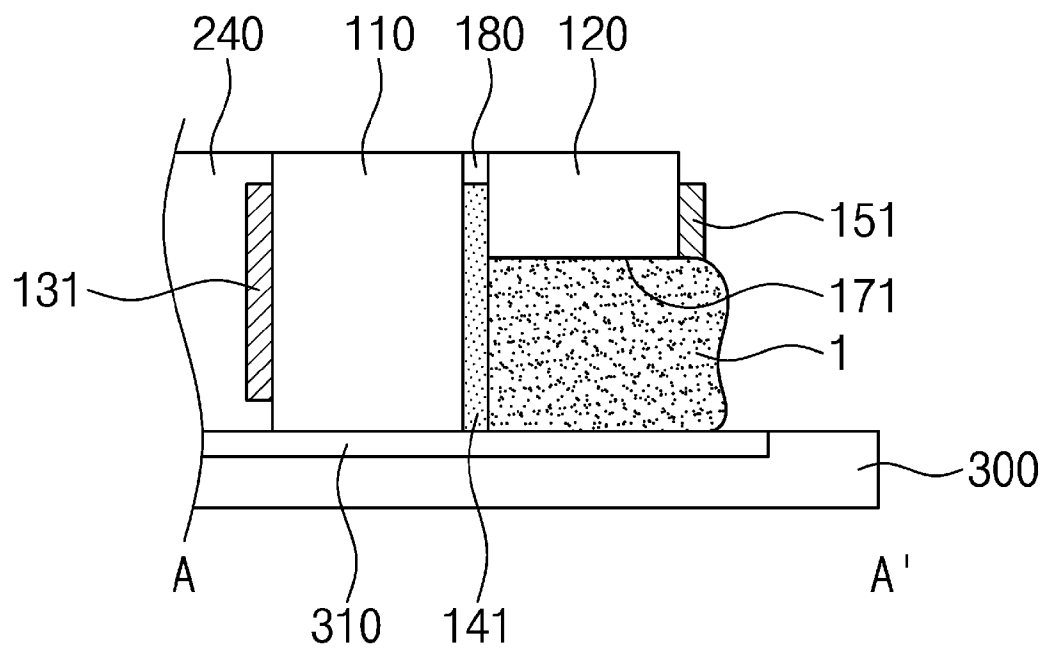
[도5a]



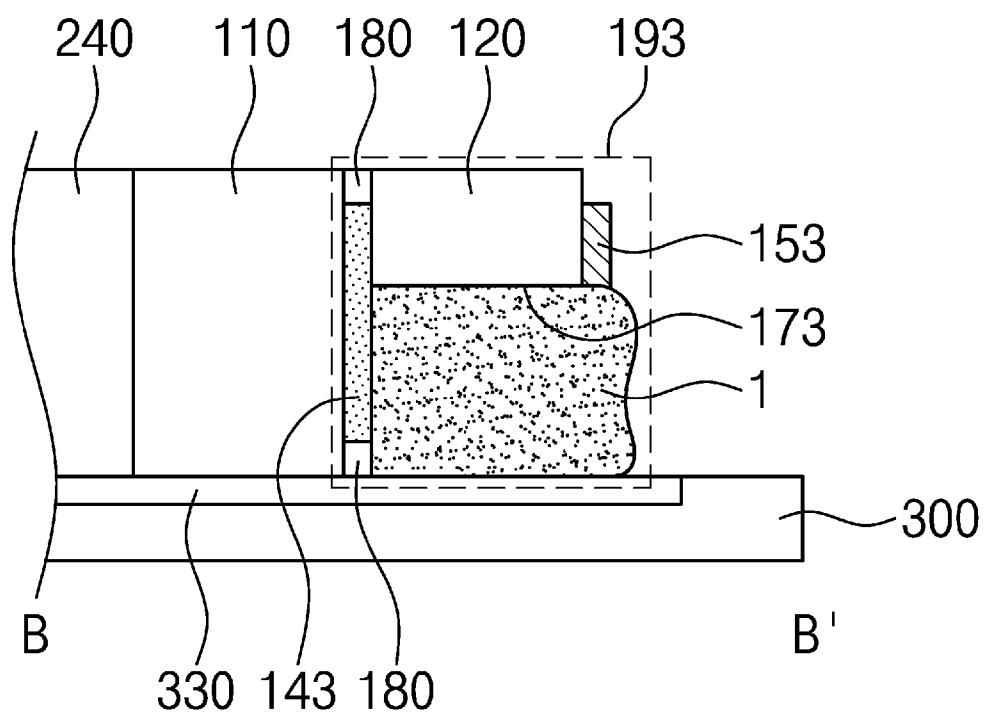
[도5b]



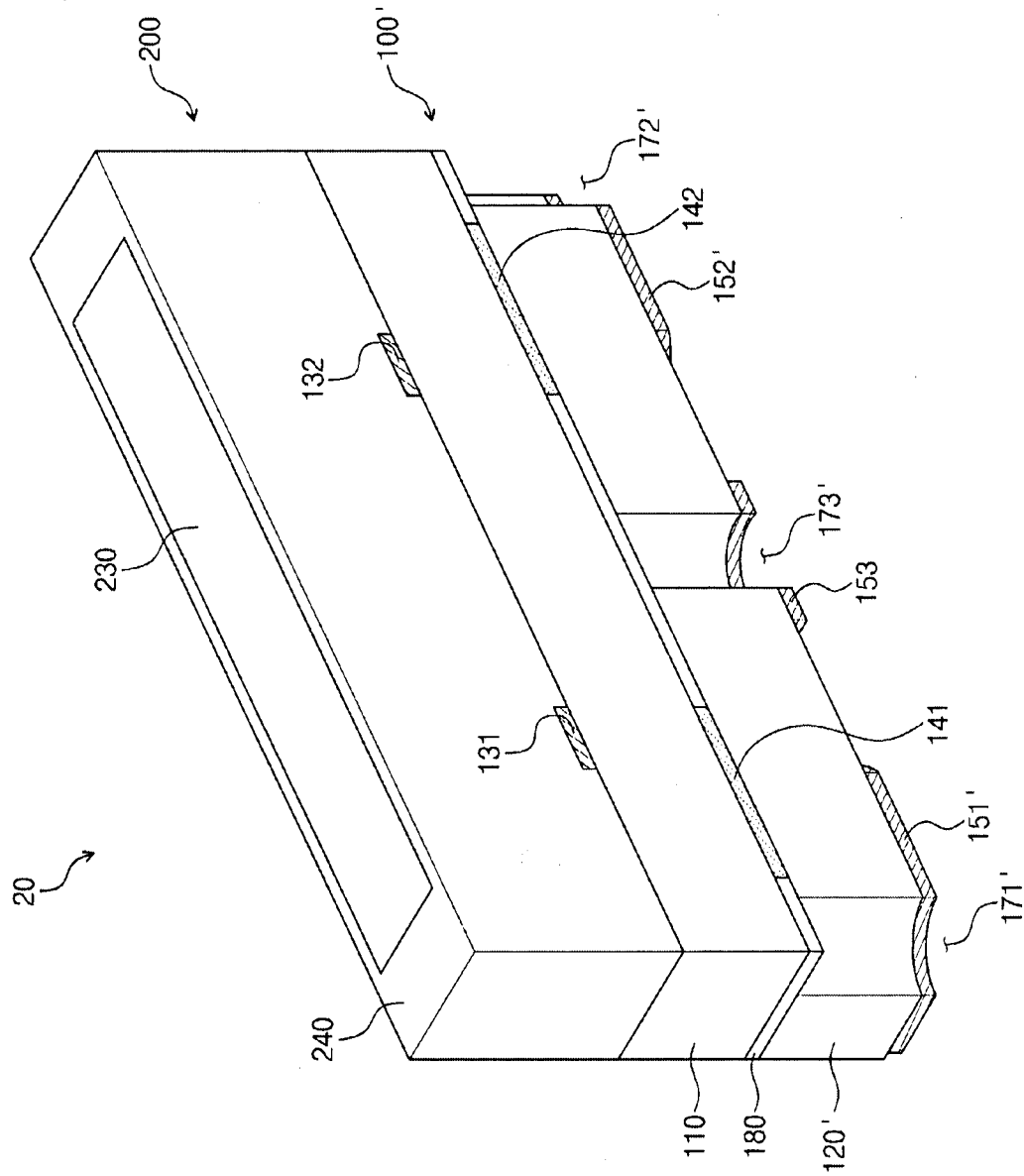
[도5c]



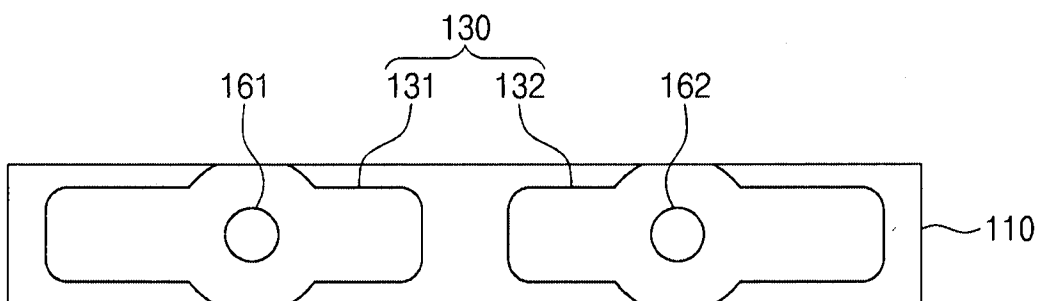
[도5d]



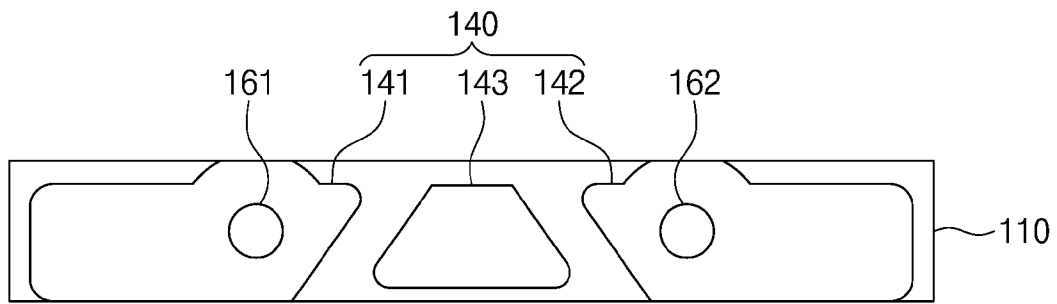
[도6a]



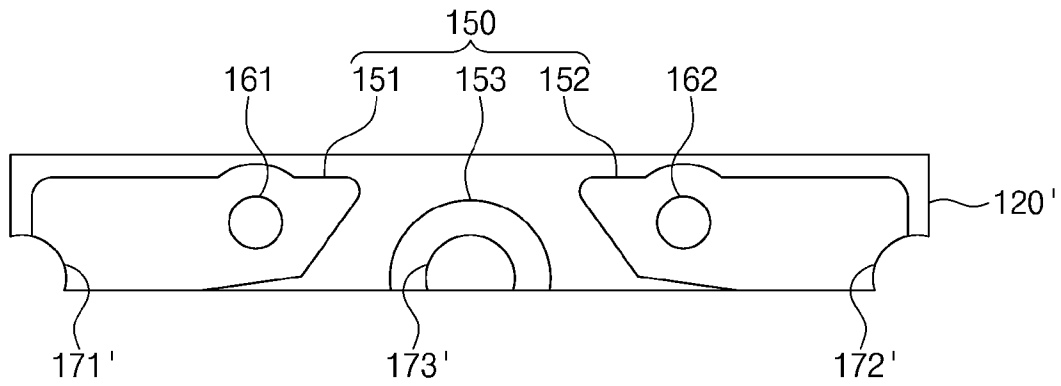
[도6b]



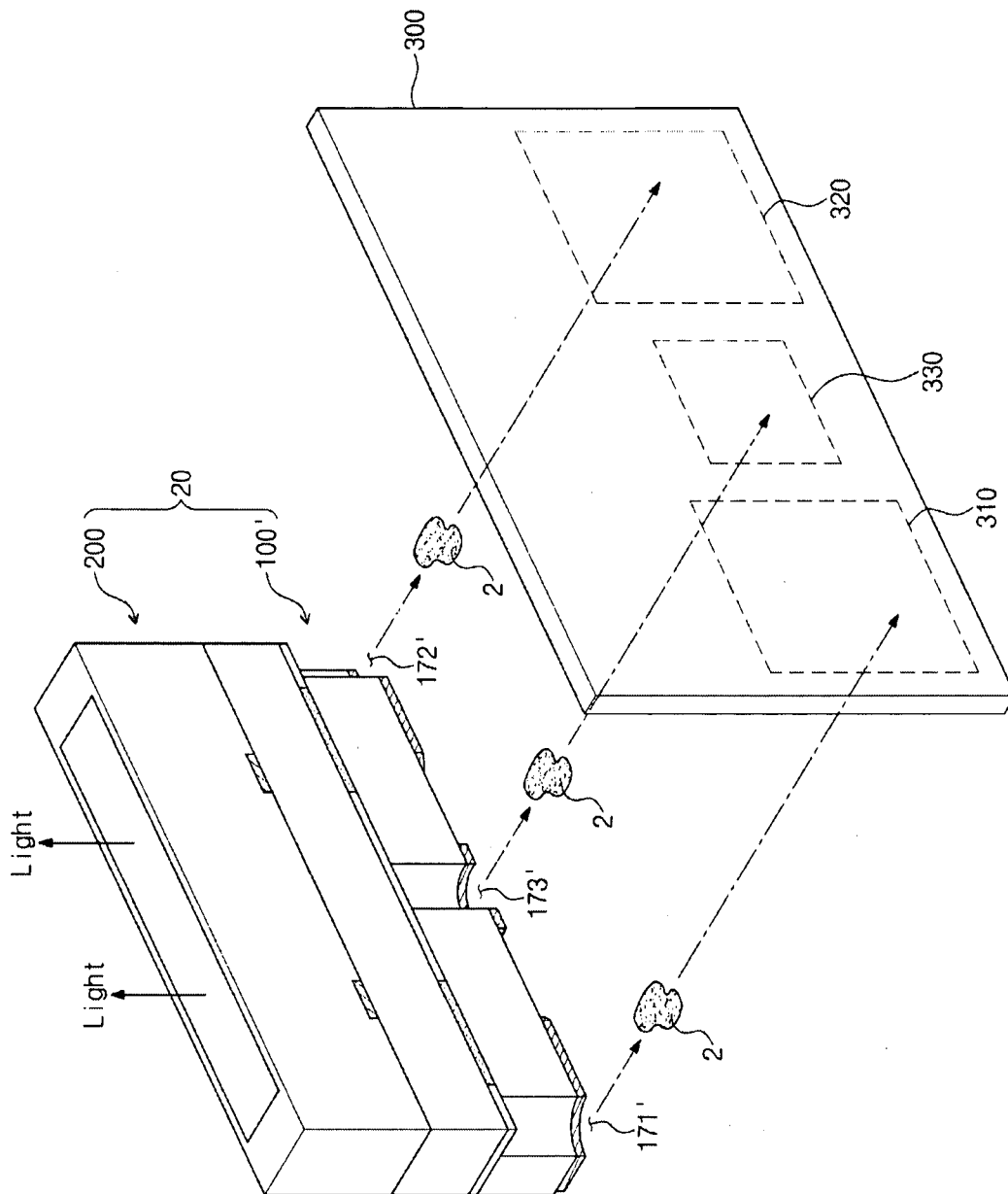
[도6c]



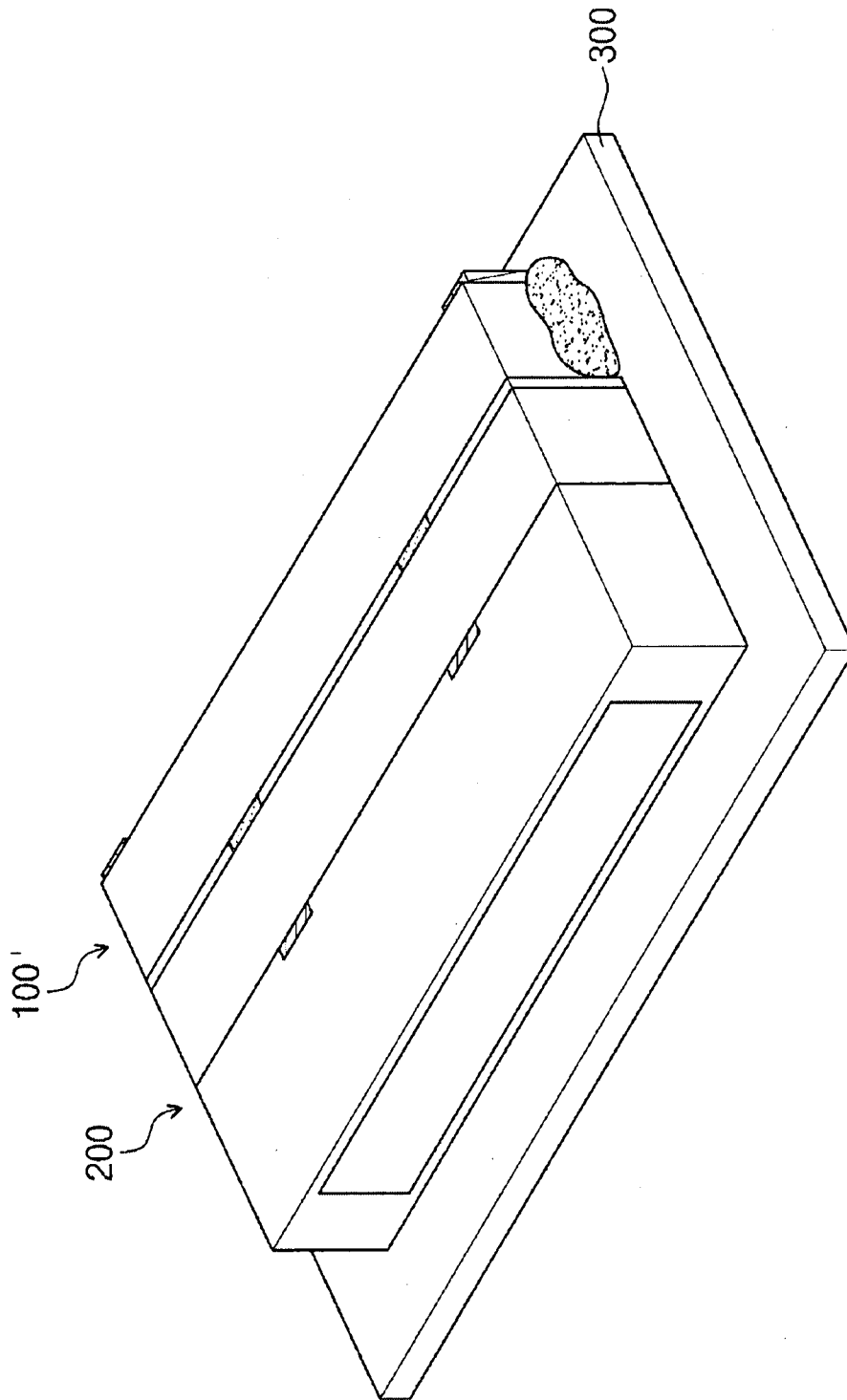
[도6d]



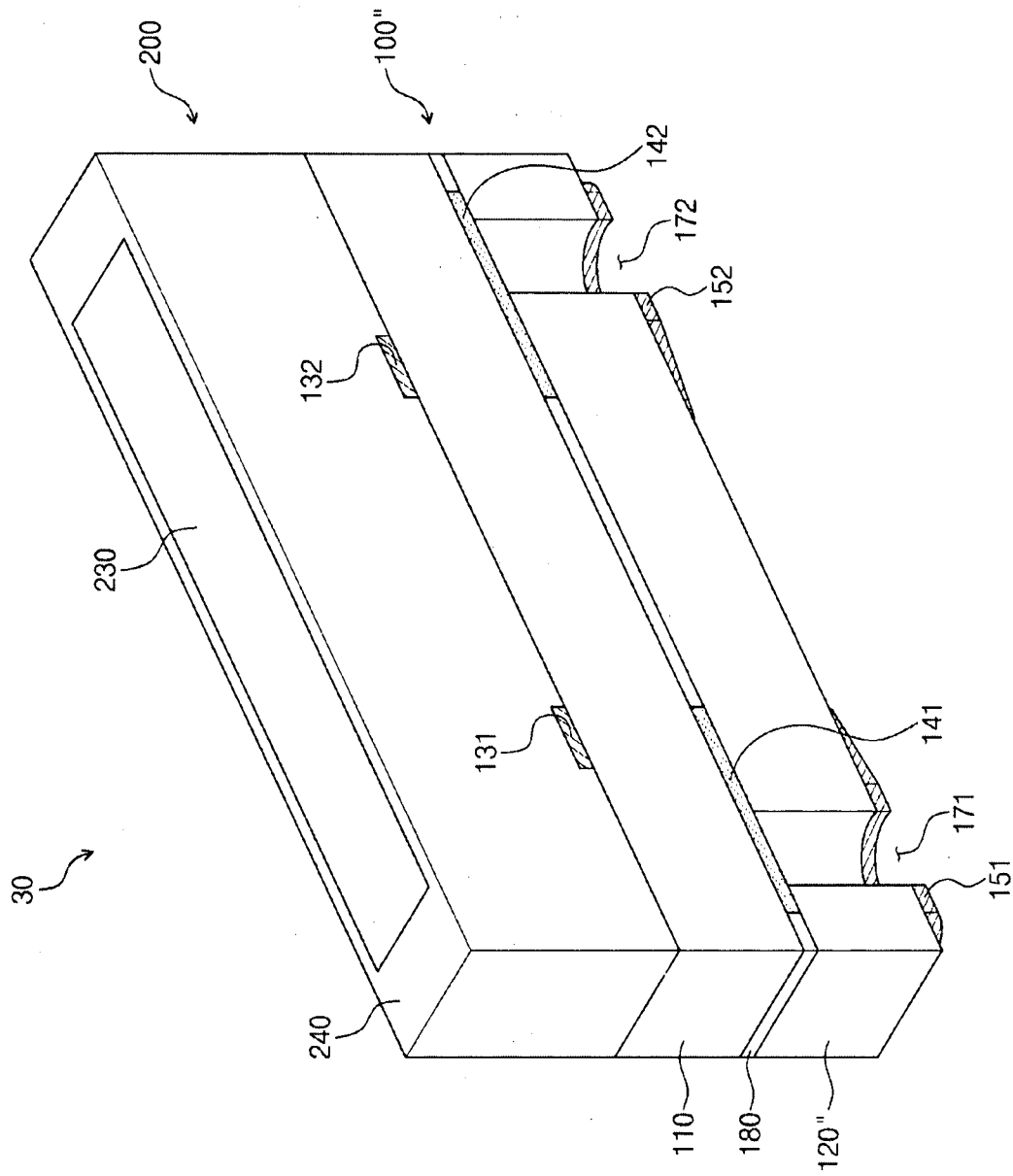
[도7a]



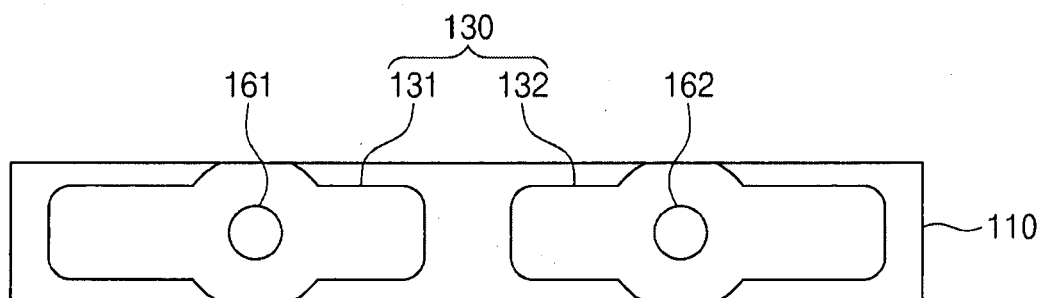
[도 7b]



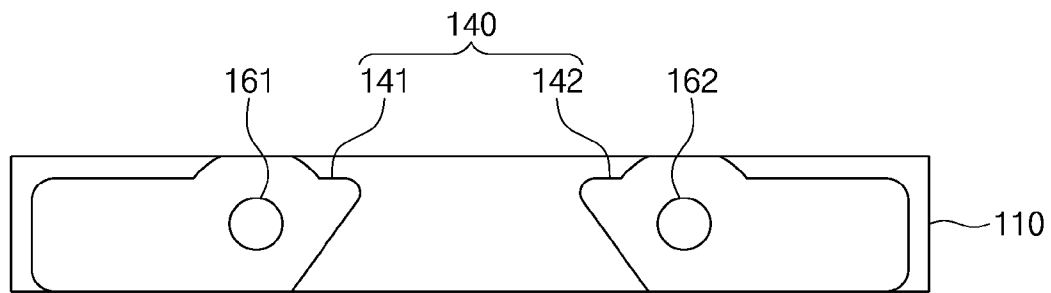
[도8a]



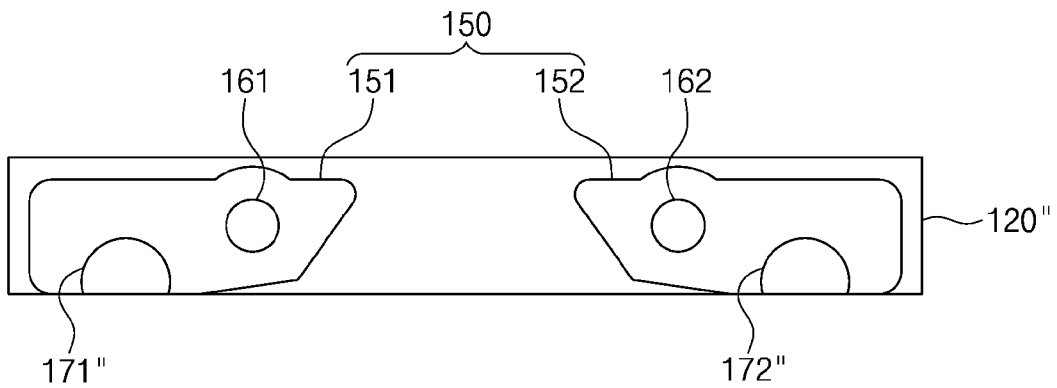
[도8b]



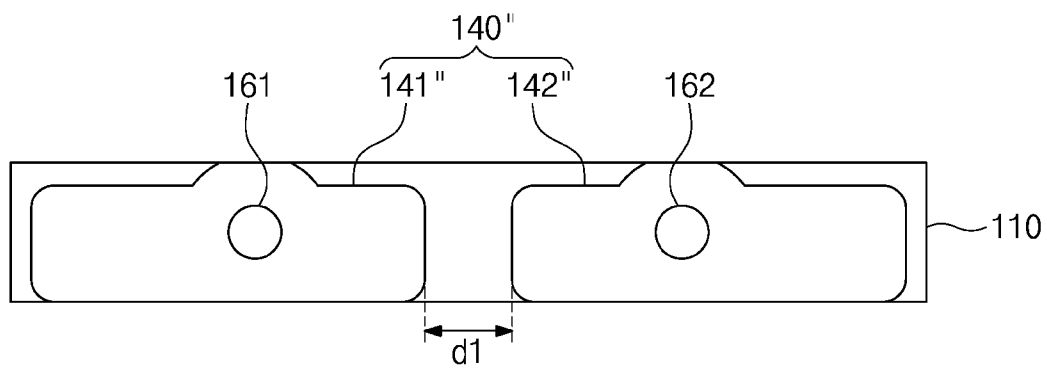
[도8c]



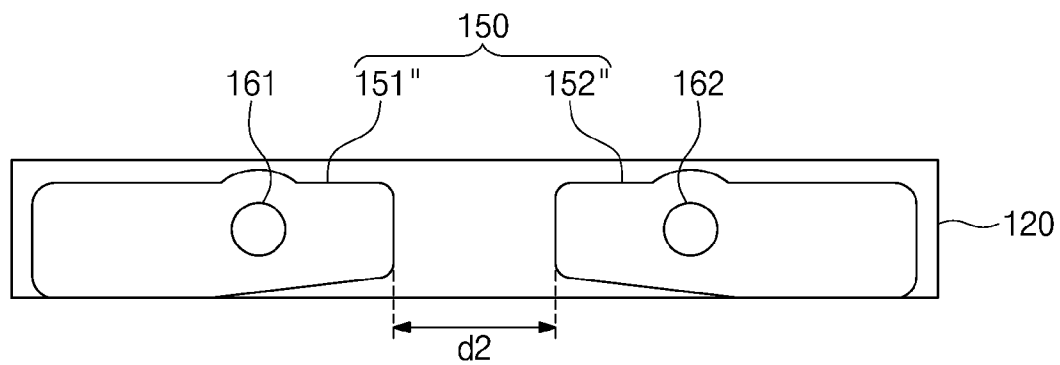
[도8d]



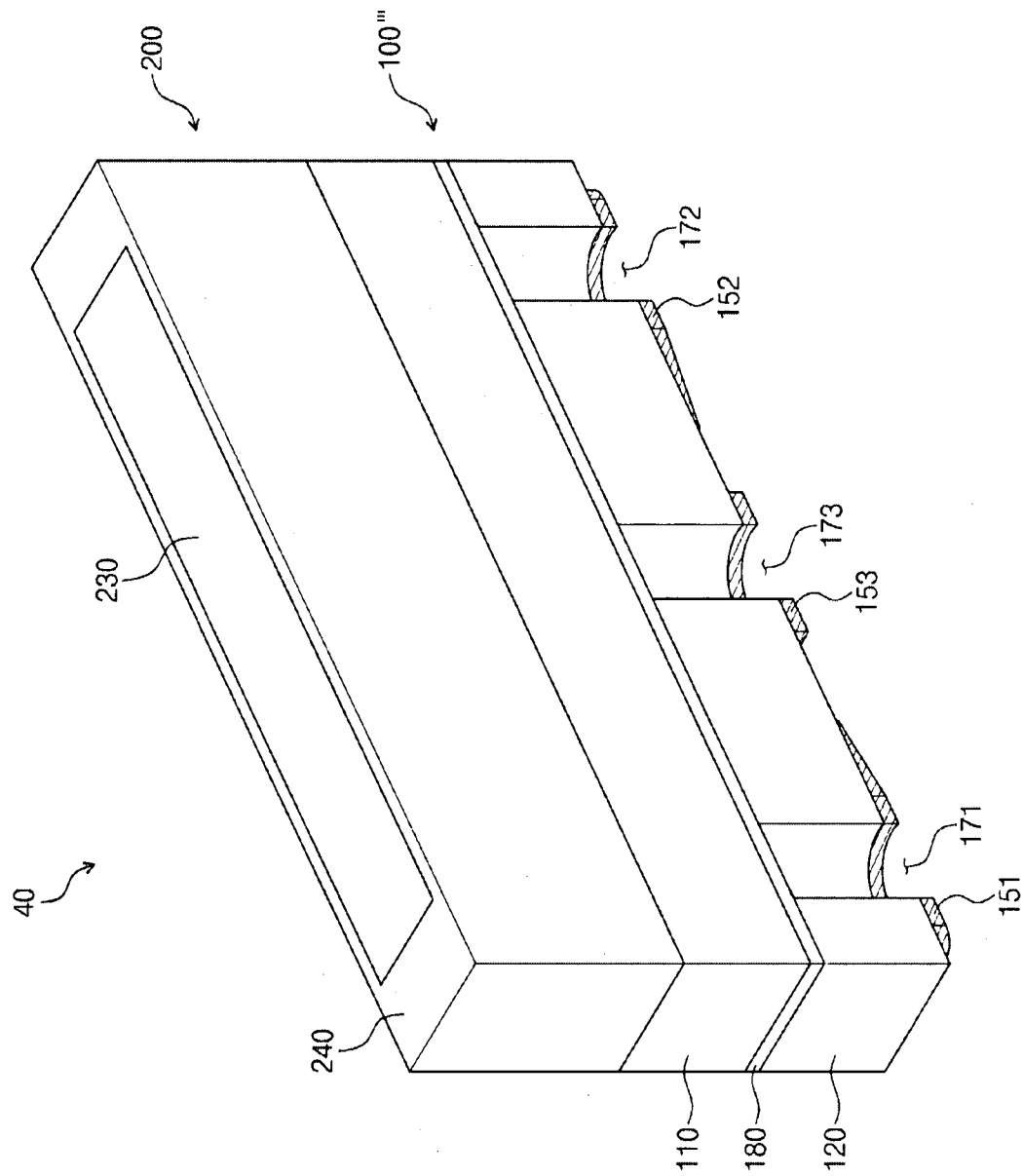
[도9a]



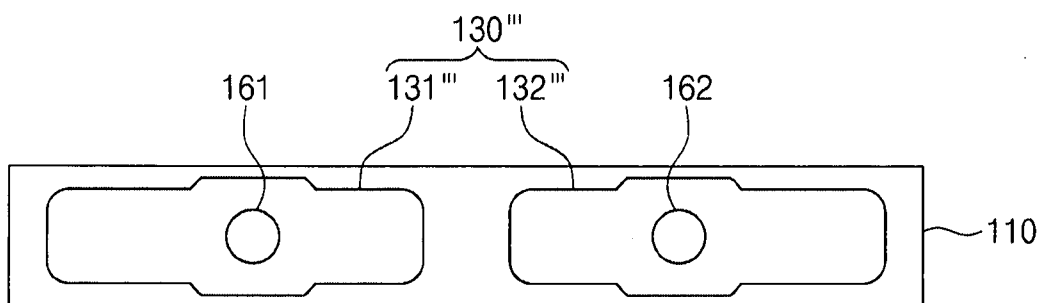
[도9b]



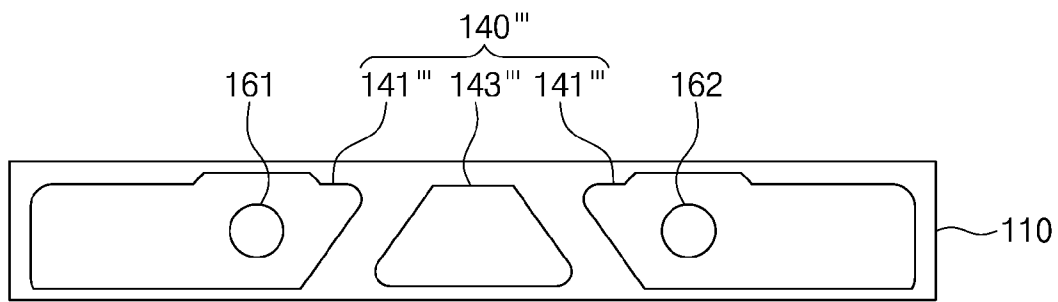
[도10a]



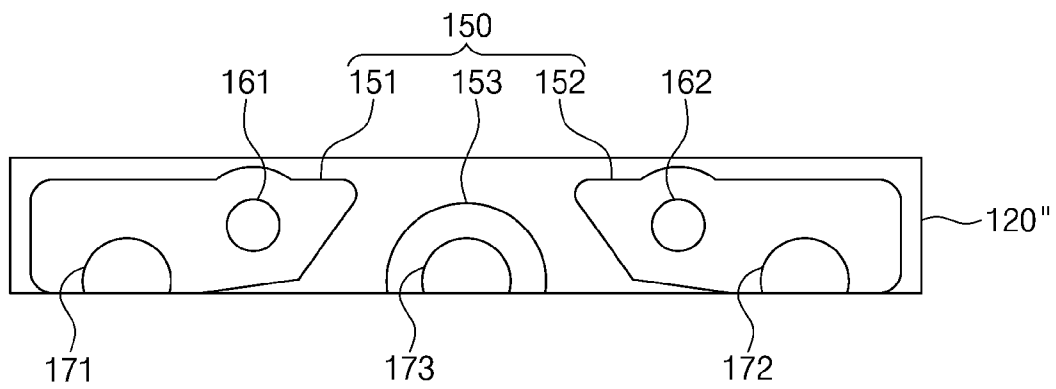
[도10b]



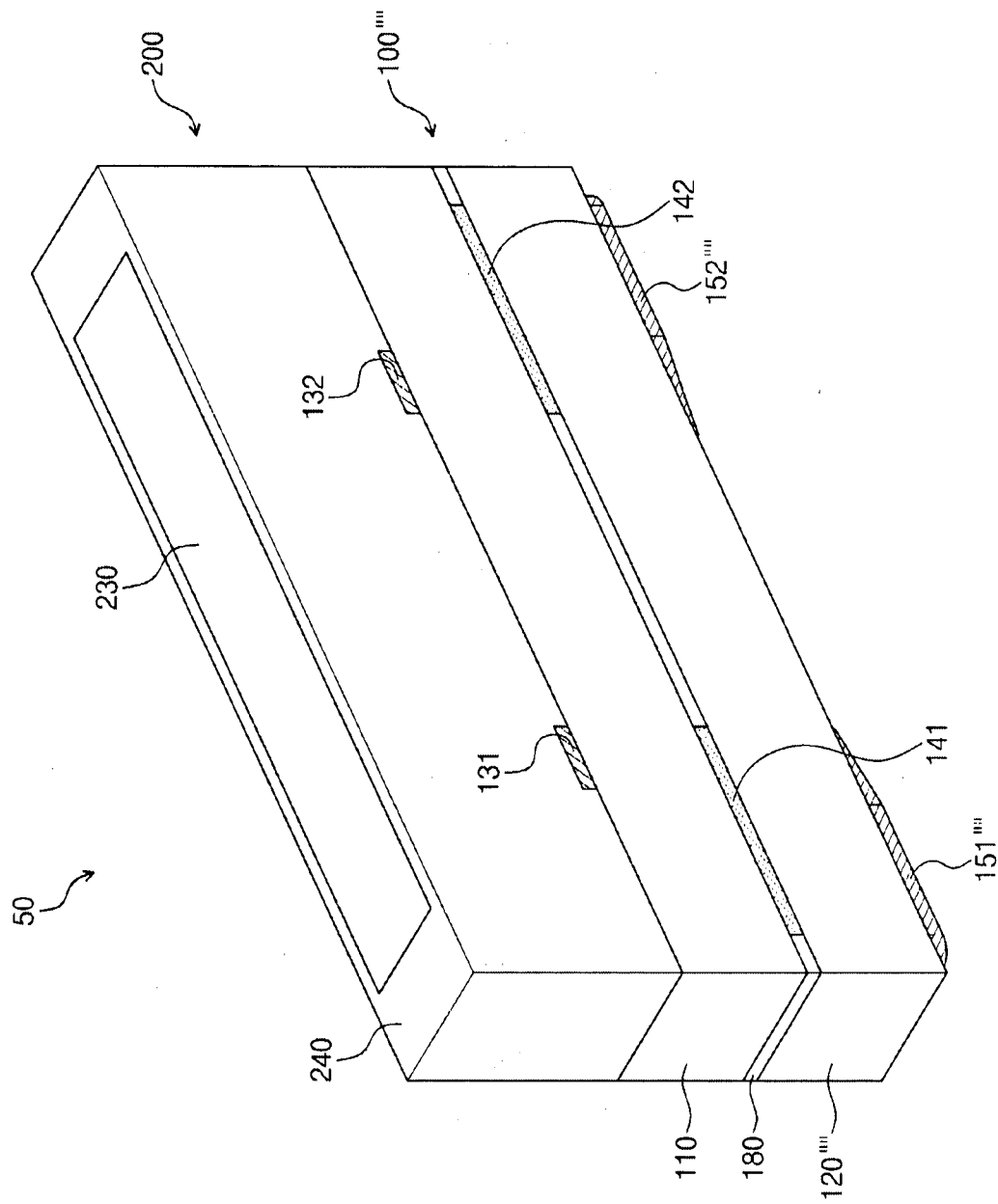
[도10c]



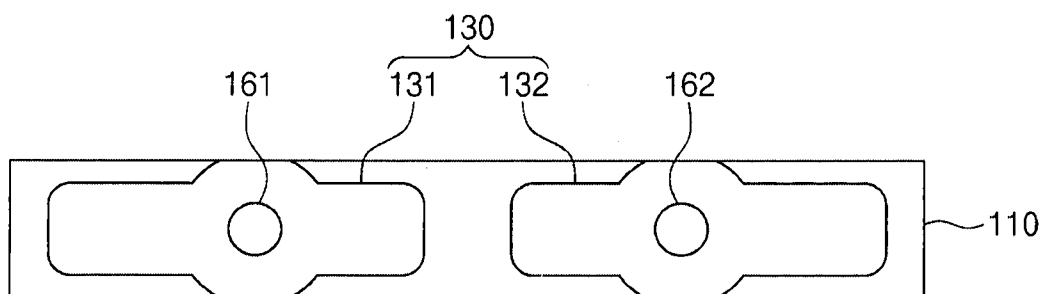
[도10d]



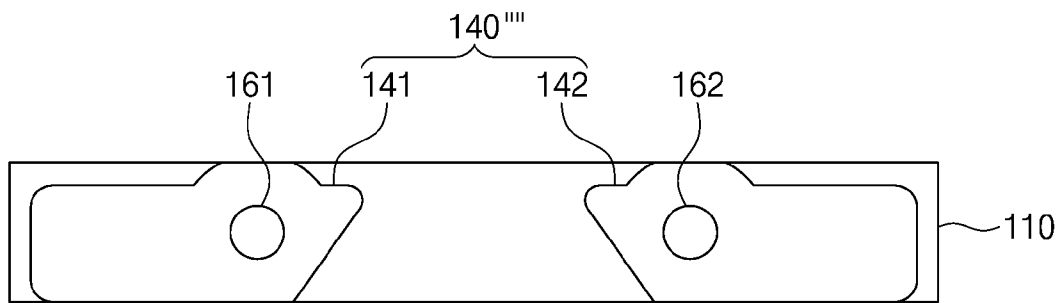
[도11a]



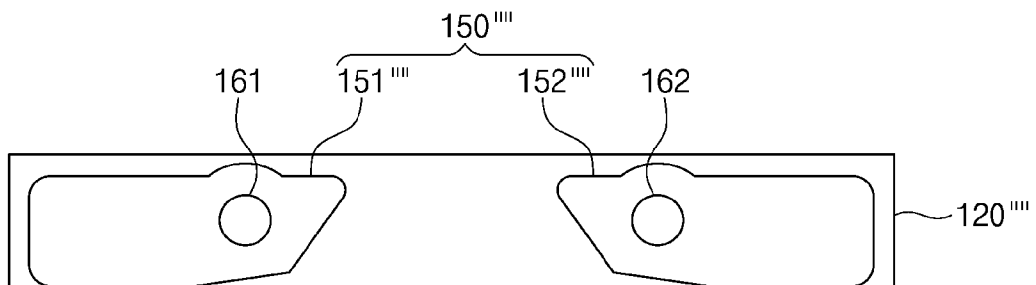
[도11b]



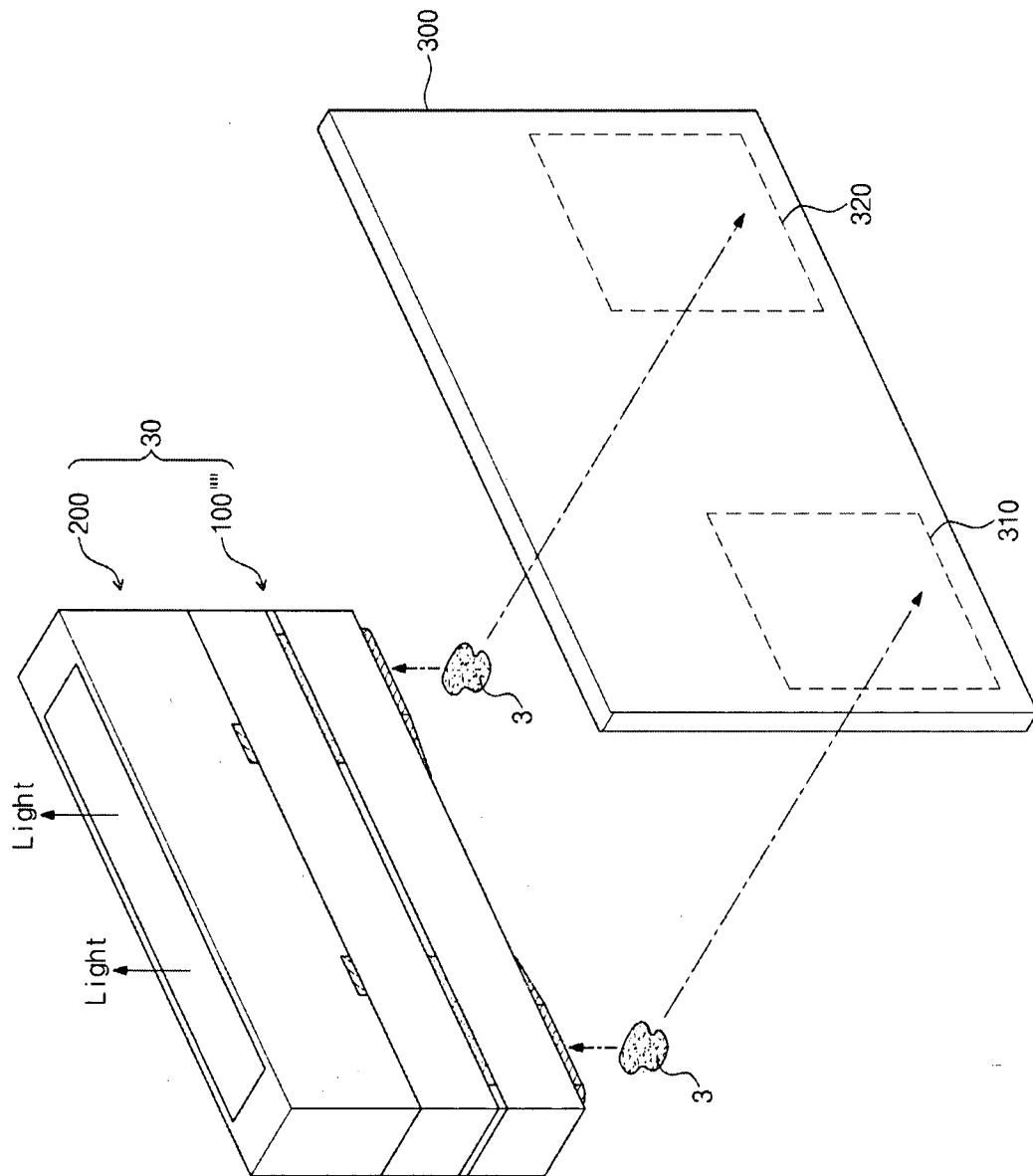
[도11c]



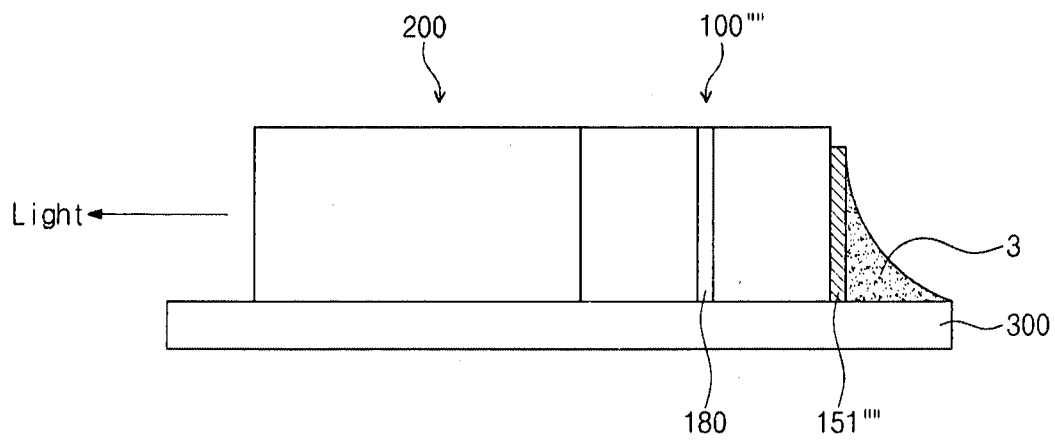
[도11d]



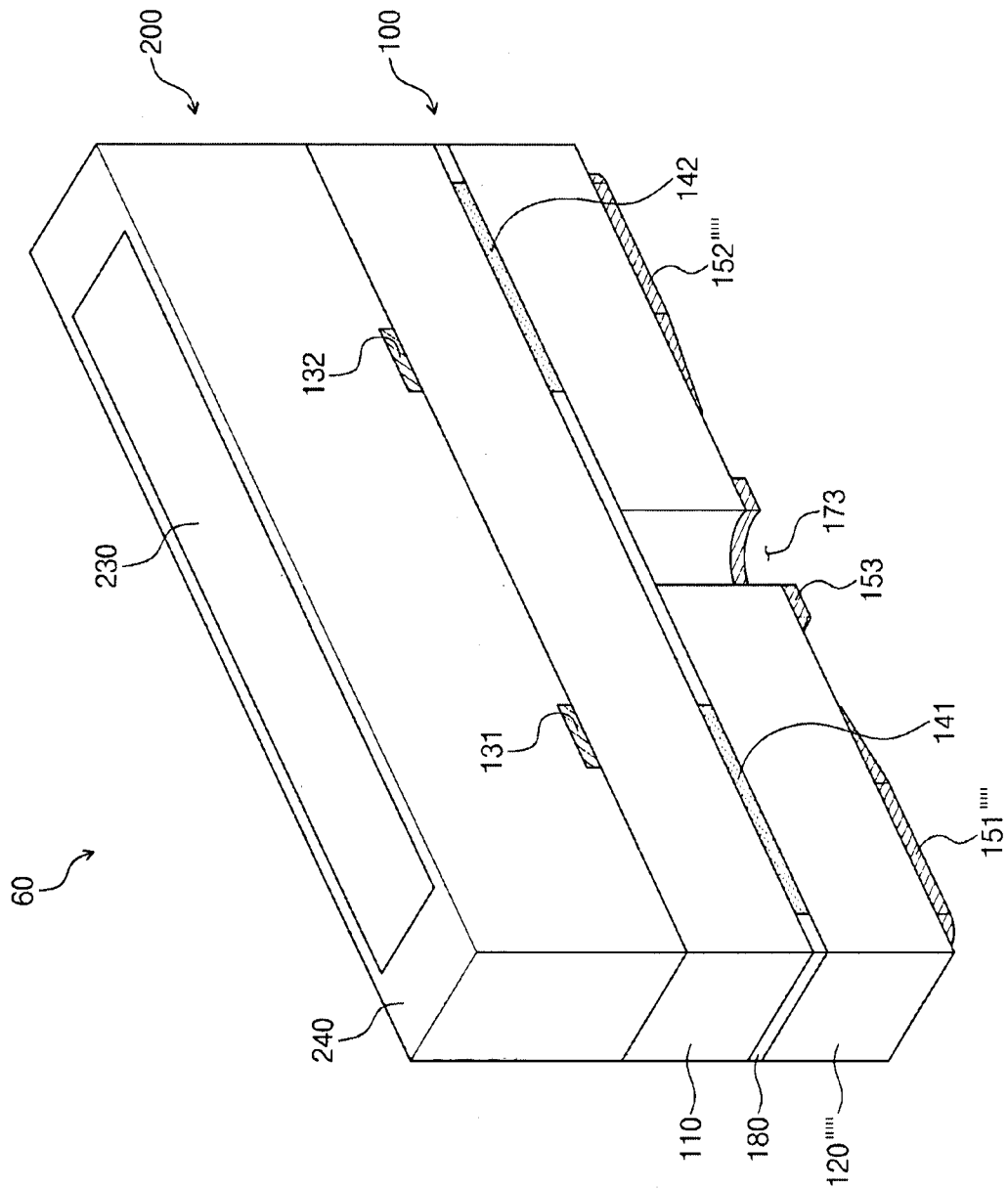
[도12a]



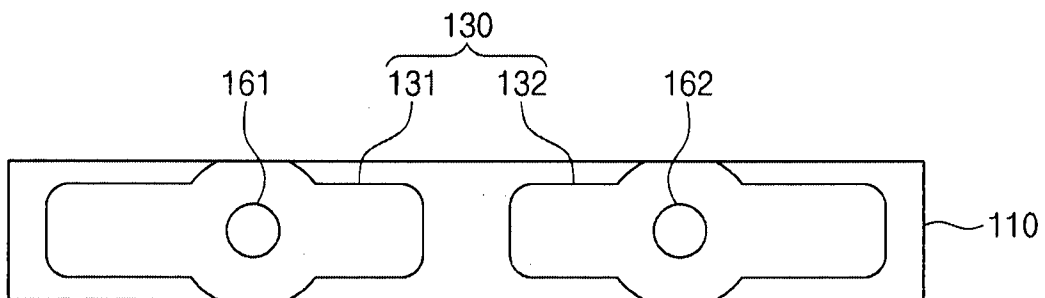
[도12b]



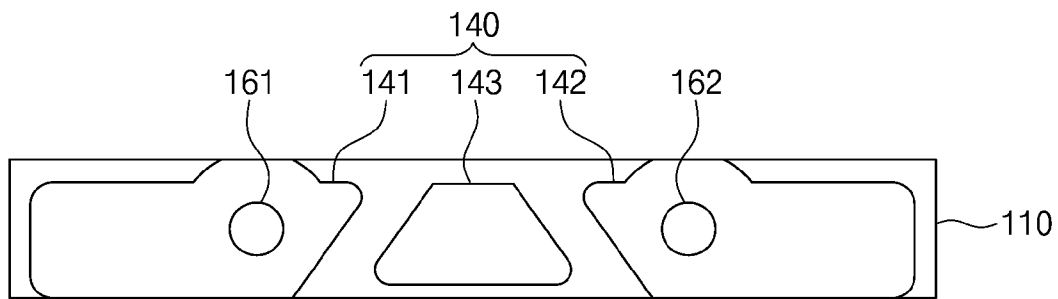
[도13a]



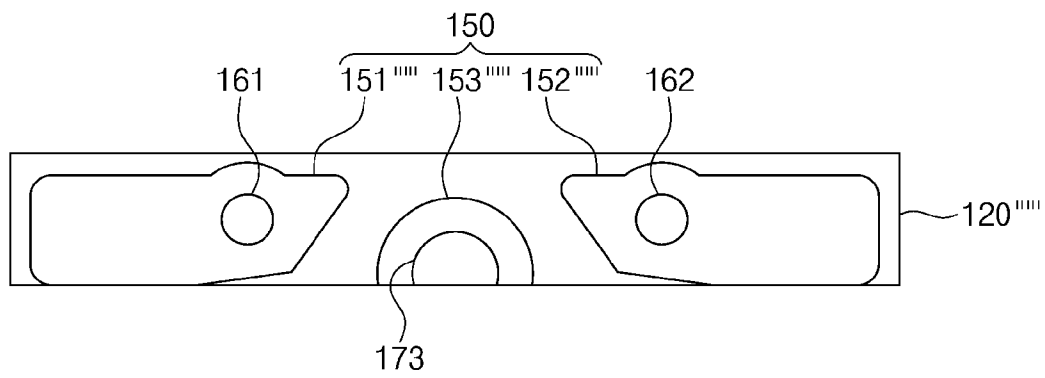
[도13b]



[도13c]



[도13d]



[도 14]

