



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 600 23 152 T2** 2006.07.13

(12)

Übersetzung der europäischen Patentschrift

(97) **EP 1 203 455 B1**

(21) Deutsches Aktenzeichen: **600 23 152.6**

(86) PCT-Aktenzeichen: **PCT/US00/22151**

(96) Europäisches Aktenzeichen: **00 957 409.6**

(87) PCT-Veröffentlichungs-Nr.: **WO 2001/013533**

(86) PCT-Anmeldetag: **10.08.2000**

(87) Veröffentlichungstag
der PCT-Anmeldung: **22.02.2001**

(97) Erstveröffentlichung durch das EPA: **08.05.2002**

(97) Veröffentlichungstag
der Patenterteilung beim EPA: **12.10.2005**

(47) Veröffentlichungstag im Patentblatt: **13.07.2006**

(51) Int Cl.⁸: **H04B 1/707** (2006.01)

H04J 13/04 (2006.01)

H04B 7/26 (2006.01)

(30) Unionspriorität:

372726 12.08.1999 US

(73) Patentinhaber:

Qualcomm, Inc., San Diego, Calif., US

(74) Vertreter:

**WAGNER & GEYER Partnerschaft Patent- und
Rechtsanwälte, 80538 München**

(84) Benannte Vertragsstaaten:

**AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT,
LI, LU, MC, NL, PT, SE**

(72) Erfinder:

**CHEN, Tao, San Diego, US; LIN, Yu-Chuan,
Encinitas, US**

(54) Bezeichnung: **VERFAHREN UND ANORDNUNG ZUR KOHÄRENTEN DEMODULATION IN EINEM KOMMUNIKATIONSSYSTEM MIT EINEM GESCHALTETEN PILOTSIGNAL**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

Hintergrund der Erfindung

I. Gebiet der Erfindung

[0001] Die vorliegende Erfindung bezieht sich auf Kommunikationen bzw. Nachrichtenübertragungen. Spezieller bezieht sich die vorliegende Erfindung auf ein neues und verbessertes Verfahren und eine Vorrichtung zur kohärenten Demodulation in einem drahtlosen Kommunikations- bzw. Nachrichtenübertragungssystem.

II. Beschreibung der vorhandenen Technik

[0002] Die Verwendung von Code-Multiplex-Vielfach-Zugriffs (code division multiple access, CDMA) Modulationstechniken ist eine von mehreren Techniken zum ermöglichen von Kommunikationen bzw. Nachrichtenübertragungen bei denen eine große Anzahl von Systemnutzern vorhanden sind. Andere Vielfach-Zugriffs-Kommunikations-System-Techniken, wie beispielsweise Zeit-Multiplex-Vielfach-Zugriff (time division multiple access, TDMA) und Frequenz-Multiplex-Vielfach-Zugriff (frequency division multiple access, FDMA) sind auf dem Gebiet der Technik bekannt. Die Spreizspektrummodulationstechniken des CDMA besitzen jedoch signifikante Vorteile gegenüber diesen Modulationstechniken für Vielfach-Zugriffs-Kommunikationssysteme. Die Verwendung von CDMA-Techniken in einem Vielfach-Zugriffs-Kommunikations-System ist offenbart in dem U.S. Patent Nr. 4,901,307 mit dem Titel „SPREAD SPECTRUM MULTIPLE ACCESS COMMUNICATION SYSTEM USING SATELLITE OR TERRESTRIAL REPEATERS“, das an den Rechteinhaber der vorliegenden Erfindung übertragen ist und durch Bezugnahme hier eingeschlossen ist. Die Verwendung von CDMA-Techniken in einem Vielfach-Zugriffs-Kommunikations-System ist ferner offenbart in dem U.S. Patent Nr. 5,103,459 mit dem Titel „SYSTEM AND METHOD FOR GENERATING SIGNAL WAVEFORMS IN A CDMA CELLULAR TELEPHONE SYSTEM“, das an den Rechteinhaber der vorliegenden Erfindung übertragen ist.

[0003] Durch seine inhärente Art, dass es ein Breitbandsignal ist, bietet CDMA eine Form von Frequenzdiversität und zwar durch Spreizen der Signalenergie über eine weite Bandbreite. Deshalb beeinträchtigt frequenzselektiver Schwund bzw. frequenzselektives Fading nur einen kleinen Teil der CDMA Signalbandbreite. Raum- oder Pfaddiversität wird erreicht durch Vorsehen mehrerer Signalwege, durch simultane Verbindungen von einem Mobilnutzer, über zwei oder mehrere Zellenstandorte. Darüber hinaus kann Pfaddiversität erreicht werden, durch Ausnutzen der Mehrwegeumgebung mittels Spreizspektrumverarbeitung und zwar durch Zulassen, dass ein

Signal, das mit unterschiedlichen Ausbreitungsverzögerungen empfangen und separat verarbeitet werden kann. Beispiele von Pfaddiversität sind dargestellt in dem U.S. Patent Nr. 5,101,501 mit dem Titel "METHOD AND SYSTEM FOR PROVIDING A SOFT HANDOFF IN COMMUNICATIONS IN A CDMA CELLULAR TELEPHONE SYSTEM", und dem U.S. Patent Nr. 5,109,390 mit dem Titel „DIVERSITY RECEIVER IN A CDMA CELLULAR TELEPHONE SYSTEM“, die beide an den Rechteinhaber der vorliegenden Erfindung übertragen wurden.

[0004] Ein Verfahren zur Übertragung von Sprache in digitalen Kommunikationssystemen, das spezielle Vorteile bei der Erhöhung der Kapazität bietet, während die hohe Qualität wahrgenommener Sprache beibehalten wird, ist mittels der Verwendung von Sprachcodierung mit variabler Rate. Das Verfahren und die Vorrichtung eines besonders nützlichen Sprachcodierers mit variabler Rate ist im Detail beschrieben in dem U.S. Patent 5,414,796 mit dem Titel „VARIABLE RATE VOCODER“, das an den Rechteinhaber der vorliegenden Erfindung übertragen wurde.

[0005] Die Verwendung eines Sprachcodierers mit variabler Rate sieht Datenrahmen mit maximaler Sprachdatenkapazität vor, wenn der Sprachcodierer Sprachdaten mit einer maximalen Rate bzw. Geschwindigkeit vorsieht. Wenn der Sprachcodierer mit variabler Rate Sprachdaten mit einer geringeren als der maximalen Rate vorsieht, gibt es überschüssige Kapazität in den Übertragungsrahmen. Ein Verfahren zum Übertragen zusätzlicher Daten in Übertragungsrahmen einer festen vorherbestimmten Größe, wobei die Quelle der Daten für die Datenrahmen, die Daten mit einer variablen Rate vorsieht, ist im Detail beschrieben in dem U.S. Patent Nr. 5,504,773 mit dem Titel „METHOD AND APPARATUS FOR THE FORMATTING OF DATA FOR TRANSMISSION“ das an den Rechteinhaber der vorliegenden Erfindung übertragen worden ist. In der oben erwähnten Patentanmeldung ist ein Verfahren und eine Vorrichtung offenbart, zum Kombinieren von Daten unterschiedlicher Arten aus unterschiedlichen Quellen und zwar zur Übertragung in einem Datenrahmen.

[0006] In Rahmen, die weniger Daten als eine vorher bestimmte Kapazität enthalten, kann ein Leistungsverbrauch verringert werden und zwar durch zeitweises Abschalten (gating) der Übertragung eines Übertragungs- bzw. Sendeverstärkers und zwar so dass nur Teile des Rahmens die Daten enthalten, übertragen werden. Darüber hinaus können Nachrichtenkollisionen in einem Kommunikationssystem reduziert werden, falls die Daten gemäß einem vorherbestimmten pseudozufälligen Prozess in Rahmen platziert werden. Ein Verfahren und eine Vorrichtung zum zeitweisen Abschalten (gating) der Übertragung und zum Positionieren der Daten in den Rahmen ist

offenbart in dem U.S. Patent Nr. 5,659,569 mit dem Titel „DATA BURST RANDOMIZER“, das an den Rechteinhaber der vorliegenden Erfindung übertragen worden ist.

[0007] Ein nützliches Verfahren der Leistungssteuerung einer mobilen Einheit in einem Kommunikationssystem ist es, die Leistung, des von der drahtlosen Kommunikationseinrichtung an einer Basisstation empfangen Signals, zu überwachen. Ansprechend auf den überwachten Leistungspegel überträgt die Basisstation Steuerbits in regelmäßigen Intervallen an die drahtlose Kommunikationseinrichtung. Ein Verfahren und eine Vorrichtung zum Steuern von Übertragungsleistung auf diese Art und Weise ist offenbart in dem U.S. Patent Nr. 5,056,109 mit dem Titel „METHOD AND APPARATUS FOR CONTROLLING TRANSMISSION POWER IN A CDMA CELLULAR MOBILE TELEPHONE SYSTEM“, das an den Rechteinhaber der vorliegenden Erfindung übertragen worden ist.

[0008] Innerhalb eines kohärenten Demodulators ist ein Kanalschätzungsgenerator (nicht gezeigt), der die Kanaleigenschaften schätzt und zwar basierend auf einem übertragenen Signal mit Werten, die sowohl dem Sender bzw. Übertrager, als auch dem Empfänger bekannt sind, wobei das übertragene Signal hier als das Pilotsignal bezeichnet wird. Das Pilotsignal wird demoduliert und die Phasenmehrdeutigkeiten in dem empfangenen Signal werden aufgelöst durch Berechnen des Skalarprodukts aus dem empfangenen Signals und der Pilotsignalkanalschätzung. Eine Beschreibung eines Schaltkreises zum Einsetzen eines Pilotsignals um Phasenmehrdeutigkeiten aufzulösen ist offenbart in dem U.S. Patent Nr. 5,506,865 mit dem Titel "PILOT CARRIER DOT PRODUCT CIRCUIT" das an den Rechteinhaber der vorliegenden Erfindung übertragen worden ist.

[0009] Es hat einen zunehmenden Bedarf nach drahtlosen Kommunikationssystemen gegeben, die fähig sind digitale Information mit hohen Raten bzw. Geschwindigkeiten zu übertragen: Ein Verfahren zum Senden digitaler Daten mit hoher Rate von einer drahtlosen Kommunikationseinrichtung an eine zentrale Basisstation ist es der drahtlosen Kommunikationseinrichtung zu erlauben, die Daten unter Verwendung der Spreizspektrumtechniken von CDMA zu senden. Ein Verfahren, das vorgeschlagen ist, ist es der drahtlosen Kommunikationseinrichtung zu erlauben, ihre Informationen unter Verwendung eines kleinen Satzes orthogonaler Kanäle zu übertragen. So ein Verfahren ist im Detail beschrieben in dem U.S. Patent Nr. US 202009096 mit dem Titel „HIGH DATA RATE CDMA WIRELESS COMMUNICATION SYSTEM“ (im folgenden als '604 Anmeldung bezeichnet), das an den Rechteinhaber der vorliegenden Erfindung übertragen worden ist.

[0010] In der '604 Anmeldung ist ein System offenbart, in dem ein Pilotsignal über die Rückwärtsverbindung (die Verbindung von der drahtlosen Kommunikationseinrichtung an die Basisstation) übertragen wird und zwar um kohärente Demodulation des Rückwärtsverbindungssignals der Basisstation, zu ermöglichen. Unter Verwendung der Pilotsignaldaten kann eine kohärente Verarbeitung an der Basisstation durchgeführt werden und zwar durch Bestimmen und Entfernen des Phasenversatzes des Rückwärtsverbindungssignals. Die Pilotdaten können auch verwendet werden, um mit unterschiedlichen Zeitverzögerungen empfangene Mehrwegesignale optimal zu gewichten und zwar bevor diese in einem RAKE-Empfänger kombiniert werden. Sobald einmal der Phasenversatz entfernt ist und dann die Mehrwegesignale richtig gewichtet werden, können die Mehrwegesignale kombiniert werden, um die Leistung zu verringern mit der das Rückwärtsverbindungssignal für eine richtige Verarbeitung empfangen werden müssen. Diese Verringerung der erforderlichen Empfangsleistung erlaubt es, dass größere Übertragungsraten erfolgreich verarbeitet werden können, oder umgekehrt, dass die Interferenz zwischen einem Satz von Rückwärtsverbindungssignalen verringert werden kann.

[0011] Während einige zusätzliche Übertragungsleistung für die Übertragung des Pilotsignals nötig ist, ist in dem Zusammenhang mit höheren Übertragungsraten das Verhältnis der Pilotsignalleistung zu der gesamten Rückwärtsverbindungssignalleistung wesentlich niedriger als jenes ist, das mit zellularen Systemen mit digitaler Sprachdatenübertragung mit niedrigerer Datenrate assoziiert ist. Innerhalb eines CDMA-Systems mit hoher Datenrate überwiegen somit die durch die Verwendung einer kohärenten Rückwärtsverbindung erreichten E_b/N_0 Gewinne, die zusätzliche Leistung, die nötig ist, die Pilotdaten von jeder drahtlosen Kommunikationseinrichtung zu übertragen.

[0012] Wenn die Datenrate jedoch relativ niedrig ist, enthält ein kontinuierlich übertragenes Pilotsignal auf der Rückwärtsverbindung mehr Energie und zwar relativ zu dem Datensignal. Bei diesen niedrigen Raten können die Vorteile kohärenter Demodulation und reduzierter Interferenz, die durch ein kontinuierlich übertragenes Rückwärtsverbindungspilotsignal vorgesehen werden, überwogen werden, durch die Verringerung der Sprechzeit und Systemkapazität bei einigen Anwendungen.

[0013] Das U.S. Patent Nr. 5,452,327 beschreibt einen programmierbaren, zufällig abstimmbaren digitalen Demodulator, mit einer Trägerrückgewinnungsschleife und einer PN-Code-Takt-Rückgewinnungsschleife, die jeweils einen programmierbaren digitalen Schleifenfilter besitzen, der darin seriell gekoppelt ist. Jedes digitale Schleifenfilter wird durch eine Zeit-

steuerung gesteuert, die geeignet ist, die Trägerfrequenzabstimmung und die PN-Abstimmungsfrequenz zu steuern und zwar der Steuerung eines Mikroprozessors unterliegend. Ein Replica-PN-Generator wird programmiert, um ein Epochensignal zu erzeugen und zwar, wenn die übertragene Trägerfrequenz und/oder Chipping bzw. Fragmentierungsrate auf eine pseudozufällige Art und Weise variiert wird und wird gekoppelt mit den Zeitsteuerungen sodass der Modulator die empfangenen Signale variabler Rate repliziert.

[0014] Das U.S. Patent Nr. 5,619,524 beschreibt ein Verfahren und eine Vorrichtung zum Erleichtern von kohärenten Kommunikationsempfang. Ein empfangenes Referenzsymbol codiert mit einem Spreizspektrumkommunikationssignal wird mit einem Spreizcode entspreizt, um einen Strom mit Referenzastungen und einen Strom mit Datentastungen abzuleiten. Die Kanalantwort wird durch Verwenden des Stroms mit Referenzastungen geschätzt. Ein Frequenzversatzdetektor bestimmt einen Versatz, der auf das empfangene Signal mittels einer Frequenz eingerasteten Schleife (frequency locked loop) angewendet wird, während eine Zeitsteuerung eine langsame Zeit trifft und einen schnellen Schwund (fast fading) kompensiert und zwar basierend auf Leistungsschätzungen, die von dem Strom mit Referenzastungen und/oder dem Strom mit Datentastungen abgeleitet werden. Ein Raten- bzw. Geschwindigkeitsschätzer bestimmt die Rate mit der die Information codiert wurde und die Rateninformation wird verwendet, um die Zeitsteuerung, den Frequenzversatzdetektor und den Kanalschätzer zu optimieren. Somit ist eine verbesserte Detektion geschätzter Datensymbole aus dem Strom mit empfangenen Datentastungen vorgesehen.

Zusammenfassung der Erfindung

[0015] Wie in den angehängten Ansprüchen dargelegt, ist die vorliegende Erfindung ein neues und verbessertes Verfahren und ein System zum Durchführen des Pilotfrequenznachführbetriebs für kohärente Demodulation in einem System, das ein ausgeblendetes (gated) Pilotsignal einsetzt. Im speziellen beschreibt die vorliegende Erfindung ein Verfahren und eine Vorrichtung, wobei zwei Frequenznachführschleifen parallel betrieben werden. Die erste Frequenznachführschleife führt ihre Nachführoperation basierend auf der Hypothese durch, dass der empfangene Pilot kontinuierlich während der Rahmendauer ist. Die zweite Frequenznachführschleife führt die Nachführoperation basierend auf der Hypothese durch, dass der empfangene Pilot diskontinuierlich ist und nur für einen Teil der Rahmendauer vorhanden ist.

Kurze Beschreibung der Zeichnungen

[0016] Die Merkmale, Ziele und Vorteile der vorliegenden Erfindung werden aus der unten angegebenen detaillierten Beschreibung klarer werden, wenn man diese zusammen mit den Zeichnungen betrachtet, in den gleiche Bezugszeichen durchgehend entsprechendes Identifizieren und wobei:

[0017] [Fig. 1](#) ein funktionales Blockdiagramm eines beispielhaften Ausführungsbeispiels des Übertragungssystems der vorliegenden Erfindung ist, und zwar verkörpert in einer drahtlosen Kommunikationseinrichtung **50**;

[0018] [Fig. 2](#) ein funktionales Blockdiagramm eines beispielhaften Ausführungsbeispiels eines Modulators **26**, der [Fig. 1](#) ist;

[0019] [Fig. 3A–Fig. 3D](#) die Energie darstellen, die zum Übertragen der Rahmen mit variabler Rate für vier verschiedene Datenraten verwendet wird;

[0020] [Fig. 4](#) ein funktionales Blockdiagramm ausgewählter Teile einer Basisstation **400** ist, und zwar gemäß der vorliegenden Erfindung;

[0021] [Fig. 5](#) ein erweitertes funktionales Blockdiagramm einer beispielhaften PN-Entspreiz-Kette **408** der [Fig. 4](#) ist;

[0022] [Fig. 6](#) ein erweitertes funktionales Blockdiagramm einer beispielhaften einzelnen Verkehrskanaldemodulationskette **412** der [Fig. 4](#) ist;

[0023] [Fig. 7](#) ein Blockdiagramm ist, und zwar eines beispielhaften Frequenznachführmoduls **432**, der [Fig. 4](#); und

[0024] [Fig. 8](#) ein Flussdiagramm ist, das die Frequenznachführoperation der vorliegenden Erfindung beschreibt.

Detaillierte Beschreibung der bevorzugten Ausführungsbeispiele

[0025] [Fig. 1](#) stellt ein funktionales Blockdiagramm eines beispielhaften Ausführungsbeispiels des Übertragungssystems der vorliegenden Erfindung dar und zwar verkörpert in einer drahtlosen Kommunikationseinrichtung **50**. Es ist für einen Fachmann klar, dass die hierin beschriebenen Verfahren ebenso auf eine Übertragung von einer zentralen Basisstation (nicht gezeigt) angewendet werden könnten. Es ist auch klar, dass verschiedene der in [Fig. 1](#) gezeigten funktionalen Blöcke in anderen Ausführungsbeispielen der vorliegenden Erfindung nicht vorhanden sein könnten. Das funktionale Blockdiagramm der [Fig. 1](#) entspricht einem Ausführungsbeispiel das für eine Betrieb gemäß dem TIA/EIA Standard IS-95C, der

auch als IS-2000 bezeichnet wird, nützlich ist. Andere Ausführungsbeispiele der vorliegenden Erfindung sind für andere Standards nützlich einschließlich Breitband-CDMA (Wideband CDMA, WCDMA) Standards wie durch die Standardisierungsinstitutionen ETSI und ARIB vorgeschlagen. Es wird einem Fachmann klar, dass aufgrund der umfangreichen Ähnlichkeit zwischen der Rückwärtsverbindungsmodulation bei den WCDMA Standards und der Rückwärtsverbindungsmodulation bei dem IS-95C Standard eine Erweiterung der vorliegenden Erfindung auf die WCDMA Standards einfach erreicht wird.

[0026] In dem beispielhaften Ausführungsbeispiel der [Fig. 1](#) überträgt die drahtlose Kommunikationseinrichtung eine Vielzahl verschiedener Kanäle mit Information, die sich voneinander durch kurze orthogonale Spreizsequenzen unterscheiden, wie in der vorgenannten U.S. Patent Anmeldung mit der Seriennr. 08/886,604 beschrieben ist. Fünf getrennte Codekanäle werden von der drahtlosen Kommunikationseinrichtung übertragen: 1) ein erster zusätzlicher (supplemental) Datenkanal **38**, 2) ein Zeit-Multiplex-Kanal mit Pilot- und Leistungssteuersymbolen **40**, 3) ein dedizierter Steuerkanal **42**, 4) ein zweiter zusätzlicher Datenkanal **44** und 5) ein fundamentaler Kanal **46**. Der erste zusätzliche Datenkanal **38** und der zweite zusätzliche Datenkanal **44** tragen digitale Daten, die Kapazität des fundamentalen Kanals **46** übersteigen wie beispielsweise Faximile, Multimediaanwendungen, Video, elektronische Postnachrichten oder andere Formen digitaler Daten. Der Multiplexkanal mit Pilot- und Leistungssteuersymbolen **40** trägt Pilotsymbole um eine kohärente Demodulation der Datenkanäle durch die Basisstation zu erlauben und Leistungssteuerbits zum Steuern der Energie von Übertragungen der Basisstation oder Basisstationen, die in Kommunikation mit der drahtlosen Kommunikationseinrichtung **50** ist bzw. sind. Der Steuerkanal **42** trägt Steuerinformation an die Basisstation wie beispielsweise Betriebsmodi der drahtlosen Kommunikationseinrichtung **50**, Fähigkeiten der drahtlosen Kommunikationseinrichtung **50** und andere notwendige Signalisierungsinformation. Der fundamentale Kanal **46** ist der Kanal, der zum Tragen primärer Information von der drahtlosen Kommunikationseinrichtung an die Basisstation verwendet wird. In dem Fall von Sprachübertragungen trägt der fundamentale Kanal die Sprachdaten.

[0027] Die zusätzlichen Datenkanäle **38** und **44** werden codiert und verarbeitet zur Übertragung durch nicht gezeigte Mittel und an einen Modulator **26** geliefert. Leistungssteuerbits werden an einen Wiederholungsgenerator **22** geliefert, der eine Wiederholung der Leistungssteuerbits vorsieht und zwar bevor die Bits an einen Multiplexer (MUX) **24** geliefert werden. In dem Multiplexer **24** werden die redundanten Leistungssteuerbits mit Pilotsymbolen zeitliche gebündelt bzw. gemultiplext und auf Leitung **40** an den

Modulator **26** geliefert.

[0028] Ein Nachrichtengenerator **12** erzeugt notwendige Steuerinformationsnachrichten und liefert die Steuernachricht an einen CRC- und Tail-Bit-Generator **14**. Der CRC- und Tail-Bit-Generator **14** hängt einen Satz mit zyklischen Redundanzprüfbits an, welche Paritätsbits sind, die zum Überprüfen der Genauigkeit der Decodierung an der Basisstation verwendet werden und hängt einen vorherbestimmten Satz mit Tail-Bits an die Steuernachricht an, um den Speicher des Decoders bei dem Basisstationsempfängerteilsystem auszugleichen. Die Nachricht wird dann an einen Codierer **16** geliefert, der einen Vorwärtsfehlerkorrekturcodierung auf der Steuernachricht vorsieht. Die codierten Symbole werden an einen Wiederholungsgenerator **20** geliefert, der die codierten Symbole wiederholt, um zusätzliche Zeitdiversität bei der Übertragung vorzusehen. Nach dem Wiederholungsgenerator **20** werden bestimmte Symbole punktiert und zwar gemäß einem vorherbestimmten Punktierungsmuster durch ein Punktierungselement (PUNC) **19**, um eine vorherbestimmte Anzahl von Symbolen innerhalb des Rahmens vorzusehen. Die Symbole werden dann an einen Interleaver **18** geliefert, der die Symbole gemäß einem vorherbestimmten Interleavingformat bzw. Verschachtelungsformat wieder anordnet. Die verschachtelten Symbole werden auf Leitung **42** an den Modulator **26** geliefert.

[0029] Die Datenquelle **1** mit variabler Rate bzw. Geschwindigkeit erzeugt Daten variabler Rate bzw. Geschwindigkeit. In dem beispielhaften Ausführungsbeispiel ist die Datenquelle **1** variabler Rate ein Sprachcodierer mit variabler Rate wie in dem vorgenannten U.S. Patent Nr. 5,414,796 beschrieben. Sprachcodierer mit variabler Rate sind bei drahtlosen Kommunikationen weit verbreitet, weil ihre Verwendung die Batterielebensdauer drahtloser Kommunikationseinrichtungen erhöht und die Systemkapazität erhöht und zwar bei minimalem Einfluss auf eine wahrgenommene Sprachqualität. Die Telecommunications Industry Association hat die am weitesten verbreiteten Sprachcodierer variabler Rate codifiziert und zwar in solchen Standards wie beispielsweise dem Interimsstandard IS-96 und Interimstandard IS-733. Diese Sprachcodierer mit variabler Rate codieren das Sprachsignal mit vier möglichen Raten, die bezeichnet werden als Vollrate, Halbrate, Viertelrate oder Achtelrate und zwar gemäß dem Pegel der Sprachaktivität. Die Rate zeigt die Anzahl der Bits an, die zum Codieren eines Rahmens mit Sprache verwendet werden und variiert auf einer Rahmenweisen Grundlage. Vollrate verwendet eine vorherbestimmte maximale Anzahl von Bits, um den Rahmen zu codieren, Halbrate verwendet die Hälfte der vorher bestimmten maximalen Anzahl von Bits zum Codieren des Rahmens, Viertelrate verwendet ein Viertel der vorher bestimmten maximalen Anzahl von Bits

zum Codieren des Rahmens und Achtelrate verwendet ein Achtel der vorherbestimmten maximalen Anzahl von Bits zum Codieren des Rahmens.

[0030] Die Datenquelle **1** mit variabler Rate liefert den codierten Sprachrahmen an einen CRC- und Tail-Bit-Generator **2**. Der CRC- und Tail-Bit-Generator **2** hängt einen Satz zyklischer Redundanzprüfbits an, welche Paritätsbits sind, die zum Prüfen der Genauigkeit des Decodierens an der Basisstation sind und hängt einen vorher bestimmten Satz mit Tail-Bits an die Steuernachricht an, um den Speicher des Decoders an der Basisstation auszugleichen. Der Rahmen wird dann an einen Codierer **4** geliefert, der Vorwärtsfehlerkorrekturcodierung auf dem Sprachrahmen vorsieht. Die codierten Symbole werden an einen Wiederholungsgenerator **8** geliefert, der eine Wiederholung des codierten Symbols vorsieht. Dem Wiederholungsgenerator folgend werden bestimmte Symbole durch ein Punktierungselement **9** punktiert und zwar gemäß einem vorher bestimmten Punktierungsmuster, um eine vorher bestimmte Anzahl von Symbolen innerhalb des Rahmens vorzusehen. Die Symbole werden dann an einen Interleaver **6** geliefert, der die Symbole gemäß einem vorher bestimmten Interleavingformat wieder anordnet. Die interleavten Symbole werden auf einer Leitung **46** an den Modulator **26** geliefert.

[0031] In dem beispielhaften Ausführungsbeispiel moduliert der Modulator **26** die Datenkanäle gemäß einem Code-Multiplex-Vielfach-Zugriffs-Modulationsformat und liefert die modulierte Information an einen Übertrager bzw. Sender (TMTR) **28**, der das Signal verstärkt und filtert und das Signal über einen Duplexer **30** zur Übertragung über eine Antenne **32** liefert.

[0032] In dem beispielhaften Ausführungsbeispiel sendet eine Datenquelle **1** mit variabler Rate ein Signal das die Rate des codierten Rahmens anzeigt an einen Steuerprozessor **36**. Ansprechend auf die Ratenanzeige bzw. Ratenindikation liefert der Steuerprozessor **36** Steuersignale an den Übertrager **28**, die die Energie der Übertragungen anzeigen.

[0033] In S-95 und cdma2000 Systemen wird ein 20 ms Rahmen in 16 Sätze mit gleicher Anzahl von Symbolen unterteilt, die als Leistungssteuergruppen bezeichnet werden. Die Referenz auf Leistungssteuerung basiert auf der Tatsache, dass für jede Leistungssteuergruppe die Basisstation, die den Rahmen empfängt einen Leistungssteuerbefehl herausgibt und zwar ansprechend auf eine Bestimmung, dass das empfangene Rückwärtsbindungssignal an der Basisstation ausreicht.

[0034] [Fig. 3A–Fig. 3C](#) stellen die Übertragungsennergie gegenüber der Zeit (in Leistungssteuergruppen) dar und zwar für die drei Übertragungsraten: voll, halb und viertel.

[0035] In [Fig. 3A](#) ist für einen vollratigen Rahmen **300** jede Leistungssteuergruppe PC_0 bis PC_{15} mit einer Energie E übertragen. Der einfacheren Darstellung wegen sind die Rahmen dargestellt, als wären sie mit einer gleichen Energie für die Dauer des Rahmens übertragen. Einem Fachmann ist klar, dass die Energie über dem Rahmen variiert und dass was in den [Fig. 3A–Fig. 3D](#) dargestellt ist, als die grundlegende Energie gedacht werden kann, mit der die Rahmen übertragen werden würden, wenn externe Effekte nicht vorhanden wären. In dem beispielhaften Ausführungsbeispiel antwortet die entfernte Station **50** auf Leistungsregelbefehle (closed loop power controll commands) von der Basisstation und auf intern erzeugte Leistungssteuerbefehle (open loop power controll) basierend auf dem empfangenen Vorwärtsbindungssignal. Die Antworten auf den Leistungsregel Algorithmus werden verursachen, dass die Übertragungsennergie über die Dauer des Rahmens variiert.

[0036] In [Fig. 3B](#) ist die Energie für den Halbratenrahmen **302** gleich der Hälfte des vorherbestimmten maximalen Pegels oder $E/2$. Das ist in [Fig. 3B](#) dargestellt. Die Interleaverstruktur ist derart, dass sie die wiederholten Symbole über den Rahmen verteilt und zwar auf so eine Art und Weise, dass eine maximale Zeitdiversität erreicht wird.

[0037] In [Fig. 3C](#) wird für viertelratige Übertragung **304** der Rahmen mit etwa einem Viertel des vorher bestimmten maximalen Pegels oder $E/4$ übertragen.

[0038] In dem beispielhaften Ausführungsbeispiel wird während der Übertragung vollratiger, halbratiger und viertelratiger Rahmen das Pilotsignal kontinuierlich übertragen. [Fig. 3D](#) stellt eine achterlatige Übertragung dar und zwar unter Verwendung eines diskontinuierlichen Übertragungsverfahrens. In [Fig. 3D](#) unterbricht bzw. schaltet der Übertrager **28** die Übertragung eine Hälfte des Rahmens ab. Während den Perioden bzw. Zeitabschnitten, in denen die Verkehrskanalübertragungen abgeschaltet sind, wird in dem bevorzugten Ausführungsbeispiel der Pilotkanal auch abgeschaltet, um Batterieverbrauch zu reduzieren und die Rückwärtsbindungskapazität zu erhöhen. Während achterlatiger Übertragungen werden die Rahmen mit einem 50% Arbeitszyklus übertragen, bei dem die Übertragung für die Hälfte der Übertragungsperiode abgeschaltet ist. Während der Periode, in der der Rahmen übertragen wird, wird die Energie auf etwa die Energie skaliert, mit der ein viertelratiger Rahmen übertragen wird, s $E/4$.

[0039] In dem vierten Ausführungsbeispiel, das in [Fig. 3D](#) dargestellt ist, wird der Rahmen so übertragen, dass er während den ersten 10 ms abgeschaltet wird. In den nächsten 10 ms wird das Signal übertragen. In diesem Ausführungsbeispiel werden die PCGs (power controll groups, Leistungssteuergrup-

pen) 8, 9, 10, 11, 12, 13, 14, 15 übertragen während die PGCs 0, 1, 2, 3, 4, 5, 6, 7 abgeschaltet werden. Die Interleaverstruktur ist derart, dass die genau die Hälfte der wiederholten Symbole verwirft und zwar während der abgeschalteten Periode in diesem Ausführungsbeispiel. In diesem bevorzugten Ausführungsbeispiel werden die Symbole mit einer durchschnittlichen oder grundlegenden Energie von 0,335E übertragen.

[0040] [Fig. 2](#) illustriert ein funktionales Blockdiagramm eines beispielhaften Ausführungsbeispiels des Modulators **26** der [Fig. 1](#). Die ersten zusätzlichen Datenkanaldaten werden auf einer Leitung **38** an ein Spreizelement **54** vorgesehen, dass die zusätzlichen Kanaldaten abdeckt und zwar gemäß einer vorherbestimmten Spreizsequenz. In dem beispielhaften Ausführungsbeispiel spreizt das Spreizelement **52** die zusätzlichen Kanaldaten mit einer kurzen Walshsequenz (++--). Die Spreizdaten werden an ein relatives Verstärkungselement **54** geliefert, das die Verstärkung der gespreizten zusätzlichen Kanaldaten relativ zu der Energie der Pilot- und Leistungssteuersymbole einstellt. Die Verstärkungseingestellten zusätzlichen Kanaldaten werden an einen ersten Summiereingang eines Summierers **56** geliefert. Die Pilot- und Leistungssteuer-Multiplex-Symbole werden auf einer Leitung **40** an einen zweiten Summiereingang des Summierelements **56** geliefert. Steuerkanaldaten werden auf einer Leitung **42** an ein Spreizelement **58** geliefert, dass die Steuerkanaldaten abdeckt und zwar gemäß einer vorherbestimmten Spreizsequenz. In dem beispielhaften Ausführungsbeispiel weist das Spreizelement **58** die Steuerkanaldaten mit einer Walshsequenz (+++-----). Die gespreizten Daten werden an ein relatives Verstärkungselement **60** geliefert, das die Verstärkung der gespreizten Steuerkanaldaten relativ zu der Energie der Pilot- und Leistungssteuersymbole einstellt. Die verstärkungseingestellten Steuerdaten werden an einen dritten Summiereingang des Summierers **56** geliefert.

[0041] Das Summierelement **56** summiert die verstärkungseingestellten Steuerdatensymbole, die verstärkungseingestellten zusätzlichen Kanalsymbole und die Zeit-Multiplex-Pilot- und Leistungssteuersymbole und liefert die Summe an einen ersten Eingang des Multiplizierers **72** und einen ersten Eingang eines Multiplizierers **78**.

[0042] Der zweite zusätzliche Kanal wird auf Leitung **44** an ein Spreizelement **62** geliefert, dass die zusätzlichen Kanaldaten abdeckt und zwar gemäß einer vorherbestimmten Spreizsequenz. In dem beispielhaften Ausführungsbeispiel spreizt das Spreizelement **62** die zusätzlichen Kanaldaten mit einer kurzen Walshsequenz (+-). Die gespreizten Daten werden an ein relatives Verstärkungselement **64** geliefert, dass die Verstärkung der gespreizten zusätzlichen

Kanaldaten einstellt. Die Verstärkung der eingestellten zusätzlichen Kanaldaten werden an einen ersten Summiereingang eines Summierers **66** geliefert.

[0043] Die fundamentalen Kanaldaten werden auf Leitung **46** an ein Spreizelement **68** geliefert, dass die fundamentalen Kanaldaten abdeckt, und zwar gemäß einer vorherbestimmten Spreizsequenz. In dem beispielhaften Ausführungsbeispiel spreizt das Spreizelement **68** die fundamentalen Kanaldaten mit einer kurzen Walshsequenz (+++-----). Die gespreizten Daten werden an das relative Verstärkungselement **70** geliefert, das die Verstärkung der gespreizten fundamentalen Kanaldaten einstellt. Die verstärkungseingestellten fundamentalen Kanaldaten werden an einen zweiten Summiereingang des Summierers **66** geliefert.

[0044] Das Summierelement **66** summiert die verstärkungseingestellten zweiten zusätzlichen Kanaldatensymbole und die fundamentalen Kanaldatensymbole und liefert die Summe an einen ersten Eingang eines Multiplizierers **70** und einen ersten Eingang eines Multiplizierers **76**.

[0045] In dem beispielhaften Ausführungsbeispiel wird eine Pseudo-Rausch-Spreizung unter Verwendung zwei verschiedener kurzer PN Sequenzen (PN_i und PN_q) zum Spreizen der Daten verwendet. In dem beispielhaften Ausführungsbeispiel werden die kurzen PN Sequenzen wie PN_i und PN_q durch einen PN Code multipliziert um zusätzliche Privatheit vorzusehen. Die Erzeugung von Pseudo-Rausch-Sequenzen ist in der Technik bekannt und im Detail im vorgenannten U.S. Patent Nr. 5,103,459 beschrieben. Eine lange PN Sequenz wird an einen ersten Eingang der Multiplizierer **80** und **82** geliefert. Die kurze PN Sequenz PN_i wird an einen zweiten Eingang des Multiplizierers **80** geliefert und die kurze PN Sequenz PN_q wird an einen zweiten Eingang des Multiplizierers **82** geliefert.

[0046] Die sich ergebende PN Sequenz von dem Multiplizierer **80** wird an die entsprechenden zweiten Eingänge der Multiplizierer **72** und **74** geliefert. Die sich ergebende PN-Sequenz von dem Multiplizierer **82** wird an die entsprechenden zweiten Eingänge der Multiplizierer **76** und **78** geliefert. Die multiplizierte Sequenz von dem Multiplizierer **72** wird an den Summiereingang eines Subtrahierers **84** geliefert. Die multiplizierte Sequenz von dem Multiplizierer **74** wird an einen ersten Summiereingang eines Summierers **86** geliefert. Die Produktsequenz von dem Multiplizierer **76** wird an den Subtrahiereingang des Subtrahierers **84** geliefert. Die multiplizierte Sequenz von dem Multiplizieren **78** wird an einen zweiten Summiereingang des Summierers **86** geliefert.

[0047] Die Differenzsequenz von dem Subtrahierer **84** wird an ein Basisbandfilter **88** geliefert. Das Basis-

bandfilter **88** führt eine notwendige Filterung der Differenzsequenz durch und liefert die gefilterte Sequenz an ein Verstärkungselement **92**. Das Verstärkungselement **92** stellt die Verstärkung des Signals ein und liefert das verstärkungseingestellte Signal an einen Hochkonvertierer bzw. Upconverter **96**. Der Hochkonvertierer **96** konvertiert das verstärkungseingestellte Signal nach oben und zwar gemäß einem QPSK Modulationsformat und liefert das hochkonvertierte Signal an einen ersten Eingang eines Summierers **100**.

[0048] Die Summensequenz von dem Summierer **86** wird an ein Basisbandfilter **90** geliefert. Das Basisbandfilter **90** führt eine notwendige Filterung der Differenzsequenz durch und liefert die gefilterte Sequenz an ein Verstärkungselement **94**. Das Verstärkungselement **94** stellt die Verstärkung des Signals ein und liefert das verstärkungseingestellte Signal an einen Hochkonvertierer **98**. Der Hochkonvertierer **98** konvertiert das verstärkungseingestellte Signal nach oben und zwar gemäß einem QPSK Modulationsformat und liefert das hochkonvertierte Signal an einen zweiten Eingang des Summierers **100**. Der Summierer **100** summiert die zwei PBSK modulierten Signale und liefert das Signal an den Übertrager **28**.

[0049] Sich jetzt [Fig. 4](#) zuwendend ist jetzt ein funktionales Blockdiagramm ausgewählter feile einer Basisstation **400** gemäß der vorliegenden Erfindung gezeigt. Rückwärtsverbindungs-HF-Signale von der drahtlosen Kommunikationseinrichtung **50** ([Fig. 1](#)) werden von einem Empfänger (RCVR) **401** empfangen, der die empfangenen Rückwärtsverbindungs-HF-Signale zu einer analogen Basisbandfrequenz herunterkonvertiert. In dem beispielhaften Ausführungsbeispiel konvertiert der Empfänger **401** das empfangene Signal gemäß einem QPSK Demodulationsformat herunter. Ein Analog-zu-Digital-Konvertierer (ADC) **403** konvertiert das herunterkonvertierte Signal **402** in ein digitales Basisband. Das digitale Basisbandsignal wird in einem Speicher **404** gespeichert. Der Speicher **404** besitzt die Kapazität eine vorher bestimmte Anzahl digitaler Tastungen von dem ADC **403** zu speichern. Der Speicher **404** besitzt ferner die Kapazität zwei Mittenfrequenzschätzungen von einem Frequenznachführmodul **432** zu speichern, wobei das Frequenznachführmodul **432** ferner mit Bezug auf [Fig. 7](#) beschrieben ist. Der Speicher **404** liefert an einen Rotator **405** eine Mittenfrequenzschätzung auf die einzustellen bzw. Abzustimmen ist und zwar zusammen mit einer vorher bestimmten Anzahl digitaler Tastungen von dem ADC **403**. Während der beispielhafte Empfänger **401** entweder eine grobe Abstimmungsgranularität (z.B. 1,25 MHz) besitzt, oder einen fixierten Abstimmmechanismus besitzt ist der beispielhafte Rotator entworfen zum Feinabstimmen bei einem Signal dessen Mitte bzw. Zentrum sich dynamisch über ein relativ kleineres Spektrum (z.B. 1–300 Hz) bewegt. Die Se-

quenz bzw. Folge digitaler Tastungen wird dann durch einen Dezimator **406** teil- bzw. unterabgetastet und ein vorher bestimmter Unter- bzw. Teilsatz der Tastungen werden an einen PN-Entspreizer **408** ausgegeben. Der PN-Entspreizer **408** entspreizt die dezimierten Tastungen. Der PN-Entspreizer **408** ist ferner mit Bezug auf [Fig. 5](#) unten beschrieben. In dem beispielhaften Ausführungsbeispiel ist der PN-Entspreizer **408** ein komplexer PN-Entspreizer der eine In-Phase (I) und eine Quadratur-Phase (Q) Komponente des PN-entspreizten Signals ausgibt und zwar **409** und **410**.

[0050] Die I- und Q-Komponenten-Ausgaben des PN-Entspreizers **408** werden an einen MUX Multiplexer (MUX) **411** eingegeben. Der MUX **411** liefert eine Hälfte seiner PN-entspreizten Symbole **409** und **410** an einen Verkehrskanaldemodulator **412** und zwar gemäß einem vorherbestimmten Algorithmus. Die PN-entspreizten Symbole, die an den Verkehrskanaldemodulator **412** geliefert werden, sind mit **459** und **460** beschriftet. Der Verkehrskanaldemodulator **412**, der die PN-entspreizten Symbole demoduliert um Schätzungen der übertragenen Verkehrsdaten vorzusehen ist weiter mit Bezug auf [Fig. 6](#) wie unten beschrieben. Ein De-Interleaver **415** ordnet demoduliert Verkehrssymbolschätzungen **413** und **414** wieder an und zwar gemäß einem vorherbestimmten Interleavingformat. Die wieder angeordneten Symbole werden an einen Decoder **416** geliefert, der die Symbole decodiert um eine Schätzung des übertragenen Rahmens vorzusehen. Die Schätzung des übertragenen Rahmens wird dann an einen CRC Prüfer **418** geliefert, der die Genauigkeit der Rahmenschätzung bestimmt und zwar basierend auf den in dem übertragenen Rahmen enthaltenen CRC Bits. Ein Steuerprozessor **420** verwendet Eingaben, die von dem Decoder **416** und dem CRC Prüfer **418** geliefert werden, um die wahrscheinlichste Rate zu bestimmen, mit der der empfangene Rahmen übertragen wurde.

[0051] Die Ausgabe des PN-Entspreizers **408** wird auch an einen Walsh-Akkumulator **430** geliefert. Ein Frequenznachführmodul **432** das weiter mit Bezug auf [Fig. 7](#) unten beschrieben ist, empfängt Eingaben sowohl von dem Walsh-Akkumulator **430**, als auch dem Steuerprozessor **420**. Ansprechend auf die Eingaben auf den Walsh-Akkumulator **430** und dem Steuerprozessor **420** sieht das Frequenznachführmodul **432** für den Speicher **404** eine Mitten-Frequenz-Schätzung vor, auf die einzustellen bzw. Abzustimmen ist. Wie vorher beschrieben liefert der Speicher **404** die genannte Mitten-Frequenz-Schätzung zusammen mit einer vorherbestimmten digitaler Tastungen von dem ADC **403**.

[0052] [Fig. 5](#) stellt ein funktionales Blockdiagramm eines beispielhaften Ausführungsbeispiels des PN-Entspreizers **408** der [Fig. 4](#) dar. Wie vorher beschrieben ist der beispielhafte PN-Entspreizer **408**

ein komplexer PN-Entspreizer, der die dezimierten I- und Q-Tastungen **407** entspreizt und sowohl eine In-Phase (I), als auch eine Quadratur-Phase (Q) Komponente des PN-entspreizten Signals ausgibt und zwar **409** bzw. **410**.

[0053] Entspreizer **502** bzw. **504** entspreizen die I- und Q-Basisbandsignale unter Verwendung der langen Codes aus [Fig. 2](#). Basisbandfilter (BBF) **506** bzw. **508** filtern die I- und Q-Basisbandsignale. Entspreizer **510** bzw. **512** entspreizen die I- und Q-Signale unter Verwendung der PN_I Sequenz von [Fig. 2](#). In gleicher Art und Weise entspreizen Entspreizer **514** bzw. **516** die Q- und I-Signale unter Verwendung der PN_Q Sequenz von [Fig. 2](#). Die Ausgaben der Entspreizer **510** und **512** werden in einem Kombinierer **518** kombiniert. Die Ausgabe des Entspreizers **516** wird von der Ausgabe des Entspreizers **512** in einem Kombinierer **520** subtrahiert. Die PN-entspreizte In-Phase (I) Komponente **409** und Quadratur-Phase (Q) Komponente **410** werden an einen MUX **411** ausgegeben. Gemäß einem vorbestimmten Algorithmus liefert der MUX **411** selektiv an einen Verkehrskanaldemodulator **412** Ausgangsleitungen **459** und **560**, die identisch zu den Eingangsleitungen **409** und **410** sind.

[0054] [Fig. 6](#) stellt ein funktionales Blockdiagramm eines beispielhaften Ausführungsbeispiels des Verkehrskanaldemodulators **412** der [Fig. 4](#) dar: Die PN-entspreizte In-Phase-Komponente **459** und Quadratur-Phase-Komponente **460** werden durch den MUX **411** an Walsh-Aufdecker **622** und **624** geliefert, wo sie Walsh aufgedeckt werden und zwar mit dem Walsh-Code der verwendet wurde, um den speziellen interessierenden Kanal der [Fig. 2](#) abzudecken. Die entsprechenden Ausgaben der Walsh-Aufdecker **622** und **624** werden dann über ein Walsh-Symbol summiert und zwar durch Walsh-Akkumulatoren **630** und **632**.

[0055] Die PN-entspreizte IN-Phase-Komponente **459** und Quadratur-Phase-Komponente **460** werden auch über ein Walsh-Symbol summiert und zwar durch Walsh-Akkumulatoren **626** und **628**. Die entsprechenden Ausgaben der Walsh-Akkumulatoren **626** und **628** werden dann auf Pilotfilter **634** und **636** angewendet. Die Pilotfilter **634** und **636** erzeugen eine Schätzung der Kanalbedingungen und zwar durch Bestimmen der geschätzten Amplitude und Phase der Pilotsignalanteile **40** (siehe [Fig. 1](#)). Die Ausgabe des Pilotfilters **634** wird dann komplex multipliziert mit den entsprechenden Ausgaben der Walsh-Akkumulatoren **630** und **632** und zwar in komplexen Multiplizierern **638** und **640**. In gleicher Art und Weise wird die Ausgabe des Pilotfilters **636** komplex multipliziert mit den entsprechenden Ausgaben der Walsh-Akkumulatoren **630** und **632** und zwar in komplexen Multiplizierern **642** und **644**. Die Ausgabe des komplexen Multiplizierers **632** wird dann mit der

Ausgabe des komplexen Multiplizierers **638** in einem Kombinierer **646** summiert. Die Ausgabe des komplexen Multiplizierers **644** wird von der Ausgabe des komplexen Multiplizierers **640** subtrahiert und zwar in einem Kombinierer **648**. Wie vorher beschrieben werden die demodulierten Verkehrssignale **413** und **414** ferner durch den De-Interleaver **415** verarbeitet.

[0056] [Fig. 7](#) stellt ein funktionales Blockdiagramm eines beispielhaften Ausführungsbeispiels des Frequenznachführmoduls **432** der [Fig. 4](#) dar. Ansprechend auf die Eingaben von dem Walsh-Akkumulator **430** und dem Steuerprozessor **420** liefert das Verkehrsnachführmoduls **432** an den Speicher **404**, die Mitten-Frequenz-Schätzung **433**. Der Speicher **404** liefert nachfolgend an den Rotator **405** die geschätzte Frequenz auf I einzustellen ist. Das Frequenznachführmodul **402** besteht aus zwei Frequenznachführschleifen, FTL_c und FTL_D , die jeweils eine spezialisierte Nachföhrfunktion besitzen. In dem beispielhaften Ausführungsbeispiel führt die FTL_c **700** ihre Nachföhroperation basierend auf der Hypothese durch, dass der empfangene Pilot während einer Rahmen-dauer kontinuierlich ist. In dem beispielhaften Ausführungsbeispiel für die FTL_D **710** ihre Nachföhroperation basierend auf der Hypothese durch, dass der empfangene Pilot diskontinuierlich ist und nur für einen Teil der Rahmendauer vorhanden ist.

[0057] Die Ausgabe **431** von dem Walsh-Akkumulator **430** wird an einen Demultiplexer (DEMUX) **731** geliefert. DEMUX **731** ist ein Demultiplexer der in eine von zwei Positionen geschaltet werden kann. In der ersten Position ist die Ausgabe **732** identisch zu der Eingabe **431**. In der zweiten Position ist die Ausgabe **733** identisch zu der Eingabe **431**.

[0058] Wenn das Frequenznachführmodul **732** Frequenz nachführt und zwar basierend auf der Hypothese, dass der empfangene Pilot während der Rahmendauer kontinuierlich ist, liefert der DUMUX **731** in dem beispielhaften Ausführungsbeispiel Eingaben von dem Walsh-Akkumulator **430** an die FTL_c **700** auf einer Leitung **732**. In der FTL_c empfängt ein Frequenzfehlerdetektor **702** eine Eingabe von dem Walsh-Akkumulator **430** über den DEMUX **731**. Der Frequenzfehlerdetektor **702** tastet diese Eingabe und schätzt die wahre Mitte der Frequenz relative zu der Frequenz zu der der Rotator **405** gerade bzw. aktuell abgestimmt ist. In dem beispielhaften Ausführungsbeispiel des Frequenznachführmoduls **432** wird die geschätzte Mittenfrequenz als Eingabe an einen Schleifenfilter **704** geliefert. In Ausführungsbeispielen bei denen eine minimale Latenz erwünscht wird, kann die Ausgabe des Frequenzfehlerdetektors **702** direkt an einen Akkumulator **706** geliefert werden. Der Schleifenfilter **704** ist ein Schleifenfilter, wie es in der Technik bekannt ist und im Detail beschrieben ist in Phaselock Technique, zweite Ausgabe, F.M. Gardner, John Wiley & Sons, Inc., New York 1979. In dem

beispielhaften Ausführungsbeispiel speichert das Schleifenfilter **704** die Ausgabe des Frequenzfehlerdetektors **702** in einem Speicher im Speichergebiet. Das Schleifenfilter **704** stellt die Schätzung der Mittenfrequenz ein und zwar basierend auf vorherigen Schätzungen, die in seinem Speichergebiet gespeichert sind. Das Schleifenfilter **704** beliefert den Akkumulator **706** mit seiner eingestellten Schätzung der Mittenfrequenz. Der Akkumulator **706** gibt an einen MUX **720** eine geglättete Schätzung der Mittenfrequenz aus, auf die einzustellen ist. Der MUX **720** ist ein Multiplexer in einer von zwei Positionen geschaltet werden kann. In der ersten Position ist die Ausgabe **433** identisch zu der Eingabe **707**. In der zweiten Position ist die Ausgabe **433** identisch zu der Eingabe **717**. Wenn das Frequenznachführmodul **732** Frequenz nachführt und zwar basierend auf der Hypothese, dass der empfangene Pilot während der Rahmendauer kontinuierlich ist, liefert der DEMUX **731** in dem beispielhaften Ausführungsbeispiel Eingaben von dem Walsh-Akkumulator **430** an die FTL_D **710** auf die Leitung **733**. In dem beispielhaften Ausführungsbeispiel der FTL_D **710** empfängt der Frequenzfehlerdetektor **712** eine Eingabe von dem Walsh-Akkumulator **430** über dem DEMUX **731**. Der Frequenzfehlerdetektor **712** tastet diese Eingabe ab und schätzt die wahre Mittenfrequenz relativ zu der Frequenz auf die der Rotator **405** aktuell abgestimmt ist. In dem beispielhaften Ausführungsbeispiel des Frequenznachführmoduls **432** wird die geschätzte Mittenfrequenz als Eingabe an einen Schleifenfilter **714** geliefert. In Ausführungsbeispielen bei denen eine minimale Latenz gewünscht ist, kann die Ausgabe des Frequenzfehlerdetektors **712** direkt an einen Akkumulator **716** geliefert werden.

[0059] Das Schleifenfilter **714** ist ein Schleifenfilter wie es in der Technik bekannt ist und im Detail beschrieben ist in Phaselock Technique, zweite Ausgabe, F.M. Gardner, John Wiley & Sons, Inc. New York, 1979. In dem beispielhaften Ausführungsbeispiel speichert das Schleifenfilter **714** die Ausgabe des Frequenzfehlerdetektors **712** in einem Speicherspeichergebiet. Das Schleifenfilter **714** stellt die Schätzung der Mittenfrequenz ein und zwar basierend auf vorherigen Schätzungen, die in seinem Speichergebiet gespeichert sind. Das Schleifenfilter **714** beliefert den Akkumulator **716** mit seiner eingestellten Schätzung der Mittenfrequenz. Der Akkumulator **716** gibt an den MUX **720** eine geglättete Schätzung der Mittenfrequenz aus, auf die einzustellen ist.

[0060] Während das FTL_C **700** Frequenzschätzungsaktualisierungen durch kontinuierliches Abtasten des Walsh-Akkumulators **431** liefert, führt das beispielhafte FTL_D **710** Frequenzschätzungsaktualisierungen durch Abtasten des Walsh-Akkumulatorausgangs **431** durch und zwar während der letzten Hälfte der 20 ms Rahmengrenze. Das wird durchgeführt, weil die FTL_D **710** Frequenznachführung durch-

führt und zwar basierend auf der Hypothese, dass der ankommende bzw. reinkommende Rahmen ein achteckiger Rahmen ist, bei dem das Pilotsignal nur während der letzteren Hälfte des fundamentalen Verkehrskanalrahmens vorhanden ist.

[0061] In dem beispielhaften Ausführungsbeispiel des Frequenznachführmoduls **432** besitzen die Akkumulatoren **706** und **706** und die Schleifenfilter **704** und **714** in Registern gespeicherte Speicherinhalte, die sowohl gelesen, als auch geschrieben werden können und zwar durch den Steuerprozessor **432**.

[0062] Die von dem Steuerprozessor **420** verwendete Methodologie sieht die Mittel vor für das Frequenznachführmodul **432**, um an den Rotator **404** eine genaue Schätzung auszugeben und zwar eine genaue Schätzung der Frequenz auf die abzustimmen bzw. einzustellen ist. [Fig. 8](#) illustriert ein Flussdiagramm, der von dem Steuerprozessor **420** verwendeten Methodologie und zwar für jedes Mal, wenn der Decoder **416** und der CRC Prüfer **418** einen ankommenden fundamentalen Verkehrsrahmen verarbeiten.

[0063] Die von dem Steuerprozessor **420** verwendete Methodologie, die in [Fig. 8](#) illustriert ist, beginnt in Block **801**. Für jeden empfangenen fundamentalen Verkehrskanalrahmen liefert der Decoder **416** und der CRC Prüfer **418** Information an den Steuerprozessor **420** um die Rate des fundamentalen Rahmens zu bestimmen. Wie in Block **801** illustriert geht der Prozess weiter zum Block **802** und zwar jedes Mal wenn der Steuerprozessor **420** die Signalqualitäts (Quality of Signal, QoS) Metriken und die CRCs für den aktuellen fundamentalen Verkehrskanalrahmen von dem Decoder **416** und dem CRC Prüfer **418** empfängt. Wie in Block **802** dargestellt endet der Steuerprozessor **420** einen Algorithmus zum Bestimmen der wahrscheinlichsten Datenrate für den Rahmen. Verfahren zum Durchführen einer Ratenbestimmung in einem Kommunikationssystem mit variabler Rate sind in der Technik wohl bekannt. Ein beispielhaftes Verfahren zum Durchführen der Ratenbestimmung ist beschrieben in U.S. Patenten mit den Nummern 5,774,496 und 5,566,206 mit dem Titel METHOD AND AP-PARATUS FOR DETERMINING DATA RATE OF TRANSMITTED VARIABLE RATE DATA IN A COMMUNICATIONS RECEIVER" und dem U.S. Patent Nr. 5,710,784 mit dem Titel „MULTI-RATE SERIAL VITERBI DECODER FOR CDMA SYSTEM APPLICATIONS", die alle an den Rechteinhaber der vorliegenden Erfindung übertragen worden sind.

[0064] Sobald der Steuerprozessor **420** die Datenrate des Datenrahmens bestimmt, schreitet der Prozess fort zum Block **804**. Wie in dem Block **804** dargestellt, prüft der Steuerprozessor **420**, ob die bestimmte Datenrate, die einer abgeschaltete (gated) Datenrate ist. In dem beispielhaften Ausführungsbei-

spiel bestimmt der Steuerprozessor **420**, ob der empfangene Rahmen ein achtelratiger Rahmen ist. Falls die bestimmte Datenrate nicht die einer abgeschalteten Datenrate ist, schreitet der Prozess weiter zum Block **812**. Andernfalls, falls die bestimmte Datenrate, die einer abgeschalteten Datenrate ist, schreitet der Prozess weiter zum Block **822**.

[0065] Wenn die Datenrate nicht die einer abgeschalteten Datenrate ist, wendet der Steuerprozessor **420**, die Information in den kontinuierlichen Frequenznachführschleife FTL_c **700**, um die Mitte der empfangenen Frequenz genau nachzuführen. Wie in den Blöcken **812** und **814** dargestellt, setzt der Steuerprozessor **420** die Werte in der diskontinuierlichen Frequenznachführschleife FTL_d **710** auf jene in der kontinuierlichen Frequenznachführschleife FTL_c **700**. Beispielfhaft führt der Steuerprozessor **420** dies durch, durch Ersetzen der Registerinhalte, in dem Akkumulator **716** mit einer Kopie der Registerinhalte, die in dem Akkumulator **706** (in Block **812** dargestellt) zu finden sind und durch Ersetzen der Speicherinhalte in dem Schleifenfilter **714** mit einer Kopie der Speicherinhalte, die in dem Schleifenfilter **704** (in Block **814** dargestellt) zu finden sind.

[0066] Wenn die Datenrate jene einer abgeschalteten Datenrate ist, verwendet der Steuerprozessor **420**, die Information in der diskontinuierlichen Frequenznachführschleife FTL_d **710**, um die Mitte der empfangenen Frequenz genau nachzuführen. Wie in den Blöcken **822** und **824** dargestellt, setzt der Steuerprozessor **420** die Werte in der kontinuierlichen Frequenznachführschleife FTL_c **700** auf jene in der diskontinuierlichen Frequenznachführschleife FTL_d **710**. Beispielfhaft führt der Steuerprozessor **720** dies durch, durch Ersetzen der Registerinhalte in dem Akkumulator **706** mit der Kopie der Registerinhalte die in dem Akkumulator **716** (in Block **822** dargestellt) zu finden sind und durch Ersetzen der Speicherinhalte in dem Schleifenfilter **704** mit einer Kopie der Speicherinhalte, die in dem Schleifenfilter **714** (in Block **824** dargestellt) zu finden sind.

[0067] Die vorherige Beschreibung der bevorzugten Ausführungsbeispiele ist vorgesehen, um es einen Fachmann zu ermöglichen, die vorliegende Erfindung nachzuvollziehen oder zu verwenden. Die verschiedenen Modifikationen dieser Ausführungsbeispiele wird einem Fachmann unmittelbar klar werden und die hierin definierten grundlegenden Prinzipien können auf andere Ausführungsbeispiele angewendet werden und zwar ohne die Verwendung erfinderscher Fähigkeit. Somit ist die vorliegende Erfindung nicht gedacht auf die hierin gezeigten Ausführungsbeispiele beschränkt zu werden, sondern ist im weitesten Umfang zu würdigen der Konsistent ist, mit den hierin offenbarten Prinzipien und neuartigen Merkmalen.

Patentansprüche

1. Ein Frequenznachführmodul (frequency tracking module) (**432**), das Folgendes aufweist:

Eine erste Frequenznachführschleife (**700**) zum Nachführen der Frequenz eines Kommunikations- bzw. Nachrichtensignals gemäß einer ersten Raten- bzw. Geschwindigkeitshypothese; und eine zweite Frequenznachführschleife (**710**) zum Nachführen der Frequenz des Kommunikationssignals gemäß einer zweiten Raten- bzw. Geschwindigkeitshypothese; gekennzeichnet dadurch, dass die erste Ratenhypothese ist, dass ein empfangenes Pilotsignal kontinuierlich während einer Rahmendauer ist; und die zweite Ratenhypothese ist, dass das empfangene Pilotsignal für einen Teil der Rahmendauer vorhanden ist.

2. Frequenznachführmodul (**423**) nach Anspruch 1, wobei die erste Frequenznachführschleife (**700**) Folgendes aufweist:

Einen ersten Frequenzfehlerdetektor (**702**) zum Empfangen eines entspreizten Probe- bzw. Sample-signals (**732**) und zum Schätzen einer Mittenfrequenz des Kommunikationssignals gemäß dem entspreizten Samplesignal (**732**); und einen ersten Akkumulator (**706**) zum Empfangen der Mittenfrequenzschätzung und zum Akkumulieren einer Vielzahl (**707**) der Mittenfrequenzschätzungen.

3. Frequenznachführmodul (**432**) nach Anspruch 1, wobei die zweite Frequenznachführschleife (**710**) Folgendes aufweist:

einen zweiten Frequenzfehlerdetektor (**712**) zum Empfangen eines entspreizten Probe- bzw. Sample-signals (**733**) und zum Mittenfrequenzschätzen gemäß dem entspreizten Samplesignal (**733**); und einen zweiten Akkumulator (**716**) zum Empfangen der Mittenfrequenzschätzung und zum Akkumulieren einer Vielzahl (**717**) der Mittenfrequenzschätzungen.

4. Frequenznachführmodul (**432**) nach Anspruch 2 oder Anspruch 3, wobei die oder jede Frequenznachführschleife (**700**, **710**) einen Schleifenfilter (**704**, **714**) aufweist, der zwischen dem Frequenzfehlerdetektor (**702**, **712**) und dem Akkumulator (**706**, **716**) angeordnet ist, und zwar zum Empfangen der Mittenfrequenzschätzung und zum Filtern der Mittenfrequenzschätzung zum Vorsehen einer abgestimmten bzw. eingestellten Mittenfrequenzschätzung für den Akkumulator (**706**, **716**).

5. Frequenznachführmodul (**432**) nach Anspruch 4, wobei das oder jeder Schleifenfilter (**704**, **714**) einen Datenspeicher (memory store) aufweist, und zwar zum Berechnen einer eingestellten Mittenfrequenzschätzung.

6. Frequenznachführmodul (**432**) nach einem der

Ansprüche 2 bis 5, wobei der oder jeder Akkumulator (**706**, **716**) Folgendes aufweist:
einen Datenspeicher zum Speichern der Mittenfrequenzschätzung; und
einen Summierer zum Summieren der gespeicherten Mittenfrequenzschätzung.

7. Frequenznachführmodul (**432**) nach Anspruch 1, wobei die erste Frequenznachführschleife (**700**) Folgendes aufweist:
einen ersten Frequenzfehlerdetektor (**702**) zum Empfangen eines entspreizten Probe- bzw. Samplesignals (**732**) und zum Schätzen von Mittenfrequenz gemäß dem entspreizten Samplesignal (**732**);
einen ersten Schleifenfilter (**704**) zum Filtern der Mittenfrequenzschätzung, um eine abgestimmte bzw. eingestellte Mittenfrequenzschätzung vorzusehen;
einen ersten Akkumulator (**706**) zum Empfangen der Mittenfrequenzschätzung und zum Akkumulieren einer Vielzahl (**707**) der Mittenfrequenzschätzungen; und
wobei die zweite Frequenznachführschleife (**710**) Folgendes aufweist:
einen zweiten Frequenzfehlerdetektor (**712**) zum Empfangen eines entspreizten Probe- bzw. Samplesignals (**733**) und zum Schätzen von Mittenfrequenz gemäß dem entspreizten Samplesignal;
einen zweiten Schleifenfilter (**714**) zum Filtern der Mittenfrequenzschätzung, um eine eingestellte bzw. abgestimmte Mittenfrequenzschätzung vorzusehen; und
einen zweiten Akkumulator (**716**) zum Empfangen der Mittenfrequenzschätzung und zum Akkumulieren einer Vielzahl (**717**) der Mittenfrequenzschätzungen.

8. Frequenznachführmodul (**432**) nach Anspruch 7, wobei:
der erste Akkumulator (**706**) einen Speicher zum Speichern der Mittenfrequenzschätzung aufweist;
der erste Schleifenfilter (**704**) einen Speicher zum Speichern der eingestellten Mittenfrequenzschätzung aufweist;
der zweite Akkumulator (**716**) einen Speicher zum Speichern der Mittenfrequenzschätzung aufweist; und
der zweite Schleifenfilter (**714**) einen Speicher zum Speichern der eingestellten Mittenfrequenzschätzung aufweist.

9. Frequenznachführmodul (**432**) nach Anspruch 8, wobei:
die zweite Nachführschleife (**710**) ferner ist zum Transferieren von Speicherinhalten des zweiten Akkumulators (**716**) zu dem ersten Akkumulator (**706**), und zwar wenn die Rahmenrate der ersten Ratenhypothese entspricht;
die zweite Nachführschleife (**710**) ferner ist zum Transferieren von Speicherinhalten des zweiten Schleifenfilters (**714**) zu dem ersten Schleifenfilter (**704**), und zwar wenn die Rahmenrate der ersten Ra-

tenhypothese entspricht;
die erste Nachführschleife (**700**) ferner ist zum Transferieren von Speicherinhalten des ersten Akkumulators (**706**) zum dem zweiten Akkumulator (**716**) und zwar, wenn die Rahmenrate der zweiten Ratenhypothese entspricht; und
die erste Nachführschleife (**700**) ferner ist zum Transferieren von Speicherinhalten des ersten Schleifenfilters (**704**) zu dem zweiten Schleifenfilter (**714**), und zwar wenn die Rahmenrate der zweiten Ratenhypothese entspricht.

10. Frequenznachführmodul (**432**) nach Anspruch 9, wobei:
die erste Ratenhypothese eine Hypothese ist, wobei demodulierte Verkehrssymbolschätzung (**413**, **414**) empfangen wird, und zwar als ein Rahmen mit irgendeiner Rate anders als eine Achtelrate; und
die zweite Ratenhypothese eine Hypothese ist, wobei die demodulierte Verkehrssymbolschätzung (**413**, **414**) als ein Achtelratenrahmen empfangen wird.

11. Frequenznachführmodul (**432**) nach einem der vorhergehenden Ansprüche, das ferner Folgendes aufweist:
einen Multiplexer (**720**) zum Vorsehen der ersten Nachführschleifenmittenfrequenzschätzung (**707**) gemäß der ersten Ratenhypothese und zum Vorsehen der zweiten Nachführschleifenmittenfrequenzschätzung (**717**) gemäß der zweiten Ratenhypothese.

12. Ein Verfahren zum Nachführen (tracking) der Frequenz eines Kommunikations- bzw. Nachrichtensignals, das die folgenden Schritte aufweist:
Nachführen der Frequenz eines Kommunikationssignals gemäß einer ersten Ratenhypothese; und Nachführen der Frequenz des Kommunikationssignals gemäß einer zweiten Ratenhypothese; dadurch gekennzeichnet, dass die erste Ratenhypothese ist, dass ein empfangenes Pilotsignal kontinuierlich während der Dauer eines Rahmens ist; und
die zweite Ratenhypothese ist, dass das empfangene Pilotsignal für einen Teil der Dauer des Rahmens vorhanden ist.

13. Verfahren nach Anspruch 12, wobei der Schritt des Nachführens der Frequenz eines Kommunikationssignals gemäß einer ersten Ratenhypothese die folgenden Schritte aufweist:
Empfangen eines entspreizten Probe- bzw. Samplesignals;
Schätzen einer Mittenfrequenz des Kommunikationssignals gemäß dem Samplesignal; und
Akkumulieren einer Vielzahl der Mittenfrequenzschätzungen.

14. Verfahren nach Anspruch 13, wobei der Schritt des Nachführens der Frequenz eines Kommu-

nikationssignals gemäß einer ersten Ratenhypothese ferner den Schritt des Filterns der Mittenfrequenzschätzung aufweist, und zwar zum Vorsehen einer eingestellten bzw. abgestimmten Mittenfrequenzschätzung an den Akkumulator.

15. Verfahren nach Anspruch 12, wobei der Schritt des Nachführens der Frequenz eines Kommunikationssignals gemäß einer zweiten Ratenhypothese ferner die folgenden Schritte aufweist:
Empfangen eines entspreizten Probe- bzw. Sample-signals;
Schätzen von Mittenfrequenz gemäß dem Samplesignal; und
Akkumulieren einer Vielzahl der Mittenfrequenzschätzungen.

16. Verfahren nach Anspruch 15, wobei der Schritt des Nachführens der Frequenz eines Kommunikationssignals gemäß einer zweiten Ratenhypothese ferner den Schritt des Filterns der Mittenfrequenzschätzung aufweist und zwar, um eine eingestellte bzw. abgestimmte Mittenfrequenzschätzung für den Akkumulator vorzusehen.

17. Verfahren nach Anspruch 14 oder Anspruch 15, wobei der Schritt des Filterns der Mittenfrequenzschätzung gemäß einer Vielzahl von Filterkomponentenwerten durchgeführt wird.

18. Verfahren nach einem der Ansprüche 13 bis 16, wobei der Schritt des Akkulierens die folgenden Schritte aufweist:
Speichern der Mittenfrequenzschätzung; und
Summieren der gespeicherten Mittenfrequenzschätzung.

19. Verfahren nach Anspruch 12, wobei der Schritt des Nachführens der Frequenz eines Kommunikationssignals gemäß einer ersten Ratenhypothese die folgenden Schritte aufweist:
Empfangen eines entspreizten Probe- bzw. Sample-signals;
Schätzen von Mittenfrequenz gemäß dem Samplesignal;
Filtern der Mittenfrequenzschätzung zum Vorsehen einer eingestellten bzw. angepassten Mittenfrequenzschätzung;
Akkumulieren einer Vielzahl der Mittenfrequenzschätzungen; und
wobei der Schritt des Nachführens der Frequenz eines Kommunikationssignals gemäß einer zweiten Ratenhypothese die folgenden Schritte aufweist:
Empfangen eines entspreizten Probe- bzw. Sample-signals;
Schätzen von Mittenfrequenz gemäß dem Samplesignal;
Filtern der Mittenfrequenzschätzung zum Vorsehen einer eingestellten bzw. angepassten Mittenfrequenzschätzung; und

Akkumulieren einer Vielzahl der Mittenfrequenzschätzungen.

20. Verfahren nach Anspruch 19 ferner die folgenden Schritte aufweisend:
Speichern der Mittenfrequenzschätzung gemäß der ersten Ratenhypothese;
Speichern der angepassten Mittenfrequenzschätzung gemäß der ersten Ratenhypothese;
Speichern der Mittenfrequenzschätzung gemäß der zweiten Ratenhypothese; und
Speichern der eingestellten Mittenfrequenzschätzung gemäß der zweiten Ratenhypothese.

21. Verfahren nach Anspruch 20, das ferner Folgendes aufweist:
Ersetzen der Mittenfrequenzschätzungen der ersten Ratenhypothese mit den Mittenfrequenzschätzungen der zweiten Ratenhypothese, wenn eine Rahmenrate bzw. Rahmengeschwindigkeit des Kommunikationssignals bestimmt wird, dass sie die der zweiten Ratenhypothese ist.

Es folgen 8 Blatt Zeichnungen

Anhängende Zeichnungen

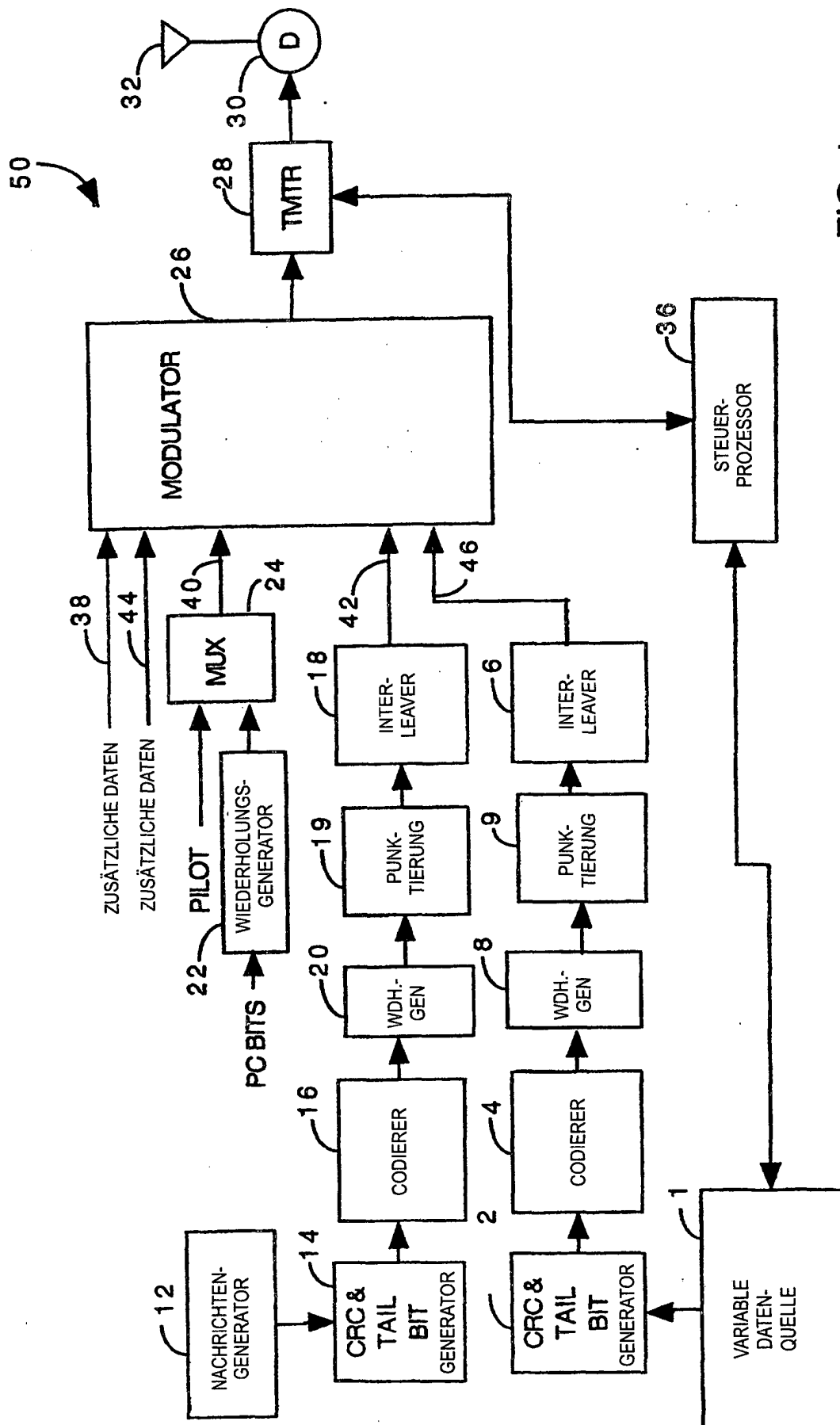


FIG. 1

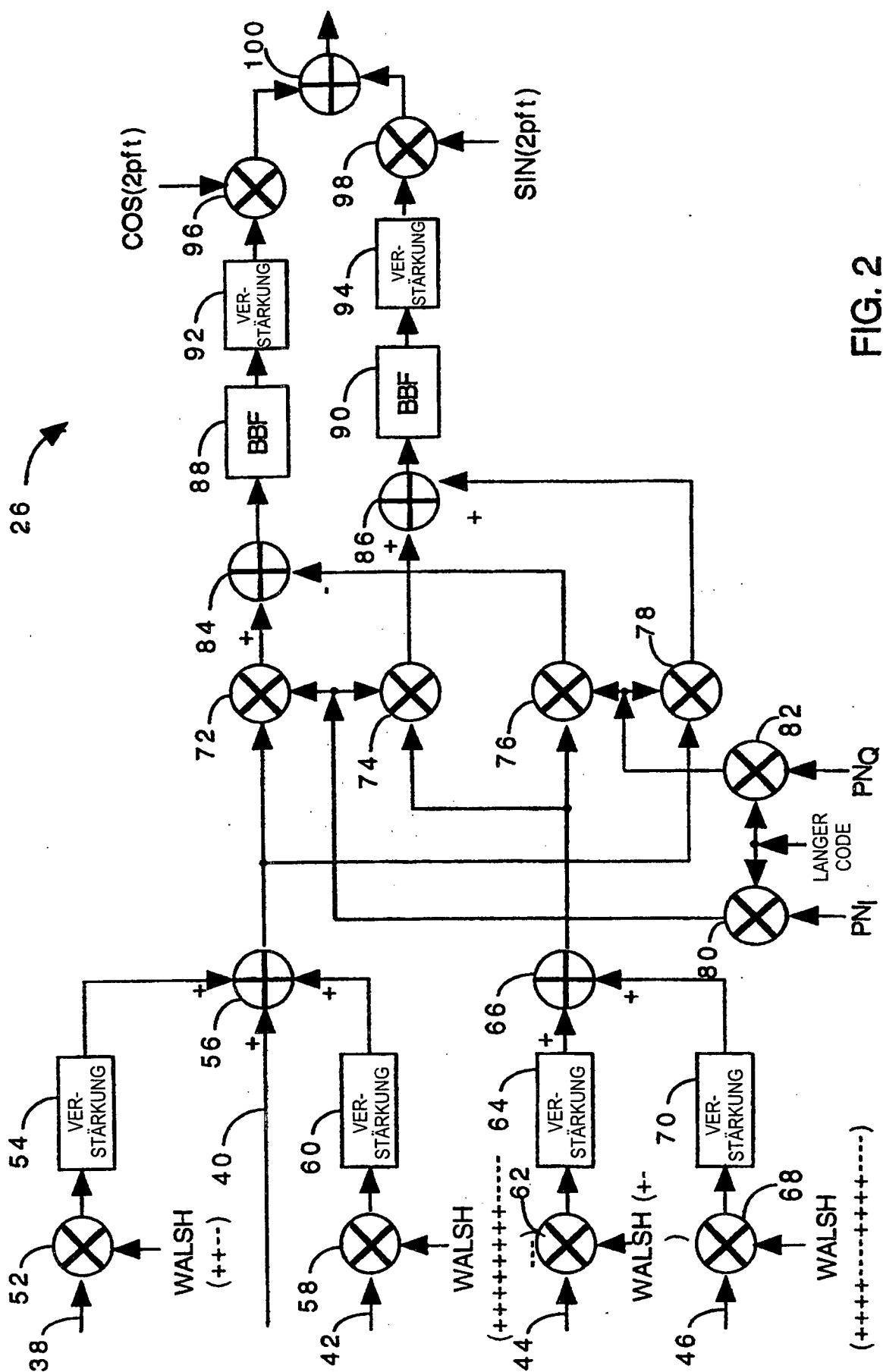
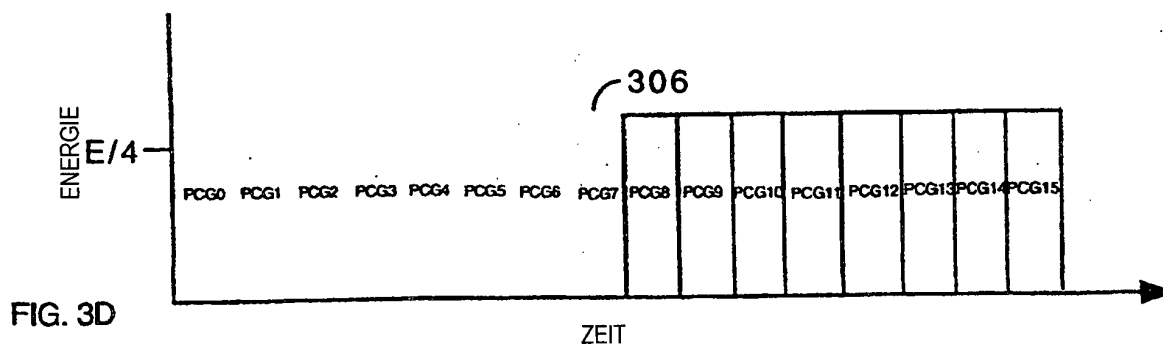
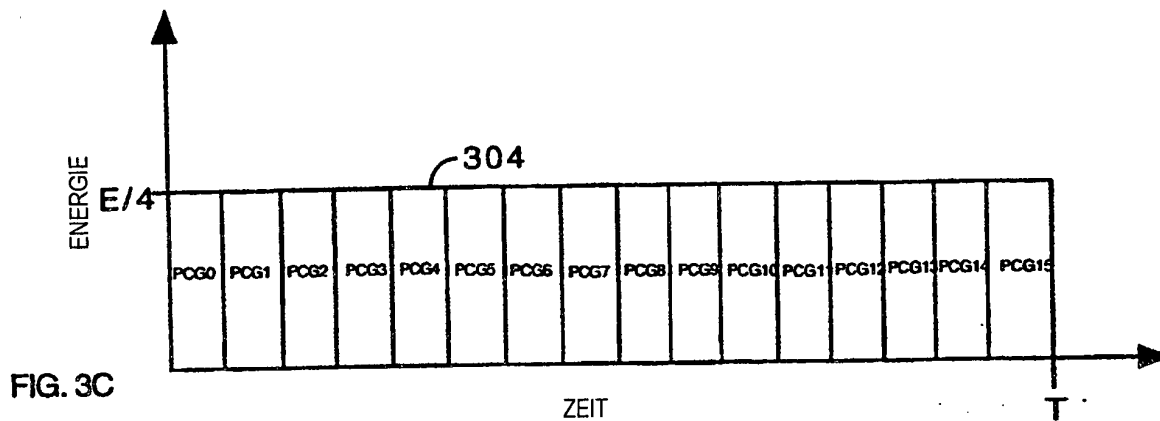
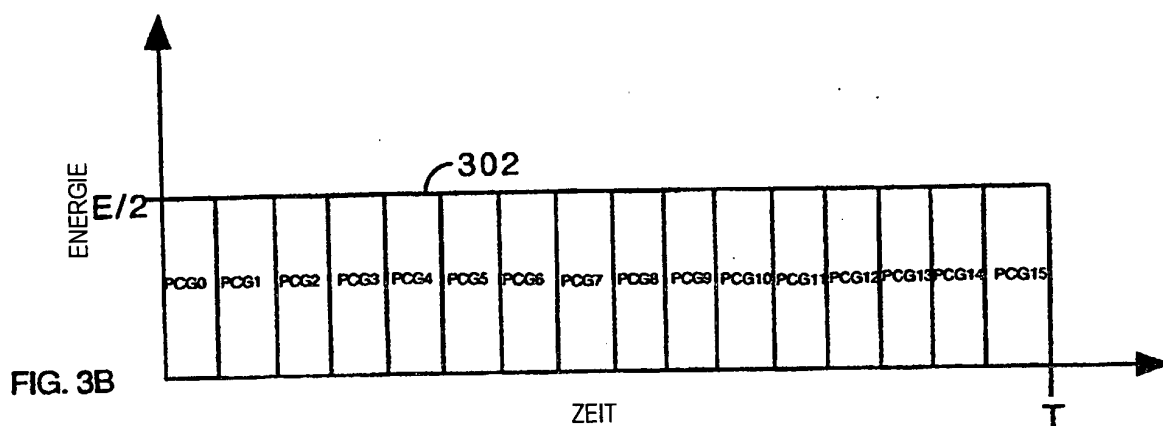
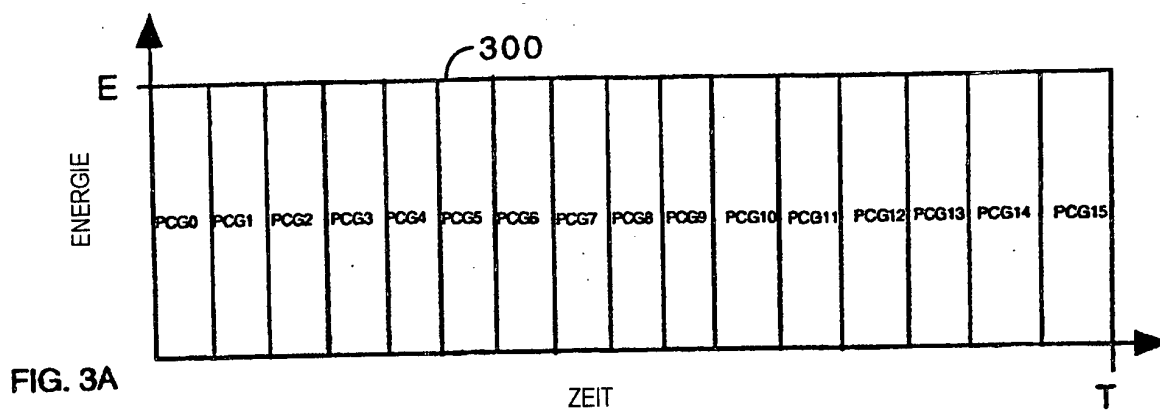


FIG. 2



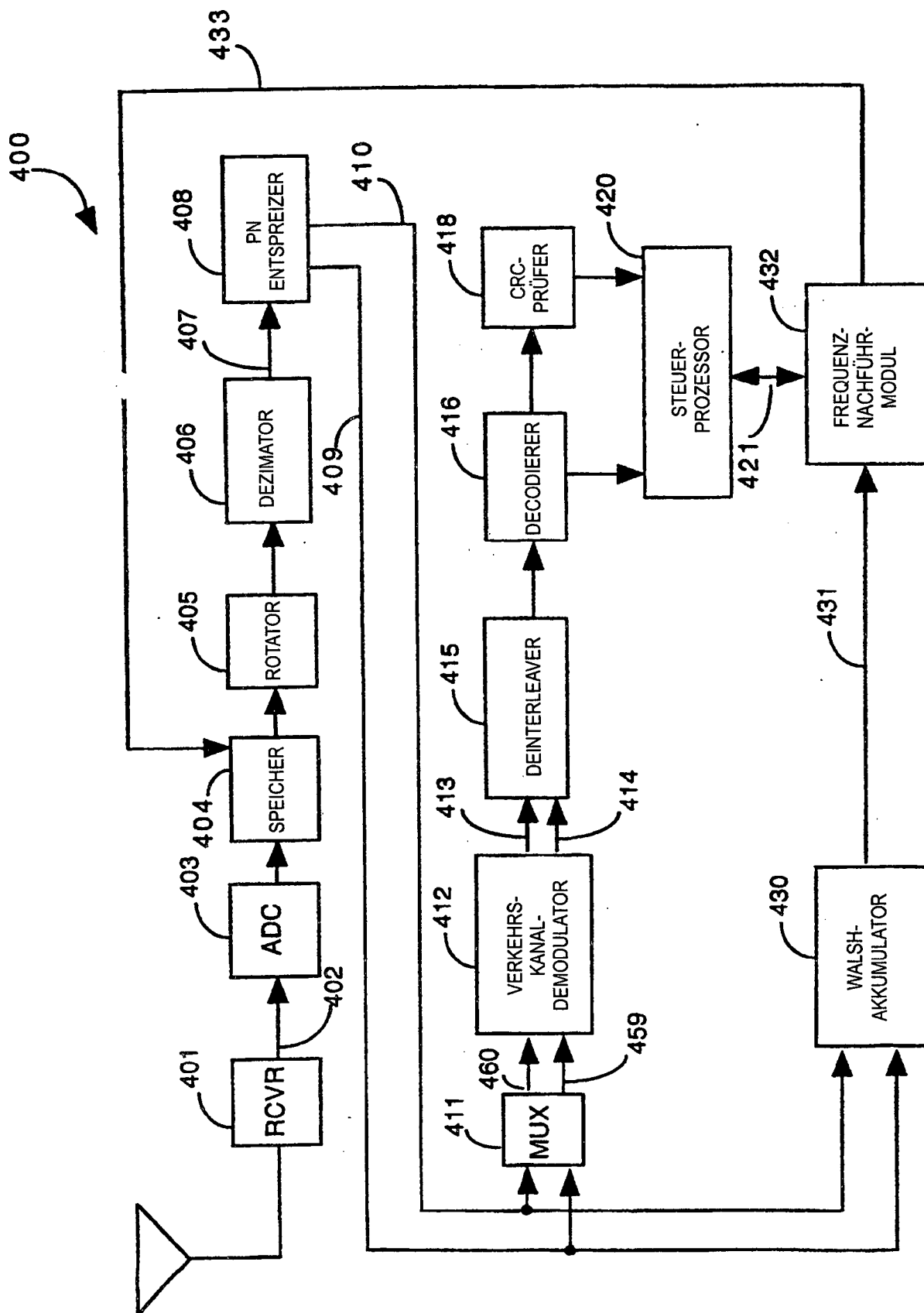


Fig. 4

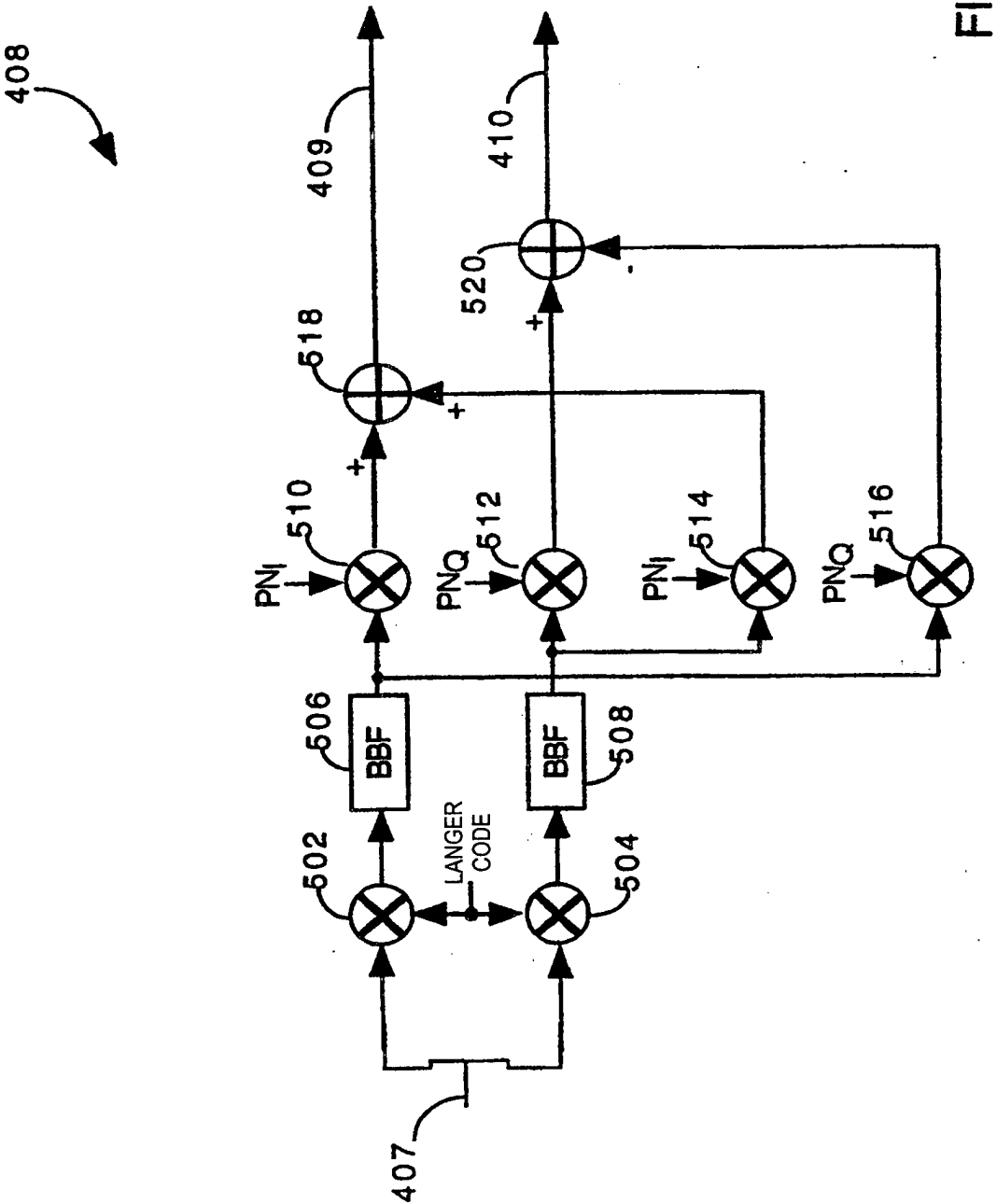


FIG. 5

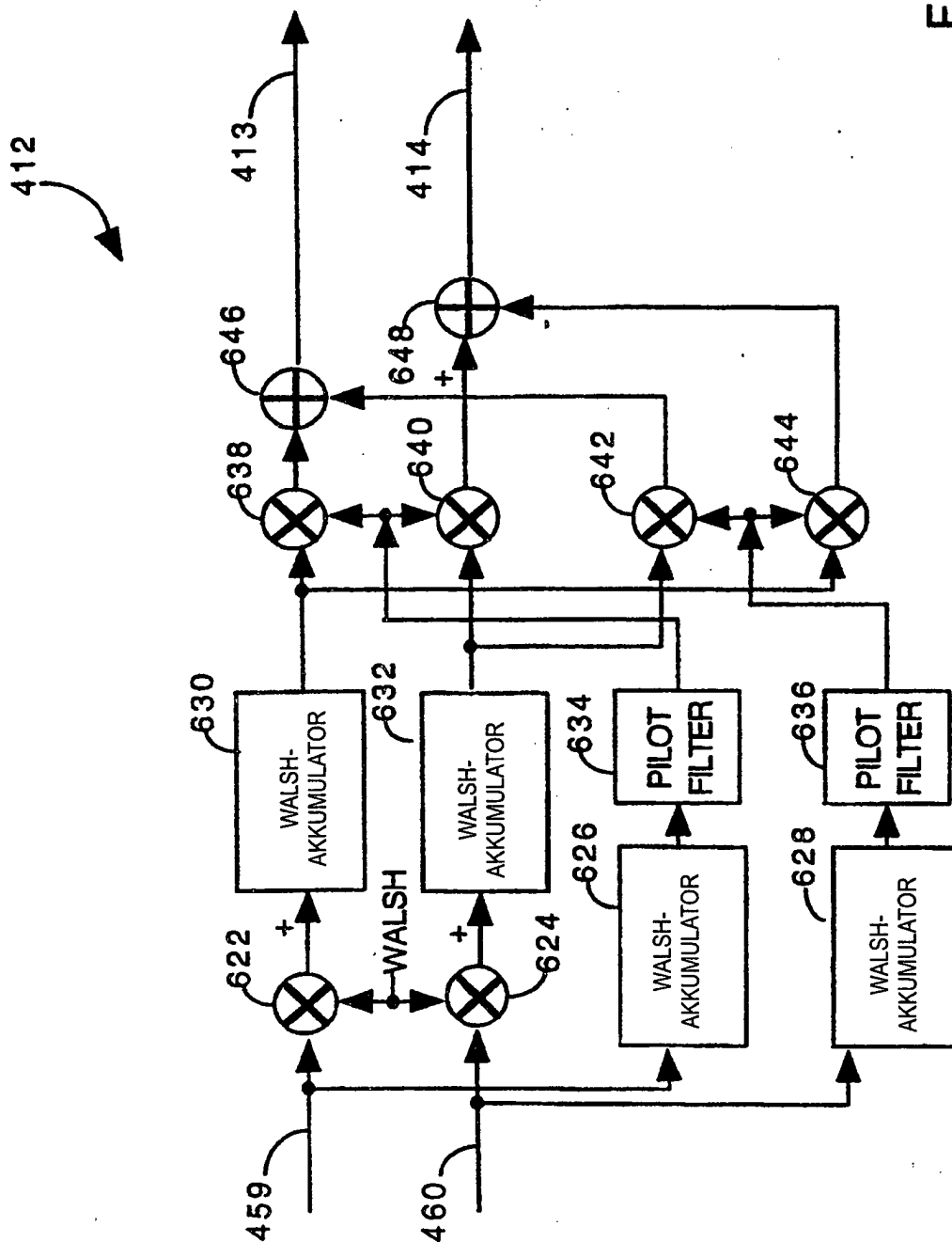


FIG. 6

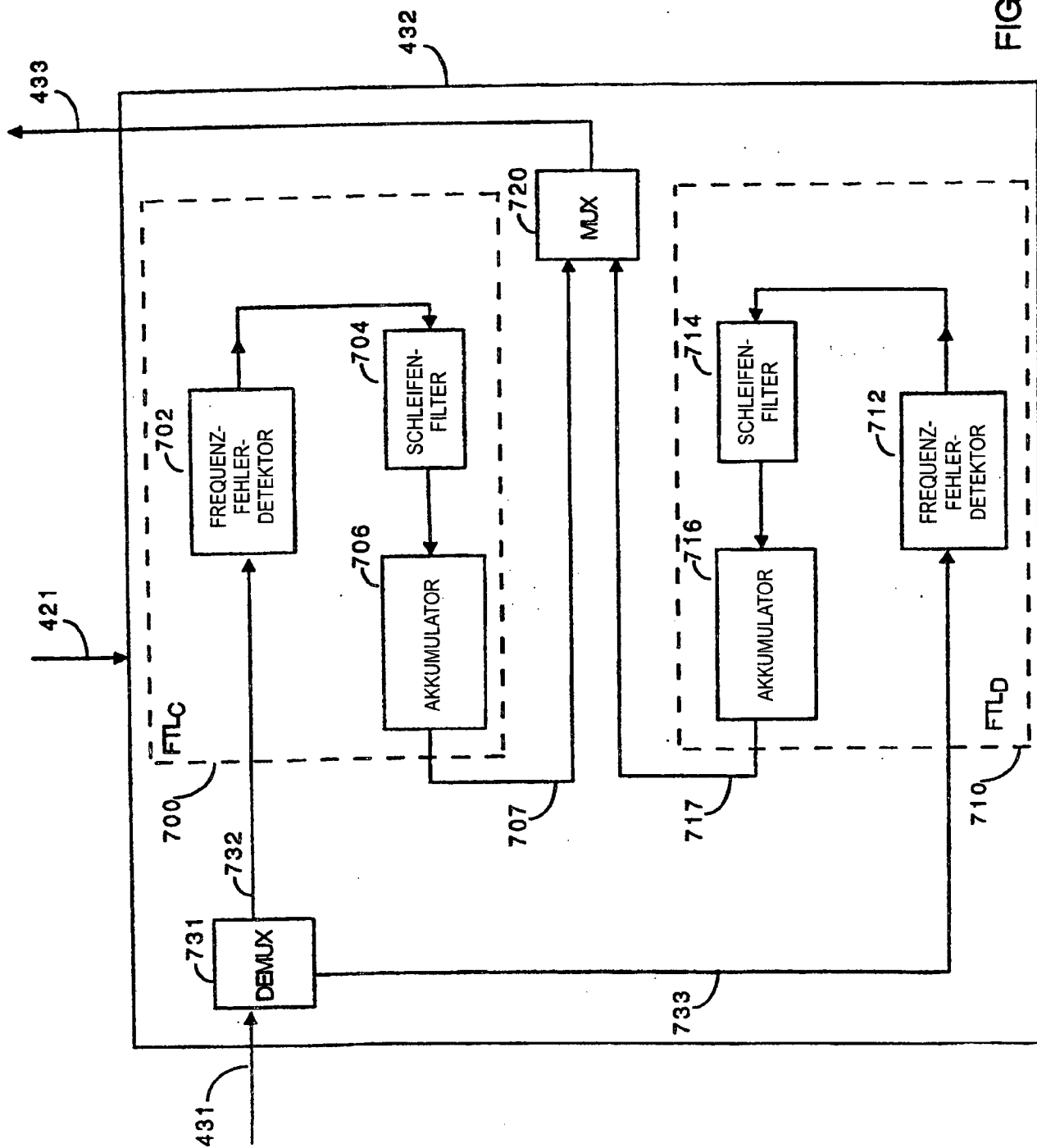


FIG. 7

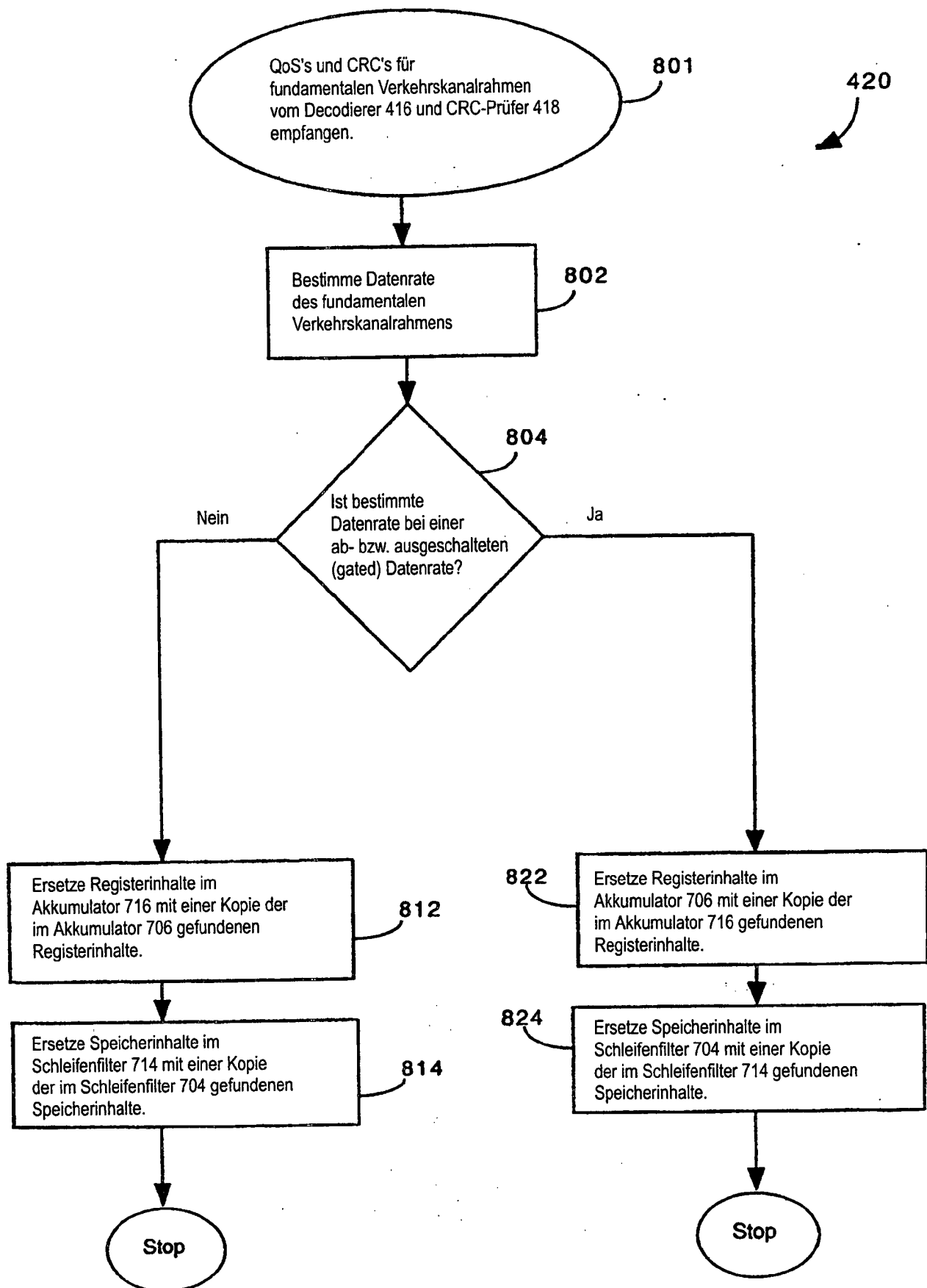


FIG. 8