

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第5928005号
(P5928005)

(45) 発行日 平成28年6月1日(2016.6.1)

(24) 登録日 平成28年5月13日(2016.5.13)

(51) Int.Cl.
H02M 3/28 (2006.01)

F I
H02M 3/28 V

請求項の数 1 (全 9 頁)

(21) 出願番号	特願2012-49800 (P2012-49800)	(73) 特許権者	710014351
(22) 出願日	平成24年3月6日 (2012.3.6)		オンキヨー株式会社
(65) 公開番号	特開2013-187965 (P2013-187965A)		大阪府寝屋川市日新町2番1号
(43) 公開日	平成25年9月19日 (2013.9.19)	(72) 発明者	岡村 俊史
審査請求日	平成26年9月30日 (2014.9.30)		大阪府寝屋川市日新町2番1号 オンキョーサウンド&ビジョン株式会社内
		審査官	松本 泰典
			最終頁に続く

(54) 【発明の名称】 スイッチング電源

(57) 【特許請求の範囲】

【請求項 1】

スタンバイ電源部と、メイン電源部とを備えるスイッチング電源であって、
前記メイン電源部が、前記スイッチング電源の一次側に設けられたメインスイッチング回路を有し、

前記スタンバイ電源部からの電源電圧が供給されるとき動作を実行し、前記メインスイッチング回路に制御信号を供給して、前記メインスイッチング回路をオンオフ動作させるメインスイッチング制御部と、

制御部からの制御信号に基づいてオン状態またはオフ状態に制御され、オン状態のときに前記スタンバイ電源部からの電源電圧を前記メインスイッチング制御部に供給し、オフ状態のときに前記スタンバイ電源部からの電源電圧を前記メインスイッチング制御部に供給しないスイッチ素子とをさらに備え、

前記制御部と、前記メインスイッチング制御部と、前記スイッチ素子とが前記スイッチング電源の二次側に設けられており、前記メインスイッチング制御部からの制御信号がトランスを介して、前記メインスイッチング回路に供給される、スイッチング電源。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、スイッチング電源に関する。

【背景技術】

【 0 0 0 2 】

図 2 は、従来のスイッチング電源 5 0 0 を示す回路図である。スイッチング電源 5 0 0 は、スタンバイ電源部 5 0 0 a と、メイン電源部 5 0 0 b とを備える。スタンバイ電源部 5 0 0 a は、スタンバイ状態および電源オン状態の両状態において、電源電圧を生成する回路である。スタンバイ状態においては、スタンバイ電源部 5 0 0 a が生成する電源電圧がマイコン等の制御部に供給される。メイン電源部 5 0 0 b は、スタンバイ状態においては電源電圧を生成せず、電源オン状態において電源電圧を生成する回路である。

【 0 0 0 3 】

メイン電源部 5 0 0 b は、スイッチング回路である MOS F E T Q 2、Q 3 を有する。MOS F E T Q 2、Q 3 は、スイッチング制御部 5 0 9 からの制御信号が供給されることにより、オンオフ動作する。MOS F E T Q 2、Q 3 は、一方がオン状態に制御されるとき、他方がオフ状態に制御される。スタンバイ状態から電源オン状態に移行する際に、マイコン 2 0 0 は、フォトカブラの L E D D 5 0 5 に電流を流す。L E D D 5 0 5 は電気信号を光信号に変換し、フォトトランジスタ Q 5 0 5 に送信する。フォトトランジスタ Q 5 0 5 は、受信した光信号に基づいてオン状態に制御され、スタンバイ電源部 5 0 0 a からの電源電圧をスイッチング制御部 5 0 9 に供給する。スイッチング制御部 5 0 9 は、スタンバイ電源部 5 0 0 a から電源電圧が供給され、当該電源電圧に基づいて動作を実行し、MOS F E T Q 2、Q 3 をオンオフ動作させる。

【 0 0 0 4 】

このスイッチング電源 5 0 0 には次のような問題がある。スタンバイ電源部 5 0 0 a のスイッチング制御部 5 0 2、および、メイン電源部 5 0 0 b のスイッチング制御部 5 0 9 が共にスイッチング電源（すなわちトランス）の一次側に設けられている。スイッチング電源の一次側は、二次側に比べ生成される電源電圧が高い。例えば二次側が 1 5 V 程度であるのに対して、一次側は 1 4 0 V（1 0 0 V を整流した場合）や、3 2 0 V（2 0 0 V を整流した場合）等である。ここで、オーディオ機器にスイッチング電源を使用する場合、製品の安全規格において、スイッチング制御部 5 0 2、5 0 9 や、MOS F E T 等の素子についてショート（短絡）試験を行うが、一次側の電源電圧が高いため、これらの素子の破損等によって火災が発生しないように保護素子を多数設ける必要があり、コストや部品点数が増大する。

【 0 0 0 5 】

また、マイコン 2 0 0 はスイッチング電源の二次側に設けられているので、マイコン 2 0 0 からスイッチング制御部 5 0 9 を動作開始させるための制御信号を伝送するために、フォトカブラ等の絶縁機能を有する素子を使用する必要がある。しかし、フォトカブラは高価であるので、製品のコストが増大するという問題がある。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 6 】

【 特許文献 1 】 特開 2 0 1 0 - 4 5 9 6 号 公 報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 7 】

本発明は上記従来の課題を解決するためになされたものであり、その目的は、フォトカブラを使用せずに制御部からスイッチング制御部を制御できるスイッチング電源を提供することである。

【 課題を解決するための手段 】

【 0 0 0 8 】

本発明の好ましい実施形態によるスイッチング電源は、スタンバイ電源部と、メイン電源部とを備えるスイッチング電源であって、前記メイン電源部が、前記スイッチング電源の一次側に設けられたメインスイッチング回路を有し、前記スタンバイ電源部からの電源電圧が供給されるとき動作を実行し、前記メインスイッチング回路に制御信号を供給して

10

20

30

40

50

、前記メインスイッチング回路をオンオフ動作させるメインスイッチング制御部と、制御部からの制御信号に基づいてオン状態またはオフ状態に制御され、オン状態のときに前記スタンバイ電源部からの電源電圧を前記メインスイッチング制御部に供給し、オフ状態のときに前記スタンバイ電源部からの電源電圧を前記メインスイッチング制御部に供給しないスイッチ素子とをさらに備え、前記制御部と、前記メインスイッチング制御部と、前記スイッチ素子とが前記スイッチング電源の二次側に設けられており、前記メインスイッチング制御部からの制御信号がトランスを介して、前記メインスイッチング回路に供給される。

【0009】

メイン電源部のメインスイッチング回路をオンオフ制御するメインスイッチング制御部がスイッチング電源の一次側ではなく、二次側に設けられている。従って、安全規格におけるショート試験においてメインスイッチング制御部に対してショート試験を行う際に、スイッチング電源の二次側の電圧は、一次側の電圧と比較して十分に小さな電圧が生成されるので、保護素子等を多数設ける必要が無く、コストを安価にすることができる。また、制御部、メインスイッチング制御部およびスイッチ素子が共にスイッチング電源の二次側に設けられているので、制御部からスイッチ素子をオンオフ制御する際に、絶縁対策をする必要がない。従って、従来のスイッチング電源のように、フォトカブラを使用して絶縁する必要が無く、コストを削減することができる。

【発明の効果】

【0010】

本発明は上記構成を有することによって、フォトカブラを使用せずに制御部からスイッチング制御部を制御できるスイッチング電源を提供することができる。

【図面の簡単な説明】

【0011】

【図1】本発明の好ましい実施形態によるスイッチング電源を示す回路図である。

【図2】従来のスイッチング電源を示す回路図である。

【発明を実施するための形態】

【0012】

以下、本発明の好ましい実施形態について説明するが、本発明はこれらの実施形態には限定されない。図1は、本発明の好ましい実施形態によるスイッチング電源100を示す概略回路図である。スイッチング電源100は、スタンバイ電源部100aと、メイン電源部100bとを備える。

【0013】

スタンバイ電源部100aは、スタンバイ状態および電源オン状態の両状態において、電源電圧を生成する回路である。スタンバイ状態においては、スタンバイ電源部100aが生成する電源電圧がマイコン等のシステム制御部に供給される。メイン電源部100bは、スタンバイ状態においては電源電圧を生成せず、電源オン状態において電源電圧を生成する回路である。言い換えると、スタンバイ状態のとき、スタンバイ電源部100aはオン状態、メイン電源部100bはオフ状態である。電源オン状態のとき、スタンバイ電源部100a、メイン電源部100b共にオン状態である。

【0014】

スタンバイ電源部100aは、整流回路1と、スイッチング制御部2と、スイッチング回路3と、トランスT1と、整流回路4と、整流回路5とを概略有する。

【0015】

整流回路1は、入力される交流電圧を整流および平滑して、トランスT1に供給する。整流回路1は、全波整流回路D1と、平滑用ダイオードC1とを含む。

【0016】

スイッチング制御部2は、トランスT1の三次巻線T1cから供給される電圧に基づいて動作し、スイッチング回路3のMOSFET Q1をオンオフ制御する。つまり、スイッチング制御部2は、MOSFET Q1のゲートにハイレベル又はローレベルの制御信

10

20

30

40

50

号を供給する。

【 0 0 1 7 】

スイッチング回路 3 は、スイッチング制御回路 2 から供給される制御信号に応じてオンオフ動作するスイッチ素子（本例では、M O S F E T Q 1 ）を含む。M O S F E T Q 1 は、ゲートに抵抗 R 1 を介してスイッチング制御部 2 から制御信号が供給され、ソースが接地電位に接続され、ドレインがトランス T 1 の一次巻線 T 1 a に接続されている。M O S F E T Q 1 がオン状態とされるとき整流回路 2 からの電源電圧がトランス T 1 に供給され、M O S F E T Q 1 がオフ状態とされるとき整流回路 2 からの電源電圧がトランス T 1 に供給されない。

【 0 0 1 8 】

トランス T 1 は、整流回路 1 から供給される電源電圧を一次巻線 T 1 a と二次巻線 T 1 b との巻数比に応じて変圧し、出力する。トランス T 1 は、一次巻線 T 1 a と、二次巻線 T 1 b と、三次巻線 T 1 c とを含む。一次巻線 T 1 a は、一端が整流回路 1 の出力に接続され、他端が M O S F E T Q 1 のドレインに接続されている。二次巻線 T 1 b は、整流回路 4 に接続されている。三次巻線 T 1 c は、整流回路 5 に接続されている。

【 0 0 1 9 】

整流回路 4 は、トランス T 1 の二次巻線 T 1 b に接続されており、トランス T 1 から供給される電源電圧を整流および平滑して、マイコン 2 0 0 およびその周辺回路にスタンバイ状態において使用される電源電圧を供給する。整流回路 4 は、ダイオード D 2 、 D 3 と、コイル L 1 と、コンデンサ C 2 とを含む。ダイオード D 2 は、アノードがトランス T 1 の二次巻線 T 1 b の一端に接続され、カソードがコイル L 1 の一端とダイオード D 3 のカソードとに接続されている。ダイオード D 3 のアノードは接地電位に接続されている。コイル L 1 の他端は、コンデンサ C 2 の一端と、マイコン 2 0 0 の電源入力端子に接続されている。コンデンサ C 2 の他端は接地電位に接続されている。

【 0 0 2 0 】

整流回路 5 は、トランス T 1 の三次巻線 T 1 c に接続されており、トランス T 1 から供給される電源電圧を整流および平滑して、スイッチング制御部 2 に供給する。整流回路 5 は、ダイオード D 4 と、コンデンサ C 3 とを含む。ダイオード D 4 は、アノードがトランス T 1 の三次巻線 T 1 c の一端に接続され、カソードがコンデンサ C 3 の一端とスイッチング制御部 2 の電源入力端子とに接続されている。コンデンサ C 3 の他端は接地電位に接続されている。

【 0 0 2 1 】

メイン電源部 1 0 0 b は、整流回路 6 と、スイッチング回路 7 と、トランス T 2 と、トランス T 3 と、メイン電源制御スイッチ素子 8 （トランジスタ Q 4 ）と、スイッチング制御部 9 と、整流回路 1 0 とを有する。トランジスタ Q 4 と、スイッチング制御部 9 とが、マイコン 2 0 0 と共に、スイッチング電源 1 0 0 の二次側に設けられていることが本発明の特徴である。

【 0 0 2 2 】

整流回路 6 は、入力される交流電源電圧を整流および平滑して、スイッチング回路 7 に供給する。整流回路 6 は、全波整流回路 D 5 と、コンデンサ C 4 とを含む。

【 0 0 2 3 】

スイッチング回路 7 は、スイッチング制御部 9 からトランス T 2 を介して供給される制御信号に応じてオンオフ動作するスイッチ素子（M O S F E T Q 2 、 Q 3 ）を含む。M O S F E T Q 2 は、ゲートが抵抗 R 2 を介してトランス T 2 の巻線 T 2 b に接続され、スイッチング制御部 9 からの制御信号が供給され、ドレインが整流回路 6 の出力に接続され、ソースがコンデンサ C 6 の一端と M O S F E T Q 3 のドレインとに接続されている。M O S F E T Q 3 は、ゲートが抵抗 R 3 を介してトランス T 2 の巻線 T 2 c に接続され、スイッチング制御部 9 からの制御信号を反転した信号が供給され、ドレインが M O S F E T Q 2 のソースに接続され、ソースが接地電位に接続されている。

【 0 0 2 4 】

MOSFET Q2と、MOSFET Q3とは、一方がオン状態に制御されるときに他方がオフ状態に制御される。MOSFET Q2がオン状態に制御され、MOSFET Q3がオフ状態に制御されるとき、整流回路6からの電源電圧がトランスT3に供給され、MOSFET Q2がオフ状態に制御され、MOSFET Q3がオン状態に制御されるとき、接地電位（ローレベルの電位）がトランスT3に供給される。

【0025】

メイン電源制御スイッチ素子8は、トランジスタQ4を有する。トランジスタQ4は、マイコン200によってオン状態又はオフ状態に制御される。トランジスタQ4は、ベースがマイコン200の制御端子に接続され、エミッタがスタンバイ電源部100aの出力に接続され、スタンバイ電源部100aから電源電圧が供給され、コレクタがスイッチング制御部9の電源入力端子に接続されている。

10

【0026】

スタンバイ状態においては、マイコン200からトランジスタQ4のベースにハイレベルの制御信号が供給される。これにより、トランジスタQ4はオフ状態になっており、スタンバイ電源部100aからの電源電圧がスイッチング制御部9の電源入力端子に入力されない。従って、スイッチング制御部9は、電源電圧が入力されないので動作を実行することができず、MOSFET Q2、Q3に対して制御信号を供給しない。スタンバイ状態から電源オン状態に移行する場合、マイコン200からトランジスタQ4のベースにローレベルの制御信号が供給される。これにより、トランジスタQ4はオン状態になり、スタンバイ電源部100aからの電源電圧がスイッチング制御部9の電源入力端子に入力される。従って、スイッチング制御部9は、入力された電源電圧に応じて動作を実行することができ、MOSFET Q2、Q3に対して制御信号を供給する。

20

【0027】

トランスT2は、スイッチング制御部9から巻線T2aに供給される制御信号を巻線T2bから抵抗R2を介してMOSFET Q2のゲートに供給する。トランスT2は、スイッチング制御部9から巻線T2aに供給される制御信号を反転して巻線T2cから抵抗R3を介してMOSFET Q3のゲートに供給する。巻線T2aは、スイッチング電源100の二次側に形成された巻線であり、一端が抵抗R4を介してスイッチング制御部9の制御端子に接続され、他端が接地電位に接続されている。巻線T2bは、スイッチング電源100の一次側に形成された巻線であり、一端が抵抗R2を介してMOSFET Q2のゲートに接続され、他端がMOSFET Q2のソースに接続されている。巻線T2cは、スイッチング電源100の一次側に形成され、かつ、巻線T2bとは極性が逆向きに形成された巻線であり、一端が抵抗R3を介してMOSFET Q3のゲートに接続され、他端が接地電位に接続されている。

30

【0028】

トランスT3は、スイッチング回路7から供給される電源電圧を、一次巻線と二次巻線との巻数比に応じて変圧して出力する。トランスT3は、一次巻線T3aと、二次巻線T3bと、二次巻線T3cとを含む。一次巻線T3aは、一端がコンデンサC6に接続され、他端が接地電位に接続されている。二次巻線T3bは、一端がコンデンサC7の一端と整流回路10とに接続され、他端が接地電位に接続されている。二次巻線T3cは、一端が接地電位に接続され、他端がコンデンサC7の他端と整流回路10とに接続されている。

40

【0029】

整流回路10は、トランスT3からの電源電圧を整流および平滑して、マイコン200や、図示しないメイン回路（例えばアンプ回路等）に供給する。整流回路10は、全波整流回路D6と、コイルL2、L3と、コンデンサC8、C9とを有する。

【0030】

以上の構成を有するスイッチング電源についてその動作を説明する。

[スタンバイ電源部100aの動作]

整流回路1は、入力される交流電源電圧を整流および平滑する。スイッチング制御部2は、トランスTの三次巻線T1cから供給される電源電圧によって動作し、MOSFET

50

Q 1 のゲートにハイレベルとローレベルとを交互に繰り返す制御信号を供給する。M O S F E T Q 1 は、スイッチング制御部 2 からハイレベルの制御信号が供給されると、オン状態になり、整流回路 1 からの電源電圧をトランス T 1 に供給する。一方、M O S F E T Q 1 は、スイッチング制御部 2 からローレベルの制御信号が供給されると、オフ状態になり、整流回路 1 からの電源電圧をトランス T 1 に供給しない。トランス T 1 は、整流回路 1 からの電源電圧を変圧して、整流回路 4 に供給する。整流回路 4 は、トランス T 1 からの電源電圧を整流および平滑して、マイコン 2 0 0 およびトランジスタ Q 4 のエミッタに供給する。この動作は、スタンバイ状態および電源オン状態の双方に共通である。

【 0 0 3 1 】

[スタンバイ状態のとき]

スタンバイ状態のとき、マイコン 2 0 0 は、スタンバイ電源部 1 0 0 a からの電源電圧を受けて動作しており、トランジスタ Q 4 のベースにハイレベルの制御信号を供給している。従って、トランジスタ Q 4 はオフ状態になっており、スイッチング制御部 9 にはスタンバイ電源部 1 0 0 a からの電源電圧が供給されない。スイッチング制御部 9 は、スタンバイ電源部 1 0 0 b からの電源電圧が入力されないので、動作を実行せず、制御信号を出力しない。従って、M O S F E T Q 2、Q 3 にはスイッチング制御部 9 からの制御信号が供給されず、両方ともオフ状態になっている。従って、メイン電源部 1 0 0 b は、電源電圧を生成しない。

【 0 0 3 2 】

[電源オン状態のとき]

電源オン状態のとき、マイコン 2 0 0 は、トランジスタ Q 4 のベースにローレベルの制御信号を供給する。従って、トランジスタ Q 4 はオン状態になり、スタンバイ電源部 1 0 0 a からの電源電圧がトランジスタ Q 4 を介してスイッチング制御部 9 に供給される。スイッチング制御部 9 は、ハイレベルおよびローレベルを交互に繰り返す制御信号をトランス T 2 の巻線 T 2 a に供給する。トランス T 2 の巻線 T 2 b から抵抗 R 2 を介して M O S F E T Q 2 のゲートに、スイッチング制御部 9 からの制御信号が供給され、巻線 T 2 c から抵抗 R 3 を介して M O S F E T Q 3 のゲートにスイッチング制御部 9 からの制御信号を反転した信号が供給される。

【 0 0 3 3 】

従って、M O S F E T Q 2、Q 3 は、ハイレベルの制御信号がゲートに供給されるとき、オン状態になり、ローレベルの制御信号がゲートに供給されるとき、オフ状態になる。ここで、M O S F E T Q 3 のゲートに供給される制御信号は M O S F E T Q 2 のゲートに供給される制御信号に対して反転されているので、M O S F E T Q 2、Q 3 は一方がオン状態になるときに他方がオフ状態になるように交互にオンオフ動作する。

【 0 0 3 4 】

M O S F E T Q 2 がオン状態、M O S F E T Q 3 がオフ状態のとき、整流回路 6 からの電源電圧がトランス T 3 の一次巻線 T 3 a に供給される。一方、M O S F E T Q 2 がオフ状態、M O S F E T Q 3 がオン状態のとき、接地電位（ローレベルの信号）がトランス T 3 の一次巻線 T 3 a に供給される。トランス T 3 は、供給された電源電圧を変圧して、整流回路 1 0 に供給する。整流回路 1 0 は、トランス T 3 から供給された電源電圧を整流および平滑して、メイン回路やマイコン 2 0 0 に供給する。

【 0 0 3 5 】

次に、本実施形態のスイッチング電源回路 1 0 0 の効果について説明する。

スイッチング電源 1 0 0 では、メイン電源部 1 0 0 b の M O S F E T Q 2、Q 3 をオンオフ制御するスイッチング制御部 9、及び、スイッチング制御部 9 に電源電圧を供給するか否かを切替えるスイッチ素子 8 が、マイコン 2 0 0 と共に、スイッチング電源 1 0 0 の一次側ではなく、二次側に設けられている。従って、安全規格におけるショート試験においてスイッチング制御部 9 に対してショート試験を行う際に、スイッチング電源 1 0 0 の二次側の電圧は、一次側の電圧と比較して十分に小さな電圧が生成されるので、保護素子等を多数設ける必要が無く、安価にすることができる。

10

20

30

40

50

【 0 0 3 6 】

また、マイコン 2 0 0、トランジスタ Q 4 およびスイッチング制御部 9 が共にスイッチング電源 1 0 0 の二次側に設けられているので、マイコン 2 0 0 からトランジスタ Q 4 をオンオフ制御する際に、絶縁対策をする必要がない。従って、図 2 の従来のスイッチング電源のように、フォトカプラ等を使用して絶縁する必要が無く、コストを削減することができる。

【 0 0 3 7 】

以上、本発明の好ましい実施形態を説明したが、本発明はこれらの実施形態には限定されない。上記各トランジスタの極性は、上記の実施形態に限定されない。

【 産業上の利用可能性 】

10

【 0 0 3 8 】

本発明は、例えばオーディオアンプに好適に採用され得る。

【 符号の説明 】

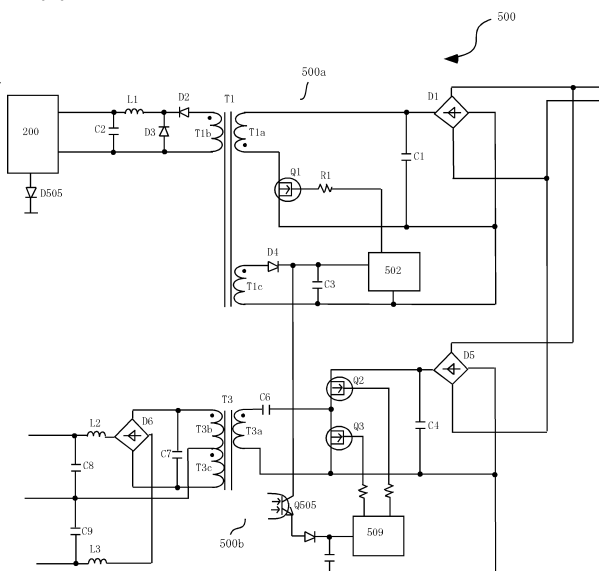
【 0 0 3 9 】

1 0 0	スイッチング電源
1 0 0 a	スタンバイ電源部
1 0 0 b	メイン電源部
1	整流回路
2	スイッチング制御部
3	スイッチング回路
4	整流回路
5	整流回路
6	整流回路
7	スイッチング回路
8	スイッチ素子
9	スイッチング制御部
1 0	整流回路
T 1	トランス
T 2	トランス
T 3	トランス

20

30

【圖 2】



フロントページの続き

(56)参考文献 特開2006-311650(JP,A)
実開平01-101176(JP,U)
特開平9-134096(JP,A)
特開平07-170735(JP,A)
実開平2-30292(JP,U)

(58)調査した分野(Int.Cl., DB名)
H02M 3/28