

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成23年2月24日(2011.2.24)

【公表番号】特表2010-530127(P2010-530127A)

【公表日】平成22年9月2日(2010.9.2)

【年通号数】公開・登録公報2010-035

【出願番号】特願2010-501038(P2010-501038)

【国際特許分類】

H 01 L	21/318	(2006.01)
C 01 B	21/068	(2006.01)
C 23 C	16/42	(2006.01)
C 23 C	16/515	(2006.01)
H 01 L	21/205	(2006.01)
H 01 L	27/088	(2006.01)
H 01 L	21/8234	(2006.01)
H 01 L	29/78	(2006.01)
H 01 L	21/768	(2006.01)

【F I】

H 01 L	21/318	B
C 01 B	21/068	Y
C 23 C	16/42	
C 23 C	16/515	
H 01 L	21/205	
H 01 L	27/08	1 0 2 B
H 01 L	29/78	3 0 1 N
H 01 L	21/90	P

【手続補正書】

【提出日】平成23年1月7日(2011.1.7)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

処理チャンバ内において基板上に歪みSiN膜を作製方法であつて：

シリコン前駆体を含む気体に前記基板を曝露する工程；該工程の後、

第1レベルのプラズマ出力のプラズマ源によって励起されて前記シリコン前駆体と第1反応特性で反応する窒素前駆体を含む気体に前記基板を曝露することで、最初に前記シリコン前駆体と前記窒素前駆体とを反応させる工程；及び、

前記第1レベルとは異なる第2レベルのプラズマ出力のプラズマ源によって励起されて前記シリコン前駆体と第2反応特性で反応する窒素前駆体を含む気体に前記基板を曝露することで、前記の基板上に作製されたSiN膜の特性が前記歪みSiN膜を供するように変化する工程；

を有する方法。

【請求項2】

a)前記シリコンコン前駆体を含む気体パルスに前記基板を曝露する工程；該工程の後、

b)前記の第1レベルのプラズマ出力のプラズマ源によって励起された窒素前駆体を含む

気体パルスに前記基板を曝露する工程；該工程の後、

- c)前記シリコンコン前駆体を含む気体パルスに前記基板を曝露する工程；該工程の後、
- d)前記の第2レベルのプラズマ出力のプラズマ源によって励起された窒素前駆体を含む気体パルスに前記基板を曝露する工程；及び
- e)前記a)-d)を所定回数繰り返す工程；
を有する、請求項1に記載の方法。

【請求項3】

前記工程c)及びd)の実行前に、前記工程a)及びb)を順次第1回数だけ実行する工程をさらに有する、請求項2に記載の方法。

【請求項4】

前記工程e)において前記工程a)及びb)を繰り返す前に、前記工程c)及びd)を順次第2回数だけ実行する工程をさらに有する、請求項2に記載の方法。

【請求項5】

前記工程e)において前記工程a)及びb)を繰り返す前に、前記工程a)及びb)を順次第1回数だけ実行する工程、並びに前記工程c)及びd)を順次第2回数だけ実行する工程をさらに有する、請求項2に記載の方法。

【請求項6】

前記工程e)は、前記歪みSiN膜の堆積中、前記第1回数、若しくは前記第2回数、又は前記第1回数と第2回数の両方を変化させる工程をさらに有する、請求項5に記載の方法。

【請求項7】

前記第1レベルのプラズマ出力、若しくは前記第2レベルのプラズマ出力、又は前記第1及び第2レベルのプラズマ出力の両方が、前記歪みSiN膜の堆積中に変化する、請求項2に記載の方法。

【請求項8】

前記第1レベルのプラズマ出力、若しくは前記第2レベルのプラズマ出力、又は前記第1及び第2レベルのプラズマ出力の両方が、プラズマ生成の下限以下である低いレベルのプラズマ出力と、最大所望レベルのプラズマ出力に相当する高いレベルのプラズマ出力の間に属する、請求項7に記載の方法。

【請求項9】

前記シリコン前駆体が、シラン、ジシラン、モノクロロシラン、ジクロロシラン、トリクロロシラン、若しくはヘキサクロロシラン、又は上記2種類以上の混合物を有する、請求項1に記載の方法。

【請求項10】

前記アルキルアミノシラン化合物が、ジ-イソプロピルアミノシラン($H_3Si(NPr_2)$)、ビス(tert-ブチルアミノ)シラン($(C_4H_9(H)N)_2SiH_2$)、テトラキス(ジメチルアミノ)シラン($Si(NMe_2)_4$)、テトラキス(エチルメチルアミノ)シラン($Si(NEtMe)_4$)、テトラキス(ジエチルアミノ)シラン($Si(NEt_2)_4$)、トリス(ジメチルアミノ)シラン($HSi(NMe_2)_3$)、トリス(エチルメチルアミノ)シラン($HSi(NEtMe)_3$)、トリス(ジエチルアミノ)シラン($HSi(NEt_2)_3$)、若しくはトリス(ジメチルヒドロジノ)シラン($HSi(N(H)NMe_2)_3$)、又は上記2種類以上の混合物を有する、請求項9に記載の方法。

【請求項11】

前記窒素前駆体は、 N_2 、 NH_3 、 N_2H_4 、及び C_1-C_{10} アルキルヒドロジン化合物から選ばれる、請求項1に記載の方法。

【請求項12】

前記工程a)-d)の各々の後に前記処理チャンバのバージ及び/又は排気を行う工程をさらに有する、請求項2に記載の方法。

【請求項13】

前記工程a)及び工程b)が少なくとも部分的な時間的重なりを有する、請求項2に記載の方法。

【請求項14】

前記工程c)及び工程d)が少なくとも部分的な時間的重なりを有する、請求項2に記載の方法。

【請求項15】

前記工程a)及び工程b)が少なくとも部分的な時間的重なりを有し、かつ

前記工程c)及び工程d)が少なくとも部分的な時間的重なりを有する、

請求項2に記載の方法。

【請求項16】

前記の第1レベルのプラズマ出力のプラズマ源によって励起された窒素前駆体を含む気体に基板を曝露する工程が、前記窒素前駆体との比が第1比率である希釈気体を供する工程をさらに有し、かつ

前記の第2レベルのプラズマ出力のプラズマ源によって励起された窒素前駆体を含む気体に基板を曝露する工程が、前記窒素前駆体との比が前記第1比率とは異なる第2比率である希釈気体を供する工程をさらに有する、

請求項1に記載の方法。

【請求項17】

前記希釈気体は、He、Ar、Ne、Kr、Xe、若しくはH₂、又は上記の2種類以上の混合物から選ばれる、請求項16に記載の方法。

【請求項18】

処理チャンバ内において基板上に歪みSiN膜を堆積する方法であつて、

前記基板をシリコン前駆体を有する気体パルスに曝露する工程；該工程の後、

プラズマ出力のレベルで励起された窒素前駆体を有する気体パルスに前記基板を曝露する工程；及び

前記プラズマ曝露中に前記プラズマ出力のレベルを変化させることで、前記シリコン前駆体と窒素前駆体の反応性を変化させる工程；

を有する方法。

【請求項19】

前記プラズマ出力のレベルが、プラズマ生成の下限以下である第1レベルのプラズマ出力と、最大所望レベルのプラズマ出力に相当する第2レベルのプラズマ出力との間で変化する、請求項18に記載の方法。

【請求項20】

前記プラズマ出力のレベルが前記SiN膜の堆積中に単調変化する、請求項18に記載の方法。

【請求項21】

前記窒素前駆体は、N₂、NH₃、N₂H₄、及びC₁-C₁₀アルキルヒドラジン化合物から選ばれる、請求項18に記載の方法。

【請求項22】

前記シリコン前駆体が、シラン、ジシラン、モノクロロシラン、ジクロロシラン、トリクロロシラン、若しくはヘキサクロロシラン、又は上記2種類以上の混合物を有する、請求項18に記載の方法。

【請求項23】

前記アルキルアミノシラン化合物が、ジ-イソプロピルアミノシラン(H₃Si(NPr₂))、ビス(tert-ブチルアミノ)シラン((C₄H₉(H)N)₂SiH₂)、テトラキス(ジメチルアミノ)シラン(Si(NMe₂)₄)、テトラキス(エチルメチルアミノ)シラン(Si(NEtMe)₄)、テトラキス(ジエチルアミノ)シラン(Si(NEt₂)₄)、トリス(ジメチルアミノ)シラン(HSi(NMe₂)₃)、トリス(エチルメチルアミノ)シラン(HSi(NEtMe)₃)、トリス(ジエチルアミノ)シラン(HSi(NEt₂)₃)、若しくはトリス(ジメチルヒドラジノ)シラン(HSi(N(H)NMe₂)₃)、又は上記2種類以上の混合物を有する、請求項22に記載の方法。

【請求項24】

前記気体パルスは、He、Ar、Ne、Kr、Xe、若しくはH₂、又は上記の2種類以上の混合物から選ばれる希釈気体をさらに有する、請求項18に記載の方法。

【請求項 25】

前記希釈気体と前記窒素前駆体との比が前記曝露中に変化する、請求項24に記載の方法。

【請求項 26】

請求項1に記載の歪みSiN膜を有する半導体デバイス。

【請求項 27】

請求項18に記載の歪みSiN膜を有する半導体デバイス。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】**【発明の詳細な説明】**

【発明の名称】歪みシリコン窒化物膜及び該膜を含むデバイスの作製方法

【技術分野】**【0001】**

本発明は半導体プロセスに関する。より詳細には本発明は、歪みシリコン窒化物膜及び該膜を含むデバイスの作製方法に関する。

【背景技術】**【0002】**

窒化物に基づく膜は、半導体デバイス及び超大規模集積回路において広く用いられている。たとえば窒化物膜は、半導体デバイスにおいては、他に多くの用途がある中でもとりわけ、ドーパントの拡散バリヤとして、微細部位のエッチング中でのエッチング停止膜として、及び作製されたデバイスを密閉する保護膜として広く用いられてきた。窒化物膜は、様々なプロセスシステム及びプロセス気体を用いて、低圧又は大気圧で堆積されて良い。これらのプロセスシステムはたとえば、熱化学気相成長(TCVD)法、プラズマ化学気相成長(PECVD)法、又はリモートPECVD法を実行して良い。

【0003】

相補型金属-酸化物-半導体(CMOS)トランジスタの性能を向上させる最近の技術革新により、産業界は、現在の超大規模集積(ULSI)手法との相性が良い歪みセラミックス層を求めてきた。特に、n型金属-酸化物-半導体(nMOS)トランジスタのチャネルキャリア移動度は、そのMOSトランジスタのチャネル領域への一軸又は二軸の引っ張り歪みを導入することによって向上可能である。同様に圧縮歪みを受けた膜も、p型金属-酸化物-半導体(pMOS)トランジスタチャネルキャリア移動度の向上を実現させるのに用いられて良い。

【0004】

従来、歪み膜は既存の製造プロセスとの相性が良い膜の後処理によって作製してきた。たとえば歪みSiN膜の場合では、SiN膜が所望の厚さで形成され、その後紫外光で処理されて、その膜の表面領域での密度が変化することによって歪みが生成された。あるいはその代わりに、堆積されたSiN膜はその膜中の一部のNをOと置換する酸素含有気体によって処理されて良く、それによって歪みが生成される。本願発明者らは、歪み膜を作製するこれら従来の方法にはいくつかの問題があることを認識していた。

【先行技術文献】**【特許文献】****【0005】**

【特許文献1】米国特許第5024716号明細書

【発明の概要】**【発明が解決しようとする課題】****【0006】**

第1に、堆積された膜の後処理は製造工程を増やすので処理能力が低下し、かつ高価な特殊目的の装置を必要とする恐れがある。それに加えて、堆積された膜の後処理は基本的

に膜の表面に影響を及ぼす。これは歪みの大きさの制御を制限し、かつある程度の深さの処理プロセスを受容不可能なほどに長くしてしまう。結局従来のプロセスはCVDプロセスによって初期膜を堆積する。これでは実際、多くの小さな製造部位の厚さ及びコンフォーミティを十分受容可能なようには制御できない。

【課題を解決するための手段】

【0007】

よって本発明の一の態様は、上述の問題及び歪みSiN層を供することに関連する他の問題のうちの1つ以上を緩和又は解決することである。

【0008】

本発明の他の態様は、後処理ではなくSiN膜の形成中にそのSiN膜中に歪みを生成することである。本発明のこれら及び/又は他の態様は本発明の実施例によって供されて良い。

【0009】

本発明の実施例によると、当該方法は、シリコン前駆体を含む気体に前記基板を曝露する工程、第1レベルのプラズマ出力のプラズマ源によって励起されて前記シリコン前駆体と第1反応特性で反応する窒素前駆体を含む気体に前記基板を曝露する工程、及び、前記第1レベルとは異なる第2レベルのプラズマ出力のプラズマ源によって励起されて前記シリコン前駆体と第2反応特性で反応する窒素前駆体を含む気体に前記基板を曝露することで、前記の基板上に作製されたシリコン窒化物膜の特性が前記歪みSiN膜を供するように変化する、工程を有する。

【0010】

本発明の一の実施例によると、当該方法は、a)シリコン前駆体を含む気体パルスに前記基板を曝露する工程、b)第1レベルのプラズマ出力のプラズマ源によって励起される窒素前駆体を含む気体パルスに前記基板を曝露する工程、c)シリコン前駆体を含む気体パルスに前記基板を曝露する工程、d)第2レベルのプラズマ出力のプラズマ源によって励起される窒素前駆体を含む気体パルスに前記基板を曝露する工程、及び、e)工程a)-d)を所定の回数繰り返す工程、を有する。

【図面の簡単な説明】

【0011】

【図1A】本発明の実施例による歪みSiN膜を含むデバイスの断面図を概略的に図示している。

【図1B】本発明の実施例による基板上に歪みSiN膜を作製するプロセスシステムを図示している。

【図2A】本発明の実施例による基板上に歪みSiN膜を作製するプロセスフローダイアグラムである。

【図2B】本発明の実施例による基板上に歪みSiN膜を作製するプロセスフローダイアグラムである。

【図2C】本発明の実施例による基板上に歪みSiN膜を作製するプロセスフローダイアグラムである。

【図2D】本発明の実施例による基板上に歪みSiN膜を作製するプロセスフローダイアグラムである。

【図2E】本発明の実施例による基板上に歪みSiN膜を作製するプロセスフローダイアグラムである。

【図3】A及びBは、本発明の実施例によるプロセスチャンバと結合したプラズマ出力の様々なレベルを示す出力図を表している。

【発明を実施するための形態】

【0012】

本発明の実施例はプロセスチャンバ内での歪みSiN膜を堆積するプロセス方法を記載している。本発明の実施例によると、窒素前駆体のシリコン前駆体に対する反応性の差異は、膜の厚さ全体にわたる密度勾配を有するようにSiN膜を堆積するのに利用される。反応性の差異は、プロセス中に窒素プラズマ励起を変化させることによって実現される。たと

えば反応性は、プラズマ励起の種類及びその励起に用いられるプラズマ出力のレベルによって制御可能である。本発明の実施例によると、プラズマ励起は、プロセスチャンバ内の直接プラズマ源を用いることによって、又はリモートプラズマ源を用いることによって実現されて良い。

【 0 0 1 3 】

たとえばプラズマ励起は、SiNの堆積速度及び膜の密度を変化させるのに利用することができる。場合によっては、この密度の差異は、シリコン前駆体の変化、窒素前駆体の変化、及び/又は他のプロセス条件の変化によってさらに影響を受けると考えられる。たとえばSiNのようなアモルファス膜の厚さ全体にわたって密度が変化する結果、SiN膜全体にわたって発生する熱膨張係数のばらつきによってSiN膜が歪む。その膜は引っ張り歪みを受けても良いし、又は圧縮歪みを受けても良い。

【 0 0 1 4 】

一例では、本発明の実施例は、「背景技術」で述べたように、CMOSトランジスタのチャネル領域に歪みを生成するのに用いられて良い。本発明の他の実施例は、材料間の接合を向上させるため、又は熱サイクル中の剥離の危険性を減少させるため、熱膨張係数が大きく異なる材料間に設けられる歪みSiN膜の作製に利用されて良い。より具体的には、異なる材料間に堆積された歪みSiN膜は本発明の実施例によって創製されて良い。それにより、第1材料と接する膜は第1材料と相性の良い第1密度を有するが、密度は勾配を有し、第2材料の接触領域では第2材料と相性の良い第2密度に遷移する。

【 0 0 1 5 】

本発明の実施例は、歪みSiN膜を堆積するのに、プラズマ原子層堆積(PEALD)法、プラズマCVD(PECVD)法、又はパルスPECVD法を用いる。これらの堆積法は、広範囲にわたる材料の堆積を行う方法として周知である。PEALDは、連続飽和表面反応を用いるPECVD関連成膜法である。PEALDでは、気体状前駆体のパルスが交互に基板に曝露される。PECVDでは、気体状前駆体の連続流が基板に曝露される。パルスPECVDでは、1種類以上の気体状前駆体流が成膜中に周期的に中断される。PEALD、PECVD、及びパルスPECVDでは、プラズマ励起は、堆積プロセスの少なくとも一部の間に利用される。これにより、成膜中にプロセス条件を変化させることが可能となる。一例では、窒素前駆体(たとえばN₂、アンモニア(NH₃)、又はヒドラジン(N₂H₄))気体の励起に用いられるプラズマ出力のレベルは、PEALD、PECVD、及びパルスPECVD中に変化して良い。他の例では、希釈気体が、プラズマ出力のレベルを変化させて反応性に影響を及ぼしながら用いられて良い。

【 0 0 1 6 】

本明細書で用いられているように、SiN膜とはシリコン(Si)及び窒素(N)を主要元素として含む膜を指称する。SiN膜の元素組成は広範囲にわたるSi及びNの原子濃度で変化して良い。さらにSiN膜は、プロセス中又は基板搬送中に取り込まれる恐れのある不純物-たとえば炭素(C)、酸素(O)、塩素(Cl)、及び水素(H)-を含んでも良い。「膜」と「層」という語は、基板上に堆積又は作製される材料を指称するものとして本明細書においては同義的に用いられている。

【 0 0 1 7 】

シリコン前駆体の例には、シラン(SiH₄)、ジシラン(Si₂H₆)、モノクロロシラン(SiClH₃)、ジクロロシラン(SiH₂Cl₂)、トリクロロシラン(SiHCl₃)、ヘキサクロロジシラン(Si₂Cl₆)、ジエチルシラン、及びアルキルアミノシラン化合物が含まれるが、これらに限定されるわけではない。アルキルアミノシラン化合物の例には、ジ-イソプロピルアミノシラン(H₃Si(NiPr₂))、ビス(tert-ブチルアミノ)シラン((C₄H₉(H)N)₂SiH₂)、テトラキス(ジメチルアミノ)シラン(Si(NMe₂)₄)、テトラキス(エチルメチルアミノ)シラン(Si(NEtMe)₄)、テトラキス(ジエチルアミノ)シラン(Si(NEt₂)₄)、トリス(ジメチルアミノ)シラン(HSi(NMe₂)₃)、トリス(エチルメチルアミノ)シラン(HSi(NEtMe)₃)、トリス(ジエチルアミノ)シラン(HSi(NEt₂)₃)、及びトリス(ジメチルヒドラジノ)シラン(HSi(N(H)NMe₂)₃)が含まれるがこれらに限定されるわけではない。

【 0 0 1 8 】

窒素前駆体の例には、N₂、NH₃、N₂H₄、及びC₁-C₁₀アルキルヒドラジン化合物が含まれるがこれらに限定されるわけではない。共通のC₁及びC₂アルキルヒドラジン化合物は、モノメチル-ヒドラジン(MeNHNH₂)、1,1-ジメチル-ヒドラジン(Me₂NNH₂)、及び1,2-ジメチル-ヒドラジン(MeNHNHMe)を含む。

【0019】

ここで図面を参照すると、図1Aは、本発明の実施例による歪みSiN膜を有するデバイスの断面を概略的に図示している。歪みSiN膜122はMOSデバイス上に堆積される。図示されているようにMOSデバイスは、歪みSiN膜122に加えて、ドーピング領域113と114(たとえばソースとドレイン)を有する基板112、ゲート積層体120、及びスペーサ121をも有する。基板112はたとえばSi、Ge、SiGe、又はGaAsウエハであって良い。基板112はたとえば20mm基板、300mm基板、又はそれによりも大きなサイズの基板であって良い。

【0020】

ゲート積層体120はチャネル領域115上に誘電層116を有する。誘電層116はたとえば、SiO₂層、SiN層、SiON層、若しくはこれらの混合層、又は他の適切な材料を有して良い。誘電層116はたとえば、高誘電率(high-k)誘電材料をさらに有して良い。High-k誘電材料はたとえば金属酸化物及びこれらのシリケートを有して良い。金属酸化物及びこれらのシリケートには、Ta₂O₅、TiO₂、ZrO₂、Al₂O₃、Y₂O₃、HfO_xN_y、HfSiO_xN_y、HfSiO_x、HfO₂、ZrSiO_x、ZrO_xN_y、ZrSiO_xN_y、TaSiO_x、SrO_x、SrSiO_x、LaO_x、LaSiO_x、Y₂O₃若しくはYSiO_x又はこれらの2つ以上の混合物が含まれる。

【0021】

図1Aの実施例では、導電層117(たとえばゲート電極層)は誘電層116上に形成され、かつシリサイド層118は、導電層117の電気抵抗を減少させるように導電層117上に形成される。ゲート積層体120を保護するためにキャップ層119がゲート積層体120の上部に設けられて良い。キャップ層119はたとえばSiN層であって良い。

【0022】

本発明の一の実施例では、導電層117はドーピングされた多結晶シリコン(poly-Si)であって良く、かつシリサイド層118はタンゲステンシリサイドであって良い。ゲート積層体120は様々な層を有して良く、これらの層数は図1Aに図示された層数と異なっていて良い。一例では、層117及び/又は層118は、金属ゲート層によって置き換えられて良い。図1Aはさらに、ゲート積層体120を損傷から保護し、かつそのゲートの電気的性能を保証するため、スペーサ121がゲート積層体120の各面に形成されている様子を図示している。それに加えて、スペーサ121は、MOSデバイス100のソースとドレイン113と114を形成するハードマスクとして用いられて良い。あるいはその代わりに一の実施例では、2つ以上のスペーサ121が用いられて良い。あるいはその代わりに他の実施例では、歪みSiN膜がスペーサ121に導入されて良い。

【0023】

一の実施例では、デバイス100はnMOSデバイスであって良い。nMOSデバイスでは、歪みSiN膜122は、チャネル領域115上での引っ張り歪みの導入によってチャネルキャリア移動度を増大させる。他の実施例では、デバイス100はpMOSデバイスであって良い。pMOSデバイスでは、歪みSiN膜122は、チャネル領域115上での圧縮歪みの導入によってチャネルキャリア移動度を増大させる。図1の実施例では、歪みSiN膜122は、デバイス100を密閉して保護する最終保護膜としても機能して良い。しかし歪みSiN膜は、様々な方法でCMOS構造に導入されることで、チャネル領域115上に応力を生じさせて良い。

【0024】

図1Bは、本発明の実施例による基板上に歪みSiN膜を作製する処理システムを図示している。当該処理システム1は、PEALDプロセス、PECVDプロセス、若しくはパルスPECVDプロセス、又はこれらの2種類以上の組合せを実行するように備えられて良い。当該処理システム1は処理チャンバ10を有し、処理チャンバ10は、上に歪みSiN膜が堆積される基板25を支持するように備えられた基板ホルダ20を有する。処理チャンバ10は、処理チャンバ10へ処理気体を導入するように備えられている上部集合体31(たとえばシャワーヘッド)をさ

らに有する。上部集合体31は、シリコン前駆体気体供給システム40、窒素前駆体気体供給システム42、及びパージガス供給システム44と結合する。それに加えて、当該処理システム1は基板温度制御システム60を有する。基板温度制御システム60は、基板ホルダ20と結合して、基板25の温度を昇温又は降温して制御するように備えられている。さらに当該処理システム1は制御装置70を有する。制御装置70は、処理チャンバ10、基板ホルダ20、上部集合体31、シリコン前駆体気体供給システム40、窒素前駆体気体供給システム42、パージガス供給システム44、及び基板温度制御システム60と結合する。

【0025】

あるいはその代わりに又はそれに加えて、制御装置70は1つ以上の追加制御装置/コンピュータ(図示されていない)と結合して良く、かつ制御装置70は追加制御装置/コンピュータからの設定及び/又は構成情報を取得して良い。

【0026】

図1Bでは、個々の処理要素(10、20、31、40、42、44、及び60)が図示されているが、これは本発明にとって必須ではない。当該処理システム1は、独立の処理要素に加えて、関連する任意の数の制御装置を有する任意の数の処理要素を有して良い。

【0027】

制御装置70は任意の数の処理要素(10、20、31、40、42、44、及び60)を設定するように備えられて良い。制御装置70は、処理要素からのデータを収集、提供、処理、記憶、及び表示して良い。制御装置70は、1つ以上の処理要素を制御する多数のアプリケーションを有して良い。たとえば制御装置70は、グラフィカルユーザーインターフェース(GUI)構成要素(図示されていない)を有して良い。GUI構成要素は、ユーザーが1つ以上の処理要素を監視及び/又は制御できるようになる使用が容易なインターフェースを供することができる。

【0028】

さらに図1Bを参照すると、当該処理システム1は、200mm基板、300mm基板、又はより大きなサイズの基板を処理するように備えられて良い。実際、当業者には明らかなように、当該処理システム1は、基板、ウエハ、LCDをそのサイズに関係なく処理するように備えられて良いと考えられる。従って本発明の実施例は半導体基板の処理に関連して説明されているが、本発明は半導体基板の処理のみに限定されるわけではない。

【0029】

シリコン前駆体気体供給システム40及び窒素前駆体気体供給システム42は、交互又は同時に気体を処理チャンバ10に導入するように備えられている。気体の導入の切り換えは周期的であって良いし、又はシリコン前駆体の導入と窒素前駆体の導入との間の周期が様々な非周期的であっても良い。

【0030】

さらに図1Bを参照すると、パージガス供給システム44は、処理チャンバ10にパージガスを導入するように備えられている。たとえばパージガスの導入は、処理チャンバ10へのシリコン前駆体パルスの導入と窒素前駆体パルスの導入の間に行われて良い。パージガスはたとえば、希ガス(つまりHe、Ne、Ar、Kr、Xe)のような不活性ガス又は水素(H₂)を有して良い。

【0031】

さらに基板温度制御システム60は、基板ホルダ20と結合して基板25の温度を昇降させるように備えられている。基板温度制御システム60は温度制御素子を有する。温度制御素子にはたとえば、基板ホルダ20から熱を受け取り、かつ熱を熱交換システム(図示されていない)へ輸送するか又は加熱するときには熱交換システムから熱を輸送する再循環冷却流が含まれる。それに加えて温度制御素子は加熱/冷却素子-たとえば抵抗加熱素子又は熱電ヒーター/クーラーのような-を有して良い。加熱/冷却素子は、基板ホルダ20内だけではなく、処理チャンバ10のチャンバ壁又は当該処理システム1内部の他の構成要素内に含まれても良い。基板温度制御システム60はたとえば、室温から約350~550℃にまで基板温度を昇温及び制御するように備えられて良い。あるいはその代わりに基板温度はたとえば約

150～350 の範囲であって良い。しかし基板温度は、所与の基板表面上に特別なシリコン前駆体及び窒素前駆体から歪みSiN膜を堆積させるのに望ましい温度に基づいて選ばれることに留意して欲しい。

【0032】

基板25と基板ホルダ20との間の熱伝達を改善するため、基板ホルダ20は、基板25を基板ホルダ20の上面に固定するため、機械固定システム又は電気固定システム-たとえば静電固定システム-を有して良い。さらに基板ホルダ20は、基板25と基板ホルダ20との間の熱伝導を改善するため、基板25の背面に気体を導入するように備えられている基板背面気体供給システムをさらに有して良い。係るシステムは、基板温度を昇温又は降温させるように制御する必要があるときに利用されて良い。たとえば基板背面気体供給システムは2領域気体分配システムを有して良い。ヘリウムガスギャップ圧は、基板25の中心部と端部との間で独立に変化して良い。

【0033】

さらに図1Bの処理チャンバ10はさらに圧力制御システム32と結合する。圧力制御システム32は、真空排気システム34、バルブ36、及びダクト38を有する。圧力制御システム32は、処理チャンバ10を、基板25上に歪みSiN膜を作製するのに適した圧力にまで制御可能なように排気するように備えられている。真空排気システム34はターボ分子ポンプ(TMP)又はクライオポンプを有して良い。バルブ36はチャンバ圧力を絞るゲートバルブを有して良い。しかもチャンバ圧力を監視する装置(図示されていない)が処理チャンバ10と結合して良い。圧力測定装置は絶対キャパシタンスマノメータであって良い。圧力制御システム32はたとえば、SiN膜の堆積中に処理チャンバ圧力を約0.1Torr～約100Torrに制御するように備えられて良い。

【0034】

シリコン前駆体気体供給システム40、窒素前駆体気体供給システム42、及びバージガスシステム44は、1つ以上の圧力制御装置、1つ以上の流量制御装置、1つ以上のフィルタ、1つ以上のバルブ、及び/又は1つ以上の流量センサを有して良い。流量制御装置は、ニューマティック駆動バルブ、電気機械(ソレノイド)バルブ、及び/又は高速パルスガス注入バルブを有して良い。本発明の実施例によると、気体は順次そして交互にパルスで処理チャンバ10に導入されて良い。各気体パルスの長さはたとえば約0.1秒～約100秒であって良い。あるいはその代わりに各気体パルスの長さは約1秒～約10秒であっても良い。

【0035】

処理システムは、処理チャンバ10内での気体曝露の少なくとも一部の間にプラズマを生成するように備えられたプラズマ生成システムをさらに有する。本発明の一の実施例によると、プラズマ励起した窒素は、N₂、NH₃、N₂H₄、若しくはC₁-C₁₀アルキルヒドロジン化合物、又はこれらの混合物から生成されて良い。

【0036】

プラズマ生成システムは第1出力源52を有する。第1出力源52は、処理チャンバ10と結合して、出力を処理チャンバ10に導入された気体と結合させるように備えられている。第1出力源52は可変出力源であって良い。第1出力源52は高周波(RF)発生装置及びインピーダンス整合ネットワークを有して良く、さらに処理チャンバ10内でRF出力がプラズマと結合する際に介する電極を有して良い。電極は上部集合体内31に形成されて良い。その電極は、基板ホルダ20に対向するように備えられて良い。インピーダンス整合ネットワークは、その整合ネットワークの出力インピーダンスと、電極とプラズマを含む処理チャンバ10の入力インピーダンスとを一致させることによって、RF発生装置からプラズマへのRF出力の輸送を最適化するように備えられて良い。たとえばインピーダンス整合ネットワークは、反射出力を減少させることによって、処理チャンバ10内のプラズマへのRF出力の輸送を改善するように機能する。整合ネットワーク形態(たとえばL型、I型、T型等)及び自動制御法は当業者には周知である。

【0037】

あるいはその代わりに、第1出力源52は、RF発生装置及びインピーダンス整合ネットワ

ークを有して良く、さらにRF出力が処理チャンバ10内のプラズマと結合する際に介するアンテナ-たとえば誘導コイル-をさらに有して良い。アンテナはたとえば、誘導結合プラズマ源又はヘリコン源のようなヘリカル又はソレノイドコイルを有して良い。あるいはアンテナはたとえば、変成器と結合するプラズマ源内のフラットコイルを有して良い。

【 0 0 3 8 】

さらにあるいはその代わりに、第1出力源52は、マイクロ波周波数発生装置を有して良く、さらにマイクロ波アンテナ及びマイクロ波窓を有して良い。そのマイクロ波窓を介してマイクロ波出力は処理チャンバ10内のプラズマと結合する。マイクロ波出力の結合は、電子サイクロトロン共鳴(ECR)技術を用いることによって実現されて良い。あるいはマイクロ波出力の結合には、特許文献1に記載されているように表面波プラズマ技術-たとえばスロット型アンテナ(SPA)-が用いられても良い。

【 0 0 3 9 】

本発明の一の実施例によると、当該処理システム1は基板バイアス印加システムを有する。その基板バイアス印加システムは、処理チャンバ10へ気体を交互に導入する少なくとも一部の間に(基板ホルダ20のバイアス印加を介した)プラズマの生成(の支援)を行うように備えられている。その基板バイアス印加システムは基板用出力源54を有して良い。基板用出力源54は、処理チャンバ10と結合して、基板25に出力を結合するように備えられている。基板用出力源54は、RF発生装置及びインピーダンス整合ネットワークを有して良く、さらにRF出力が基板25と結合する際に介する電極をさらに有して良い。その電極は基板ホルダ20内に形成されて良い。たとえば基板ホルダ20は、RF発生装置(図示されていない)からインピーダンス整合ネットワーク(図示されていない)を介した基板ホルダ20へのRF出力の伝送によってRF電圧が電気的に印加されて良い。RFバイアスの典型的な周波数は約0.1MHz～約100MHzの範囲であって良く、13.56MHzであって良い。プラズマ処理用のRFバイアスシステムは当業者にとって周知である。あるいはその代わりにRF出力は複数の周波数で基板ホルダ電極に印加される。たとえプラズマ発生システム及び基板バイアスシステムが図1Bにおいて独立したものとして図示されているとはいえ、プラズマ発生システム及び基板バイアスシステムは特に基板ホルダ20と結合する1つ以上の出力源を有して良い。

【 0 0 4 0 】

それに加えて当該処理システム1は、気体(たとえば窒素前駆体)を供して、その気体を処理チャンバ10-処理チャンバ10内でリモートプラズマ励起された気体が基板25に曝露される-へ流す前にリモートプラズマ励起するリモートプラズマ源56を有する。リモートプラズマ源56はたとえばマイクロ波周波数発生装置を有して良い。

【 0 0 4 1 】

さらに図1Bを参照すると、制御装置70は、マイクロプロセッサ、メモリ、及びデジタルI/Oポートを有する。デジタルI/Oポートは、当該処理システム1からの出力を監視するのみならず、当該処理システム1の入力をやり取りし、かつ起動させるのに十分な制御電圧を発生させる能力を有する。しかも制御装置70は、処理チャンバ10、基板ホルダ20、上部集合体31、シリコン前駆体気体供給システム40、窒素前駆体気体供給システム42、パージガス供給システム44、基板温度制御システム60、圧力制御システム32、基板用出力源54、リモートプラズマシステム56、及び第1出力源52と結合して情報をやり取りして良い。たとえばメモリ内に記憶されたプログラムは、堆積処理を実行するため、記憶されたプロセスレシピに従って当該処理システム1の上記構成要素を制御するのに利用される。制御装置の一例はデルコーポレーション(Dell Corporation)から販売されているDELL PRECISION WORKSTATION610(商標)である。

【 0 0 4 2 】

制御システム70はまた、汎用コンピュータ、デジタル信号プロセッサ等として実装されても良い。制御システム70は、メモリ内に格納されている1以上の命令に係る1以上のシーケンスを実行するプロセッサに応答して、マイクロプロセッサに基づいた本発明の処理工程の一部又は全部を実行する汎用コンピュータシステムとして実装されても良い。係る命

令は、他のコンピュータによる読み取りが可能な媒体-たとえばハードディスク又は取り外し可能な媒体ドライブ-から制御装置のメモリへ読み込まれて良い。多重処理装置内の1つ以上のプロセッサもまた、主メモリ内に格納された命令のシーケンスを実行する制御装置のマイクロプロセッサとして用いられても良い。代替実施例では、配線回路が、ソフトウェアの代わりに又はそれと一緒に用いられて良い。

【0043】

制御装置70は、汎用コンピュータ、プロセッサ、デジタル信号プロセッサ等で実装されても良い。その制御装置は、基板処理装置に、コンピュータによる読み取りが可能な媒体から制御装置に格納されている1以上の命令に係る1以上のシーケンスを実行する制御装置360及び460に応答して、本発明に係る処理工程の一部又は全部を実行させる。コンピュータによる読み取りが可能な媒体又はメモリは、本発明の教示に従ってプログラミングされた命令を保持し、かつ本明細書に記載されたデータ構造、テーブル、レコード又は他のデータを有する。コンピュータによる読み取りが可能な媒体の例には、コンパクトディスク(たとえばCD-ROM)若しくは他の光学式媒体、ハードディスク、フロッピーディスク、テープ、磁気光学ディスク、PROMs (EPROM、EEPROM、フラッシュEPROM)、DRAM、SRAM、SDRAM若しくは他の磁気媒体、パンチカード、紙テープ若しくは穴のパターンを有する他の物理媒体、又は搬送波(後述)若しくはコンピュータによる読み取りが可能な他の媒体がある。

【0044】

制御装置70を制御し、装置を駆動し、及び/又は制御装置が人間であるユーザーと相互作用できるようにするソフトウェアは、コンピュータによる読み取りが可能な媒体(の結合)に保存されて良い。係るソフトウェアには、装置のドライバ、OS、開発ツール、及びアプリケーションが含まれて良いが、これらに限定されるわけではない。係るコンピュータによる読み取りが可能な媒体はさらに、上述の処理の一部(プロセスが分配される場合)又は全部を実行するコンピュータプログラム製品をも含む。

【0045】

コンピュータコード装置は、如何なる解釈可能又は実行可能なコード機構であって良い。コンピュータコード装置には、解釈可能なプログラム、ダイナミックリンクライブラリ(DLLs)、Javaクラス、及び完全に実行可能なプログラムが含まれるが、これらに限定されるわけではない。しかも処理のほとんどは、性能、信頼性、及び/又はコストを向上するために分配されて良い。

【0046】

本明細書で用いられている“コンピュータによる読み取りが可能な媒体”という語は、実行するための制御装置70のプロセッサへ命令を供することに関与する媒体を意味する。コンピュータによる読み取りが可能な媒体は如何なる形式を取っても良い。コンピュータによる読み取りが可能な媒体には、不揮発性媒体及び透過性媒体が含まれるが、これらに限定されるわけではない。不揮発性媒体にはたとえば、ハードディスクや取り外し可能な媒体ドライブのような、光学ディスク、磁気ディスク、及び磁気光学ディスクが含まれる。揮発性媒体には主メモリのようなダイナミックメモリが含まれる。しかも、実行用の制御装置のプロセッサへ1つ以上の命令を含む1つ以上のシーケンスを実行する際には、様々な形式のコンピュータによる読み取りが可能な媒体が含まれて良い。たとえば命令は最初離れた位置にあるコンピュータの磁気ディスク上で実行されて良い。その離れた位置にあるコンピュータは、離れた場所から命令を読み取ってダイナミックメモリへ送り、ネットワークを介して命令をデータ処理システム1020へ送る。

【0047】

制御装置70は、当該処理システム1に対して局所的に設置されても良いし、又はインターネット又はインターネットを介して当該処理システム1に対して離れた場所に設置されても良い。よって制御装置70は、直接接続、インターネット、インターネット及びワイヤレス接続のうちの少なくとも1を用いることによって処理システム1とのデータのやり取りをして良い。制御装置70は、たとえば顧客側(つまりデバイスマーカー等)のインターネット

ットと結合して良いし、又はたとえば売り手側（つまり装置製造者等）のイントラネットと結合しても良い。さらに別なコンピュータ（つまり制御装置、サーバー等）が、たとえば制御装置とアクセスすることで、直接接続、イントラネット及びインターネットのうちの少なくとも1つを介してデータのやり取りをして良い。

【0048】

あるいはその代わりに複数の基板を同時に処理することができるバッチ処理システムが、本発明の実施例に記載されている歪みSiN膜の作製に用いられて良い。

【0049】

図2Aは、本発明の実施例による処理チャンバ内において基板上に歪みSiN膜を作製するための処理フローダイアグラムである。図2Aの処理は、たとえば図1Aに図示されたようなCMOS構造を作製するために実行されて良く、かつたとえば図1Bの処理システムのような処理システム内において実行されて良い。図2Aから分かるように、処理は、工程202においてシリコン前駆体を有する気体に基板を曝露することから開始される。シリコン前駆体はたとえば、シラン、ジシラン、モノクロロシラン、ジクロロシラン、トリクロロシラン、ヘキサクロロシラン、ジエチルシラン、及びアルキルアミノシラン化合物を有して良い。アルキルアミノシラン化合物の例には、ジ-イソプロピルアミノシラン($H_3Si(NPr_2)$)、ビス(tert-ブチルアミノ)シラン($(C_4H_9(H)N)_2SiH_2$)、テトラキス(ジメチルアミノ)シラン($Si(NMe_2)_4$)、テトラキス(エチルメチルアミノ)シラン($Si(NEtMe)_4$)、テトラキス(ジエチルアミノ)シラン($Si(NEt_2)_4$)、トリス(ジメチルアミノ)シラン($HSi(NMe_2)_3$)、トリス(エチルメチルアミノ)シラン($HSi(NEtMe)_3$)、トリス(ジエチルアミノ)シラン($HSi(NEt_2)_3$)、及びトリス(ジメチルヒドラジノ)シラン($HSi(N(H)NMe_2)_3$)が含まれるがこれらに限定されるわけではない。シリコン前駆体の気体パルスはたとえばArのような不活性ガスを含んで良い。

【0050】

工程204では、基板は窒素前駆体を含む気体に曝露される。その窒素前駆体は、第1レベルのプラズマ出力のプラズマ源によって励起されて、第1反応特性を有するシリコン前駆体と反応するように備えられている。一の実施例では、第1レベルのプラズマ出力はプラズマ励起出力未満であるため、プラズマは励起されない。窒素前駆体のプラズマ励起は、基板上に形成されたSiN膜の特性-たとえばSiN膜の堆積速度及び密度-に影響を及ぼす。プラズマ励起された窒素前駆体は、チャンバの処理空間内部のシリコン前駆体及び/又は基板表面に吸着するシリコン前駆体と反応することができる。窒素前駆体はたとえば、 N_2 、 NH_3 、 N_2H_4 、又は C_1-C_{10} アルキルヒドラジン化合物から選ばれて良い。その気体はたとえばArのような不活性ガスをさらに含んで良い。

【0051】

工程206では、基板は窒素前駆体を含む気体に曝露される。その窒素前駆体は、第2レベルのプラズマ出力のプラズマ源によって励起されて、第1反応特性とは異なる第2反応特性を有するシリコン前駆体と反応するように備えられている。

【0052】

窒素前駆体（又は他の前駆体）がプラズマ励起する結果、金属前駆体へ向かう反応に影響を及ぼす窒素前駆体の電子励起及び/又はイオン化が生じうる。それに加えて、プラズマ励起は、窒素前駆体の少なくとも部分的な分解を生じさせうる。それにより金属前駆体へ向かう反応性が異なる改質された窒素前駆体が生成される。プラズマ出力のレベル及びプラズマ密度を増大させることによって一般的には、電子励起し、イオン化し、かつ少なくとも部分的に分解した窒素前駆体の量は増大する。それに加えて、増大したプラズマ出力のレベル及びプラズマ密度は、プラズマ環境中において、さらなる荷電種（たとえばアルゴンイオン及び/又は電子）の濃度を変化させるのに利用することができる。これらのさらなる荷電種は、堆積中に金属窒化物膜及び基板と相互作用することができる。それにより反応特性及び金属窒化物膜の厚さの少なくとも一部の特性（たとえば密度、歪み）が影響を受ける。

【0053】

図2Aに図示された処理200の工程は、所望の厚さを有する歪みSiN膜が基板上に堆積されるまで、所定期間継続されるか又は所定回数繰り返されて良い。さらに処理200の工程202、工程204、及び工程206の順序は、本発明の実施例に従って広範に変化して良い。たとえばシリコン前駆体及びプラズマ励起された窒素前駆体は、時間的な重なりのない独立した気体パルスとして処理チャンバ内に供されて良い。ここで独立した気体パルスのプラズマ出力レベルは変化する。あるいはその代わりに、シリコン前駆体及び窒素前駆体が連続的に流れる一方で、プラズマ出力のレベルを単純に変化させても良い。これらの方法の組合せが用いられても良い。たとえばシリコン前駆体は連続的にチャンバへ供される一方で、窒素前駆体及びプラズマはそれぞれ異なるレベルのプラズマ出力でパルス供給されて良い。あるいはシリコン前駆体と窒素前駆体のいずれもが連続的に供されて、かつプラズマがそれぞれ異なるレベルのプラズマ出力でパルス供給されても良い。当業者には分かるように、様々な組合せが可能であり、かつ本発明の実施例は本明細書に記載された図2A-図2Eに記載された特定の例によって限定されない。

【0054】

よって本願発明者らは、シリコン前駆体へ向かう反応性がそれぞれ異なる窒素前駆体に基板を曝露することで、SiN膜に歪みが引き起こされることを発見した。従って歪みSiN層は、従来方法である後処理によってではなく、SiN層が堆積されることで作製することができる。よって本発明の実施例は、製造時間及び歪みSiN膜を作製するのに必要な装置を減らすことができる。さらにSiN膜の作製中に供される歪みは、後処理によって供される歪みよりも良好に制御することが可能である。たとえば（表面領域だけではなく）SiN膜全体にわたる所定の歪み勾配は、歪みSiN膜を作製する特定のプロセスレシピによって供することができる。特に、処理条件-たとえばプラズマ励起の種類及びプラズマ出力のレベル及び曝露時間-は、SiN膜中に所定の歪みが供されるように設定されて良い。

【0055】

またさらに本発明の実施例は、後述するように、PEALD、PECVD、又はパルスPECVD処理を用いた歪みSiN膜の作製を可能にする。この点では、SiN膜の作製中に歪みを供する結果生じる製造時間の短縮は、従来のCVD及び後処理プロセスよりも短い時間でALDプロセスによる歪みSiN膜の作製を可能にする。さらに本発明はまた、実際に現在行われているCVD法によりも良好な厚さ及びコンフォーマリティ制御をも供することができる。

【0056】

図2Bは本発明の実施例による歪みSiN膜を作製するための処理フローダイアグラムである。処理220はPEALD処理であって、シリコン前駆体及びプラズマ励起された窒素前駆体の気体を順次曝露する工程を含む。その際異なる気体パルスは部分的に重なるか、又は全く時間的に重ならない。

【0057】

処理220は、工程222において、シリコン前駆体と任意でArのような不活性ガスを含む気体パルスに基板を曝露する工程を有する。工程224では、基板は、第1レベルのプラズマ出力のプラズマ源によって励起された窒素前駆体を含む気体パルスに曝露される。工程226では、基板はシリコン前駆体を含む第2気体パルスに曝露される。工程228では、基板は、第2レベルのプラズマ出力のプラズマ源によって励起された窒素前駆体を含む気体パルスに曝露される。

【0058】

図3A及び図3Bは、本発明の実施例による処理チャンバに結合する様々なレベルのプラズマ出力を表す出力グラフを図示している。図3Aの典型的な出力曲線310によって示されているように、プラズマ出力のレベルは、複数の離散的レベル320、330、及び340で処理チャンバに印加されて良い。一例では、出力レベル320はプラズマ生成の下限以下であって良く、出力レベル340はプラズマ出力の最大所望レベルに対応して良い。プラズマ出力の最大所望レベルは、上に堆積された膜を有する基板を台無しにするすなわち損傷させるか否かを決定するレベルよりも高くないことが好ましい。図3Bから分かるように、プラズマ出力のレベルは、出力曲線350によって表されているように、連続的に変化しながら処理

チャンバに対して印加されて良い。

【0059】

当業者には分かるように、図3A及び図3Bの出力曲線は典型的なものであり、様々なレベルのプラズマ出力は当該処理によって堆積される膜の組成及び特性に依存して良い。たとえば図3Aのプラズマ出力は4つ以上の離散的なレベルのプラズマ出力を有して良い。図3Bのプラズマ出力は非線形的に変化して良い。しかもプラズマ出力のレベルを変化させるのに段階的变化及び一定比率での変化が組み合わせて用いられても良い。さらに出力は、オン又はオフの離散的パルスで供されても良い。またさらに、本発明の実施例によって、堆積速度を向上させて不純物を減少させた膜の堆積を可能にする適切な高レベルプラズマ出力は、直接実験することによって、及び/又は実験計画法(DOE)によって決定されて良い。他の調節可能な処理パラメータ-たとえば基板温度、処理圧力、処理気体の種類、及び相対的気体流-もまた直接実験することによって、及び/又は実験計画法(DOE)によって決定されて良い。

【0060】

戻って図2Bを参照すると、工程222-228は、処理フロー234によって示されているように、所望の厚さを有する歪みSiN膜が基板上に堆積されるまで、所定回数繰り返されて良い。工程222、工程224、工程226、及び工程228の各々の後、処理チャンバは、不活性ガスによってバージされ、かつ/又は排気されて良い。

【0061】

一の実施例によると、工程222及び工程224は、処理フロー230に示されているように、工程226及び工程228の実行前に、順次第1回数だけ実行されて良い。

【0062】

他の実施例によると、工程226及び工程228は、処理フロー232に示されているように、処理フロー234において工程222及び工程224を繰り返す前に、順次第2回数だけ実行されて良い。

【0063】

さらに他の実施例によると、工程222及び工程224は、処理フロー230に示されているように、工程226及び工程228の実行前に、順次第1回数だけ実行されて良く、かつ、工程226及び工程228は、処理フロー232に示されているように、処理フロー234において工程222及び工程224を繰り返す前に、順次第2回数だけ実行されて良い。

【0064】

このことに関連して、「第1回数」及び「第2回数」という語は、理解の便宜を図るために異なる語を与えるのに用いられていることに留意して欲しい。しかし第1回数と第2回数は同数であっても良いし、又は異なっていても良い。

【0065】

一の実施例によると、処理フロー234が実行される度に、第1回数は単調減少して良く、第2回数は単調増加して良い。一例では、工程222において基板はシリコン前駆体を含む気体パルスに曝露され、工程224において基板は第1レベルのプラズマ出力のプラズマ源によって励起された窒素前駆体を含む気体パルスに曝露され、かつ工程222と工程224は処理フロー230を用いることによって2度繰り返される。その後、工程226において基板はシリコン前駆体を含む気体パルスに曝露され、かつ工程228において基板は第2レベルのプラズマ出力のプラズマ源によって励起された窒素前駆体を含む気体パルスに曝露される。次に、工程222において基板はシリコン前駆体を含む気体パルスに曝露され、工程224において基板は第1レベルのプラズマ出力のプラズマ源によって励起された窒素前駆体を含む気体パルスに曝露され、かつ工程222と工程224は処理フロー230を用いることによって1度繰り返される。その後、工程226において基板はシリコン前駆体を含む気体パルスに曝露され、工程228において基板は第2レベルのプラズマ出力のプラズマ源によって励起された窒素前駆体を含む気体パルスに曝露され、かつ工程226と工程228は処理フロー232を用いることによって1度繰り返される。次に、工程222において基板はシリコン前駆体を含む気体パルスに曝露され、かつ工程224において基板は第1レベルのプラズマ出力のプラズマ源によっ

て励起された窒素前駆体を含む気体パルスに曝露される。その後、工程226において基板はシリコン前駆体を含む気体パルスに曝露され、工程228において基板は第2レベルのプラズマ出力のプラズマ源によって励起された窒素前駆体を含む気体パルスに曝露され、かつ工程226と工程228は処理フロー232を用いることによって2度繰り返される。この例では、歪みSiN膜の堆積中、第1回数は3 2 1と減少し、かつ第2回数は1 2 3と増加する。

【0066】

さらに図2Bを参照すると、本発明の一の実施例により、工程224における気体パルスは窒素前駆体との比が第1比率である希釈気体をさらに有して良く、かつ工程228における気体パルスは窒素前駆体との比が第2比率である希釈気体をさらに有して良い。ここで第2比率は第1比率とは異なる。窒素前駆体に希釈気体を加えることは、処理チャンバ内のプラズマ密度、ひいてはシリコン前駆体と相互作用できる励起された窒素前駆体の量に影響を及ぼすことができる。希釈気体は、He、Ar、Ne、Kr、Xe、若しくはH₂、又はこれらの混合物から選ばれて良い。第1比率及び第2比率はたとえばD/N又はD/(D+N)と定義されて良い。ここでD及びNはそれぞれ希釈気体の量と窒素前駆体の量を表す。一の実施例によると、第1比率及び/又は第2比率は、実質的に純粋な窒素前駆体に相当する比から、希釈気体と窒素前駆体との混合物に相当する別な比へ、実質的に純粋な希釈気体に相当するさらに別な比へ変化して良い。一例では、比D/(D+N)は、たとえばSiN膜の堆積中、0, 0.05, 0.10, ..., 0.90, 0.95, 1.0というように単調増加して良い。

【0067】

図2Cは本発明の他の実施例による歪みSiN膜を作製するための処理フローダイアグラムである。処理240は、工程242においてプラズマ出力のレベルを選択する工程を有する。プラズマ出力のレベルは、プラズマ生成の下限以下である第1レベルから、プラズマ出力の最大所望レベルに相当する第2レベルのプラズマ出力の範囲であって良い。よって第1レベルのプラズマ出力は0Wのプラズマ出力であって良い。工程244では基板はシリコン前駆体を含む気体パルスに曝露される。工程246では基板は第2レベルのプラズマ出力のプラズマ源によって励起された窒素前駆体を含む気体パルスに曝露される。工程248ではプラズマ出力のレベルが調節される。そして工程244は処理フロー230によって示されているように繰り返される。一の実施例によると、プラズマ出力のレベルは、SiN膜の堆積中単調増加又は減少して良い。処理240は、シリコン前駆体とプラズマ励起窒素前駆体との気体を中断しながら曝露する工程を有するパルスPECVDとして実行されて良い。このとき工程244及び工程246においては少なくとも部分的な気体パルスの時間的重なりがある。あるいはその代わりに、処理240は、工程244及び工程246において気体パルスの重なりが生じないPEALD処理として行われても良い。

【0068】

さらに図2Cを参照すると、本発明の一の実施例により、工程246における気体パルスは窒素前駆体との比が第1比率である希釈気体をさらに有して良く、かつ工程248は窒素前駆体との比が第1比率から第1比率とは異なる第2比率まで希釈気体の量を調節する工程をさらに有して良い。

【0069】

図2Dは本発明の他の実施例による歪みSiN膜を作製するための処理フローダイアグラムである。処理260は、工程262において、シリコン前駆体及び第1レベルのプラズマ出力のプラズマ源によって励起される窒素前駆体を含む気体パルスに基板を曝露する工程を有する。工程264において、基板は、シリコン前駆体及び第1レベルとは異なる第2レベルのプラズマ出力のプラズマ源によって励起される窒素前駆体を含む気体パルスに基板を曝露される。本発明の一の実施例によると、工程262における気体パルスは窒素前駆体との比が第1比率である希釈気体をさらに有して良く、かつ工程264における気体パルスは窒素前駆体との比が第2比率である希釈気体をさらに有して良い。ここで第2比率は第1比率とは異なる。

【0070】

図2Eは本発明の他の実施例による歪みSiN膜を作製するための処理フローダイアグラム

である。処理280は、工程282において、シリコン前駆体及び曝露中に変化するプラズマ出力レベルのプラズマ源によって励起される窒素前駆体を含む気体パルスに基板を曝露する工程を有する。一例では、プラズマ出力のレベルはSiN膜の堆積中、単調増加又は減少して良い。本発明の一の実施例によると、工程282における気体パルスは曝露中に窒素前駆体との比率が変化する希釈気体をさらに有して良い。一例では、その比はSiN膜の堆積中、単調増加又は減少して良い。

【0071】

たとえ本発明が1つ以上の実施例によって説明されたとしても、そしてその実施例がかなり詳細に記載されているとしても、これらは如何なる意味においても、「特許請求の範囲」の技術的範囲を係る詳細に限定するものと解されてはならない。当業者は、他の利点及び修正型をすぐに思いつく。従って広い態様における本発明は具体的詳細に限定されない。従って多くの係る修正型は、本発明の技術思想及び/又は技術的範囲から逸脱することなく様々な修正型が可能である。たとえば本発明の実施例が同一の窒素前駆体及び同一のシリコン前駆体についてそれぞれ異なる反応特性を供するようにプラズマ出力を変化させることについて記載しているとしても、本発明は係る記載に限定されるものではない。特に、変化するプラズマ出力の特徴は、歪みSiN膜を堆積するため、窒素前駆体の種類及び/又はシリコン前駆体の種類を変化させて異なる反応特性を提供することと併用されて良い。従って係る逸脱は、一般的発明概念の技術的範囲内から逸脱することなく実現可能である。