



(12) 发明专利

(10) 授权公告号 CN 102934098 B

(45) 授权公告日 2015. 08. 05

(21) 申请号 201180028766. 5

(22) 申请日 2011. 04. 05

(30) 优先权数据
12/758, 301 2010. 04. 12 US

(85) PCT国际申请进入国家阶段日
2012. 12. 11

(86) PCT国际申请的申请数据
PCT/US2011/031221 2011. 04. 05

(87) PCT国际申请的公布数据
W02011/130059 EN 2011. 10. 20

(73) 专利权人 先进微装置公司
地址 美国加利福尼亚州

(72) 发明人 G·A·德斯 S·A·帕特尔

(74) 专利代理机构 北京戈程知识产权代理有限公司 11314
代理人 程伟 王锦阳

(51) Int. Cl.
G06F 13/42(2006. 01)

(56) 对比文件

US 2005132112 A1, 2005. 06. 16, 全文.
CN 1751305 A, 2006. 03. 22, 全文.
US 2009182918 A1, 2009. 07. 16, 全文.
US 2010057971 A1, 2010. 03. 04, 全文.

审查员 刘义乐

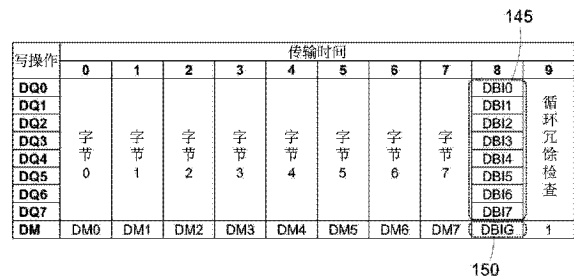
权利要求书2页 说明书5页 附图4页

(54) 发明名称

使用数据总线反转讯号以减少同时的切换输出

(57) 摘要

一种装置包括定义通讯数据用的数据总线的多个数据线。控制器可操作来通讯使用多个数据时隙的数据总线上的多个数据传输, 其中, 对于数据时隙的至少一子集, 控制器可操作来指示在关联的数据时隙期间通讯的位被反转的关联的数据总线反转指标, 数据传输的子集用的数据总线反转指标分群为数据总线反转向量, 且控制器可操作来通讯指示数据总线反转向量的反转的全域数据总线反转指标。



1. 一种用于减少同时切换输出的装置,包括:

多个数据线 (140), 定义通讯数据用的数据总线 (130);

控制器 (125), 操作以通讯使用多个数据时隙的数据总线 (130) 上的多个数据传输, 其中, 对于该数据时隙的至少一子集, 该控制器操作以通讯指示在关联的数据时隙期间通讯的位被反转的关联的数据总线反转指标, 该数据传输的子集用的该数据总线反转指标分群至数据总线反转向量 (145、165、170), 且该控制器 (125) 操作以通讯指示该数据总线反转向量 (145、165、170) 的反转的全域数据总线反转指标 (150、175、180)。

2. 如权利要求 1 所述的装置, 进一步包括数据屏蔽线 (135), 其中, 该控制器 (125) 操作以在该数据屏蔽线 (135) 上通讯该全域数据总线反转指标 (150)。

3. 如权利要求 2 所述的装置, 其中, 该数据总线反转向量 (145) 于除了该多个数据时隙以外的控制时隙中的该数据线 (140) 上通讯, 且该控制器 (125) 操作以在该控制时隙期间于该数据屏蔽线 (135) 上通讯该全域数据总线反转指标 (150)。

4. 如权利要求 3 所述的装置, 其中, 该控制器 (125) 操作以在写操作期间于该数据屏蔽线 (135) 上通讯用于该数据传输的数据屏蔽信息。

5. 如权利要求 1 所述的装置, 其中, 该数据总线反转向量 (145、165、170) 于除了该多个数据时隙以外的控制时隙中的该数据线 (140) 上通讯, 且在该控制时隙期间于该数据线 (140) 上通讯该全域数据总线反转指标 (150)。

6. 如权利要求 5 所述的装置, 其中, 该数据线 (140) 分群至第一组和第二组, 该数据总线反转向量具有与该第一组相关的第一部分 (175) 和与该第二组相关的第二部分 (180), 该第一部分 (175) 涵盖该数据时隙的第一子集, 该第二部分 (180) 涵盖该时隙的第二子集, 且不包括在该第一子集中的该数据时隙不重叠于不包括在该第二子集中的数据时隙。

7. 如权利要求 6 所述的装置, 其中, 该第一组与第一存储器 (155) 相关且该第二组与第二存储器 (160) 相关。

8. 如权利要求 1 所述的装置, 进一步包括:

处理器 (100); 以及

存储器 (105), 其中, 该多个数据线 (140) 将该处理器 (100) 连接至该存储器 (105)。

9. 一种用于减少同时切换输出的方法, 包括:

于定义使用多个数据时隙的数据总线 (130) 的多个数据线 (140) 上通讯多个数据传输;

对于该数据时隙的至少一子集, 通讯指示在关联的数据时隙期间通讯的位被反转的数据总线反转指标, 其中, 该数据传输的子集用的该数据总线反转指标分群至数据总线反转向量 (145、165、170); 以及

通讯指示该数据总线反转向量 (145、165、170) 的反转的全域数据总线反转指标 (150、175、180)。

10. 如权利要求 9 所述的方法, 其中, 通讯指示该全域数据总线反转指标 (150、175、180) 包括: 通讯使用该数据线 (140) 的至少一数据线的该全域数据总线反转指标 (150、175、180)。

11. 如权利要求 10 所述的方法, 其中, 该数据总线反转向量 (145、165、170) 涵盖少于该数据时隙的总数, 且该全域数据总线反转指标 (150、175、180) 在至少一个控制时隙期间与

该数据总线反转向量 (145、165、170) 通讯。

12. 如权利要求 9 所述的方法, 其中, 通讯指示该全域数据总线反转指标 (150) 包括: 通讯使用除了该数据线 (140) 以外与该数据总线 (130) 相关的讯号线 (135) 的该全域数据总线反转指标 (150)。

13. 如权利要求 12 所述的方法, 其中, 该讯号线 (135) 包括数据屏蔽线 (135)。

使用数据总线反转讯号以减少同时的切换输出

背景技术

[0001] 本发明一般涉及计算系统,尤其涉及用于减少使用数据总线反转讯号的同时切换输出的方法和装置。

[0002] 在计算系统中,动态存储器装置用来储存处理器或其它计算装置在其运作期间时使用的大量数据。数据于存储器总线上传输于计算装置和存储器装置之间。在此种电子系统中,用于驱动电性“1”与驱动电性“0”,常见存在不同功耗需求。例如,在一些双数据率(doubled data rate ;DDR)同步动态随机存取存储器(SDRAM),驱动“0”比驱动“1”消耗更多的功率。

[0003] 数据总线反转(data bus inversion ;DBI)是 I/O 讯号技术,其目的是对于交替信号状态(alternate signaled states)之间的功率消耗是不对称的系统通过选择性地反转系统的数据总线以降低直流功率消耗。在位传输时间期间,通讯数据的装置(即,用于写操作的处理器或用于读操作的存储器)计数在总线上驱动的 0 的数目,如果超过一半总线是电性 0,则反转总线状态。切换 DBI 指标位以显示总线反转已经发生。如果在位传输时间中的 0 和 1 的数目小于或等于总线宽度的一半,则不会发生反转。当接收装置处理数据时,DBI 指标位被用作触发装置以再次反转数据去重构原始数据模式。在这种方式下,在位传输时间中传输的 1 的平均数目增加,从而降低直流功率。总线反转也可用于地址线的情况。因此,本文中所使用的术语数据总线反转一般适用于任何类型的总线反转,如 DQ 总线或地址总线。

[0004] DBI 也有减少同时切换输出(SSO)的特性,定义为于两个连续位时间传输中变为 1 的输出的数目减去变为 0 的输出的数目的绝对值。在传输 1 比传输 0 低功率的系统中,传输的 DBI 位定义无反转为 1 和反转为 0。如果所有位传输时间需要反转(如,将转为 1 的 0 的流(stream)),且在最后数据传输时间之后传输 DBI 向量,系统发现最坏情况,最后数据传输全为 1 和 DBI 位传输全为 0 的 SSO 过渡。因此,DBI 可以引入新的 SSO 问题,并降低整体 SSO 效益。

[0005] 本文件的本章节意图来引进与以下叙述并保护的本揭露有关的先前技术的各种态样。本章节提供背景信息来促进本揭露的各种态样的较佳的了解。应了解到,本文件的本章节的陈述以此观点被解读,而非作为先前技术的承认。本揭露关于克服或至少减少以上阐述的一个或更多个问题。

发明内容

[0006] 为了提供本揭露的一些态样的基本了解,以下表达本揭露的简单发明内容。本内容并非本揭露的详细概述。并非意图要辨识本揭露的关键或重要的组件或划出本揭露的范畴。其唯一目的是要以简单的形式表达一些概念来作为随后讨论的更详细的叙述的揭幕。

[0007] 本发明的一种态样是可见于一种装置,包括定义通讯数据用的数据总线的多个数据总线。控制器可操作来通讯使用多个数据时隙(timeslot)的数据总线上的多个数据传输,其中,对于数据时隙的至少一子集,控制器可操作来通讯指示在关联的数据时隙期间通讯

的位被反转的关联的数据总线反转指标,数据传输的子集用的数据总线反转指标分群为数据总线反转向量,且控制器可操作来通讯指示数据总线反转向量的反转的全域数据总线反转指标(global data bus inversion indicator)。

[0008] 本发明的另一种态样是可见于一种方法,包括:于定义使用多个数据时隙的数据总线的多个数据线上通讯多个数据传输;对于数据时隙的至少一子集,通讯指示在关联的数据时隙期间通讯的位被反转的数据总线反转指标,其中,数据传输的子集用的数据总线反转指标分群为数据总线反转向量;以及通讯指示数据总线反转向量的反转的全域数据总线反转指标。

附图说明

[0009] 以上参考附加图式叙述本揭露,其中,类似的组件符号表示类似的组件,且:

[0010] 图 1 是微处理器的简化的方块层图与外部存储器接口;

[0011] 图 2 是图 1 的存储器控制器和存储器之间的界面的简化的方块图;

[0012] 图 3 至图 5 是使用边带 DBI 讯号的技术的数据传输的说明图;

[0013] 图 6 是图 1 的存储器控制器和系统内的存储器之间的界面的另一实施例的简化的方块图;以及

[0014] 图 7 是使用全域 DBI 讯号的技术的数据传输的说明图。

[0015] 当本揭露容易受各种修改及另一种形式所影响时,本揭露的特定实施例已通过图式中的例子加以显示且在此详细地叙述。然而,应了解到,特定实施例的此处叙述并非意图要来将本揭露限制于所揭露的特殊形式,相反的,发明要涵盖落于如附加权利要求书所定义的本揭露的精神及范畴内的所有修改、等效及变化。

具体实施方式

[0016] 以下将叙述本揭露的一个或更多个特定实施例。本揭露尤其并非来将实施例及包含于此处的描绘加以限制,而是来将那些含有实施例的部分及不同实施例的组件的组合物实施例的修改的形式包含在附加权利要求书的范畴内。应了解到,在任何此种实际实施的发展中,例如在任何工程或设计计划中,必须做出各种实施特殊决定以达成开发者的特定目标,例如遵循随着一个实施与另一个而变化的系统相关的及商业相关的约束。再者,应了解到,此种开发努力也许是复杂且耗时的,但对于具有本揭露的益处的通常知识者来说,仅是进行设计、制造及生产的例行工作。在本申请中,对于本揭露,除非明确地指定为「关键的」或「必要的」,否则不会被认为是关键的或必要的。

[0017] 将参考附加图式叙述本揭露。示意地描绘在图式中的各种结构、系统及装置仅是为了说明目的且以不隐藏发明所属技术领域中的技术人员已知的本揭露的细节。虽然附加的图式包含来叙述及说明本揭露的说明例子。在此使用的文字及用语应了解并解释成具有相关领域中的技术人员所了解的那些文字及用语所组成的意义。无特定意义的术语或用语,即,与发明所属技术领域中的技术人员所了解的原有及惯用的意义不同的定义,通过在此一致使用的术语或用语所意味。为了术语或用语具有特定意义的延伸,即,不同于发明所属技术领域中的技术人员所了解的意义,此种特定定义将以直接且不含糊地提供特定定义于术语或用语的明确的方式而清楚地规定在说明书中。

[0018] 现在参考图式,其中相似的参考符号对应各视图相似的组件,具体而言,参考图 1,本揭露应该被叙述在耦合有外部存储器 105 的微处理器 100 的上下文中。熟练技艺的人士将理解计算机系统可从这些和其它组件构成。不过,为了避免混淆本发明,只包含有利于了解本发明的组件。

[0019] 在一实施例中,微处理器 100 采用一对实质类似的模块,模块 A110 和模块 B115。模块 110、115 包括类似的处理能力。模块 110、115 在软件控制下从而投入于处理例如外部存储器 105 的存取存储器及 / 或例如共享 L3 缓存 120 的缓存及 / 或内部缓存(未显示)。提供整合存储器控制器 125,以于存储器总线 130 上将模块 110、115 与外部存储器 105 接合。熟此技艺者可明白,每一模块 110、115 可包括用于执行其它有用的任务的额外电路。

[0020] 在一般情况下,存储器总线 130 包括数据线(DQ)、地址线(AD)和控制线(CTL),如芯片选择(CS)、写致能(WE)、群组选择(bankselect ;BS)、行存取重复(column access strobe ;CAS)、列存取重复(row access strobe ;RAS)、数据屏蔽(data mask ;DM)和频率(clock ;CLK)。在实施例中,外部存储器 105 是双倍数据传输(DDR)存储器,其中数据可于频率讯号的上升缘和下降缘上传输。

[0021] 使用数据总线反转(DBI)方式通讯的整合存储器控制器 125 和外部存储器 105,其中可反转 DQ 线和 / 或地址线驱动的位,以通过限制同时开关输出(SSO)的数目来减少装置的功耗或减少噪声。为说明的目的,下面的例子有关于 DQ 线的反转,然而,这些概念可以适用于任何总线,如地址总线。一般情况下,数据传输占用 n 时隙,而数据总线反转是由 n 位 DBI 向量控制,向量内的每个位表示是否在时隙的相关的位已被反转。除了传统的 DBI 向量,全域 DBI (DBIG)位被用来表示是否 DBI 向量本身已被反转。假如全域 DBI 控制增加控制程度,功率节省和 / 或噪声性能不会受到 DBI 向量的损害。

[0022] 在一些实施例中,全域 DBI 位可在数据时隙内通讯,而在其它的实施例中,全域 DBI 位可以使用边带讯号(sideband signal)(即数据传输的位之外)通讯。

[0023] 如图 2 至图 5 所示,说明使用边带讯号的用于通讯全域 DBI 控制位的第一拓扑(topology)。在图 2 中的实施例中,假设外部存储器 105 有 8 位数据总线和使用 8 数据时隙、1DBI 控制时隙和 1 循环冗余检查(Cyclic Redundancy Check)时隙执行数据传输。另假设,“1”的位值是外部存储器 105 用的低功率状态。传统上,写操作过程中显示 DQ 线 140 上数据有效时,使用数据屏蔽(DM)线 135。如果 DM 位为数据槽声明(assert),则忽略数据。在读操作时通常 DM 线 135 是未使用的。依据本实施例,以双向方式使用 DM 线 135 以通讯 DBI 讯号讯息,如图 3 所示的写操作,和如图 4 或图 5 所示的读操作。

[0024] 如图 3 的写操作所示,传统执行数据时隙 0-7,其中使用 DM 位以选择性地遮蔽正写入的位。在时隙 8 时,DBI 向量 145 于 DQ 线 140 上通讯显示是否在前数据槽的字节已被反转。全域 DBI 位(DBIG)150 使用 DM 线 135 通讯。因此,如果 DBIG 位 150 被声明,外部存储器 105 被发讯号 DBI 向量 145 本身已被反转。响应 DBIG 位 150 的声明,在外部存储器 105 的控制器反转 DBI 向量 145,然后使用反转值用于处理数据时隙的字节。

[0025] 如图 4 的读操作所示,传统执行数据传输槽 0-7,与 DM 位为未使用(即,保持于“1”的低功率状态)。在时隙 8 时,DBI 向量 145 于 DQ 线 140 上通讯显示是否在前数据时隙的字节已被反转。在 DBI 时隙 8 时,全域 DBI 位(DBIG)150 使用 DM 线 135 通讯。因此,如果 DBIG 位 150 被声明,存储器控制器 125 被发讯号 DBI 向量 145 本身已被反转。响应 DBIG 位

150 的声明,存储器控制器 125 反转 DBI 向量 145,然后使用反转值用于处理数据时隙的字节。

[0026] 图 5 显示读操作的另一实施例,传统执行数据时隙 0-7,但 DM 线 135 用来通讯 DBI 向量 145。在数据槽 8,传送 CRC 数据,而 DBIG 位 150 使用 DM 线 135 通讯。

[0027] 现在转到图 6 和图 7,描述另一实施例,不使用边带讯号于通讯全域 DBI 讯息。如图 6 所示外部存储器 105 可包括两个 4 位 DDR 存储器 155,160 的群组组为 8 位的配置。透过使用模式缓存器,存储器 155 被指定为偶群组,存储器 160 被指定为奇群组。偶群组 155 和奇群组 160 的 DQ 线 140 由群组交叉。为额外的群组重复这种交叉模式。在实施 4 位,数据屏蔽线通常不用于存储器 155、160,所以没有边带脚用于传送全域 DBI 讯号。如图 7 所示,致能全域 DBI 使用,DBI 实施的数据槽的数目减少,以及 DQ 线 140 上随每一存储器 155、160 的减少的 DBI 向量 165、170 传送全域 DBI 位 150。

[0028] 传统于数据槽 0-7 的半字节 (nibble) 通讯。然而,比起提供有 8 位对应 8 数据时隙的 DBI 向量,每一 DBI 向量 165、170 只涉及 6 时隙。在所示的实施例中,对于数据槽 0-5,偶模式存储器 155 的 DBI 向量 165 实施 DBI,对于数据槽 2-7,奇模式存储器 160 实施 DBI。偶模式存储器 155 的时隙 6 和 7 的半字节与奇模式存储器 160 的时隙 0 和 1 的半字节从不反转。控制时隙 8 和 9 上通讯 DBI 向量 165、170。全域 DBI 向量 175、180 也于控制时隙 8 和 9 传送,DBIA 位显示假如 DBI 向量 165、170 的时隙 8 部分已反转,DBIB 位显示假如 DBI 向量 165、170 的时隙 9 部分已反转。

[0029] 使用这种方法,可以避免位传输槽 7 和 8 之间和槽 8 和 9 之间的 8 位的最大 8SS0。虽然因为有四槽,只有一半字节由 DBI 涵盖,DC 功率节省有轻微减少。两群组 155、160 上的 SS0 减少是优于各群组单独的 SS0 的特性。虽然为单一群组的 SS0 的特性最坏的情况为 4,两相邻的群组上,SS0 限于最大为 6。

[0030] 所述的 DBI 讯号技术以最小的 SS0 致能 DBI。对有边带讯号的 x8/x16 装置进行全域 DBI 位 150,SS0 小于 4。对没有边带讯号的 X4 装置,8 位上 SS0 最大是 6。降低功耗可降低散热需求,延长电池的使用寿命。减少 SS0 改善噪声性能,可增加存储器总线操作的最高频率。

[0031] 以上叙述的特殊实施例仅是说明用,对于具有在此处的教示的获利的本技术领域之人士,将本揭露修改及以不同但等效的方式实施是显而易见的。再者,显示在此的结构或设计的细节并非用于作为限制,限制是所述的权利要求书。因此明显可见的,可改变或修改以上所述的特殊实施例且所有此种变化皆被视为在本揭露的范畴及精神内。据此,在此所寻求的保护阐述在所述的权利要求书中。

[0032] 依据本揭露的一个实施例的一种装置包含定义通讯数据用的数据总线的多个数据线。控制器可操作来通讯使用多个数据时隙的数据总线上的多个数据传输,其中对于数据时隙的至少一子集,控制器可操作来通讯指示在关联的数据时隙期间通讯的位被反转的关联的数据总线反转指标,数据传输的子集用的数据总线反转指标分群为数据总线反转向量,且控制器可操作来通讯指示数据总线反转向量的反转的全域数据总线反转指标。

[0033] 装置可进一步包含讯号线,且控制器可操作来在讯号线上通讯全域数据总线反转指标。

[0034] 讯号线可为数据屏蔽线。

[0035] 数据总线反转向量可于除了多个数据时隙以外的控制时隙中的数据线上通讯,且控制器可操作来在写操作期间于数据屏蔽线上通讯用于数据传输的数据屏蔽信息以及在控制时隙期间于数据屏蔽线上通讯全域数据总线反转指标。

[0036] 控制器可操作来在控制时隙期间于数据屏蔽线上通讯全域数据总线反转指标。

[0037] 数据总线反转向量可于除了多个数据时隙以外的控制时隙中的数据线上通讯,且控制器可操作来在控制时隙期间于数据屏蔽线上通讯全域数据总线反转指标。

[0038] 数据总线反转向量可于除了多个数据时隙以外的控制时隙中的数据线上通讯。

[0039] 全域数据总线反转指标可在控制时隙期间于数据线上通讯。

[0040] 资料线可分群至第一组和第二组。数据总线反转向量可具有与第一组相关的第一部分和与第二组相关的第二部分。第一部分涵盖数据时隙的第一子集,第二部分涵盖时隙的第二子集,且不包括在第一子集中的数据时隙不重迭不包括在第二子集中的数据时隙。

[0041] 第一组可与第一存储器相关且第二组可与第二存储器相关。控制器可为存储器控制器。可将控制器整合至存储器装置中。

[0042] 装置也可包括处理器以及存储器。多个数据线可将处理器连接至存储器。

[0043] 数据总线可为地址总线。

[0044] 依据本揭露的另一个实施例的一种方法可包含:于定义使用多个数据时隙的数据总线的多个数据线上通讯多个数据传输;对于数据时隙的至少一子集,通讯指示在关联的数据时隙期间通讯的位被反转的数据总线反转指标,其中数据传输的子集用的数据总线反转指标分群为数据总线反转向量;以及通讯指示该数据总线反转向量的反转的全域数据总线反转指标。

[0045] 通讯全域数据总线反转指标可包括通讯使用数据线的至少一数据线的全域数据总线反转指标。

[0046] 数据总线反转向量可涵盖少于数据时隙的总数,且全域数据总线反转指标可在至少一个控制时隙期间与数据总线反转向量通讯。

[0047] 通讯全域数据总线反转指标可包括通讯使用除了数据线以外与数据总线相关的讯号线的全域数据总线反转指标。

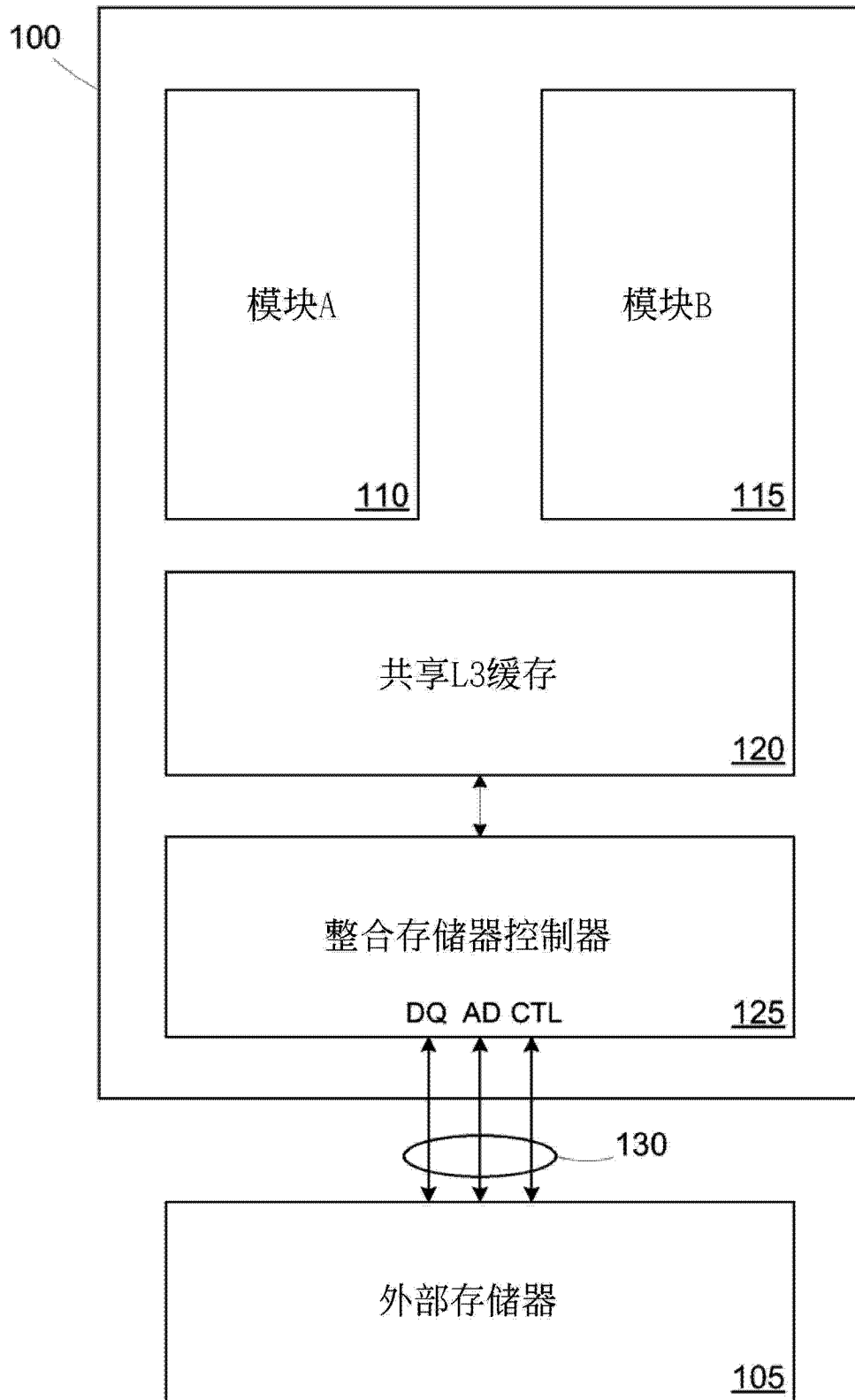


图 1

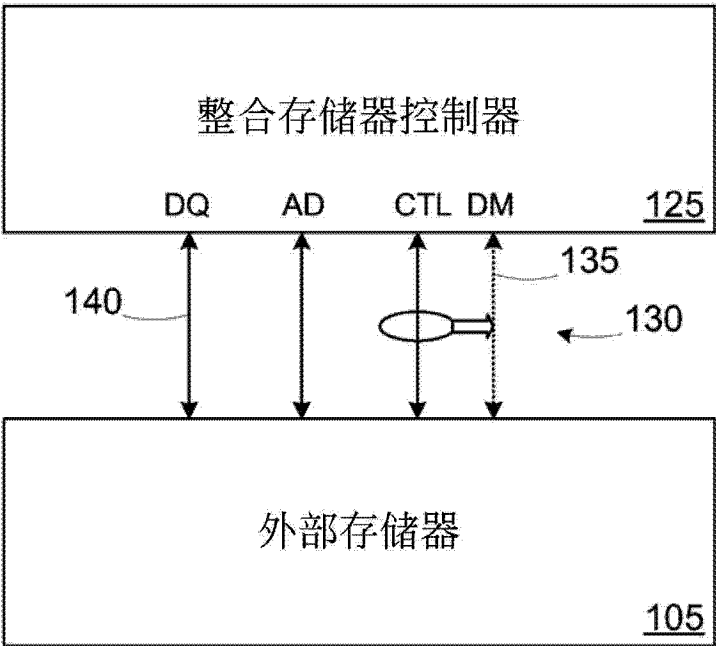


图 2

写操作	传输时间									
	0	1	2	3	4	5	6	7	8	9
DQ0	字节 0	字节 1	字节 2	字节 3	字节 4	字节 5	字节 6	字节 7	DBI0	循环冗余检查
DQ1									DBI1	
DQ2									DBI2	
DQ3									DBI3	
DQ4									DBI4	
DQ5									DBI5	
DQ6									DBI6	
DQ7									DBI7	
DM	DM0	DM1	DM2	DM3	DM4	DM5	DM6	DM7	DBIG	1

图 3

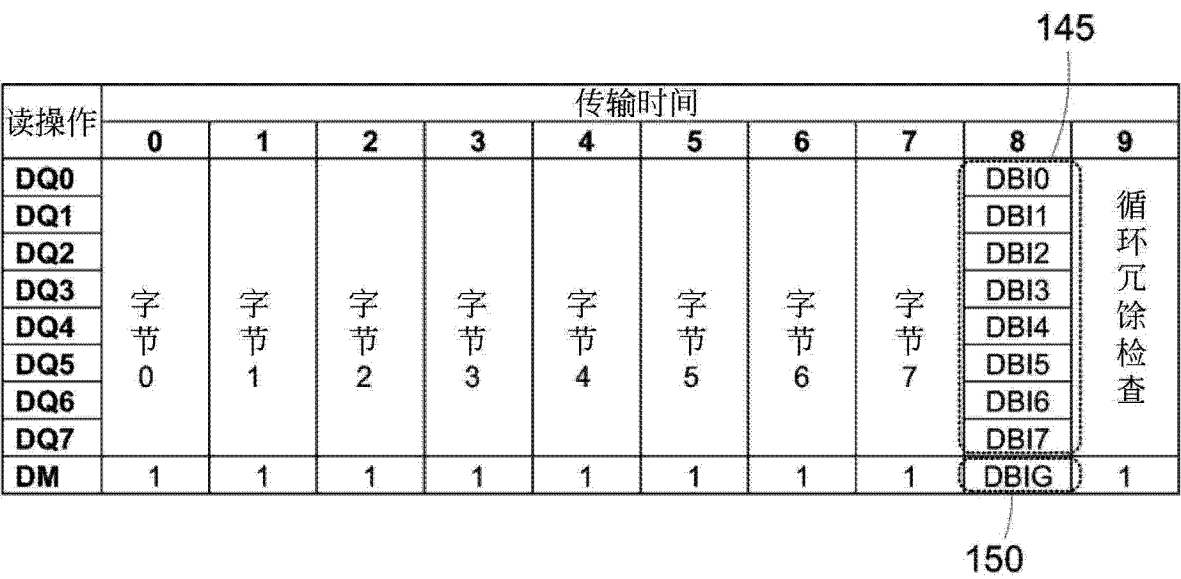


图 4

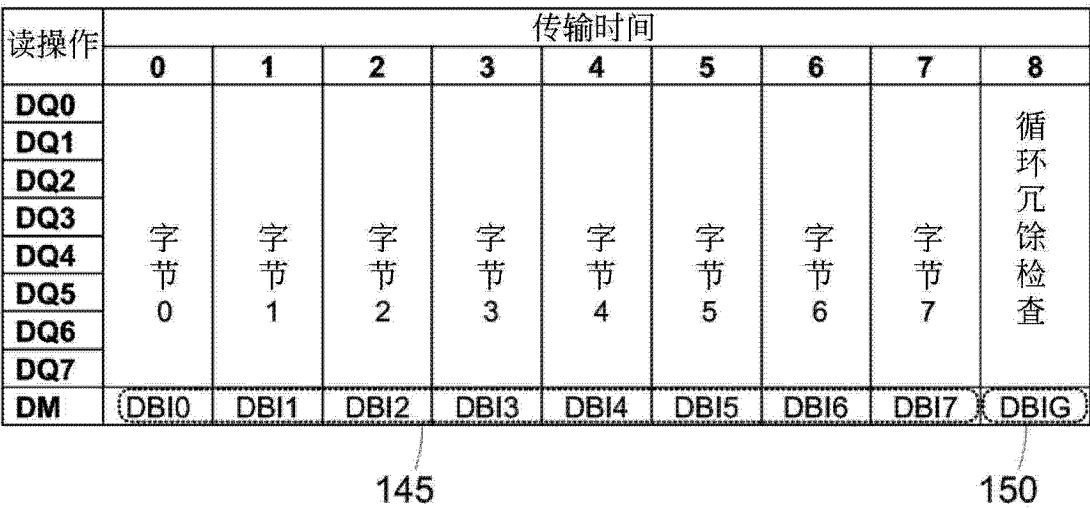


图 5

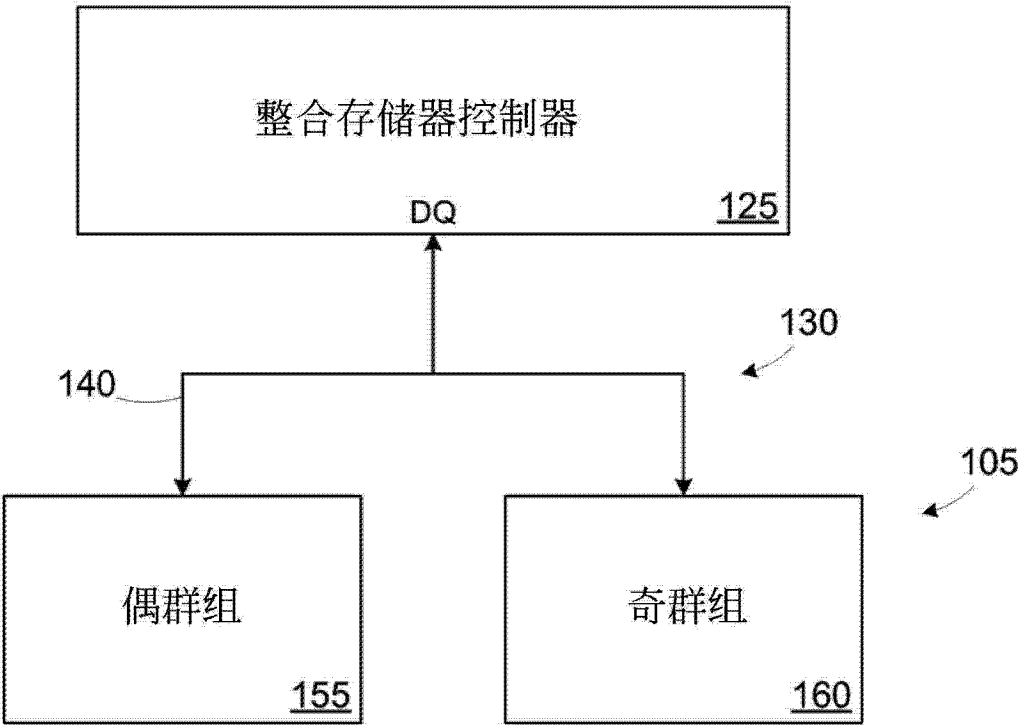


图 6

偶模式	传输										165
	0	1	2	3	4	5	6	7	8	9	
DQ0	N	N	N	N	N	N	N	N	DBI0	DBI3	175
DQ1	I	I	I	I	I	I	I	I	DBI1	DBI4	
DQ2	B	B	B	B	B	B	B	B	DBI2	DBI5	
DQ3	0	1	2	3	4	5	6	7	DBIA	DBIB	

奇模式	传输										170
	0	1	2	3	4	5	6	7	8	9	
DQ0	N	N	N	N	N	N	N	N	DBI2	DBI5	180
DQ1	I	I	I	I	I	I	I	I	DBI3	DBI6	
DQ2	B	B	B	B	B	B	B	B	DBI4	DBI7	
DQ3	0	1	2	3	4	5	6	7	DBIA	DBIB	

图 7