(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0043225
(43) 공개일자 2008년05월16일

(51) Int. Cl.
G09G 3/20 (2006.01) *G09G 5/02* (2006.01)
G09G 3/36 (2006.01)
(21) 출원번호 10-2007-0111314
(22) 출원일자 2007년11월02일
심사청구일자 2007년11월02일
(30) 우선권주장
JP-P-2006-00306164 2006년11월13일 일본(JP)

(71) 출원인
미쓰비시덴키 가부시키가이샤
일본국 도쿄도 지요다쿠 마루노우치 2쵸메 7반 3고
(72) 발명자
나카니시 쿠니후미
일본국 도쿄도 지요다쿠 마루노우치 2쵸메 7반 3고 미쓰비시덴키가부시키가이샤 나이
(74) 대리인
이화익, 권태복

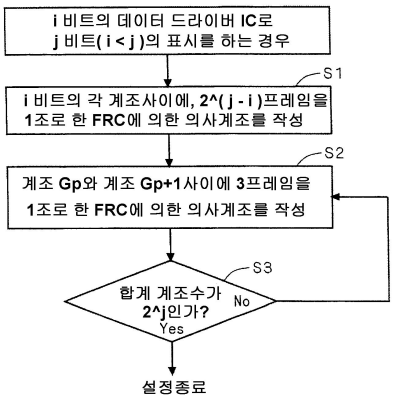
전체 청구항 수 : 총 12 항

(54) 표시 방법 및 이 방법을 사용한 표시 장치

(57) 요 약

본 발명은, 깜박거림을 저감하면서, 입력되는 화상신호의 계조를 모두 표시할 수 있는 표시 방법 및 이 방법을 사용한 표시 장치를 제공하는 것을 목적으로 한다. 본 발명은, 표시 장치를 구동하는 드라이버 IC(2)에 입력되는 화상신호의 제1비트 수가, 출력되는 계조 데이터의 제2비트 수보다 많을 경우에, 표시 장치에 제1비트 수의 계조를 표시하는 표시 방법이다. 그리고, 본 발명에 따른 표시 방법은, 각 계조 사이에, 제1프레임 수를 1조로 하여 프레임 레이트 컨트롤을 행하여 의사계조를 추가하는 제1의사계조 표시스텝과, 제1프레임 수와 다른 제2프레임 수를 1조로 하여 프레임 레이트 컨트롤을 행하고, 제1의사계조 표시스텝을 행한 계조 사이의 적어도 하나에 의사계조를 추가하는 제2의사계조 표시스텝을 구비한다.

대표도 - 도3



특허청구의 범위

청구항 1

표시 장치를 구동하는 드라이버 회로에 입력되는 화상신호의 제1비트 수가, 출력되는 계조 데이터의 제2비트 수보다 많을 경우에, 상기 표시 장치에 상기 제1비트 수의 계조를 표시하는 표시 방법으로서,

각 계조 사이에, 제1프레임 수를 1조로 하여 프레임 레이트 컨트롤을 행하여 의사계조를 추가하는 제1의사계조 표시스텝과,

상기 제1프레임 수와 다른 제2프레임 수를 1조로 하여 프레임 레이트 컨트롤을 행하고, 상기 제1의사계조 표시스텝을 행한 계조 사이의 적어도 하나에 의사계조를 추가하는 제2의사계조 표시스텝을 구비하는 것을 특징으로 하는 표시 방법.

청구항 2

제 1항에 있어서,

상기 제1의사계조 표시스텝 및 상기 제2의사계조 표시스텝에서 추가하는 의사계조수로는, 상기 제1비트 수의 계조를 표시할 수 없는 경우에, 상기 제1프레임 수 및 상기 제2프레임 수와 다른 제3프레임 수를 1조로 하여 프레임 레이트 컨트롤을 행하는 의사계조를, 상기 제1비트 수의 계조에 이를 때까지 순차로 추가하는 의사계조 추가스텝을 더 구비하는 것을 특징으로 하는 표시 방법.

청구항 3

제 1항 또는 제 2항에 있어서,

상기 제1프레임 수는, 상기 제1비트 수와 상기 제2비트 수의 차에서 2를 제곱한 값인 것을 특징으로 하는 표시 방법.

청구항 4

제 1항 또는 제 2항에 있어서,

상기 제2프레임 수는, 상기 제1비트 수와 상기 제2비트 수의 차에서 2를 제곱한 값보다 작은 자연수인 것을 특징으로 하는 표시 방법.

청구항 5

제 1항 또는 제 2항에 있어서,

상기 제1프레임 수를 2로 하고, 상기 제2프레임 수를 3으로 하는 것을 특징으로 하는 표시 방법.

청구항 6

제 2항에 있어서,

상기 제1프레임 수를 2로 하고, 상기 제2프레임 수를 3으로 하며, 상기 제3프레임 수를 4이상의 자연수로서 상기 제1비트 수의 계조에 이를 때까지 이 상기 제3프레임 수를 순차 올리는 것을 특징으로 하는 표시 방법.

청구항 7

표시 장치를 구동하는 드라이버 회로에 입력되는 화상신호의 제1비트 수가, 출력되는 계조 데이터의 제2비트 수보다 많을 경우에, 상기 표시 장치에 상기 제1비트 수의 계조를 표시하도록 하는 표시 방법으로서,

인접하는 계조 사이에 있어서, 소정의 프레임 수를 1조로 하여 프레임 레이트 컨트롤을 행해여 의사계조를 추가하는 제1의사계조 표시스텝과,

연속하는 2계조 사이에 있어서, 소정의 프레임 수를 1조로 하여 프레임 레이트 컨트롤을 행하여 의사계조를 추가하는 제2의사계조 표시스텝을 구비하는 것을 특징으로 하는 표시 방법.

청구항 8

제 7항에 있어서,

상기 제1의사계조 표시스텝의 소정의 프레임 수와, 상기 제2의사계조 표시스텝의 소정의 프레임 수가 다른 것을 특징으로 하는 표시 방법.

청구항 9

제 7항에 있어서,

상기 제1의사계조 표시스텝 및 상기 제2의사계조 표시스텝에서 추가하는 의사계조 수로는, 상기 제1비트 수의 계조를 표시할 수 없는 경우에, 상기 소정의 프레임 수를 순차 올려서 상기 제1의사계조 표시스텝 및 상기 제2의사계조 표시스텝을 반복하여 실행하고, 상기 제1비트 수의 계조에 이를 때까지 의사계조를 순차 추가하는 의사계조 추가스텝을 더 구비하는 것을 특징으로 하는 표시 방법.

청구항 10

제 7항 내지 제 9항 중 어느 한 항에 있어서,

상기 제2의사계조 표시스텝은, 계조-휘도 특성곡선이 비선형이 되는 계조영역에 적용하는 것을 특징으로 하는 표시 방법.

청구항 11

청구항 1에 기재한 표시 방법을 사용하여, 제1비트 수의 계조 데이터를 표시하는 것을 특징으로 하는 표시 장치.

청구항 12

청구항 7에 기재한 표시 방법을 사용하여, 제1비트 수의 계조 데이터를 표시하는 것을 특징으로 하는 표시 장치.

명 세 서

발명의 상세한 설명

기 술 분 야

<1> 본 발명은, 표시 방법 및 이 방법을 사용한 표시 장치에 관하며, 특히, 계조 표시에 관한 표시 방법 및 이 방법을 사용한 표시 장치에 관한 것이다.

배 경 기 술

<2> 최근, 매트릭스형의 화상표시장치(이하, 간단히 표시 장치라고도 한다)에 있어서, 데이터 처리 능력의 향상 등에 의해 입력화상신호의 비트 수가 많아져, 데이터 드라이버 IC로부터 출력할 수 있는 비트 수를 초과하는 경우가 있다. 즉, 표시 장치에서는, 표현할 수 있는 계조수가 데이터 드라이버 IC의 성능에 따르고, 데이터 드라이버 IC로부터 출력할 수 있는 비트 수가 입력화상신호의 비트 수보다도 적을 경우에는, 계조 파쇄나 계조 어긋남 등의 현상이 발생한다. 표시 장치에 계조 파쇄나 계조 어긋남 등의 현상이 발생하면 유저가 표시하고자 하는 화상을 표시 장치에 충실히 재현할 수 없게 된다.

<3> 그 때문에 표시 장치로 화상을 충실하게 재현하고자 하면, 입력화상신호의 비트 수보다 많은 비트 수의 출력이 가능한 데이터 드라이버 IC로 변경할 필요가 있다. 그러나, 데이터 드라이버 IC의 출력할 수 있는 비트 수를 많게 하기 위해서는, 데이터 드라이버 IC의 비용상승이 동반한다. 그래서, 입력화상신호의 비트 수보다 적은 비트 수밖에 출력할 수 없는 데이터 드라이버 IC를 사용해도 입력화상신호의 비트 수의 계조를 표시할 수 있는 방법으로서, 예를 들면 FRC(프레임 레이트 Control)방식을 채용하는 것을 생각할 수 있다.

<4> FRC방식은, 화소 1도트의 표시에 대하여, m프레임(1주기) 중 n(n <m)프레임이 계조 Gp를 표시하고, 나머지 (m-n)프레임이 Gq계조를 표시하는 것으로 관찰자의 눈에 Gp계조와 Gq계조의 프레임 비율의 가중 시간평균의 계조(의사계조)를 시인하도록 하는 방식이다. 또한, 구체적으로, FRC방식을 적용한 표시 장치의 예는 특허문헌 1등에 기재되어 있다.

<5> [특허문헌 1] 일본국 공개특허공보 특개평 10-49108호

발명의 내용

해결 하고자하는 과제

<6> 그러나, j비트의 입력화상신호를 i비트(i <j)출력할 수 있는 데이터 드라이버 IC로 표시하도록 할 경우, FRC방식을 표시 장치에 사용했다고 해도 표현할 수 있는 계조수가 부족하게 되는 문제가 있었다. 구체적으로 설명하면 i비트의 각 계조 사이에 2^(j-i)프레임을 1조 하여 (2^(j-i)-1)개의 의사계조를 FRC방식으로 작성했을 경우, 표시 장치에 있어서 출력할 수 있는 계조수는, {2^j-2^(j-i)+1}개가 된다. 그러나, 표시하려고 하는 입력화상신호의 계조수(2^j)에 대하여, 2^(j-i)-1계조분이 부족하다. 부족한 계조분은, 표시 화상으로서, 소위 「계조 파쇄」가 된다.

<7> 계조 파쇄를 해소하고, 부족한 계조분을 얻기 위해서는, 어떤 계조 Gr과 계조 Gr+1 사이에 있어서만, 2^((j-i)프레임과 다른 프레임 수로 프레임 레이트 컨트롤(FRC)을 행할 필요가 있다. 구체적으로는, 2^(j-i)프레임 수와, 부족한 계조수와 같은 수의 프레임 수{2^(j-i)-1}의 합계인{(2^(j-i+1)-1}개의 프레임 수를 1조로 하여, {2^(j-i+1)-1}-1개의 의사 계조를 작성하고, 부족 계수를 보충하는 방법이 있다.

<8> 그러나, 이러한 종래의 표시 방법으로는, 2^(j-i)프레임을 1조로 하는 의사계조를 작성한 계조간과, 부족 계조를 보충하기 위해 (2^(j-i+1)-1)프레임을 1조로 하는 의사계조를 작성한 계조간이 존재하게 된다. 그 때문에 이 2개의 의사계조의 부분 사이에서 표시가 시간적으로 변화되는 화상의 경우, 프레임 수가 2^(j-i)의 의사계조를 표시할 때에 비하여, 프레임 수가 (2^(j-i+1)-1}의 의사계조를 표시할 때쪽이 극단적으로 주파수가 작아지므로, 사람의 눈에 깜박거림으로 시인되는 경향에 있다는 문제점이 있다.

<9> 그래서, 본 발명은, 상기의 문제점을 해결하기 위해 행해진 것으로, 깜박거림을 저감하면서, 입력되는 화상신호의 계조를 모두 표시가능한 표시 방법 및 이 방법을 사용한 표시 장치를 제공하는 것을 목적으로 한다.

과제 해결수단

<10> 본 발명에 따른 해결 수단은, 표시 장치를 구동하는 드라이버 회로에 입력되는 화상신호의 제1비트 수가, 출력되는 계조 데이터의 제2비트 수 보다 많을 경우에, 표시 장치에 제1비트 수의 계조를 표시하는 표시 방법으로서, 각 계조 사이에, 제1프레임 수를 1조로 하여 프레임 레이트 컨트롤을 행하여 의사계조를 추가하는 제1의사계조 표시스텝과, 제1프레임 수와 다른 제2프레임 수를 1조로 하여 프레임 레이트 컨트롤을 행하고, 제1의사계조 표시스텝을 행한 계조간의 적어도 하나에 의사계조를 추가하는 제2의사계조 표시스텝을 구비한다.

효 과

<11> 본 발명에 기재된 표시 방법은, 제1의사계조 표시스텝을 행한 계조간의 적어도 하나에 제2의사계조 표시스텝의 의사계조를 추가하므로, 깜박거림을 저감하면서, 입력되는 화상신호의 계조를 모두 표시할 수 있도록 하고 있다.

발명의 실시를 위한 구체적인 내용

<12> (실시예 1)

<13> 본 실시예에 따른 매트릭스형의 화상표시장치(이하, 간단히 표시 장치라고도 한다)의 회로 구성을 나타내는 블럭도를 도 1에 나타낸다. 도 1에 나타내는 표시 장치에서는, j비트의 입력화상신호(이하, 간단히 화상신호라고도 한다)가 입력되는 신호처리회로(1)에서는, 화상신호를 레벨에 대응한 디지털 신호로 변환한다. 또한, 신호처리회로(1)에서는, 해당 디지털 신호에 대하여, 타이밍 조정이나 레벨 조정 등을 행하여, 표시 데이터로서 데이터 드라이버 IC(2)에 출력한다.

<14> 데이터 드라이버 IC(2)는, 입력된 표시 데이터를 소정의 계조 데이터(i비트)로서 표시 패널(3)에 공급한다. 한편, 주사 드라이버 IC(4)는, 표시 패널(3)의 각 화소에 대하여 주사 신호를 공급한다. 표시 패널(3)의 각 화소는, 주사 신호가 공급되고 있는 동안에, 데이터 드라이버 IC(2)로부터 공급된 계조 데이터를 표시한다. 또한, 도 1에는 도시하지 않지만, 데이터 드라이버 IC(2) 및 주사 드라이버 IC(4)의 구동 타이밍을 제어하는 타이밍 콘트롤러도 표시 장치에는 설치되어 있다.

<15> 도 1에 나타내는 표시 장치에서는, 화상신호의 비트 수가 j비트이지만, 데이터 드라이버 IC(2)로부터 출력되는

계조 데이터의 비트 수는 i비트이다. 이 때, i비트가 j비트보다 작은 경우에는, 계조 파쇄나 계조 어긋남 등의 현상이 발생하고, 표시하고자 하는 화상을 충실하게 재현할 수 없다. 그 때문에 본 실시예에 따른 표시 장치에서는, 표시하는 화상의 계조수보다도 적은 계조수를 출력할 수 있는 데이터 드라이버 IC(2)에서도, 표시하는 화상의 계조수를 표현할 수 있도록 FRC(Frame Rate Control)방식을 채용한다.

<16> FRC방식은, 배경기술에서도 설명한 바와 같이, 화소 1도트의 표시에 대하여, m프레임(1주기) 중 n(n <m)프레임이 계조 Gp를 표시하고, 나머지 (m-n)프레임이 Gq계조를 표시하는 것으로 관찰자의 눈에 Gp계조와 Gq계조의 프레임 비율의 가중시간 평균의 계조(의사계조)를 시인하도록 하는 방식이다.

<17> 도 2를 사용하여 구체적으로 FRC방식을 설명한다. 우선, 도 2에 나타내는 FRC방식에서는, Gp계조(휘도 레벨을 Lp라고 한다)와, Gq계조(휘도 레벨을 Lq라고 한다) 사이에, 3개의 의사계조를 표시하는 예이다. 이 예에서는, 4프레임을 1조로 하여 프레임 레이트 컨트롤(FRC)을 행한다. 즉, 도 2의 2단째에 나타내는 바와 같이, 4프레임 중 3프레임으로 Gp계조를 표시하고, 나머지 1프레임으로 Gq계조를 표시하면, 시인되는 휘도 레벨은, Gp계조와 Gq계조의 프레임 비율의 가중 시간평균인[Lp X 3/4 + Lq X 1/4]이 된다.

<18> 마찬가지로, 도 2의 3단째에 나타내는 바와 같이, 4프레임 중 2프레임의 각각에서 Gp계조와 Gq계조를 표시하도록 했을 경우, 시인되는 휘도 레벨은 [Lp X 2/4 + Lq X 2/4]= [(Lp+Lq)/2]가 된다. 또한, 도 2의 4단째에 나타내는 바와 같이, 4프레임 중 1프레임으로 Gp계조를 표시하고, 나머지의 3프레임으로 Gq계조를 표시하면, 시인되는 휘도 레벨은, [Lp X 1/4 + Lq X 3/4]이 된다.

<19> 그러나, FRC 방식을 사용했다고 해도, 발명이 이루고자 하는 기술적 과제에서 설명한 바와 같이 i비트의 데이터 드라이버 IC(2)로, j비트(i <j)의 화상신호를 표시하도록 했을 경우, 2^(j-i)-1계조분이 부족하게 된다는 문제가 있었다.

<20> 예를 들면 6비트(계조 0부터 계조 63까지의 64계조수)의 계조 데이터를 출력할 수 있는 데이터 드라이버 IC(2)를 사용하여, 8비트(256계조수)의 화상신호를 표시하도록 한 경우의 화상신호와 계조 데이터의 대응표를 표 1에 나타낸다.

<21> [표 1]

데이터 드라이버 IC 출력 (6비트 계조)	FRC에 의한 휘도 레벨	⇒	화상신호 (8비트의 계조)
[0]	[0]	⇒	[0]
	[0] x3/4+ [1] x1/4	⇒	[1]
	[0] x2/4+ [1] x2/4	⇒	[2]
	[0] x1/4+ [1] x3/4	⇒	[3]
[1]	[1]	⇒	[4]
	[1] x3/4+ [2] x1/4	⇒	[5]
	[1] x2/4+ [2] x2/4	⇒	[6]
	[1] x1/4+ [2] x3/4	⇒	[7]
[2]	[2]	⇒	[8]
	[2] x3/4+ [3] x1/4	⇒	[9]
	[2] x2/4+ [3] x2/4	⇒	[10]
	[2] x1/4+ [3] x3/4	⇒	[11]
•	•		•
•	•		•
•	•		•
•	•		•
[62]	[62]	⇒	[248]
	[62] x3/4+ [63] x1/4	⇒	[249]
	[62] x2/4+ [63] x2/4	⇒	[250]
	[62] x1/4+ [63] x3/4	⇒	[251]
[63]	[63]	⇒	[252]

<22>

<23> 표 1에서는, 좌측부터 데이터 드라이버 IC(2)의 계조, FRC에 의한 휘도 레벨, 화상신호의 계조가 순서대로 나타나 있다. 또한 표 1에서는, 4프레임을 1조로 하여 FRC를 행하고, 6비트의 각 계조 사이에 3계조분의 의사계조를

작성하고 있다.

<24> 그러나, 표 1에서는, 표시되는 계조가 0계조부터 252계조까지이며, 합계(64-1)×3 + 64 = 253계조가 된다. 그 때문에 화상신호의 256계조 표시에 대하여, 데이터 드라이버 IC(2)로부터 출력되는 계조 데이터는 3계조분 부족하게 된다. 이 경우, 일반적으로 표 2에 나타내는 처리가 행해진다.

<25> [표 2]

데이터 드라이버 IC 출력 (6비트 계조)	FRC에 의한 휘도 레벨	⇒	화상신호 (8비트의 계조)
[0]	[0]	⇒	[0]
	[0] x 3/4 + [1] x 1/4	⇒	[1]
	[0] x 2/4 + [1] x 2/4	⇒	[2]
	[0] x 1/4 + [1] x 3/4	⇒	[3]
[1]	[1]	⇒	[4]
	[1] x 3/4 + [2] x 1/4	⇒	[5]
	[1] x 2/4 + [2] x 2/4	⇒	[6]
	[1] x 1/4 + [2] x 3/4	⇒	[7]
[2]	[2]	⇒	[8]
	[2] x 3/4 + [3] x 1/4	⇒	[9]
	[2] x 2/4 + [3] x 2/4	⇒	[10]
	[2] x 1/4 + [3] x 3/4	⇒	[11]
•	•		•
•	•		•
•	•		•
•	•		•
[62]	[62]	⇒	[248]
	[62] x 3/4 + [63] x 1/4	⇒	[249]
	[62] x 2/4 + [63] x 2/4	⇒	[250]
	[62] x 1/4 + [63] x 3/4	⇒	[251]
[63]	[63]	⇒	[252]
	[63]	⇒	[253]
	[63]	⇒	[254]
	[63]	⇒	[255]

<26>

<27> 표 2에서는, 화상신호의 0계조~255계조 중, 252계조~255계조까지가 동일한 휘도 레벨(데이터 드라이버 IC(2)의 63계조)로서 표시되고, 표시 화상으로서는, 소위 「계조 파쇄」가 된다. 또한, 표 2에서는, 저계조측부터 FRC의 의사계조를 설치하는 구성이기 때문에, 고계조측에 「계조 파쇄」가 생기고 있지만, 반대로, 고계조측부터 FRC의 의사계조를 설치하는 구성이면, 저계조측에 「계조 파쇄」가 생기게 된다.

<28> 이 계조 파쇄를 해소하고, 부족한 계조분을 얻기 위해, 「발명이 이루고자 하는 기술적 과제」에서 설명한 예에서는, 어떤 계조 Gr과 계조 Gr+1 사이에만, 다른 계조와 다른 프레임 수를 1조로 하여 의사계조를 작성하는 방법이 나타나 있다. 구체적으로 표 1의 경우에 적용하면, 표 3에 나타내는 바와 같이 부족한 3계조분을 얻기 위해, 데이터 드라이버 IC(2)의 62계조와 63계조 사이에만, 7프레임을 1단위로 하여 FRC를 행한다.

<29> [표 3]

데이터 드라이버 IC 출력 (6비트계조)	FRC에 의한 휘도 레벨	⇒	화상신호 (8비트의 계조)
[0]	[0]	⇒	[0]
	[0] x3/4+[1] x1/4	⇒	[1]
	[0] x2/4+[1] x2/4	⇒	[2]
	[0] x1/4+[1] x3/4	⇒	[3]
[1]	[1]	⇒	[4]
	[1] x3/4+[2] x1/4	⇒	[5]
	[1] x2/4+[2] x2/4	⇒	[6]
	[1] x1/4+[2] x3/4	⇒	[7]
[2]	[2]	⇒	[8]
	[2] x3/4+[3] x1/4	⇒	[9]
	[2] x2/4+[3] x2/4	⇒	[10]
	[2] x1/4+[3] x3/4	⇒	[11]
•	•		•
•	•		•
•	•		•
•	•		•
[62]	[62]	⇒	[248]
	[62] x6/7+[63] x1/7	⇒	[249]
	[62] x5/7+[63] x2/7	⇒	[250]
	[62] x4/7+[63] x3/7	⇒	[251]
	[62] x3/7+[63] x4/7	⇒	[252]
	[62] x2/7+[63] x5/7	⇒	[253]
	[62] x1/7+[63] x6/7	⇒	[254]
[63]	[63]	⇒	[255]

<30>

<31> 즉, 표 3에서는, 데이터 드라이버 IC(2)의 62계조와 63계조 사이에, 6계조분의 의사계조를 추가하여, 합계 (64-2)×4 + 7 + 1 = 256계조를 얻고 있다. 여기에서, 7프레임을 1단위로 했지만, 신호처리회로(1)의 알고리즘의 간편성으로 8프레임을 1단위로서 작성된 7계조의 의사계조 중, 6계조를 사용하는 구성이어도 된다.

<32> 그러나, 6비트(64 계조수)의 데이터 드라이버 IC(2)를 사용하여, 8비트(256 계조수)의 계조 데이터를 표시하도록 할 경우, 계조 데이터의 247계조 이하의 의사계조는, 계조{4n-3}, 계조{4n-2}, 계조{4n-1}(n은 자연수)가 되고, 2개의 계조 레벨이 변화되는 주기가 4프레임(주파수로서는 일반적으로 15Hz)이 된다. 한편, 계조 데이터의 249계조 이상의 의사계조에서는, 2개의 계조 레벨이 변화되는 주기가 7프레임(주파수로서는 약 8Hz)으로 저주파가 된다. 그 때문에 4프레임의 의사계조와 7프레임의 의사계조가 시간적으로 변화되는 화상에서는, 사람의 눈에 깜박거림이 시인된다.

<33> 그래서, 본 실시예에 따른 표시 장치에서는, 깜박거림을 저감하면서, 입력되는 화상신호의 계조를 모두 표시 가능하게 하는 이하의 표시 방법을 채용하고 있다. 도 3에, 본 실시예에 따른 표시 방법의 플로챠트를 나타낸다. 도 3에 나타내는 플로챠트에서는, i비트의 계조 데이터를 출력할 수 있는 데이터 드라이버 IC(2)를 사용하여, j비트(i<j)의 화상신호의 계조를 표시하는 표시 방법이다. 우선, 도 3에 나타내는 플로챠트에서는, 2^(j-i)프레임을 1조로 하여 FRC를 행하여 2^(j-i)-1개의 의사계조를 i비트의 각 계조 사이에 작성한다(스텝 S1). 또한, 스텝 S1에 의해, FRC에 의존하지 않는 계조수 2^i개에, FRC에 의한 계조수 {2^j-2^i-2^(j-i)+1}개를 추가한 계조수를 표시할 수 있게 된다.

<34> 다음에 화상신호의 계조수 2^j로부터, 부족한 계조수 {2^(j-i)-1)에 대해서, 계조 Gp와 계조 Gp+1 사이에, 3프레임을 1조로 하여 FRC를 행하여 의사계조 {Gp X 2/3 + (Gp+1)×1/3}, (Gp X 1/3 + (Gp+1)×2/3)를 작성한다(스텝 S2). 즉 본 실시예에 따른 표시 방법에서는, 4프레임을 1조로 하여 FRC를 행한 의사계조와, 3프레임을 1조로 하여 FRC를 행한 의사계조가 어느 계조 사이에 공존하게 된다.

<35> 또한, 부족한 계조수 {2^(j-i)-1}가 1개인 경우에는, {Gp X 2/3 + (Gp+1)×1/3} 또는 {Gp X 1/3+ (Gp+1)×2/3}의 어느 것을 사용해도 된다. 또한 부족한 계조수가 3개인 경우에는, 계조 Gp와 계조 Gp+1 사이에 스텝 S2의

의사계조를 2개 사용하고, 별도의 계조 Gq와 계조 Gq+1 사이에 스텝 S2의 의사계조를 1개 사용한다.

<36> 다음에 스텝 S1 및 스텝 S2에서 추가한 의사계조와 i비트의 계조수를 합한 합계 계조수가, 화상신호의 계조수 2^j에 이를 때까지, 스텝 S2에 의한 의사계조를 계조 사이에 추가한다(스텝 S3).

<37> 본 실시예에 따른 표시 방법의 구체적인 예를 표 4에 나타낸다.

<38> [표 4]

데이터 드라이버 IC 출력 (6비트계조)	FRC에 의한 휘도 레벨	⇒	화상신호 (8비트의 계조)
[0]	[0]	⇒	[0]
	[0] x3/4+[1] x1/4	⇒	[1]
	[0] x2/4+[1] x2/4	⇒	[2]
	[0] x1/4+[1] x3/4	⇒	[3]
[1]	[1]	⇒	[4]
	[1] x3/4+[2] x1/4	⇒	[5]
	[1] x2/4+[2] x2/4	⇒	[6]
	[1] x1/4+[2] x3/4	⇒	[7]
[2]	[2]	⇒	[8]
	[2] x3/4+[3] x1/4	⇒	[9]
	[2] x2/4+[3] x2/4	⇒	[10]
	[2] x1/4+[3] x3/4	⇒	[11]
•	•		•
•	•		•
•	•		•
•	•		•
[61]	[61]	⇒	[244]
	[61] x3/4+[62] x1/4	⇒	[245]
*	[61] x2/3+[62] x1/3	⇒	[246]
	[61] x2/4+[62] x2/4	⇒	[247]
	[61] x1/4+[62] x3/4	⇒	[248]
[62]	[62]	⇒	[249]
	[62] x3/4+[63] x1/4	⇒	[250]
*	[62] x2/3+[63] x1/3	⇒	[251]
	[62] x2/4+[63] x2/4	⇒	[252]
*	[62] x1/3+[63] x2/3	⇒	[253]
	[62] x1/4+[63] x3/4	⇒	[254]
[63]	[63]	⇒	[255]

<39>

<40> 표 4에서는, 6비트(64계조수)출력의 데이터 드라이버 IC(2)를 사용하여, 8비트(256 계조수)의 계조 데이터를 표시하는 경우를 나타낸다. 우선, 6비트의 각 계조 사이에, 4(2^(8-6))프레임을 1조로 하여 FRC를 행하고, 3개의 의사계조를 작성한다. 이것은 스텝 S1에 대응하여, 작성된 의사계조를 합한 계조수는 (64-1)×4 + 1 = 253계조수가 된다. 이 계조수는, 입력된 화상신호의 계조수인 256계조수에 대하여 3계조수 적다.

<41> 그래서, 계조 [62]와 계조 [63] 사이에, 3프레임을 1조로 하여 FRC를 행해 작성된 의사계조{[62]×2/3+[63]×1/3} 및 {[62]×1/3+ [63]×2/3}을 추가한다(스텝 S2). 또한, 4프레임을 1단위로 하여 작성한 3개의 의사계조의 계조 레벨과, 3프레임을 1단위로 하여 작성한 2개의 의사계조의 계조 레벨을 비교하여, 작은 쪽부터 순서대로 의사계조와 8비트의 계조수를 대응시킨다.

<42> 표 4에서는, 계조{251}에 의사계조 {[62]×2/3+ [63]×1/3}, 계조{253}에 의사계조{[62]×1/3+ [63]×2/3}를 대응시키고 있다. 또한, 계조 [61]과 계조 [62] 사이에, 3프레임을 1조로 하여 FRC를 행해 작성한 의사계조 {[61]×2/3+ [62]×1/3}를 계조{246}으로 하고 있다.

<43> 이상과 같이, 본 실시예에서는, i비트의 계조수를 출력할 수 있는 데이터 드라이버 IC(2)로, j비트(i <j)의 화상신호를 표시했을 경우, i비트의 각 계조 사이에, 2^(j-i)프레임을 1조로 하여 FRC를 행해 작성한 의사계조를

추가한다. 또한, 부족한 계조수{2^(j-i)-1}에 대하여, 3프레임을 1조로 하여 FRC를 행해 작성한 의사계조를 추가한다. 추가할 수 있는 최대 계조수는, 2× (2^i-1)이다. 또한, 상기의 의사계조의 추가한 후에도 더 부족한 경우에는, 5프레임을 1조로 하여 FRC를 행할지, 7프레임을 1조로 하여 FRC를 행할지에 따라 작성된 의사계조를 추가할 수 있다. 본 실시예에 따른 표시 방법 및 이 표시 방법을 사용한 표시 장치에 의하면, 깜박거림을 저감하면서, 입력되는 화상신호의 계조수 2^j의 전부를 표시할 수 있다.

<44> (실시예 2)

<45> 도 4에, 본 실시예에 따른 표시 방법의 플로챠트를 나타낸다. 도 4에 나타내는 플로챠트에서는, i비트의 계조 데이터를 출력할 수 있는 데이터 드라이버 IC(2)를 사용하여, j비트(i <j)의 화상신호의 계조를 표시한다. 우선, 도 4에 나타내는 플로챠트에서는, 2프레임 및 3프레임을 1조로 하여 FRC를 행해 작성한 의사계조를, i비트의 각계조 사이에 추가한다(스텝 S1). 예를 들면 계조 Gk와 계조 Gk+1 사이에는, 2프레임을 1조로 하여 FRC를 행해 작성한 의사계조{Gk X 1/2 + (Gk+1)×1/2} 및 3프레임을 1조로 하여 FRC를 행해 작성한 의사계조{Gk X 2/3+ (Gk+1)×1/3}, {Gk X 1/3 + (Gk+1)×2/3}가 추가된다.

<46> 이러한 의사계조 및 원래의 i비트의 계조수를 합한 합계 계조수는, 2^i+ (2^i-1) + (2^i-1)×2 = 2^(i + 2)-3이 된다. 여기에서, 합계 계조수는, 입력된 화상신호의 계조수 2^j에 대하여, {2^j-2^(i+2)+3}계조수 부족하게 된다.

<47> 다음에 계조 Gp와 계조 Gp+1 사이에, 4프레임을 1조로 하여 FRC를 행해 작성한 의사계조 {Gp X 1/4+ (Gp+1)×3/4}, {Gp X 3/4 + (Gp+1)×1/4}을 부족한 계조수에 대하여 추가한다(스텝 S5). 이 때, 부족한 계조수 {2^j-2^(i+2)+3}가 1개인 경우에는, {G p X 1/4 + (Gp+1)×3/4} 또는 {Gp X 3/4 + (Gp+1)×1/4}의 어느 것을 사용해도 된다. 또한 부족한 계조수가 3개인 경우에는, 계조 Gp와 계조 Gp+1 사이에 스텝 S5의 의사계조를 2개 추가하고, 별도의 계조 Gq와 계조 Gq+1 사이에 스텝 S5의 의사계조를 1개 추가한다.

<48> 다음에 스텝 S4 및 스텝 S5에서 추가한 의사계조와 i비트의 계조수를 합한 합계 계조수가, 화상신호의 계조수 2^j에 이를 때까지, 스텝 S5에 의한 의사계조를 계조 사이에 추가한다(스텝 S6).

<49> 다음에 본 실시예에 따른 표시 방법의 구체적인 예를 표 5에 나타낸다.

<50> [표 5]

데이터 드라이버 IC 출력 (6비트 계조)	FRC에 의한 휘도 레벨	⇒	화상신호 (8비트의 계조)
[0]	[0]	⇒	[0]
	[0] x2/3+ [1] x1/3	⇒	[1]
	[0] x1/2+ [1] x1/2	⇒	[2]
	[0] x1/3+ [1] x2/3	⇒	[3]
[1]	[1]	⇒	[4]
	[1] x2/3+ [2] x1/3	⇒	[5]
	[1] x1/2+ [2] x1/2	⇒	[6]
	[1] x1/3+ [2] x2/3	⇒	[7]
[2]	[2]	⇒	[8]
	[2] x2/3+ [3] x1/3	⇒	[9]
	[2] x1/2+ [3] x1/2	⇒	[10]
	[2] x1/3+ [3] x2/3	⇒	[11]
•	•		•
•	•		•
•	•		•
•	•		•
[61]	[61]	⇒	[244]
*	[61] x3/4+ [62] x1/4	⇒	[245]
	[61] x2/3+ [62] x1/3	⇒	[246]
	[61] x1/2+ [62] x1/2	⇒	[247]
	[61] x1/3+ [62] x2/3	⇒	[248]
[62]	[62]	⇒	[249]
*	[62] x3/4+ [63] x1/4	⇒	[250]
	[62] x2/3+ [63] x1/3	⇒	[251]
	[62] x1/2+ [63] x1/2	⇒	[252]
	[62] x1/3+ [63] x2/3	⇒	[253]
*	[62] x1/4+ [63] x3/4	⇒	[254]
[63]	[63]	⇒	[255]

<51>

<52> 표 5에서는, 6비트(64계조수)출력의 데이터 드라이버 IC(2)를 사용하여, 8비트(256 계조수)의 계조 데이터를 표시하도록 하는 경우를 나타낸다. 우선, 6비트의 각 계조 사이에, 2프레임 및 3프레임을 1조로 하여 FRC를 행하고, 3개의 의사계조를 작성한다. 이것은 스텝 S4에 대응하여, 작성된 의사계조를 합한 계조수는 (64-1) × 4 + 1 = 253계조수가 된다. 이 계조수는, 입력된 화상신호의 계조수인 256계조수에 대하여 3계조수 적다.

<53> 그래서, 계조 [62]와 계조 [63] 사이에, 4프레임을 1조로 하여 FRC를 행해 작성된 의사계조{[62]×3/4 + [63]×1/4} 및 {[62]×1/4+ [63]×3/4}을 추가한다(스텝 S5). 또한, 2프레임 및 3프레임을 1단위로 하여 작성한 3개의 의사계조의 계조 레벨과, 4프레임을 1단위로서 작성한 2개의 의사계조의 계조 레벨을 비교하여 작은 쪽부터 순서대로 의사계조와 8비트의 계조수를 대응시킨다. 표 4에서는, 계조{250}에 의사계조 {[62]×3/4+ [63]×1/4}, 계조{254)에 의사계조{[62]×1/4+ [63]×3/4}을 대응시키고 있다. 또한, 계조 [61]과 계조 [62] 사이에, 4프레임을 1조로 하여 FRC를 행해 작성한 의사계조{[61]×3/4+ [62]×1/4}를 계조{245}로 하고 있다.

<54> 이상과 같이, 본 실시예에 따른 표시 방법에서는, i비트의 계조수를 출력할 수 있는 데이터 드라이버 IC(2)로, j비트(i <j)의 화상신호를 표시했을 경우, i비트의 각 계조 사이에, 2프레임 및 3프레임을 1조로 하여 FRC를 행해 작성한 의사계조를 추가한다. 또한, 본 실시예에 따른 표시 방법에서는, 부족한 계조수{2^(i+2)-3}에 대하여, 4프레임을 1조로 하여 FRC를 행해 작성한 의사계조수를 추가하고 있다. 또한, 4프레임을 1조로 한 FRC의 경우, 최대 2× (2^i-1)개의 의사계조를 추가하는 것이 가능하지만, 더 부족한 경우에는, 5프레임을 1조로 한 FRC나, 7프레임을 1조로 한 FRC에 의해 작성한 의사계조를 더 추가해도 된다.

<55> 본 실시예에 따른 표시 방법 및 이 표시 방법을 사용한 표시 장치에 의하면, n프레임(n=2, 3, 4 , · · ·)을 1조로 하여 FRC를 행하여 의사계조를 작성하므로, 의사계조의 프레임 주파수가 가능한 한 높아져 깜박거림을 억제

하면서 입력된 화상신호의 계조수를 전부 표시할 수 있다.

<56> (실시예 3)

<57> 도 5에, 본 실시예에 따른 표시 방법의 플로챠트를 나타낸다. 도 5에 나타내는 플로챠트에서는, i비트의 계조 데이터를 출력할 수 있는 데이터 드라이버 IC(2)를 사용하여, j비트(i <j)의 화상신호의 계조를 표시하도록 할 경우에, 우선, 2^(j-i)프레임을 1조로 하여 FRC를 행해 작성된 의사계조를, i비트의 각 계조 사이에 작성한다(스텝 S7). 또한, 스텝 S7에 의해, FRC에 의존하지 않는 계조수 2^i개에, FRC에 의한 계조수{(2^j-2^i-2^(j-i)+1}개를 추가한 계조수를 표시할 수 있게 된다.

<58> 다음에 스텝 S7에 의한 의사계조를 추가 후에 부족한 계조수{2^(j-i)-1}에 대하여, 계조 Gp-1(휘도 레벨을 Lp-1이라고 한다)과 계조 Gp+1(휘도 레벨을 Lp+1로 한다) 사이(연속하는 2계조 사이)에, 2프레임을 1조로 하여 FRC를 행하는 것으로 작성한 의사계조 Gc를 추가한다(스텝 S8). 스텝 S8에서 작성된 의사계조 Gc의 휘도 레벨은 {(Lp-1)+ (Lp+1)}/2가 되지만, 계조 Gp-1과 계조 Gp+1 사이에는 스텝 S7에 의한 의사계조도 존재하므로, 이 의사계조의 휘도 레벨과의 대소관계로 계조의 순서를 부여한다.

<59> 예를 들면 도 6에, 계조 Gp-1과 계조 Gp+1 사이에 있어서의 휘도 레벨과 계조의 관계를 나타낸다. 도 6에서는, 가로축을 계조, 세로축을 휘도 레벨로 하고 있다. 그리고, 도 6에는, 계조 Gp-1과 계조 Gp 사이에 4프레임을 1조로 하여 FRC를 행해 작성한 3개의 의사계조 Ga1, Ga2, Ga3, 계조 Gp와 계조 Gp+1 사이에 4프레임을 1조로 하여 FRC를 행해 작성한 3개의 의사계조 Gb1, Gb2, Gb3이 각각 도시되어 있다.

<60> 또한, 도 6에는, 계조 Gp-1과 계조 Gp+1 사이에 2프레임을 1조로 하여 FRC를 행해 작성한 의사계조 Gc가 도시되어 있지만, 그 도시되는 위치는, 의사계조 Gc의 휘도 레벨 ({(Lp-1)+ (Lp+1)}/2)과, 다른 의사계조 Ga1, Ga2, Ga3, Gb1, Gb2, Gb3의 휘도 레벨을 비교하여 결정된다. 도 6의 예에서는, 휘도 레벨의 크기가 계조 Gp <의사계조 Gc <의사계조 Gb1이 되므로, 의사계조 Gc가 계조 Gp와 의사계조 Gb1 사이에 도시되게 된다.

<61> 다음에 스텝 S7 및 스텝 S8에서 추가한 의사계조와 i비트의 계조수를 합한 계조수가, 화상신호의 계조수 2^에 이를 때까지, 스텝 S8에 의한 의사계조를 연속하는 2계조 사이에 추가한다(스텝 S9). 스텝 S8에서는, 계조 Gp-1과 계조 Gp+1 사이에 있어서 2프레임을 1조로 하여 FRC를 행함으로써 작성된 의사계조를 최대 2^i-2개 추가할 수 있다. 그러나, 스텝 S8에서 추가하는 의사계조에서는, 부족한 계조수를 보충할 수 없는 경우에는, 계조 Gp-1과 계조 Gp+1 사이에 있어서 3프레임이나 5프레임을 1조로 하여 FRC를 행해 작성된 의사계조를 더 추가해도 좋다. 또한, 추가된 의사계조의 계조순서는, 휘도 레벨의 대소관계에 의해 결정되는 것은 물론이다.

<62> 다음에 본 실시예에 따른 표시 방법의 구체적인 예를 표 6에 나타낸다.

<63> [표 6]

데이터 드라이버 IC 출력 (6비트 계조)	FRC에 의한 휘도 레벨	⇒	화상신호 (8비트의 계조)
[0]	[0]	⇒	[0]
	[0] x 3/4+ [1] x 1/4	⇒	[1]
	[0] x 2/4+ [1] x 2/4	⇒	[2]
	[0] x 1/4+ [1] x 3/4	⇒	[3]
[1]	[1]	⇒	[4]
*	[0] x 1/2+ [2] x 1/2	⇒	[5]
	[1] x 3/4+ [2] x 1/4	⇒	[6]
	[1] x 2/4+ [2] x 2/4	⇒	[7]
	[1] x 1/4+ [2] x 3/4	⇒	[8]
[2]	[2]	⇒	[9]
*	[1] x 1/2+ [3] x 1/2	⇒	[10]
	[2] x 3/4+ [3] x 1/4	⇒	[11]
	[2] x 2/4+ [3] x 2/4	⇒	[12]
	[2] x 1/4+ [3] x 3/4	⇒	[13]
[3]	[3]	⇒	[14]
*	[2] x 1/2+ [4] x 1/2	⇒	[15]
	[3] x 3/4+ [4] x 1/4	⇒	[16]
	[3] x 2/4+ [4] x 2/4	⇒	[17]
	[3] x 1/4+ [4] x 3/4	⇒	[18]
[4]	[4]	⇒	[19]
	[0] x 3/2+ [5] x 1/4	⇒	[20]
	[4] x 2/4+ [5] x 2/4	⇒	[21]
	[4] x 1/4+ [5] x 3/4	⇒	[22]
•	•		•
•	•		•
•	•		•
•	•		•
[61]	[61]	⇒	[247]
	[61] x 3/4+ [62] x 1/4	⇒	[248]
	[61] x 2/4+ [62] x 2/4	⇒	[249]
	[61] x 1/4+ [62] x 3/4	⇒	[250]
[62]	[62]	⇒	[251]
	[62] x 3/4+ [63] x 1/4	⇒	[252]
	[62] x 2/4+ [63] x 2/4	⇒	[253]
	[62] x 1/4+ [63] x 3/4	⇒	[254]
[63]	[63]	⇒	[255]

<64>

<65> 표 6에서는, 6비트(64 계조수)출력의 데이터 드라이버 IC(2)를 사용하여, 8비트(256계조수)의 계조 데이터를 표시하는 경우를 나타낸다. 우선, 6비트의 각 계조 사이에, 4프레임(2^(8-6))프레임을 1조로 하여 FRC를 행하고, 3개의 의사계조를 작성한다. 이것은 스텝 S7에 대응하여, 작성된 의사계조를 합한 계조수는 (64-1)×4 + 1 = 253계조수가 된다. 이 계조수는, 입력된 화상신호의 계조수인 256계조수에 대하여 3계조수 적다.

<66> 그래서, 계조 [0]과 계조 [2] 사이에 있어서, 2프레임을 1조로 하여 FRC를 행하여 {([0]×1/2+ [2]×1/2}의 휘도 레벨을 가지는 의사계조를 작성한다(스텝 S8). 이 의사계조의 휘도 레벨과, 계조 [0]과 계조 [2] 사이에 있어서 스텝 S7에서 추가된 의사계조를 포함하는 7개의 계조의 휘도 레벨을 비교하여, 작은 쪽부터 순서대로 8비트의 계조수를 대응시킨다. 표 6의 예에서는, {[0]×1/2+ [2]×1/2}의 휘도 레벨을 가지는 의사계조를 B비트의 계조표현에서 {5}로 설정했다.

<67> 마찬가지로, 계조 [1]과 계조 [3] 사이에 있어서, 2프레임을 1조로 하여 FRC를 행하여{[1]×1/2+ [3]×1/2}의 휘도 레벨을 가지는 의사계조를 작성하고, 8비트의 계조표현에서 {10}으로 설정했다. 또한, 계조 [2]와 계조 [4] 사이에 있어서, 2프레임을 1조로 하여 FRC를 행하여 {[2]×1/2 + [4]×1/2)의 휘도 레벨을 가지는 의사계조를 작성하고, 8비트의 계조표현에서 {15}로 설정했다.

<68> 또한, 본 실시예에 따른 표시 방법에서는, 부족한 계조에 대하여, 연속하는 2계조 사이에 있어서 2프레임을 1조로 하여 FRC를 행해 작성한 의사계조를 추가하고 있다. 그러나, 표시 장치의 계조-휘도(레벨)특성이 선형이 되는 영역의 계조에 대하여 본 실시예에 따른 표시 방법을 사용했을 경우, 의사계조와 일반적인 계조의 휘도 레벨의 차이가 없어지는 것을 생각할 수 있다. 그 때문에 본 실시예에 따른 표시 방법에서는, 특히 스텝 S8의 의사계조를 적용하는 계조가 표시 장치의 계조-휘도(레벨)특성이 비선형이 되는 영역인 것이 바람직하다.

<69> 이상과 같이, 본 실시예에 따른 표시 방법 및 이 표시 방법을 사용한 표시 장치에서는, 연속하는 2계조 사이에, 2프레임을 1조로 하여 FRC를 행해 작성한 의사계조를 추가하므로, 실시예 1과 같이 3프레임을 1조로 하여 FRC를 행하여 의사계조를 작성하는 경우에 비해, FRC의 주파수가 높아지고, 계조간의 휘도차가 비교적 작을 경우에 깜박거림을 경감할 수 있다.

<70> (실시예 4)

<71> 도 7에, 본 실시예에 따른 표시 방법의 플로챠트를 나타낸다. 도 7에 나타내는 플로챠트에서는, i비트의 계조 데이터를 출력할 수 있는 데이터 드라이버 IC(2)를 사용하여, j비트(i <j)의 화상신호의 계조를 표시하는 경우의 표시 방법이다. 우선, 2프레임을 1조로 하여 FRC를 행해 작성한 의사계조를, i비트의 각 계조 사이에 작성한다(스텝 S10). 예를 들면 계조 Gp와 계조 Gp+1 사이에는, 2프레임을 1조로 하여 FRC를 행해 작성한 의사계조 {Gp X 1/2 + (Gp+1)×1/2}를 추가한다. 또한, 스텝 S10에 의해 추가되는 계조수는 [2^i-1]개가 된다.

<72> 다음에 i비트의 각 계조 사이에 있어서 1계조분 떨어진 2계조 사이(연속하는 2계조 사이)에 대하여, 2 프레임을 1조로 하여 FRC를 행하여 작성되는 의사계조를 추가한다(스텝 S11). 예를 들면 계조 Gp-1과 계조 Gp+1 사이에, 2프레임을 1조로 하여 FRC를 행해 작성한 의사계조{(Gp-1)×1/2 + (Gp+1)×1/2)를 추가한다. 또한, 스텝 S11에 의해 추가되는 계조수는 [2^i-2]개가 된다. 또한 스텝 S11에서 작성한 의사계조 중, i비트의 계조 또는 스텝 S10에서 작성한 의사계조의 휘도 레벨과 같은 정도의 휘도 레벨이 되는 의사계조는 제외한다.

<73> 다음에 스텝 S12에서는, 스텝 S10 및 스텝 S11에서 추가한 의사계조와 i비트의 계조수를 합한 합계 계조수가, 화상신호의 계조수 2^i를 충족시키고 있는 지 여부를 판단한다. 그리고, 스텝 S12에 있어서, 합계 계조수가, 화상신호의 계조수 2^j를 충족시키고 있는 경우에는 의사계조의 설정을 종료하고, 충족시키지 않은 경우에는 스텝 S13으로 진행한다.

<74> 다음에 스텝 S13에서는, 3프레임을 1조로 하여 FRC를 행해 작성한 의사계조를, i비트의 각 계조 사이에 작성한다. 예를 들면 계조 Gp와 계조 Gp+1 사이에는, 3프레임을 1조로 하여 FRC를 행해 작성한 의사계조 {Gp X 2/3 + (Gp+1)×1/3), {Gp X 1/3 + (Gp+1)×2/3)를 추가한다. 또한, 스텝 S13에 의해 추가되는 계조수는 {2 × (2^i-1)}개가 된다. 또한 스텝 S13에서 작성한 의사계조 중, i비트의 계조 또는 스텝 S10, 11에서 작성한 의사계조의 휘도 레벨과 같은 정도의 휘도 레벨이 되는 의사계조는 제외한다.

<75> 다음에 스텝 S14에서는, 스텝 S10, 스텝 S11 및 스텝 S13에서 추가한 의사계조와 i비트의 계조수를 합한 합계 계조수가, 화상신호의 계조수 2^j를 만족하고 있는 지 여부를 판단한다. 그리고, 스텝 S14에 있어서, 합계 계조수가, 화상신호의 계조수 2^j를 충족시키고 있는 경우에는 의사계조의 설정을 종료하고, 충족시키지 않는 경우에는 스텝 S15로 진행된다.

<76> 다음에 스텝 S15에서는, i비트의 각 계조 사이에 있어서 1계조분 떨어진 2계조 사이(연속하는 2계조 사이)에 대하여, 3프레임을 1조로 하여 FRC를 행해 작성한 의사계조를 추가한다. 예를 들면 계조 Gp-1과 계조 Gp+1 사이에, 3프레임을 1조로 하여 FRC를 행해 작성한 의사계조 {(Gp-1) × 2/3 + (Gp101)×1/3}, {(Gp-1) × 1/3 + (Gp+1)×2/3}를 추가한다. 또한, 스텝 S15에 의해 추가되는 계조수는 {2 × (2^i-2)}개가 된다. 또한 스텝 S15에서 작성한 의사계조 중, i비트의 계조 또는 스텝 S10, 11, 13에서 작성한 의사계조의 휘도 레벨과 같은 정도의 휘도 레벨이 되는 의사계조는 제외한다.

<77> 다음에 스텝 S16에서는, 스텝 S10, 스텝 S11, 스텝 S13 및 스텝 S15에서 추가한 의사계조와 i비트의 계조수를 합한 합계 계조수가, 화상신호의 계조수 2^j를 만족시키고 있는 지 여부를 판단한다. 그리고, 스텝 S16에 있어서, 합계 계조수가, 화상신호의 계조수 2^j를 충족시키고 있는 경우에는 의사계조의 설정을 종료하고, 충족시키지 않는 경우에는 다음 스텝으로 진행된다.

<78> 다음 스텝 이후는, 스텝 S13부터 스텝 S16과 동일 처리에 있어서 프레임 수를 4, 5, 6···으로 순서대로 올린다. 즉, 각 계조 사이에, N프레임을 1조로 하여 FRC를 행하여 작성한 의사계조와, 연속하는 2계조 사이에, N프레임을 1조로 하여 FRC를 행해 작성한 의사계조를 순차로 추가하여, 합계 계조수가 화상신호의 계조수 2^j가

될 때까지 행한다.

<79> 이상과 같이, 본 실시예에 따른 표시 방법에서는, 각 계조 사이에, N프레임을 1조로 하여 FRC를 행해 작성한 의사계조와, 연속하는 2계조 사이에, N프레임을 1조로 하여 FRC를 행해 작성한 의사계조를 순차 추가하여, N의 값(2이상의 자연수)을 순차 올려 화상신호의 계조수까지 추가한다. 그로 인해 본 실시예에 따른 표시 방법 및 이 표시 방법을 사용한 표시 장치에서는, FRC의 주파수가 높은 순서로 의사계조를 작성하므로, 주파수가 높은 의사계조의 수가 많아지고, 계조 사이의 휘도차이가 비교적 작을 경우에 깜박거림을 경감할 수 있다.

도면의 간단한 설명

<80> 도 1은 본 발명의 실시예 1에 따른 표시 장치의 블럭도이다.

<81> 도 2는 본 발명의 실시예 1에 따른 표시 장치의 FRC를 설명하는 도면이다.

<82> 도 3은 본 발명의 실시예 1에 따른 표시 방법의 플로챠트이다.

<83> 도 4는 본 발명의 실시예 2에 따른 표시 방법의 플로챠트이다.

<84> 도 5는 본 발명의 실시예 3에 따른 표시 방법의 플로챠트이다.

<85> 도 6은 본 발명의 실시예 3에 따른 계조와 휘도 레벨의 관계를 설명하는 도면이다.

<86> 도 7은 본 발명의 실시예 4에 따른 표시 방법의 플로챠트이다.

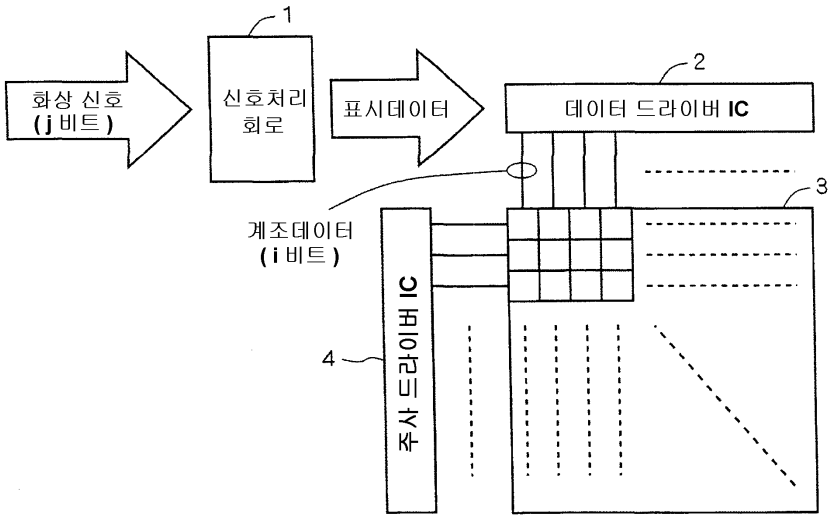
<87> [부호의 설명]

<88> 1 : 신호처리회로 2 : 데이터 드라이버 IC

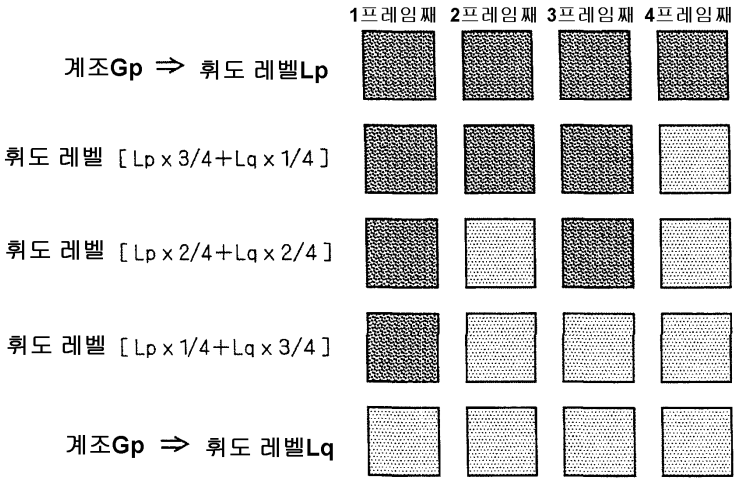
<89> 3 : 표시 패널 4 : 주사 드라이버 IC

도면

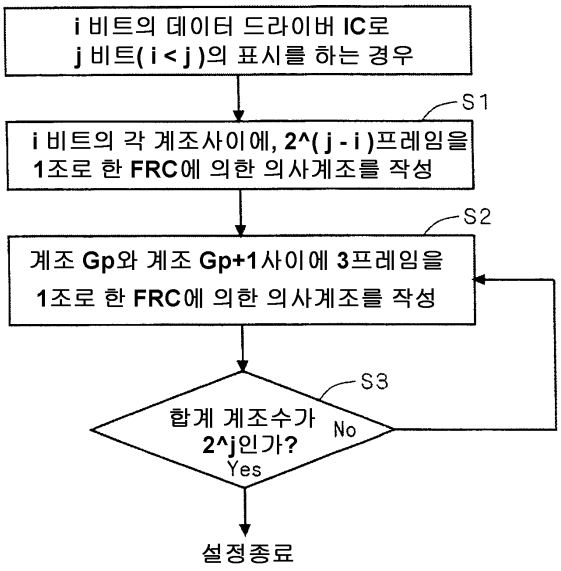
도면1



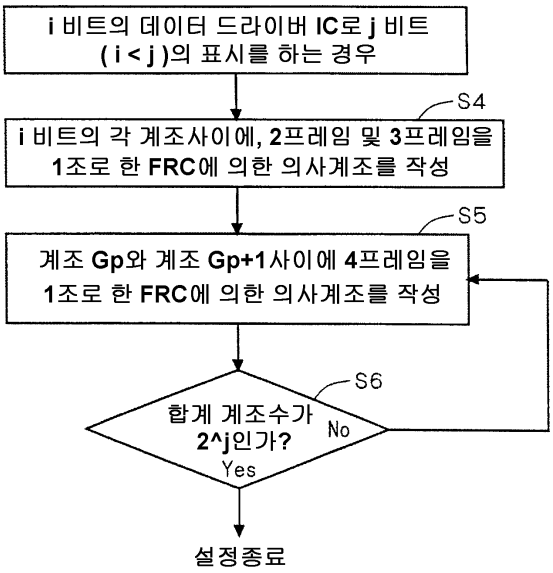
도면2


1프레임째
2프레임째
3프레임째
4프레임째
계조Gp ⇒ 휘도 레벨Lp
휘도 레벨 [Lp x 3/4+Lq x 1/4]
휘도 레벨 [Lp x 2/4+Lq x 2/4]
휘도 레벨 [Lp x 1/4+Lq x 3/4]
계조Gp ⇒ 휘도 레벨Lq

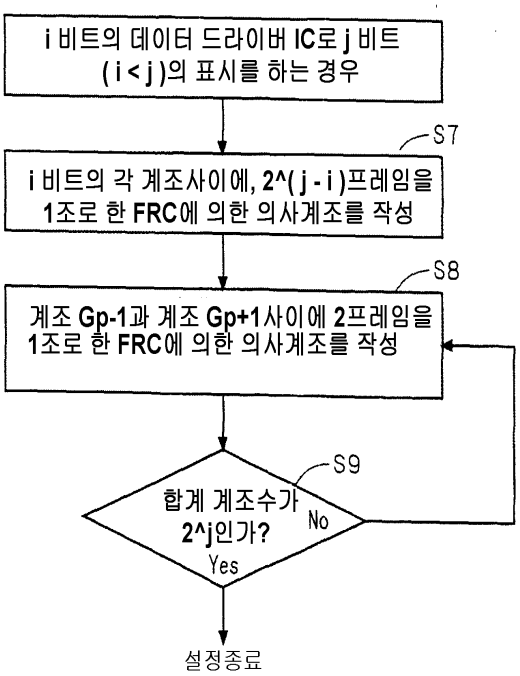
도면3


i 비트의 데이터 드라이버 IC로
j 비트(i < j)의 표시를 하는 경우
S1
i 비트의 각 계조사이에, 2^(j - i)프레임을
1조로 한 FRC에 의한 의사계조를 작성
S2
계조 Gp와 계조 Gp+1사이에 3프레임을
1조로 한 FRC에 의한 의사계조를 작성
S3
합계 계조수가
2^j인가?
No
Yes
설정종료

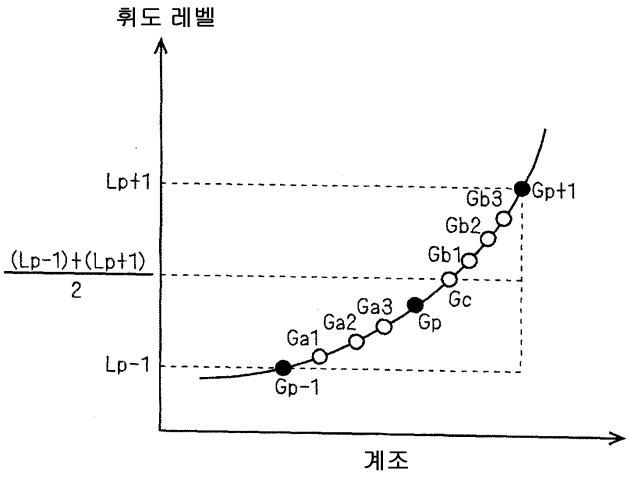
도면4


i 비트의 데이터 드라이버 IC로 j 비트
(i < j)의 표시를 하는 경우
S4
i 비트의 각 계조사이에, 2프레임 및 3프레임을
1조로 한 FRC에 의한 의사계조를 작성
S5
계조 Gp와 계조 Gp+1사이에 4프레임을
1조로 한 FRC에 의한 의사계조를 작성
S6
합계 계조수가
2^j인가?
No
Yes
설정종료

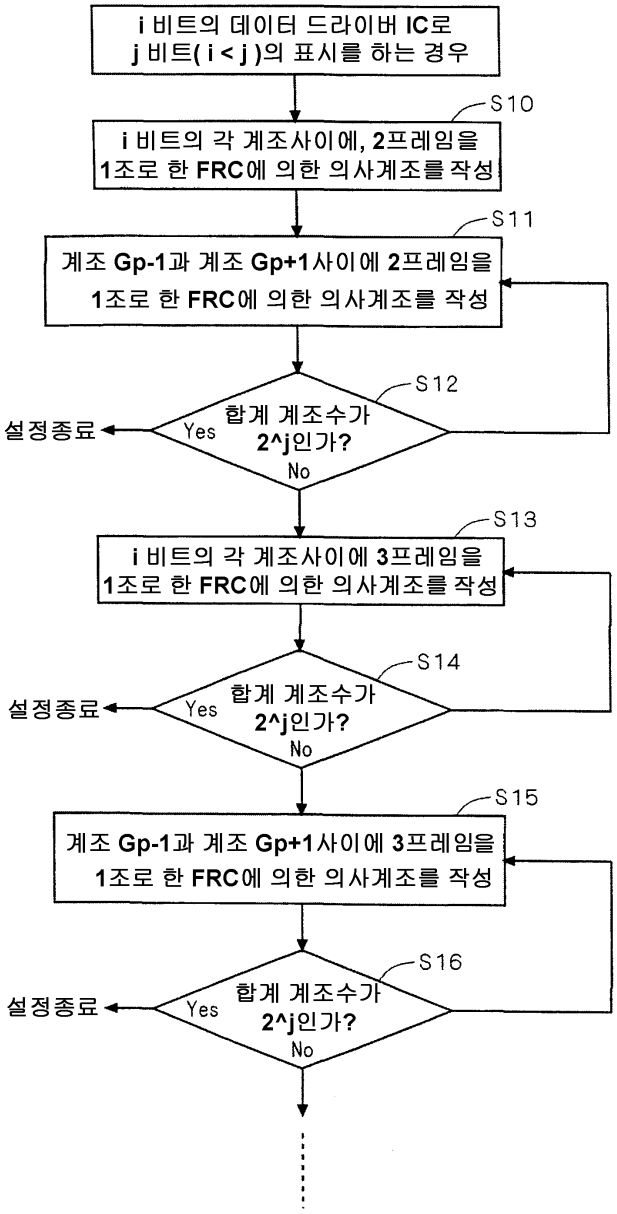
도면5


i 비트의 데이터 드라이버 IC로 j 비트
(i < j)의 표시를 하는 경우
S7
i 비트의 각 계조사이에, 2^(j - i)프레임을
1조로 한 FRC에 의한 의사계조를 작성
S8
계조 Gp-1과 계조 Gp+1사이에 2프레임을
1조로 한 FRC에 의한 의사계조를 작성
S9
합계 계조수가
2^j인가?
No
Yes
설정종료

도면6



도면7


i 비트의 데이터 드라이버 IC로
j 비트(i < j)의 표시를 하는 경우
S10
i 비트의 각 계조사이에, 2프레임을
1조로 한 FRC에 의한 의사계조를 작성
S11
계조 Gp-1과 계조 Gp+1사이에 2프레임을
1조로 한 FRC에 의한 의사계조를 작성
S12
합계 계조수가
2^j인가?
Yes
No
설정종료
S13
i 비트의 각 계조사이에 3프레임을
1조로 한 FRC에 의한 의사계조를 작성
S14
합계 계조수가
2^j인가?
Yes
No
설정종료
S15
계조 Gp-1과 계조 Gp+1사이에 3프레임을
1조로 한 FRC에 의한 의사계조를 작성
S16
합계 계조수가
2^j인가?
Yes
No
설정종료