

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 4 月 30 日(30.04.2015)



(10) 国際公開番号

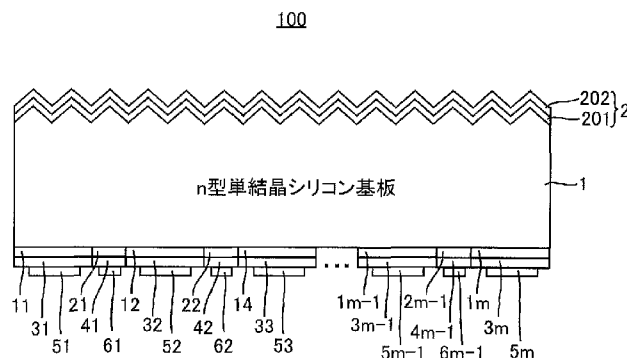
WO 2015/060012 A1

- (51) 国際特許分類:
H01L 31/0216 (2014.01) H01L 31/18 (2006.01)
- (21) 国際出願番号: PCT/JP2014/072684
- (22) 国際出願日: 2014 年 8 月 29 日(29.08.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-222804 2013 年 10 月 25 日(25.10.2013) JP
- (71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 Osaka (JP).
- (72) 発明者: 木本 賢治(KIMOTO Kenji). 小出 直城(KOIDE Naoki). 酒井 敏彦(SAKAI Toshihiko). 國吉 督章(KUNIYOSHI Tokuaki).
- (74) 代理人: 川上 桂子, 外(KAWAKAMI Keiko et al.); 〒5300004 大阪府大阪市北区堂島浜 2 丁目 2 番 2 8 号堂島アクシスビル インテリクス特許法律事務所 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: PHOTOELECTRIC CONVERSION ELEMENT

(54) 発明の名称: 光電変換素子

[図1]



1 n-type monocrystalline silicon substrate

(57) Abstract: A photoelectric conversion element (100) is provided with an n-type monocrystalline silicon substrate (1), amorphous thin films (2), i-type amorphous thin films (11 to 1m, and 21 to 2m-1), p-type amorphous thin films (31 to 3m), and n-type amorphous thin films (41 to 4m-1). The amorphous thin films (2) are provided adjacent to a surface of a light incident side of the n-type monocrystalline silicon substrate (1), and comprise amorphous thin films (201 and 202). The amorphous thin film (201) comprises a-Si, and the amorphous thin film (202) comprises a-SiN_x (0.78 ≤ x ≤ 1.03). The i-type amorphous thin films (11 to 1m, and 21 to 2m-1) are provided adjacent to the rear face of the n-type monocrystalline silicon substrate (1), the p-type amorphous thin films (31 to 3m) are provided adjacent to the i-type amorphous thin films (11 to 1m), and the n-type amorphous thin films (41 to 4m-1) are provided adjacent to the i-type amorphous thin films (21 to 2m-1).

(57) 要約:

[続葉有]

WO 2015/060012 A1



光電変換素子 100 は、n 型単結晶シリコン基板 1 と、非晶質薄膜 2 と、i 型非晶質薄膜 11 ~ 1 m, 21 ~ 2 m-1 と、p 型非晶質薄膜 31 ~ 3 m と、n 型非晶質薄膜 41 ~ 4 m-1 とを備える。非晶質薄膜 2 は、n 型単結晶シリコン基板 1 の光入射側の表面に接して設けられ、非晶質薄膜 201, 202 からなる。非晶質薄膜 201 は、a-Si からなり、非晶質薄膜 202 は、a-SiN_x (0.78 ≤ x ≤ 1.03) からなる。i 型非晶質薄膜 11 ~ 1 m, 21 ~ 2 m-1 は、n 型単結晶シリコン基板 1 の裏面に接して設けられ、p 型非晶質薄膜 31 ~ 3 m は、i 型非晶質薄膜 11 ~ 1 m に接して設けられ、n 型非晶質薄膜 41 ~ 4 m-1 は、i 型非晶質薄膜 21 ~ 2 m-1 に接して設けられる。

明 細 書

発明の名称：光電変換素子

技術分野

[0001] この発明は、光電変換素子に関するものである。

背景技術

[0002] 太陽電池において、高い変換効率を得るためには、受光面側における光の反射を抑制すること、および受光面側のキャリア再結合を抑制することが重要である。このため、太陽電池の受光面側には、パッシベーション膜および反射防止膜が設けられる。反射防止膜がパッシベーション膜を兼ねる場合もある。

[0003] 例えば、特許文献1には、ヘテロ接合型の太陽電池が開示されている。特許文献1の太陽電池では、 n 型単結晶シリコン基板の受光面側に、真性非晶質シリコンと、 p 型非晶質シリコンと、透明導電膜が形成されている。このような構成の太陽電池では、非晶質シリコンが n 型単結晶シリコン基板との界面における界面準位のパッシベーション効果が高いため、受光面側におけるキャリア再結合を抑制することができる。また、透明導電膜を反射防止膜として用いることもできる。

[0004] また、特許文献2には、バックコンタクト型太陽電池が開示されている。

[0005] バックコンタクト型太陽電池は、従来、受光面側にあった p n 接合および電極を裏面側に形成することで、受光面側の電極による影を無くし、太陽光をより吸収させることで、高効率を得る太陽電池である。

[0006] そして、この種の太陽電池においては、 p n 接合としてヘテロ接合を用いる太陽電池も提案されている（特許文献2）。この太陽電池は、半導体基板の裏面に i 型アモルファスシリコン（ $a-Si$ ）および n 型 $a-Si$ を順次積層し、その積層した i 型 $a-Si$ および n 型 $a-Si$ の一部を除去し、その除去した一部分に i 型 $a-Si$ および p 型 $a-Si$ を順次積層した構造からなる。

[0007] また、特許文献2の太陽電池の受光面側には、窒化シリコン層からなる反射防止層が形成されている。

特許文献1：特開平4－130671号公報

特許文献2：特開2010－80887号公報

発明の開示

[0008] しかし、特許文献2の太陽電池のように、単結晶シリコン基板の光入射側の表面に直接窒化シリコン層を形成する場合は、特許文献1の太陽電池のように、非晶質シリコン膜を形成する場合に比べて高いパッシベーション特性が得られにくい。

[0009] また、特許文献1の太陽電池のように、単結晶シリコン基板の光入射側の表面を非晶質シリコン膜によってパッシベーションする場合、非晶質シリコン膜の膜厚が厚くなると単結晶シリコン基板に対するパッシベーションの効果が向上するが、非晶質シリコン膜による光吸収が増加して太陽電池の特性が低下するという問題がある。一方、非晶質シリコン膜の膜厚が薄くなると、単結晶シリコン基板へ入射する光が増加するが、単結晶シリコン基板に対するパッシベーションの効果が低くなるという問題がある。

[0010] そこで、この発明の実施の形態によれば、結晶シリコン基板に対するパッシベーション効果の低下を抑制して特性を向上可能な光電変換素子を提供する。

[0011] また、この発明の実施の形態によれば、結晶シリコン基板に対するパッシベーション効果の低下を抑制して特性を向上可能な光電変換素子を備えた光電変換モジュールを提供する。

[0012] 更に、この発明の実施の形態によれば、結晶シリコン基板に対するパッシベーション効果の低下を抑制して特性を向上可能な光電変換素子を備えた太陽光発電システムを提供する。

[0013] この発明の実施の形態によれば、光電変換素子は、非晶質薄膜を備える。非晶質薄膜は、半導体基板の光入射側の表面に接して半導体基板上に設けられる。そして、非晶質薄膜は、非晶質シリコン薄膜、非晶質シリコンゲルマ

ニウム薄膜および非晶質ゲルマニウム薄膜のいずれかの光学的バンドギャップよりも大きい光学的バンドギャップに非晶質薄膜の光学的バンドギャップを設定するための所望の原子を含む。半導体基板側と反対側の端部における所望の原子の組成比は、半導体基板側の端部における所望の原子の組成比よりも大きい。

[0014] 半導体基板の光入射側の表面に接して設けられた非晶質薄膜において、所望の原子の組成比は、半導体基板側の端部よりも半導体基板側と反対側の端部の方が大きい。その結果、非晶質薄膜は、反射率を低減して入射光を半導体基板へ導くとともに、半導体基板のパッシベーション特性を向上させる。そして、半導体基板中で光励起された少数キャリアのライフタイムが向上する。

[0015] 従って、光電変換素子の特性を向上できる。

[0016] 好ましくは、所望の原子の組成比は、半導体基板側から半導体基板と反対側へ向かって徐々に増加する。

[0017] 非晶質薄膜の屈折率が光入射側から半導体基板側へ向かってなだらかに分布する。

[0018] 従って、入射光の反射率を更に低減できる。また、所望の原子の材料ガスの流量を変化させることによって非晶質薄膜を容易に形成できる。

[0019] 好ましくは、所望の原子の組成比は、半導体基板側から半導体基板と反対側へ向かって階段状に増加する。

[0020] 非晶質薄膜の屈折率が光入射側から半導体基板側へ向かって階段状に分布する。その結果、非晶質薄膜において反射率を低減するための屈折率分布を容易に実現でき、入射光の反射率を低減できる。

[0021] 好ましくは、非晶質薄膜は、非晶質シリコン薄膜と、窒化シリコン薄膜とを含む。非晶質シリコン薄膜は、半導体基板の光入射側の表面に接して半導体基板上に設けられる。窒化シリコン薄膜は、非晶質シリコン薄膜に接して非晶質シリコン薄膜上に設けられる。

[0022] 非晶質シリコン薄膜が半導体基板に接するため、半導体基板のパッシベ-

ション特性を向上できる。

[0023] 好ましくは、窒化シリコン薄膜における窒素原子の組成比は、0.78以上1.03以下の範囲である。

[0024] 非晶質薄膜を反射防止膜およびパッシベーション膜として機能させることができ、半導体基板中で光励起された少数キャリアのライフタイムを向上できる。

[0025] 好ましくは、窒化シリコン薄膜は、水素原子を含む。

[0026] 非晶質薄膜の欠陥を低減して半導体基板のパッシベーション特性を向上できる。

[0027] 好ましくは、非晶質シリコン薄膜は、水素化非晶質シリコン薄膜である。

[0028] 非晶質薄膜と半導体基板との界面における欠陥を低減でき、半導体基板のパッシベーション特性を向上できる。

[0029] 好ましくは、光電変換素子は、第1および第2の非晶質薄膜を更に備える。第1の非晶質薄膜は、半導体基板の光入射側の表面と反対側の裏面に接して設けられ、半導体基板の導電型と反対の導電型を有する。第2の非晶質薄膜は、半導体基板の面内方向において第1の非晶質薄膜に隣接し、かつ、半導体基板の裏面に接して設けられ、半導体基板の導電型と同じ導電型を有する。

[0030] 半導体基板の裏面もパッシベーションされ、光電変換素子の特性を向上できる。

[0031] 好ましくは、光電変換素子は、第3の非晶質薄膜を更に備える。第3の非晶質薄膜は、第1および第2の非晶質薄膜と半導体基板との間に配置され、実質的にi型の導電型を有する。

[0032] 半導体基板の裏面におけるパッシベーション特性を更に向上でき、光電変換素子の特性を更に向上できる。

[0033] 好ましくは、半導体基板は、n型単結晶シリコン基板であり、第1の非晶質薄膜は、p型非晶質シリコンであり、第2の非晶質薄膜は、n型非晶質シリコンである。

[0034] プラズマCVD法等の低温プロセスで光電変換素子を作製でき、n型単結晶シリコン基板の熱歪を低減してキャリア特性の低下を抑制できる。

[0035] この発明の実施の形態による光電変換素子においては、半導体基板の光入射側の表面に接して設けられた非晶質薄膜において、所望の原子の組成比は、半導体基板側の端部よりも半導体基板側と反対側の端部の方が大きい。その結果、非晶質薄膜は、反射率を低減して入射光を半導体基板へ導くとともに、半導体基板のパッシベーション特性を向上させる。そして、半導体基板中で光励起された少数キャリアのライフタイムが向上する。

[0036] 従って、光電変換素子の特性を向上できる。

図面の簡単な説明

[0037] [図1]この発明の実施の形態1による光電変換素子の構成を示す断面図である。

[図2]図1に示す光電変換素子の製造方法を示す第1の工程図である。

[図3]図1に示す光電変換素子の製造方法を示す第2の工程図である。

[図4]図1に示す光電変換素子の製造方法を示す第3の工程図である。

[図5] $a-SiN_x$ の吸収係数と窒素原子の組成比との関係を示す図である。

[図6] $a-SiN_x$ の透過率と窒素原子の組成比との関係を示す図である。

[図7]透過率が90%となる $a-SiN_x$ の膜厚と窒素原子の組成比との関係を示す図である。

[図8]規格化した少数キャリアライフタイムと窒素原子の組成比との関係を示す図である。

[図9]太陽電池特性を示す図である。

[図10]実施の形態2による光電変換素子の構成を示す断面図である。

[図11]図10に示す光電変換素子を製造するための一部の工程図である。

[図12]図10に示す光電変換素子を製造するための一部の工程図である。

[図13]実施の形態3による光電変換素子の構成を示す断面図である。

[図14]図13に示す光電変換素子を製造するための一部の工程図である。

[図15]図13に示す光電変換素子を製造するための一部の工程図である。

[図16]実施の形態4による光電変換素子の構成を示す断面図である。

[図17]図16に示す光電変換素子を製造するための一部の工程図である。

[図18]図16に示す光電変換素子を製造するための一部の工程図である。

[図19]実施の形態5による光電変換素子の構成を示す断面図である。

[図20]図19に示す光電変換素子の製造方法を示す第1の工程図である。

[図21]図19に示す光電変換素子の製造方法を示す第2の工程図である。

[図22]図19に示す光電変換素子の製造方法を示す第3の工程図である。

[図23]図19に示す光電変換素子の製造方法を示す第4の工程図である。

[図24]実施の形態6による光電変換素子の構成を示す断面図である。

[図25]実施の形態7による光電変換素子の構成を示す断面図である。

[図26]図25に示す光電変換素子の製造方法を示す第1の工程図である。

[図27]図25に示す光電変換素子の製造方法を示す第2の工程図である。

[図28]図25に示す光電変換素子の製造方法を示す第3の工程図である。

[図29]図25に示す光電変換素子の製造方法を示す第4の工程図である。

[図30]実施の形態8による光電変換素子の構成を示す断面図である。

[図31]実施の形態9による光電変換素子の構成を示す断面図である。

[図32]この実施の形態による光電変換素子を備える光電変換モジュールの構成を示す概略図である。

[図33]この実施の形態による光電変換素子を備える太陽光発電システムの構成を示す概略図である。

[図34]図33に示す光電変換モジュールアレイの構成を示す概略図である。

[図35]この実施の形態による光電変換素子を備える太陽光発電システムの構成を示す概略図である。

発明を実施するための最良の形態

[0038] 本発明の実施の形態について図面を参照しながら詳細に説明する。なお、図中同一または相当部分には同一符号を付してその説明は繰返さない。

[0039] この明細書において、「非晶質相」とは、シリコン（Si）原子等がランダムに配列された状態を言う。また、「非晶質薄膜」とは、少なくとも非晶

質相を含む薄膜を意味し、完全に非晶質相からなる場合、および結晶相と非晶質相との両方を含んでなる場合も含む。そして、「非晶質薄膜」とは、完全に非晶質相（非晶質シリコン）からなる場合と非晶質シリコン中に、微結晶シリコン、または、結晶シリコン基板から成長した結晶シリコン等の結晶相を含む場合も含む。更に、アモルファスシリコンを「a-Si」と表記するが、この表記は、実際には、水素（H）原子が含まれていることを意味する。アモルファスシリコンカーバイド（a-SiC）、アモルファスシリコンオキサイド（a-SiO）、アモルファスシリコンナイトライド（a-SiN）、アモルファスシリコンオキサイドナイトライド（a-SiON）、アモルファスシリコンカーボンナイトライド（a-SiCN）、アモルファスシリコンゲルマニウム（a-SiGe）およびアモルファスゲルマニウム（a-Ge）についても、同様に、H原子が含まれていることを意味し、完全に非晶質相からなる場合と、非晶質相と結晶相との両方を含む場合も含む。

[0040] [実施の形態1]

図1は、この発明の実施の形態1による光電変換素子の構成を示す断面図である。図1を参照して、この発明の実施の形態1による光電変換素子100は、n型単結晶シリコン基板1と、非晶質薄膜2と、i型非晶質薄膜11～1m、21～2m-1（mは2以上の整数）と、p型非晶質薄膜31～3mと、n型非晶質薄膜41～4m-1と、電極51～5m、61～6m-1とを備える。

[0041] n型単結晶シリコン基板1は、例えば、（100）の面方位および0.1～1.0Ω・cmの比抵抗を有する。また、n型単結晶シリコン基板1は、例えば、50～300μmの厚みを有し、好ましくは、80～200μmの厚みを有する。そして、n型単結晶シリコン基板1は、光入射側の表面がテクスチャ化されている。

[0042] 非晶質薄膜2は、n型単結晶シリコン基板1の光入射側の表面に接してn型単結晶シリコン基板1上に設けられる。そして、非晶質薄膜2は、非晶質

薄膜 201, 202 からなる。

- [0043] 非晶質薄膜 201 は、少なくとも非晶質相を含み、例えば、 $a-Si$ からなる。そして、微結晶シリコン等の結晶相が非晶質薄膜 201 に含まれていてもよい。また、非晶質薄膜 201 は、例えば、 $5\text{ nm} \sim 20\text{ nm}$ の膜厚を有する。そして、非晶質薄膜 201 は、 n 型単結晶シリコン基板 1 の光入射側の表面に接して n 型単結晶シリコン基板 1 上に設けられる。
- [0044] 非晶質薄膜 202 は、少なくとも非晶質相を含み、例えば、 $a-SiN_x$ ($0.78 \leq x \leq 1.03$) からなる。そして、微結晶シリコン等の結晶相が非晶質薄膜 202 に含まれていてもよい。また、非晶質薄膜 202 は、 100 nm の膜厚を有する。そして、非晶質薄膜 202 は、非晶質薄膜 201 に接して非晶質薄膜 201 上に設けられる。
- [0045] i 型非晶質薄膜 11 $\sim$ 1 m , 21 $\sim$ 2 $m-1$ の各々は、少なくとも非晶質相を含み、 n 型単結晶シリコン基板 1 の光入射側と反対側の裏面に接して設けられる。 i 型非晶質薄膜 11 $\sim$ 1 m , 21 $\sim$ 2 $m-1$ の各々は、例えば、 i 型 $a-Si$ からなり、膜厚は、例えば、 10 nm である。そして、微結晶シリコン等の結晶相が i 型非晶質薄膜 11 $\sim$ 1 m , 21 $\sim$ 2 $m-1$ の各々に含まれていてもよい。
- [0046] p 型非晶質薄膜 31 $\sim$ 3 m は、それぞれ、 i 型非晶質薄膜 11 $\sim$ 1 m に接して設けられる。そして、 p 型非晶質薄膜 31 $\sim$ 3 m の各々は、少なくとも非晶質相を含み、例えば、 p 型 $a-Si$ からなる。微結晶シリコン等の結晶相が p 型非晶質薄膜 31 $\sim$ 3 m の各々に含まれていてもよい。また、 p 型非晶質薄膜 31 $\sim$ 3 m の各々は、例えば、 10 nm の膜厚を有する。更に、 p 型非晶質薄膜 31 $\sim$ 3 m は、 n 型単結晶シリコン基板 1 の面内方向において所望の間隔で配置される。更に、 p 型非晶質薄膜 31 $\sim$ 3 m の各々におけるボロン (B) 濃度は、例えば、 $1 \times 10^{20}\text{ cm}^{-3}$ である。
- [0047] n 型非晶質薄膜 41 $\sim$ 4 $m-1$ は、それぞれ、 i 型非晶質薄膜 21 $\sim$ 2 $m-1$ に接して設けられる。そして、 n 型非晶質薄膜 41 $\sim$ 4 $m-1$ の各々は、少なくとも非晶質相を含み、例えば、 n 型 $a-Si$ からなる。また、 n 型

非晶質薄膜 4 1 ~ 4 m - 1 の各々は、例えば、10 nm の膜厚を有する。微結晶シリコン等の結晶相が n 型非晶質薄膜 4 1 ~ 4 m - 1 の各々に含まれていてもよい。更に、n 型非晶質薄膜 4 1 ~ 4 m - 1 の各々におけるリン (P) 濃度は、例えば、 $1 \times 10^{20} \text{ cm}^{-3}$ である。

[0048] 電極 5 1 ~ 5 m は、それぞれ、p 型非晶質薄膜 3 1 ~ 3 m に接して設けられる。電極 6 1 ~ 6 m - 1 は、それぞれ、n 型非晶質薄膜 4 1 ~ 4 m - 1 に接して設けられる。そして、電極 5 1 ~ 5 m, 6 1 ~ 6 m - 1 の各々は、例えば、銀 (Ag) からなる。

[0049] p 型非晶質薄膜 3 1 ~ 3 m および n 型非晶質薄膜 4 1 ~ 4 m - 1 は、図 1 の紙面に垂直な方向において同じ長さを有する。そして、p 型非晶質薄膜 3 1 ~ 3 m の全体の面積が n 型単結晶シリコン基板 1 の面積に占める割合である面積占有率は、50 ~ 95 % であり、n 型非晶質薄膜 4 1 ~ 4 m - 1 の全体の面積が n 型単結晶シリコン基板 1 の面積に占める割合である面積占有率は、5 ~ 50 % である。

[0050] このように、p 型非晶質薄膜 3 1 ~ 3 m の面積占有率を n 型非晶質薄膜 4 1 ~ 4 m - 1 の面積占有率よりも大きくするのは、n 型単結晶シリコン基板 1 中で光励起された電子および正孔が p n 接合 (p 型非晶質薄膜 3 1 ~ 3 m / n 型単結晶シリコン基板 1) によって分離され易くし、光励起された電子および正孔の発電への寄与率を高くするためである。

[0051] 図 2 ~ 図 4 は、それぞれ、図 1 に示す光電変換素子 100 の製造方法を示す第 1 ~ 第 3 の工程図である。

[0052] 光電変換素子 100 の製造方法について説明する。光電変換素子 100 に用いる非晶質薄膜 2 は、主に、プラズマ CVD 装置を用いてプラズマ CVD (Chemical Vapour Deposition) 法によって成膜される。

[0053] プラズマ CVD 装置は、例えば、13.56 MHz の RF 電力を整合器を介して平行平板電極に印加する RF 電源を備える。

[0054] 光電変換素子 100 の製造が開始されると、n 型単結晶シリコン基板 1 を

エタノール等で超音波洗浄して脱脂し（図2の工程（a）参照）、n型単結晶シリコン基板1の表面をアルカリを用いて化学的に異方性エッチングし、n型単結晶シリコン基板1の表面をテクスチャ化する（図2の工程（b）参照）。

[0055] その後、n型単結晶シリコン基板1をフッ酸中に浸漬してn型単結晶シリコン基板1の表面に形成された自然酸化膜を除去するとともに、n型単結晶シリコン基板1の表面を水素で終端する。

[0056] n型単結晶シリコン基板1の洗浄が終了すると、n型単結晶シリコン基板1をプラズマCVD装置の反応室に入れる。

[0057] そして、シラン（ SiH_4 ）ガスを反応室に流し、反応室の圧力を、例えば、 $30 \sim 600 \text{ Pa}$ に設定し、基板温度を $100 \sim 300^\circ\text{C}$ に設定する。そうすると、RF電源によってRFパワーを整合器を介して平行平板電極に印加する。これによって、反応室内でプラズマが発生し、a-Siからなる非晶質薄膜201がn型単結晶シリコン基板1の光入射側の表面（＝テクスチャ構造が形成された表面）上に堆積される（図2の工程（c）参照）。

[0058] 非晶質薄膜201の膜厚が 10 nm になると、RFパワーを停止し、 SiH_4 ガスとアンモニア（ NH_3 ）ガスとの流量比 NH_3/SiH_4 が、例えば、 $1 \sim 20$ になるように SiH_4 ガスおよび NH_3 ガスを反応室に流す。そして、反応室の圧力を、例えば、 $30 \sim 600 \text{ Pa}$ に設定し、RF電源によってRFパワーを整合器を介して平行平板電極に印加する。これにより、a-Si N_x からなる非晶質薄膜202が非晶質薄膜201上に堆積される（図2の工程（d）参照）。その結果、非晶質薄膜2がn型単結晶シリコン基板1の光入射側の表面上に形成される。

[0059] その後、非晶質薄膜2／n型単結晶シリコン基板1をプラズマCVD装置から取り出し、n型単結晶シリコン基板1の裏面（非晶質薄膜2が形成された面と反対側の表面）上に薄膜が堆積可能なように非晶質薄膜2／n型単結晶シリコン基板1をプラズマCVD装置に入れる。

[0060] そして、 SiH_4 ガスを反応室に流し、反応室の圧力を、例えば、 $30 \sim 6$

00Paに設定するとともに、基板温度を100～300℃に設定し、RF電源によってRFパワーを整合器を介して平行平板電極に印加する。これによって、i型a-Siからなるi型非晶質薄膜11～1m, 21～2m-1がn型単結晶シリコン基板1上に堆積される。その後、SiH₄ガスおよびジボラン(B₂H₆)ガスを反応室に流し、反応室の圧力を、例えば、30～600Paに設定するとともに、RF電源によってRFパワーを整合器を介して平行平板電極に印加する。これによって、p型a-Siからなるp型非晶質薄膜20がi型非晶質薄膜11～1m, 21～2m-1上に堆積される(図3の工程(e)参照)。

[0061] その後、SiH₄ガスおよびNH₃ガスを反応室に流し、反応室の圧力を、例えば、30～600Paに設定するとともに、RF電源によってRFパワーを整合器を介して平行平板電極に印加する。これによって、a-SiNからなる被覆層がp型非晶質薄膜20上に形成される。なお、被覆層は、酸化シリコンからなってもよい。そして、フォトリソグラフィ法を用いて被覆層上にレジストパターンを形成後、フッ酸等を用いてレジスト開口部の被覆層をエッチングすることにより、所望の間隔に配置された被覆層30をp型非晶質薄膜20上に形成する(図3の工程(f)参照)。

[0062] 引き続いて、レジスト30'および被覆層30をマスクとしてp型非晶質薄膜20をドライエッチングまたはウェットエッチングによってエッチングし、p型非晶質薄膜31～3mを形成する(図3の工程(g)参照)。その後、レジスト30'を除去する。

[0063] p型非晶質薄膜31～3mを形成すると、SiH₄ガスおよびフォスフィン(PH₃)ガスを反応室に流し、反応室の圧力を、例えば、30～600Paに設定するとともに、RF電源によってRFパワーを整合器を介して平行平板電極に印加する。これによって、n型a-Siからなるn型非晶質薄膜41～4m-1がそれぞれi型非晶質薄膜21～2m-1に接してi型非晶質薄膜21～2m-1上に堆積されるとともに、n型a-Siからなるn型非晶質薄膜40が被覆層30上に堆積される(図3の工程(h)参照)。

[0064] n型非晶質薄膜41～4m-1がi型非晶質薄膜21～2m-1上に堆積されると、非晶質薄膜2/n型単結晶シリコン基板1/i型非晶質薄膜11～1m, 21～2m-1/p型非晶質薄膜31～3mおよびn型非晶質薄膜41～4m-1/被覆層30/n型非晶質薄膜40をプラズマCVD装置から取り出す。

[0065] そして、例えば、フッ酸等を用いて被覆層30をエッチングによって除去する。これによって、n型非晶質薄膜40がリフトオフによって除去される(図4の工程(i)参照)。

[0066] 引き続いて、n型非晶質薄膜41～4m-1およびp型非晶質薄膜31～3mの全面にAgを蒸着し、その蒸着したAgをフォトリソグラフィおよびエッチングによってパターンニングし、電極51～5m, 61～6m-1を形成する。これによって、光電変換素子100が完成する(図4の工程(j)参照)。

[0067] 図5は、a-SiN_xの吸収係数と窒素原子の組成比との関係を示す図である。図5において、縦軸は、a-SiN_xの吸収係数を表わし、横軸は、窒素原子の組成比xを表わす。なお、a-SiN_xの組成比xは、オージェ分光法を用いて測定された。また、図5に示す吸収係数は、400nmの波長λにおけるa-SiN_xの吸収係数であり、a-SiN_xの膜厚は、100nmである。

[0068] 図5を参照して、a-SiN_xの吸収係数は、窒素原子の組成比xが0.65から0.85へと大きくなるに従って 2.64×10^4 (cm⁻¹) から 3.86×10^2 (cm⁻¹) へと直線的に小さくなり、組成比xが0.85から0.96へと大きくなるに従って 3.86×10^2 (cm⁻¹) から 5.49×10^1 (cm⁻¹) へと直線的に小さくなる。即ち、組成比xが0.65～0.96である場合、a-SiN_xの吸収係数は、 2.64×10^4 (cm⁻¹) ～ 5.49×10^1 (cm⁻¹) の範囲であり、 2.64×10^4 (cm⁻¹) ～ 5.49×10^1 (cm⁻¹) の吸収係数は、a-Si膜の400nmにおける吸収係数よりも2桁以上小さい。

[0069] 図6は、 $a-SiN_x$ の透過率と窒素原子の組成比との関係を示す図である。図6において、縦軸は、 $a-SiN_x$ の透過率を表わし、横軸は、 $a-SiN_x$ 中のシリコン原子に対する窒素原子の組成比 x を表わす。なお、図6に示す透過率は、400nmの波長 λ における $a-SiN_x$ の透過率であり、 $a-SiN_x$ の膜厚は、100nmである。

[0070] 図6を参照して、 $a-SiN_x$ の透過率は、窒素原子の組成比 x が0.65から0.85へと大きくなるに従って76.76(%)から99.61(%)へと直線的に大きくなり、組成比 x が0.85から0.96へと大きくなるに従って99.61(%)から99.95(%)へと直線的に大きくなり、組成比 x が1.02~1.06の範囲では、100(%)である。

[0071] このように、0.65~1.06の組成比 x に対して、 $a-SiN_x$ の透過率が76.76(%)~100(%)になるのは、図5に示すように、 $a-SiN_x$ の吸収係数が組成比 x が大きくなるに従って小さくなるからである。

[0072] 図7は、透過率が90%となる $a-SiN_x$ の膜厚と窒素原子の組成比との関係を示す図である。

[0073] 図7において、縦軸は、透過率が90(%)になるときの $a-SiN_x$ の膜厚を表わし、横軸は、窒素原子の組成比 x を表わす。なお、90(%)の透過率は、400nmの波長に対して測定されたものである。

[0074] 図7を参照して、透過率が90(%)になるときの $a-SiN_x$ の膜厚は、窒素原子の組成比 x が0.65から0.96へと大きくなるに従って、39.8(nm)から19208.1(nm)へと厚くなる。

[0075] そして、 $a-SiN_x$ の透過率を90(%)以上に設定するには、各組成比 x に対して、図7に示す膜厚以下に $a-SiN_x$ の膜厚を設定すればよい。従って、光電変換素子100において、非晶質薄膜202の膜厚は、各組成比 x に対して図7に示す膜厚以下に設定される。これによって、非晶質薄膜202(= $a-SiN_x$)による短波長領域(300~400nm)の光の吸収を抑制し、短波長領域(300~400nm)の光による発電効率を高くできる。

[0076] 図8は、規格化した少数キャリアライフタイムと窒素原子の組成比との関係を示す図である。

[0077] 図8において、縦軸は、 $a-SiN_x$ が無いときの少数キャリアライフタイムで規格化した少数キャリアライフタイムを表わし、横軸は、窒素原子の組成比 x を表わす。なお、非晶質薄膜201を構成する $a-Si$ の膜厚は、10nmであり、非晶質薄膜202を構成する $a-SiN_x$ の膜厚は、各組成比 x に対して図7に示す膜厚以下の膜厚である。

[0078] 図8を参照して、規格化した少数キャリアライフタイムは、窒素原子の組成比 x が0.71～1.03の範囲において、1.0よりも大きい。

[0079] これは、非晶質薄膜201(= $a-Si$)上に非晶質薄膜202(= $a-SiN_x$)を形成することによって、 n 型単結晶シリコン基板1に対するパッシベーション特性が向上したためと考えられる。

[0080] 通常、反射防止膜の膜厚は、100nm程度であり、100nmの膜厚を有する $a-SiN_x$ の透過率が90%になる組成比 x は、0.78であるので(図7参照)、組成比 x は、 $x \geq 0.78$ とするのが好ましい。また、規格化したキャリアライフタイムが1.0よりも大きくなる組成比 x は、 $x \leq 1.03$ であるので、 $x \leq 1.03$ とするのが好ましい。従って、 $a-SiN_x$ における窒素原子の組成比 x は、0.78以上1.03以下が適していることが分かった。また、組成比 x が0.85以上である場合、 $a-SiN_x$ の透過率は、ほぼ100%になるので(図6参照)、組成比 x は、好ましくは、0.85以上1.03以下である。

[0081] このように、組成比 x を0.78以上1.03以下の範囲に設定することによって、非晶質薄膜2をパッシベーション膜および反射防止膜として機能させることができ、 n 型単結晶シリコン基板1中で光励起された少数キャリアのライフタイムを向上できる。

[0082] 図9は、太陽電池特性を示す図である。図9において、縦軸は、 $a-SiN_x$ が無いときの短絡電流で規格化した電流を表わし、横軸は、 $a-SiN_x$ が無いときの開放電圧で規格化した電圧を表わす。

[0083] また、曲線 k 1 は、 $x = 0.71$ の組成比 x を有する 1 層の $a-SiN_x$ によって非晶質薄膜 202 を構成したときの太陽電池特性を示し、曲線 k 2 は、 $x = 0.78$ の組成比 x を有する $a-SiN_x$ と $x = 1.05$ の組成比 x を有する $a-SiN_x$ との 2 層構造によって非晶質薄膜 202 を構成したときの太陽電池特性を示し、曲線 k 3 は、 $x = 0.89$ の組成比 x を有する 1 層の $a-SiN_x$ によって非晶質薄膜 202 を構成したときの太陽電池特性を示し、曲線 k 4 は、 $a-SiN_x$ が無いときの太陽電池特性を示す。

[0084] なお、 $x = 0.78$ の組成比 x を有する $a-SiN_x$ と $x = 1.05$ の組成比 x を有する $a-SiN_x$ との 2 層構造によって非晶質薄膜 202 を構成する場合、 $x = 0.78$ の組成比 x を有する $a-SiN_x$ を非晶質薄膜 ($a-Si$) に接して形成し、 $x = 1.05$ の組成比 x を有する $a-SiN_x$ を $x = 0.78$ の組成比 x を有する $a-SiN_x$ に接して形成する。また、 $x = 0.78$ の組成比 x を有する $a-SiN_x$ の膜厚は、50 nm であり、 $x = 1.05$ の組成比 x を有する $a-SiN_x$ の膜厚は、90 nm である。

[0085] 図 9 を参照して、非晶質薄膜 2 を非晶質薄膜 201 ($= a-Si$) と非晶質薄膜 202 ($= a-SiN_x$) との 2 層構造にすることによって、短絡電流 (J_{sc})、開放電圧 (V_{oc}) および曲線因子 (FF) が向上し、太陽電池特性が大きく向上することが分かった。

[0086] これは、図 8 に示すように、非晶質薄膜 2 を非晶質薄膜 201 ($= a-Si$) と非晶質薄膜 202 ($= a-SiN_x$) との 2 層構造にすることによって n 型単結晶シリコン基板 1 中の少数キャリアライフタイムが $a-SiN_x$ を形成しない場合に比べて 2.5 ~ 3.5 倍に向上するためであると考えられる (図 8 参照)。

[0087] また、非晶質薄膜 202 が 1 層の $a-SiN_x$ からなる場合、窒素原子の組成比 x が大きい方が短絡電流が大きくなる (曲線 k 1, k 3 参照)。これは、組成比 x が大きい方が $a-SiN_x$ の透過率が大きくなるためである (図 6 参照)。

[0088] 更に、組成比 x が異なる 2 層の $a-SiN_x$ によって非晶質薄膜 202 を構

成しても、太陽電池特性は、1層の $a-SiN_x$ によって非晶質薄膜202を構成した場合の太陽電池特性と同等であることが分かった。従って、非晶質薄膜202は、1層以上の $a-SiN_x$ によって構成されていればよい。

- [0089] 上述したように、 n 型単結晶シリコン基板1の表面上に非晶質薄膜201(= $a-Si$)と非晶質薄膜202(= $a-SiN_x$ ($x=0.78$ 以上 1.03 以下))とを順次積層することによって、 n 型単結晶シリコン基板1に対するパッシベーション特性が向上し、 n 型単結晶シリコン基板1中における少数キャリアライフタイムが大きく向上することが分かった。
- [0090] その結果、 n 型単結晶シリコン基板1の光入射側の表面を非晶質薄膜201(= $a-Si$)および非晶質薄膜202(= $a-SiN_x$ ($0.78 \leq x \leq 1.03$))によってパッシベーションすることによって、短絡電流(J_{sc})、開放電圧(V_{oc})および曲線因子(FF)が向上し、太陽電池特性を大きく向上できる。
- [0091] 光電変換素子100において、太陽光が非晶質薄膜2側から光電変換素子100に照射されると、 n 型単結晶シリコン基板1中で電子および正孔が光励起される。
- [0092] 光励起された電子および正孔は、非晶質薄膜2側へ拡散しても、非晶質薄膜2による n 型単結晶シリコン基板1のパッシベーション効果によって再結合し難くなり、 p 型非晶質膜31~3mおよび n 型非晶質膜41~4m-1側へ拡散し易くなる。
- [0093] そして、 p 型非晶質膜31~3mおよび n 型非晶質膜41~4m-1側へ拡散した電子および正孔は、 p 型非晶質膜31~3m/ n 型単結晶シリコン基板1(= pn 接合)による内部電界によって分離され、正孔は、 i 型非晶質薄膜11~1mおよび p 型非晶質膜31~3mを介して電極51~5mへ到達し、電子は、 i 型非晶質薄膜21~2m-1および n 型非晶質膜41~4m-1を介して電極61~6m-1へ到達する。
- [0094] 電極61~6m-1へ到達した電子は、電極51~5mと電極61~6m-1との間に接続された負荷を介して電極51~5mへ到達し、正孔と再結

合する。

[0095] このように、光電変換素子100は、n型単結晶シリコン基板1中で光励起された電子および正孔をn型単結晶シリコン基板1の裏面（＝非晶質薄膜2が形成されたn型単結晶シリコン基板1の表面と反対側の面）から取り出すバックコンタクト型の光電変換素子である。

[0096] 光電変換素子100においては、非晶質薄膜2がn型単結晶シリコン基板1の光入射側の表面に接して配置されるので、上述したように、非晶質薄膜2によるn型単結晶シリコン基板1のパッシベーション特性が向上し、n型単結晶シリコン基板1中で光励起された少数キャリア（正孔）のライフタイムが向上する。その結果、光電変換素子100の短絡電流（ J_{sc} ）、開放電圧（ V_{oc} ）および曲線因子（ FF ）が向上し、太陽電池特性を向上できる。

[0097] また、光電変換素子100は、n型単結晶シリコン基板1を非晶質薄膜201（＝a-Si）およびi型非晶質薄膜11～1m, 21～2m-1（＝i型a-Si）によって挟み込んだ構造からなるので、n型単結晶シリコン基板1の反りを抑制できる。また、n型単結晶シリコン基板1の裏面をパッシベーションできる。

[0098] 更に、非晶質薄膜201（＝a-Si）およびi型非晶質薄膜11～1m, 21～2m-1（＝i型a-Si）は、プラズマCVD法によって形成されるので、光電変換素子100の製造工程において、n型単結晶シリコン基板1に与える熱歪を抑制でき、n型単結晶シリコン基板1中におけるキャリア特性の低下を抑制できる。

[0099] 上記においては、光電変換素子100は、n型単結晶シリコン基板1を備えると説明したが、実施の形態1においては、これに限らず、光電変換素子100は、n型単結晶シリコン基板1に代えてn型多結晶シリコン基板、p型単結晶シリコン基板およびp型多結晶シリコン基板のいずれかを備えていてもよく、一般的には、結晶シリコン基板を備えていればよい。

[0100] 光電変換素子100がn型多結晶シリコン基板を備える場合、n型多結晶

シリコン基板は、 $50 \sim 300 \mu\text{m}$ の厚みを有し、好ましくは、 $80 \sim 200 \mu\text{m}$ の厚みを有する。また、 n 型多結晶シリコン基板は、 $0.1 \sim 1.0 \Omega \cdot \text{cm}$ の比抵抗を有する。更に、 n 型多結晶シリコン基板の光入射側の表面は、例えば、ドライエッチングによって凹凸化される。

[0101] また、光電変換素子100が p 型単結晶シリコン基板または p 型多結晶シリコン基板を備える場合、 p 型単結晶シリコン基板または p 型多結晶シリコン基板は、 $50 \sim 300 \mu\text{m}$ の厚みを有し、好ましくは、 $80 \sim 200 \mu\text{m}$ の厚みを有する。また、 p 型単結晶シリコン基板または p 型多結晶シリコン基板は、 $0.1 \sim 1.0 \Omega \cdot \text{cm}$ の比抵抗を有する。更に、 p 型単結晶シリコン基板の光入射側の表面は、図2の工程(b)における方法と同じ方法によってテクスチャ化され、 p 型多結晶シリコン基板の光入射側の表面は、例えば、ドライエッチングによって凹凸化される。

[0102] 更に、光電変換素子100が p 型単結晶シリコン基板または p 型多結晶シリコン基板を備える場合、 n 型非晶質薄膜41～4m-1の全体の面積が p 型単結晶シリコン基板または p 型多結晶シリコン基板の面積に占める割合である面積占有率は、 $50 \sim 95\%$ であり、 p 型非晶質薄膜31～3mの全体の面積が p 型単結晶シリコン基板または p 型多結晶シリコン基板の面積に占める割合である面積占有率は、 $5 \sim 50\%$ である。

[0103] このように、 n 型非晶質薄膜41～4m-1の面積占有率を p 型非晶質薄膜31～3mの面積占有率よりも大きくするのは、 p 型単結晶シリコン基板中または p 型多結晶シリコン基板中で光励起された電子および正孔が p - n 接合(n 型非晶質薄膜41～4m-1/ p 型単結晶シリコン基板(または p 型多結晶シリコン基板))によって分離され易くし、光励起された電子および正孔の発電への寄与率を高くするためである。

[0104] 更に、光電変換素子100においては、非晶質薄膜2の非晶質薄膜201は、 a -Siからなり、非晶質薄膜202は、 a -SiN_x ($0.78 \leq x \leq 1.03$)からなると説明したが、実施の形態1においては、これに限らず、非晶質薄膜201は、 a -SiGeおよび a -Geのいずれかからなっている。

いてもよく、非晶質薄膜202は、 $a-SiO$ 、 $a-SiON$ のいずれかからなっているもよい。そして、非晶質薄膜201を構成する材料と非晶質薄膜202を構成する材料との組合せは、非晶質薄膜202の光学的バンドギャップが非晶質薄膜201の光学的バンドギャップよりも大きくなる組合せであれば、どのような組合せであってもよい。

[0105] そして、非晶質薄膜201を構成する $a-Si$ 、 $a-SiGe$ 、 $a-Ge$ は、P原子およびB原子等のドーパントを含んでいてもよく、非晶質薄膜202を構成する $a-SiN$ 、 $a-SiO$ 、 $a-SiON$ も、P原子およびB原子等のドーパントを含んでいてもよい。光電変換素子100を1つの反応室を用いて製造する場合、ドーパント原子が $a-Si$ 、 $a-SiGe$ 、 $a-Ge$ 、 $a-SiN$ 、 $a-SiO$ 、 $a-SiON$ に混入する場合もあるからである。

[0106] また、非晶質薄膜201を構成する $a-Si$ 、 $a-SiGe$ 、 $a-Ge$ は、水素原子を含む水素化アモルファスシリコン($a-Si:H$)、水素原子を含む水素化アモルファスシリコンゲルマニウム($a-SiGe:H$)、水素原子を含む水素化ゲルマニウム($a-Ge:H$)であることが好ましく、非晶質薄膜202を構成する $a-SiN$ 、 $a-SiO$ 、 $a-SiON$ も、水素原子を含む水素化アモルファスシリコンナイトライド($a-SiN:H$)、水素原子を含む水素化アモルファスシリコンオキシド($a-SiO:H$)、水素原子を含む水素化シリコンオキシドナイトライド($a-SiON:H$)であることが好ましい。

[0107] このように、非晶質薄膜201、202が水素原子を含む非晶質薄膜からなることによって、非晶質薄膜201、202中の欠陥を低減でき、n型単結晶シリコン基板1のパッシベーション特性を更に向上できる。

[0108] 更に、光電変換素子100においては、非晶質薄膜2は、非晶質薄膜201と非晶質薄膜202との2層構造からなると説明したが、実施の形態1においては、これに限らず、非晶質薄膜2は、i型 $a-Si/a-SiN_x/a-SiN_y$ (x は、0.78以上1.03以下、 y は、 $y > x$ を満たす実数)

の3層構造からなっているとしてもよく、 i 型 $a-Si/a-SiN_x/a-SiN_y/a-SiN_z$ (x は、 0.78 以上 1.03 以下、 y は、 $y > x$ を満たす実数、 z は、 $z > y$ を満たす実数)の4層構造になっているとしてもよく、一般的には、少なくとも2層構造からなっていればよい。非晶質薄膜202が $a-SiO$ 、 $a-SiON$ のいずれかからなる場合も、同様である。そして、非晶質薄膜202が2層以上の非晶質薄膜からなる場合、窒素原子(N)および酸素原子(O)等は、 n 型単結晶シリコン基板1側から光入射の表面側へ向かって階段状に分布することになる。

[0109] 非晶質薄膜2を2層以上の非晶質薄膜によって構成することによって、 n 型単結晶シリコン基板1に対するパッシベーション特性を向上できるとともに、光電変換素子100の光入射側の表面における反射率を低減できる。非晶質薄膜2の屈折率分布が光入射側から n 型単結晶シリコン基板1側へ向かって階段状に大きくなり、反射率を低減する屈折率分布を容易に実現できるからである。

[0110] 更に、光電変換素子100においては、非晶質薄膜2は、窒素原子(N)の組成比が n 型単結晶シリコン基板1側から光入射側の表面へ向かって徐々に増加する $a-SiN$ からなっているとしてもよく、酸素原子(O)の組成比が n 型単結晶シリコン基板1側から光入射側の表面へ向かって徐々に増加する $a-SiO$ からなっているとしてもよく、酸素原子(O)および窒素原子(N)の組成比が n 型単結晶シリコン基板1側から光入射側の表面へ向かって徐々に増加する $a-SiON$ からなっているともよい。

[0111] このように、非晶質薄膜2の膜厚方向において窒素原子(N)等の組成比が徐々に増加するように窒素原子(N)等を分布させることによって、 n 型単結晶シリコン基板1に対するパッシベーション特性を向上できるとともに、光電変換素子100の光入射側の表面における反射率を窒素原子(N)等が非晶質薄膜2の膜厚方向において階段状に分布する場合よりも更に低減できる。非晶質薄膜2における屈折率分布が光入射側から n 型単結晶シリコン基板1側へ向かってなだらかになるからである。

[0112] そして、非晶質薄膜2は、一般的には、 $a-Si$ 、 $a-SiGe$ 、 $a-Ge$ のいずれかの光学的バンドギャップよりも大きい光学的バンドギャップに非晶質薄膜2の光学的バンドギャップを設定するための所望の原子を含み、結晶シリコン基板側と反対側の端部における所望の原子の組成比が、結晶シリコン基板側の端部における所望の原子の組成比よりも大きい非晶質薄膜からなっていればよい。即ち、非晶質薄膜2は、結晶シリコン基板側の端部における所望の原子の組成比が“0”であり、結晶シリコン基板側と反対側の端部における所望の原子の組成比が“0”よりも大きくなっていけばよい。この場合、所望の原子の組成比は、結晶シリコン基板側の端部から結晶シリコン基板側と反対側の端部へ向かって、階段状に増加していてもよく、直線状に増加していてもよく、非線形状に増加していてもよい。

[0113] このように、非晶質薄膜2の光入射側の端部における所望の原子の組成比をn型単結晶シリコン基板1側の端部における組成比よりも大きくすることによって、n型単結晶シリコン基板1に対するパッシベーション特性を向上できるとともに、光電変換素子100の光入射側の表面における反射率を低減できる。その結果、光電変換素子100の特性を向上できる。

[0114] 更に、光電変換素子100においては、i型非晶質薄膜11~1m、21~2m-1は、i型 $a-Si$ からなると説明したが、実施の形態1においては、これに限らず、i型非晶質薄膜11~1m、21~2m-1は、i型 $a-SiGe$ またはi型 $a-Ge$ からなっていればよい。

[0115] 更に、光電変換素子100においては、p型非晶質薄膜31~3mは、p型 $a-Si$ からなると説明したが、実施の形態1においては、これに限らず、p型非晶質薄膜31~3mは、p型 $a-SiC$ 、p型 $a-SiO$ 、p型 $a-SiN$ 、p型 $a-SiCN$ 、p型 $a-SiGe$ およびp型 $a-Ge$ のいずれかからなっていればよい。

[0116] 更に、光電変換素子100においては、n型非晶質薄膜41~4m-1は、n型 $a-Si$ からなると説明したが、実施の形態1においては、これに限らず、n型非晶質薄膜41~4m-1は、n型 $a-SiC$ 、n型 $a-SiO$

、 n 型 $a-SiN$ 、 n 型 $a-SiCN$ 、 n 型 $a-SiGe$ および n 型 $a-Ge$ のいずれかからなってもよい。

[0117] 即ち、光電変換素子100においては、 i 型非晶質薄膜11～1m、21～2m-1、 p 型非晶質薄膜31～3mおよび n 型非晶質薄膜41～4m-1は、それぞれ、表1に示す材料のいずれかからなってもよい。

[0118] [表1]

i 型非晶質薄膜11～1m, 21～2m-1	p 型非晶質膜31～3m	n 型非晶質膜41～4m-1
i 型 $a-Si$ i 型 $a-SiGe$ i 型 $a-Ge$	p 型 $a-SiC$ p 型 $a-SiO$ p 型 $a-SiN$ p 型 $a-SiCN$ p 型 $a-Si$ p 型 $a-SiGe$ p 型 $a-Ge$	n 型 $a-SiC$ n 型 $a-SiO$ n 型 $a-SiN$ n 型 $a-SiCN$ n 型 $a-Si$ n 型 $a-SiGe$ n 型 $a-Ge$

[0119] この場合、 i 型 $a-SiGe$ は、 SiH_4 ガスおよびゲルマン(GeH_4)ガスを材料ガスとして、上述したプラズマCVD法によって形成される。 i 型 $a-Ge$ は、 GeH_4 ガスを材料ガスとして、上述したプラズマCVD法によって形成される。

[0120] また、 p 型 $a-SiC$ は、 SiH_4 ガス、メタン(CH_4)ガスおよび B_2H_6 ガスを材料ガスとして、上述したプラズマCVD法によって形成される。 p 型 $a-SiO$ は、 SiH_4 ガス、酸素(O_2)ガスおよび B_2H_6 ガスを材料ガスとして、上述したプラズマCVD法によって形成される。 p 型 $a-SiN$ は、 SiH_4 ガス、 NH_3 ガスおよび B_2H_6 ガスを材料ガスとして、上述したプラズマCVD法によって形成される。 p 型 $a-SiCN$ は、 SiH_4 ガス、 CH_4 ガス、 NH_3 ガスおよび B_2H_6 ガスを材料ガスとして、上述したプラズマCVD法によって形成される。 p 型 $a-SiGe$ は、 SiH_4 ガス、 GeH_4 ガスおよび B_2H_6 ガスを材料ガスとして、上述したプラズマCVD法によって形成される。 p 型 $a-Ge$ は、 GeH_4 ガスおよび B_2H_6 ガスを材料ガスとして、上述したプラズマCVD法によって形成される。

[0121] また、 n 型 $a-SiC$ は、 SiH_4 ガス、 CH_4 ガスおよび PH_3 ガスを材料ガスとして、上述したプラズマCVD法によって形成される。 n 型 $a-SiO$ は、 SiH_4 ガス、 O_2 ガスおよび PH_3 ガスを材料ガスとして、上述したプラズマCVD法によって形成される。 n 型 $a-SiN$ は、 SiH_4 ガス、 NH_3 ガスおよび PH_3 ガスを材料ガスとして、上述したプラズマCVD法によって形成される。 n 型 $a-SiCN$ は、 SiH_4 ガス、 CH_4 ガス、 NH_3 ガスおよび PH_3 ガスを材料ガスとして、上述したプラズマCVD法によって形成される。 n 型 $a-SiGe$ は、 SiH_4 ガス、 GeH_4 ガスおよび PH_3 ガスを材料ガスとして、上述したプラズマCVD法によって形成される。 n 型 $a-Ge$ は、 GeH_4 ガスおよび PH_3 ガスを材料ガスとして、上述したプラズマCVD法によって形成される。

[0122] 上記においては、 n 型単結晶シリコン基板1の光入射側の表面にテクスチャ構造が形成されると説明したが、実施の形態1においては、これに限らず、 n 型単結晶シリコン基板1の光入射側と反対側の裏面にも、テクスチャ構造が形成されてもよい。

[0123] [実施の形態2]

図10は、実施の形態2による光電変換素子の構成を示す断面図である。図10を参照して、実施の形態2による光電変換素子200は、図1に示す光電変換素子100の i 型非晶質薄膜11～1mを削除したものであり、その他は、光電変換素子100と同じである。

[0124] 光電変換素子200においては、 p 型非晶質薄膜31～3mは、 n 型単結晶シリコン基板1に接して配置される。

[0125] 図11および図12は、図10に示す光電変換素子200を製造するための一部の工程図である。

[0126] 光電変換素子200は、図2から図4に示す工程(a)～工程(k)のうちの工程(e)～工程(i)をそれぞれ図11および図12に示す工程(e-1)～(i-1)に代えた工程に従って製造される。

[0127] 光電変換素子200の製造が開始されると、上述した工程(a)～工程(k)

d) が順次実行される。

[0128] そして、工程 (d) の後、非晶質薄膜 2 / n 型単結晶シリコン基板 1 をプラズマ CVD 装置から取り出し、n 型単結晶シリコン基板 1 の裏面 (非晶質薄膜 2 が形成された面と反対側の表面) 上に薄膜が堆積可能なように非晶質薄膜 2 / n 型単結晶シリコン基板 1 をプラズマ CVD 装置に入れる。

[0129] そして、図 3 の工程 (e) における製造条件と同じ製造条件によって i 型 a-Si からなる i 型非晶質薄膜 50 を n 型単結晶シリコン基板 1 上に堆積する。その後、n 型 a-Si からなる n 型非晶質薄膜 60 が i 型非晶質薄膜 50 上に堆積される (図 11 の工程 (e-1) 参照)。

[0130] そして、 SiH_4 ガスおよび NH_3 ガスを反応室に流し、反応室の圧力を、例えば、30~600 Pa に設定するとともに、RF 電源によって RF パワーを整合器を介して平行平板電極に印加する。これによって、a-SiN からなる被覆層が n 型非晶質薄膜 60 上に形成される。なお、被覆層は、酸化シリコンからなってもよい。そして、フォトリソグラフィ法を用いて被覆層上にレジストパターンを形成後、フッ酸等を用いてレジスト開口部の被覆層をエッチングすることにより、所望の間隔に配置された被覆層 70 を n 型非晶質薄膜 60 上に形成する (図 11 の工程 (f-1) 参照)。

[0131] その後、レジスト 70' および被覆層 70 をマスクとして i 型非晶質薄膜 50 および n 型非晶質薄膜 60 をドライエッチングまたはウェットエッチングによってエッチングし、i 型非晶質薄膜 21~2m-1 および n 型非晶質薄膜 41~4m-1 を形成する (図 11 の工程 (g-1) 参照)。その後、レジスト 70' を除去する。

[0132] i 型非晶質薄膜 21~2m-1 および n 型非晶質薄膜 41~4m-1 を形成すると、n 型非晶質薄膜 41~4m-1 / i 型非晶質薄膜 21~2m-1 / n 型単結晶シリコン基板 1 / 非晶質薄膜 2 の n 型非晶質薄膜 41~4m-1 側をフッ酸で洗浄し、プラズマ CVD 法によって、p 型 a-Si からなる p 型非晶質薄膜 31~3m を n 型単結晶シリコン基板 1 に接して n 型単結晶シリコン基板 1 上に堆積するとともに、p 型 a-Si からなる p 型非晶質薄

膜 80 を被覆層 70 上に堆積する（図 12 の工程（h-1）参照）。

[0133] p 型非晶質薄膜 31 ~ 3m が n 型単結晶シリコン基板 1 上に堆積されると、非晶質薄膜 2 / n 型単結晶シリコン基板 1 / i 型非晶質薄膜 21 ~ 2m-1 / n 型非晶質薄膜 41 ~ 4m-1 および p 型非晶質薄膜 31 ~ 3m / 被覆層 70 / p 型非晶質薄膜 80 をプラズマ CVD 装置から取り出す。

[0134] そして、例えば、フッ酸等を用いて被覆層 70 をエッチングによって除去する。これによって、p 型非晶質薄膜 80 がリフトオフによって除去される（図 12 の工程（i-1）参照）。

[0135] その後、図 4 に示す工程（j）が実行され、電極 51 ~ 5m がそれぞれ p 型非晶質薄膜 31 ~ 3m 上に形成されるとともに、電極 61 ~ 6m-1 がそれぞれ n 型非晶質薄膜 41 ~ 4m-1 上に形成される。これによって、光電変換素子 200 が完成する。

[0136] 光電変換素子 200 の発電機構は、上述した光電変換素子 100 の発電機構と同じであるので、光電変換素子 200 もバックコンタクト型の光電変換素子である。

[0137] そして、光電変換素子 200 においても、非晶質薄膜 2 は、n 型単結晶シリコン基板 1 の光入射側の表面に接して形成される。

[0138] 従って、n 型単結晶シリコン基板 1 に対するパッシベーション特性が向上し、光電変換素子 200 の太陽電池特性を向上できる。

[0139] 上記においては、n 型単結晶シリコン基板 1 の光入射側の表面にテクスチャ構造が形成されると説明したが、実施の形態 2 においては、これに限らず、n 型単結晶シリコン基板 1 の光入射側と反対側の裏面にも、テクスチャ構造が形成されてもよい。

[0140] 実施の形態 2 におけるその他の説明は、実施の形態 1 における説明と同じである。

[0141] [実施の形態 3]

図 13 は、実施の形態 3 による光電変換素子の構成を示す断面図である。

図 13 を参照して、実施の形態 3 による光電変換素子 300 は、図 1 に示す

光電変換素子 100 の i 型非晶質薄膜 21 ~ 2m-1 を削除したものであり、その他は、光電変換素子 100 と同じである。

[0142] 光電変換素子 300 においては、n 型非晶質薄膜 41 ~ 4m-1 は、n 型単結晶シリコン基板 1 に接して配置される。

[0143] 図 14 および図 15 は、図 13 に示す光電変換素子 300 を製造するための一部の工程図である。

[0144] 光電変換素子 300 は、図 2 から図 4 に示す工程 (a) ~ 工程 (k) のうちの工程 (e) ~ 工程 (i) をそれぞれ図 14 および図 15 に示す工程 (e-2) ~ (i-2) に代えた工程に従って製造される。

[0145] 光電変換素子 300 の製造が開始されると、上述した工程 (a) ~ 工程 (d) が順次実行される。

[0146] そして、工程 (d) の後、非晶質薄膜 2 / n 型単結晶シリコン基板 1 をプラズマ CVD 装置から取り出し、n 型単結晶シリコン基板 1 の裏面（非晶質薄膜 2 が形成された面と反対側の表面）上に薄膜が堆積可能なように非晶質薄膜 2 / n 型単結晶シリコン基板 1 をプラズマ CVD 装置に入れる。

[0147] そして、図 3 の工程 (e) における製造条件と同じ製造条件によって i 型 a-Si からなる i 型非晶質薄膜 90 を n 型単結晶シリコン基板 1 上に堆積する。その後、p 型 a-Si からなる p 型非晶質薄膜 110 が i 型非晶質薄膜 90 上に堆積される（図 14 の工程 (e-2) 参照）。

[0148] そして、SiH₄ ガスおよび NH₃ ガスを反応室に流し、反応室の圧力を、例えば、30 ~ 600 Pa に設定するとともに、RF 電源によって RF パワーを整合器を介して平行平板電極に印加する。これによって、a-SiN からなる被覆層が p 型非晶質薄膜 110 上に形成される。なお、被覆層は、酸化シリコンからなってもよい。そして、フォトリソグラフィ法を用いて被覆層上にレジストパターンを形成後、フッ酸等を用いてレジスト開口部の被覆層をエッチングすることにより、所望の間隔に配置された被覆層 120 を p 型非晶質薄膜 110 上に形成する（図 14 の工程 (f-2) 参照）。

[0149] その後、レジスト 120' および被覆層 120 をマスクとして i 型非晶質

薄膜 90 および p 型非晶質薄膜 110 をドライエッチングまたはウェットエッチングによってエッチングし、i 型非晶質薄膜 11 ~ 1 m1 および p 型非晶質薄膜 31 ~ 3 m を形成する（図 14 の工程（g-2）参照）。その後、レジスト 120' を除去する。

[0150] i 型非晶質薄膜 11 ~ 1 m および p 型非晶質薄膜 31 ~ 3 m を形成すると、p 型非晶質薄膜 31 ~ 3 m / i 型非晶質薄膜 11 ~ 1 m / n 型単結晶シリコン基板 1 / 非晶質薄膜 2 の p 型非晶質薄膜 31 ~ 3 m 側をフッ酸で洗浄し、n 型 a-Si からなる n 型非晶質薄膜 41 ~ 4 m-1 を n 型単結晶シリコン基板 1 に接して n 型単結晶シリコン基板 1 上に堆積するとともに、n 型 a-Si からなる n 型非晶質薄膜 130 を被覆層 120 上に堆積する（図 15 の工程（h-2）参照）。

[0151] n 型非晶質薄膜 41 ~ 4 m-1 が n 型単結晶シリコン基板 1 上に堆積されると、非晶質薄膜 2 / n 型単結晶シリコン基板 1 / i 型非晶質薄膜 11 ~ 1 m / p 型非晶質薄膜 31 ~ 3 m1 および n 型非晶質薄膜 41 ~ 4 m-1 / 被覆層 120 / n 型非晶質薄膜 130 をプラズマ CVD 装置から取り出す。

[0152] そして、例えばフッ酸等を用いて被覆層 120 をエッチングによって除去する。これによって、n 型非晶質薄膜 130 がリフトオフによって除去される（図 15 の工程（i-2）参照）。

[0153] その後、図 4 に示す工程（j）が実行され、電極 51 ~ 5 m がそれぞれ p 型非晶質薄膜 31 ~ 3 m 上に形成されるとともに、電極 61 ~ 6 m-1 がそれぞれ n 型非晶質薄膜 41 ~ 4 m-1 上に形成される。これによって、光電変換素子 300 が完成する。

[0154] 光電変換素子 300 の発電機構は、上述した光電変換素子 100 の発電機構と同じであるので、光電変換素子 300 もバックコンタクト型の光電変換素子である。そして、光電変換素子 300 においても、非晶質薄膜 2 は、n 型単結晶シリコン基板 1 の光入射側の表面に接して形成される。

[0155] 従って、n 型単結晶シリコン基板 1 に対するパッシベーション特性が向上し、光電変換素子 300 の太陽電池特性を向上できる。

[0156] 上記においては、 n 型単結晶シリコン基板 1 の光入射側の表面にテクスチャ構造が形成されると説明したが、実施の形態 3 においては、これに限らず、 n 型単結晶シリコン基板 1 の光入射側と反対側の裏面にも、テクスチャ構造が形成されてもよい。

[0157] 実施の形態 3 におけるその他の説明は、実施の形態 1 における説明と同じである。

[0158] [実施の形態 4]

図 16 は、実施の形態 4 による光電変換素子の構成を示す断面図である。

図 16 を参照して、実施の形態 4 による光電変換素子 400 は、図 1 に示す光電変換素子 100 の i 型非晶質薄膜 11 ~ 1m, 21 ~ 2m-1 を削除したものであり、その他は、光電変換素子 100 と同じである。

[0159] 光電変換素子 400 においては、 p 型非晶質薄膜 31 ~ 3m および n 型非晶質薄膜 41 ~ 4m-1 は、 n 型単結晶シリコン基板 1 に接して配置される。

[0160] 図 17 および図 18 は、図 16 に示す光電変換素子 400 を製造するための一部の工程図である。

[0161] 光電変換素子 400 は、図 2 から図 4 に示す工程 (a) ~ 工程 (k) のうちの工程 (e) ~ 工程 (i) をそれぞれ図 17 および図 18 に示す工程 (e-3) ~ (i-3) に代えた工程に従って製造される。

[0162] 光電変換素子 400 の製造が開始されると、上述した工程 (a) ~ 工程 (d) が順次実行される。

[0163] そして、工程 (d) の後、非晶質薄膜 2 / n 型単結晶シリコン基板 1 をプラズマ CVD 装置から取り出し、 n 型単結晶シリコン基板 1 の裏面 (非晶質薄膜 2 が形成された面と反対側の表面) 上に薄膜が堆積可能なように非晶質薄膜 2 / n 型単結晶シリコン基板 1 をプラズマ CVD 装置に入れる。

[0164] そして、 p 型 $a-Si$ からなる p 型非晶質薄膜 140 が n 型単結晶シリコン基板 1 上に堆積される (図 17 の工程 (e-3) 参照)。

[0165] その後、 SiH_4 ガスおよび NH_3 ガスを反応室に流し、反応室の圧力を、

例えば、 $30 \sim 600 \text{ Pa}$ に設定するとともに、RF電源によってRFパワーを整合器を介して平行平板電極に印加する。これによって、 $a\text{-SiN}$ からなる被覆層がp型非晶質薄膜140上に形成される。なお、被覆層は、酸化シリコンからなってもよい。そして、フォトリソグラフィ法を用いて被覆層上にレジストパターンを形成後、フッ酸等を用いてレジスト開口部の被覆層をエッチングすることにより、所望の間隔に配置された被覆層150をp型非晶質薄膜140上に形成する（図17の工程（f-3）参照）。

[0166] そして、レジスト150' および被覆層150をマスクとしてp型非晶質薄膜140をドライエッチングまたはウェットエッチングによってエッチングし、p型非晶質薄膜31～3mを形成する（図17の工程（g-3）参照）。その後、レジスト150' を除去する。

[0167] p型非晶質薄膜31～3mを形成すると、p型非晶質薄膜31～3m／n型単結晶シリコン基板1／非晶質薄膜2のp型非晶質薄膜31～3m側をフッ酸で洗浄し、n型 $a\text{-Si}$ からなるn型非晶質薄膜41～4m-1をn型単結晶シリコン基板1に接してn型単結晶シリコン基板1上に堆積するとともに、n型 $a\text{-Si}$ からなるn型非晶質薄膜160を被覆層150上に堆積する（図18の工程（h-3）参照）。

[0168] n型非晶質薄膜41～4m-1がn型単結晶シリコン基板1上に堆積されると、非晶質薄膜2／n型単結晶シリコン基板1／p型非晶質薄膜31～3mおよびn型非晶質薄膜41～4m-1／被覆層150／n型非晶質薄膜160をプラズマCVD装置から取り出す。

[0169] そして、例えばフッ酸等を用いて被覆層150をエッチングによって除去する。これによって、n型非晶質薄膜160がリフトオフによって除去される（図18の工程（i-3）参照）。

[0170] その後、図4に示す工程（j）が実行され、電極51～5mがそれぞれp型非晶質薄膜31～3m上に形成されるとともに、電極61～6m-1がそれぞれn型非晶質薄膜41～4m-1上に形成される。これによって、光電変換素子400が完成する。

[0171] 光電変換素子400の発電機構は、上述した光電変換素子100の発電機構と同じであるので、光電変換素子400もバックコンタクト型の光電変換素子である。

[0172] そして、光電変換素子400においても、非晶質薄膜2は、n型単結晶シリコン基板1の光入射側の表面に接して形成される。

[0173] 従って、n型単結晶シリコン基板1に対するパッシベーション特性が向上し、光電変換素子400の太陽電池特性を向上できる。

[0174] 上記においては、n型単結晶シリコン基板1の光入射側の表面にテクスチャ構造が形成されると説明したが、実施の形態4においては、これに限らず、n型単結晶シリコン基板1の光入射側と反対側の裏面にも、テクスチャ構造が形成されてもよい。

[0175] 実施の形態4におけるその他の説明は、実施の形態1における説明と同じである。

[0176] [実施の形態5]

図19は、実施の形態5による光電変換素子の構成を示す断面図である。図19を参照して、実施の形態5による光電変換素子500は、n型単結晶シリコン基板501と、非晶質薄膜2と、電極3、5と、絶縁層4とを備える。

[0177] n型単結晶シリコン基板501は、p型拡散層5011と、n型拡散層5012とを含む。p型拡散層5011は、n型単結晶シリコン基板501の光入射側の表面に接して配置される。p型拡散層5011は、p型の不純物として、例えば、ボロン(B)を含み、ボロン(B)の最大濃度は、例えば、 $1 \times 10^{18} \sim 1 \times 10^{20} \text{ cm}^{-3}$ である。また、p型拡散層5011は、例えば、10～1000nmの厚みを有する。

[0178] n型拡散層5012は、n型単結晶シリコン基板501の光入射側の表面と反対側の裏面に接してn型単結晶シリコン基板501の面内方向に所望の間隔で配置される。n型拡散層5012は、n型の不純物として、例えば、リン(P)を含み、リン(P)の最大濃度は、例えば、 $1 \times 10^{18} \sim 1 \times 1$

0.20 cm^{-3} である。また、 n 型拡散層5012は、例えば、 $10 \sim 1000 \text{ nm}$ の厚みを有する。

[0179] n 型単結晶シリコン基板501についてのその他の説明は、 n 型単結晶シリコン基板1の説明と同じである。

[0180] 非晶質薄膜2は、 n 型単結晶シリコン基板501の光入射側の表面に接して配置される。非晶質薄膜2の詳細な説明は、実施の形態1において説明したとおりである。

[0181] 電極3は、非晶質薄膜2を貫通して n 型単結晶シリコン基板501の p 型拡散層5011に接するとともに非晶質薄膜2上に配置される。そして、電極3は、 Ag またはアルミニウム(Al)等の導電性材料からなる。

[0182] 絶縁層4は、 n 型単結晶シリコン基板501の裏面に接して配置される。そして、絶縁層4は、酸化シリコン、窒化シリコン、酸窒化シリコンおよび酸化アルミニウム等からなる。また、絶縁層4は、 $50 \sim 100 \text{ nm}$ の厚みを有する。

[0183] 電極5は、絶縁層4を貫通して n 型単結晶シリコン基板501の n 型拡散層5012に接するとともに絶縁層4を覆うように配置される。そして、電極5は、 Ag または Al 等の導電性材料からなる。

[0184] 図20から図23は、それぞれ、図19に示す光電変換素子500の製造方法を示す第1から第4の工程図である。

[0185] 図20を参照して、光電変換素子500の製造が開始されると、図2に示す工程(a)、(b)と同じ工程を順次実行する。これによって、光入射側の表面にテクスチャ構造が形成された n 型単結晶シリコン基板501が形成される(図20の工程(a)、(b)参照)。

[0186] 工程(b)の後、 n 型単結晶シリコン基板501の裏面にレジストを塗布し、その塗布したレジストをフォトリソグラフィおよびエッチングによってパターンニングし、レジストパターン170を形成する(図20の工程(c)参照)。

[0187] そして、レジストパターン170をマスクとして、例えば、イオン注入法

を用いて、Pおよび砒素（As）等のn型不純物をn型単結晶シリコン基板501にドーピングする。これによって、n型拡散層5012がn型単結晶シリコン基板501の裏面側に形成される（図20の工程（d）参照）。なお、ドーピング後、n型不純物を電氣的に活性化するための熱処理を行ってもよい。また、イオン注入法の代わりに、気相拡散法、固相拡散法、プラズマドーピング法およびイオンドーピング法等を用いてもよい。

[0188] その後、レジストパターン170を除去する。そして、プラズマCVD法によって窒化シリコンからなる絶縁層180をn型単結晶シリコン基板501の裏面の全体に形成する（図21の工程（e）参照）。なお、絶縁層180は、ALD（Atomic Layer Deposition）法および熱CVD法等によって形成されてもよい。

[0189] 引き続いて、例えば、イオン注入法を用いて、B、ガリウム（Ga）およびインジウム（In）等のp型不純物を光入射側からn型単結晶シリコン基板501にドーピングする。これによって、p型拡散層5011がn型単結晶シリコン基板501の光入射側に形成される（図21の工程（f）参照）。なお、ドーピング後、p型不純物を電氣的に活性化するための熱処理を行ってもよい。また、p型拡散層5011は、イオン注入法の代わりに、気相拡散法、固相拡散法、プラズマドーピング法およびイオンドーピング法等を用いて形成されてもよい。

[0190] そして、図2に示す工程（d）と同じ工程を実行して、上述した方法によって非晶質薄膜2をn型単結晶シリコン基板501の光入射側の表面に接して形成する（図21の工程（g）参照）。

[0191] その後、非晶質薄膜2の全面にレジストを塗布し、その塗布したレジストをフォトリソグラフィおよびエッチングによってパターンニングし、レジストパターン190を形成する（図21の工程（h）参照）。

[0192] そして、レジストパターン190をマスクとして、フッ酸と硝酸との混合液等を用いて非晶質薄膜2の一部をエッチングし、その後、レジストパターン190を除去する。これによって、p型拡散層5011の一部が露出され

る（図22の工程（i）参照）。

[0193] その後、蒸着法またはスパッタリング法等を用いてAgまたはAl等の金属膜を非晶質薄膜2の全面に形成し、その形成した金属膜をパターンニングする。これによって、電極3が形成される（図22の工程（j）参照）。電極3は、金属ペーストを印刷法等によってパターンニングすることによって形成されてもよい。

[0194] そして、絶縁層180の全面にレジストを塗布し、その塗布したレジストをフォトリソグラフィおよびエッチングによってパターンニングし、レジストパターン210を形成する（図22の工程（k）参照）。

[0195] その後、レジストパターン210をマスクとして、フッ酸等を用いて、絶縁層180の一部をエッチングし、レジストパターン210を除去する。これによって、n型単結晶シリコン基板501のn型拡散層5012の一部が露出されるとともに、絶縁層4が形成される（図23の工程（l）参照）。

[0196] 引き続いて、蒸着法またはスパッタリング法等を用いてAgまたはAl等の金属膜を絶縁層4を覆うように形成する。これによって、電極5が形成され、光電変換素子500が完成する（図23の工程（m）参照）。

[0197] 光電変換素子500において、太陽光が非晶質薄膜2側から光電変換素子500に照射されると、非晶質薄膜2は、反射率を低減して入射光をn型単結晶シリコン基板501へ導くとともに、n型単結晶シリコン基板501のパッシベーション特性を向上させる。

[0198] n型単結晶シリコン基板501中で光励起された電子および正孔は、p型拡散層5011／（n型単結晶シリコン基板501のバルク領域）による内部電界によって分離され、正孔は、非晶質薄膜2とp型拡散層5011との界面における再結合が抑制され、p型拡散層5011を介して電極3へ到達し、電子は、n型拡散層5012側へ拡散し、n型拡散層5012を介して電極5へ到達する。

[0199] 電極5へ到達した電子は、電極3と電極5との間に接続された負荷を介して電極3へ到達し、正孔と再結合する。

[0200] 光電変換素子 500 においては、n 型単結晶シリコン基板 501 の光入射側の表面は、非晶質薄膜 2 によって覆われ、n 型単結晶シリコン基板 501 の裏面は、絶縁層 4 によって覆われる。

[0201] その結果、非晶質薄膜 2 は、反射率を低減して入射光を n 型単結晶シリコン基板 501 へ導くとともに、n 型単結晶シリコン基板 501 のパッシベーション特性を向上させる。また、n 型単結晶シリコン基板 501 中で光励起された少数キャリアのライフタイムが向上する。

[0202] 従って、光電変換素子 500 の変換効率を向上できる。また、n 型単結晶シリコン基板 501 の裏面を絶縁層 4 によってパッシベーションできる。

[0203] なお、光電変換素子 500 は、p 型拡散層 5011 に代えて n 型拡散層を備え、n 型拡散層 5012 に代えて p 型拡散層を備えていてもよい。

[0204] また、n 型単結晶シリコン基板 501 の光入射側の表面にテクスチャ構造が形成されると説明したが、実施の形態 5 においては、これに限らず、n 型単結晶シリコン基板 501 の光入射側と反対側の裏面にも、テクスチャ構造が形成されてもよい。

[0205] 実施の形態 5 におけるその他の説明は、実施の形態 1 における説明と同じである。

[0206] [実施の形態 6]

図 24 は、実施の形態 6 による光電変換素子の構成を示す断面図である。図 24 を参照して、実施の形態 6 による光電変換素子 600 は、図 19 に示す光電変換素子 500 の非晶質薄膜 2 を非晶質薄膜 602 に代え、電極 3 を電極 603 に代えたものであり、その他は、光電変換素子 500 と同じである。

[0207] 非晶質薄膜 602 は、非晶質薄膜 2 の非晶質薄膜 201 を非晶質薄膜 601 に代えたものであり、その他は、非晶質薄膜 2 と同じである。

[0208] 非晶質薄膜 601 は、非晶質薄膜 6011, 6012 からなる。非晶質薄膜 6011 は、少なくとも非晶質相を含み、例えば、a-Si からなる。非晶質薄膜 6011 は、i 型 a-Si からなることが好ましいが、非晶質薄膜

6012に含まれるp型不純物の濃度よりも低い濃度のp型不純物を含んでいてもよい。また、非晶質薄膜6011は、例えば、1nm～20nmの膜厚を有する。そして、非晶質薄膜6011は、n型単結晶シリコン基板501のp型拡散層5011に接してp型拡散層5011上に配置され、n型単結晶シリコン基板501をパッシベーションする。

[0209] 非晶質薄膜6012は、少なくとも非晶質相を含み、例えば、p型a-Siからなる。また、非晶質薄膜6012は、例えば、1nm～30nmの膜厚を有する。そして、非晶質薄膜6012は、非晶質薄膜6011に接して非晶質薄膜6011上に配置される。

[0210] なお、光電変換素子600においては、非晶質薄膜202は、非晶質薄膜6012に接して非晶質薄膜6012上に配置される。

[0211] 電極603は、例えば、AgまたはAl等からなる。そして、電極603は、非晶質薄膜202を貫通して非晶質薄膜6012に接し、非晶質薄膜202上に配置される。

[0212] 光電変換素子600は、図20から図23に示す工程(a)～工程(m)の工程(g)を、プラズマCVD法によって非晶質薄膜6011、非晶質薄膜6012および非晶質薄膜202をn型単結晶シリコン基板501の光入射側の表面上に順次積層する工程に代えた工程図に従って製造される。この場合、工程(i)において、非晶質薄膜202の一部がエッチングされ、非晶質薄膜6012が露出する。また、電極603は、AgおよびAl等の金属ペーストを印刷することによって形成されてもよい。

[0213] 光電変換素子600において、太陽光が非晶質薄膜2側から光電変換素子600に照射されると、非晶質薄膜602は、反射率を低減して入射光をn型単結晶シリコン基板501へ導くとともに、n型単結晶シリコン基板501のパッシベーション特性を向上させる。

[0214] n型単結晶シリコン基板501中で光励起された電子および正孔は、p型拡散層5011／(n型単結晶シリコン基板501のバルク領域)による内部電界によって分離され、正孔は、非晶質薄膜602とp型拡散層5011

との界面における再結合が抑制され、p型拡散層5011を介して電極3へ到達し、電子は、n型拡散層5012側へ拡散し、n型拡散層5012を介して電極5へ到達する。

[0215] 電極5へ到達した電子は、電極3と電極5との間に接続された負荷を介して電極3へ到達し、正孔と再結合する。

[0216] 光電変換素子600においては、n型単結晶シリコン基板501の光入射側の表面は、非晶質薄膜602によって覆われ、n型単結晶シリコン基板501の裏面は、絶縁層4によって覆われる。

[0217] その結果、非晶質薄膜602は、反射率を低減して入射光をn型単結晶シリコン基板501へ導くとともに、n型単結晶シリコン基板501のパッシベーション特性を向上させる。また、n型単結晶シリコン基板501中で光励起された少数キャリアのライフタイムが向上する。

[0218] 従って、光電変換素子600の変換効率を向上できる。また、n型単結晶シリコン基板501の裏面を絶縁層4によってパッシベーションできる。

[0219] また、光電変換素子600においては、少数キャリアライフタイムが大きく低下する金属（電極603）とn型単結晶シリコン基板501とが接する領域が存在しない。その結果、n型単結晶シリコン基板501に対する非常に良好なパッシベーション特性が得られ、高い開放電圧（ V_{oc} ）および曲線因子（ FF ）を得ることができる。従って、光電変換素子600の変換効率を向上できる。

[0220] なお、光電変換素子600においては、非晶質薄膜6011、6012のいずれか一方が無くてもよい。非晶質薄膜6011が無い場合、電極603は、非晶質薄膜6012に接し、非晶質薄膜6012が無い場合、電極603は、非晶質薄膜6011に接する。従って、非晶質薄膜6011、6012のいずれか一方が無い場合も、金属（電極603）とn型単結晶シリコン基板501とが接する領域が存在しない。

[0221] また、光電変換素子600においては、p型拡散層5011をn型拡散層に代え、n型拡散層5012をp型拡散層に代え、非晶質薄膜6012をn

型 $a-Si$ によって構成してもよい。この場合、非晶質薄膜 6011 は、 i 型 $a-Si$ または n 型 $a-Si$ からなる。

[0222] 更に、 n 型単結晶シリコン基板 501 の光入射側の表面にテクスチャ構造が形成されると説明したが、実施の形態 6 においては、これに限らず、 n 型単結晶シリコン基板 501 の光入射側と反対側の裏面にも、テクスチャ構造が形成されてもよい。

[0223] 実施の形態 6 におけるその他の説明は、実施の形態 1 における説明と同じである。

[0224] [実施の形態 7]

図 25 は、実施の形態 7 による光電変換素子の構成を示す断面図である。図 25 を参照して、実施の形態 7 による光電変換素子 700 は、図 19 に示す光電変換素子 500 の n 型単結晶シリコン基板 501 を n 型単結晶シリコン基板 701 に代え、絶縁膜 4 を非晶質薄膜 702, 703 に代え、電極 5 を電極 704 に代えたものであり、その他は、光電変換素子 500 と同じである。

[0225] n 型単結晶シリコン基板 701 は、 n 型単結晶シリコン基板 501 の n 型拡散層 5012 を n 型拡散層 7012 に代えたものであり、その他は、 n 型単結晶シリコン基板 501 と同じである。

[0226] n 型拡散層 7012 は、 n 型単結晶シリコン基板 701 の光入射側と反対側の裏面全体に接して n 型単結晶シリコン基板 701 中に配置される。そして、 n 型拡散層 7012 は、 n 型拡散層 5012 と同じ厚みを有するとともに n 型拡散層 5012 の n 型不純物と同じ濃度の n 型不純物を含む。 n 型単結晶シリコン基板 701 についてのその他の説明は、 n 型単結晶シリコン基板 1 と同じである。

[0227] 非晶質薄膜 702 は、少なくとも非晶質相を含み、例えば、 i 型 $a-Si$ または n 型 $a-Si$ からなる。非晶質薄膜 702 は、 i 型 $a-Si$ 上に n 型 $a-Si$ を形成した積層膜からなってもよい。また、非晶質薄膜 702 の膜厚は、例えば、1 nm ~ 200 nm である。そして、非晶質薄膜 702

は、 n 型単結晶シリコン基板 701 の光入射側と反対側の裏面に接して n 型単結晶シリコン基板 701 上に配置される。

[0228] 非晶質薄膜 703 は、少なくとも非晶質相を含み、例えば、 $a-SiN_x$ からなる。また、非晶質薄膜 703 の膜厚は、非晶質薄膜 202 と同様である。光電変換素子 700 が片面受光型の光電変換素子として使用される場合、非晶質薄膜 703 の組成比 x は、 $x > 0$ である。一方、光電変換素子 700 が両面受光型の光電変換素子として使用される場合、非晶質薄膜 703 の組成比 x は、 $0.78 \leq x \leq 1.03$ が好ましく、 $0.85 \leq x \leq 1.03$ がより好ましい。そして、非晶質薄膜 703 は、非晶質薄膜 702 に接して非晶質薄膜 702 上に配置される。

[0229] 電極 704 は、例えば、 Ag または Al 等からなる。そして、電極 704 は、非晶質薄膜 702、703 を貫通して n 型拡散層 7012 に接し、非晶質薄膜 703 上に配置される。

[0230] 光電変換素子 700 においては、 n 型単結晶シリコン基板 701 の光入射側の表面は、非晶質薄膜 2 によってパッシベーションされ、 n 型単結晶シリコン基板 701 の裏面は、非晶質薄膜 702、703 によってパッシベーションされる。

[0231] 図 26 から図 29 は、それぞれ、図 25 に示す光電変換素子 700 の製造方法を示す第 1 から第 4 の工程図である。

[0232] 図 26 を参照して、光電変換素子 700 の製造が開始されると、図 2 に示す工程 (a)、(b) と同じ工程を順次実行する。これによって、光入射側の表面にテクスチャ構造が形成された n 型単結晶シリコン基板 701 が形成される (図 26 の工程 (a)、(b) 参照)。

[0233] 工程 (b) の後、例えば、イオン注入法を用いて、 P および As 等の n 型不純物を n 型単結晶シリコン基板 701 の裏面全体にドーピングする。これによって、 n 型拡散層 7012 が n 型単結晶シリコン基板 701 の裏面側に形成される (図 26 の工程 (c) 参照)。なお、ドーピング後、 n 型不純物を電氣的に活性化するための熱処理を行ってもよい。イオン注入法の代わり

に、気相拡散法、固相拡散法、プラズマドーピング法およびイオンドーピング法等を用いてもよい。

[0234] 引き続き、例えば、イオン注入法を用いて、B、GaおよびIn等のp型不純物を光入射側からn型単結晶シリコン基板701にドーピングする。これによって、p型拡散層5011がn型単結晶シリコン基板701の光入射側に形成される（図27の工程（e）参照）。なお、ドーピング後、p型不純物を電氣的に活性化するための熱処理を行ってもよい。また、p型拡散層5011は、イオン注入法の代わりに、気相拡散法、固相拡散法、プラズマドーピング法およびイオンドーピング法等を用いて形成されてもよい。

[0235] そして、図2に示す工程（d）と同じ工程を実行して、上述した方法によって非晶質薄膜2をn型単結晶シリコン基板701の光入射側の表面に接して形成する（図27の工程（e）参照）。

[0236] その後、図2に示す工程（d）と同じ工程を実行して非晶質薄膜702、703をn型単結晶シリコン基板701の裏面に順次積層する（図27の工程（f）参照）。

[0237] そして、非晶質薄膜2の全面にレジストを塗布し、その塗布したレジストをフォトリソグラフィおよびエッチングによってパターンニングし、レジストパターン230を形成する（図27の工程（g）参照）。

[0238] そして、レジストパターン230をマスクとして非晶質薄膜2の一部をエッチングし、レジストパターン230を除去する。これによって、p型拡散層5011の一部が露出される（図28の工程（h）参照）。

[0239] その後、蒸着法またはスパッタリング法等を用いてAgまたはAl等の金属膜を非晶質薄膜2の全面に形成し、その形成した金属膜を、例えば、フォトリソグラフィ法等を用いてパターンニングする。これによって、電極3が形成される（図28の工程（i）参照）。電極3は、印刷法等を用いて金属ペースト等をパターンニングして形成されてもよい。

[0240] そして、非晶質薄膜703の全面にレジストを塗布し、その塗布したレジストをフォトリソグラフィおよびエッチングによってパターンニングし、レ

ジストパターン２４０を形成する（図２８の工程（ｊ）参照）。

[0241] その後、レジストパターン２４０をマスクとして非晶質薄膜７０２，７０３の一部をエッチングし、レジストパターン２４０を除去する。これによって、 n 型単結晶シリコン基板７０１の n 型拡散層７０１２の一部が露出される（図２９の工程（ｋ）参照）。

[0242] 引き続き、蒸着法またはスパッタリング法等を用いてＡｇまたはＡｌ等の金属膜を非晶質薄膜７０２，７０３を覆うように形成し、その形成した金属膜をパターンニングして電極７０４を形成する。これによって、光電変換素子７００が完成する（図２９の工程（ｌ）参照）。電極７０４は、印刷法等を用いて金属ペースト等をパターンニングして形成されてもよい。

[0243] 光電変換素子７００の発電機構は、光電変換素子５００の発電機構と同じである。そして、光電変換素子７００においては、 n 型単結晶シリコン基板７０１の光入射側の表面は、非晶質薄膜２によって覆われ、 n 型単結晶シリコン基板７０１の裏面は、非晶質薄膜７０２，７０３によって覆われている。

[0244] その結果、非晶質薄膜２は、反射率を低減して入射光を n 型単結晶シリコン基板７０１へ導くとともに、 n 型単結晶シリコン基板７０１のパッシベーション特性を向上させる。また、 n 型単結晶シリコン基板７０１中で光励起された少数キャリアのライフタイムが向上する。

[0245] 従って、光電変換素子７００の変換効率を向上できる。また、 n 型単結晶シリコン基板７０１の裏面をパッシベーションできる。

[0246] 一方、非晶質薄膜７０２，７０３側から光が入射する場合、非晶質薄膜７０２，７０３は、反射率を低減して入射光を n 型単結晶シリコン基板７０１へ導くとともに、 n 型単結晶シリコン基板７０１のパッシベーション特性を向上させる。また、 n 型単結晶シリコン基板７０１中で光励起された少数キャリアのライフタイムが向上する。更に、 n 型単結晶シリコン基板７０１のテクスチャ構造が形成された表面をパッシベーションできる。

[0247] このように、 n 型単結晶シリコン基板７０１のいずれの表面から光が入射

しても、非晶質薄膜2または非晶質薄膜702, 703が反射率を低減して入射光をn型単結晶シリコン基板701へ導くとともに、n型単結晶シリコン基板701のパッシベーション特性を向上させるため、光電変換素子700の変換効率を向上できる。

[0248] なお、光電変換素子700においては、p型拡散層5011をn型拡散層に代え、n型拡散層7012をp型拡散層に代えてもよい。この場合、非晶質薄膜201は、i型a-Siまたはn型a-Siからなり、非晶質薄膜702は、i型a-Siまたはp型a-Siからなる。

[0249] また、n型単結晶シリコン基板701の光入射側の表面にテクスチャ構造が形成されると説明したが、実施の形態7においては、これに限らず、n型単結晶シリコン基板701の光入射側と反対側の裏面にも、テクスチャ構造が形成されてもよい。

[0250] 実施の形態7におけるその他の説明は、実施の形態1における説明と同じである。

[0251] [実施の形態8]

図30は、実施の形態8による光電変換素子の構成を示す断面図である。図30を参照して、実施の形態8による光電変換素子800は、図24に示す光電変換素子600のn型単結晶シリコン基板501をn型単結晶シリコン基板701に代え、絶縁膜4を非晶質薄膜703, 801, 802に代え、電極5を電極804に代えたものであり、その他は、光電変換素子600と同じである。

[0252] n型単結晶シリコン基板701については、上述したとおりである。

[0253] 非晶質薄膜801は、少なくとも非晶質相を含み、例えば、i型a-Siまたはn型a-Siからなる。そして、非晶質薄膜801は、n型単結晶シリコン基板701の裏面に接してn型単結晶シリコン基板701の裏面上に配置される。なお、非晶質薄膜801の膜厚は、例えば、1nm~20nmである。

[0254] 非晶質薄膜802は、少なくとも非晶質相を含み、例えば、n型a-Si

からなる。そして、非晶質薄膜 802 は、非晶質薄膜 801 に接して非晶質薄膜 801 上に配置される。なお、非晶質薄膜 802 の膜厚は、例えば、1 nm～30 nm である。

[0255] 光電変換素子 800 においては、非晶質薄膜 703 は、非晶質薄膜 802 に接して非晶質薄膜 802 上に配置される。非晶質薄膜 703 についてのその他の説明は、上述したとおりである。

[0256] 電極 804 は、例えば、Ag または Al 等からなる。そして、電極 804 は、非晶質薄膜 703 を貫通して非晶質薄膜 802 に接し、非晶質薄膜 703 上に配置される。

[0257] 光電変換素子 800 は、図 26 から図 29 に示す工程 (a)～工程 (l) からなる工程図において、工程 (e) を、プラズマ CVD 法を用いて非晶質薄膜 6011, 6012, 202 を n 型単結晶シリコン基板 701 上に順次積層する工程に代え、工程 (h) を、非晶質薄膜 202 の一部をエッチングして非晶質薄膜 6012 の一部を露出させる工程に代え、工程 (i) を、プラズマ CVD 法を用いて非晶質薄膜 801, 802, 703 を n 型単結晶シリコン基板 701 の裏面上に順次積層する工程に代え、工程 (k) を、非晶質薄膜 703 の一部をエッチングして非晶質薄膜 802 の一部を露出させる工程に代えた工程図に従って製造される。

[0258] 光電変換素子 800 の発電機構は、光電変換素子 700 の発電機構と同じである。従って、光電変換素子 800 は、片面受光型の光電変換素子、または両面受光型の光電変換素子として使用される。

[0259] そして、光電変換素子 800 においては、n 型単結晶シリコン基板 701 の光入射側の表面は、非晶質薄膜 602 によって覆われ、n 型単結晶シリコン基板 701 の裏面は、非晶質薄膜 801, 802, 703 によって覆われている。

[0260] その結果、非晶質薄膜 602 は、反射率を低減して入射光を n 型単結晶シリコン基板 701 へ導くとともに、n 型単結晶シリコン基板 701 のパッシベーション特性を向上させる。また、n 型単結晶シリコン基板 701 中で光

励起された少数キャリアのライフタイムが向上する。

[0261] 従って、光電変換素子 800 の変換効率を向上できる。また、n 型単結晶シリコン基板 701 の裏面をパッシベーションできる。

[0262] 一方、非晶質薄膜 801, 802, 703 側から光が入射する場合、非晶質薄膜 801, 802, 703 は、反射率を低減して入射光を n 型単結晶シリコン基板 701 へ導くとともに、n 型単結晶シリコン基板 701 のパッシベーション特性を向上させる。また、n 型単結晶シリコン基板 701 中で光励起された少数キャリアのライフタイムが向上する。更に、n 型単結晶シリコン基板 701 のテクスチャ構造が形成された表面をパッシベーションできる。

[0263] このように、n 型単結晶シリコン基板 701 のいずれの表面から光が入射しても、非晶質薄膜 602 または非晶質薄膜 801, 802, 703 が反射率を低減して入射光を n 型単結晶シリコン基板 701 へ導くとともに、n 型単結晶シリコン基板 701 のパッシベーション特性を向上させるため、光電変換素子 800 の変換効率を向上できる。

[0264] その他、光電変換素子 800 は、光電変換素子 600 と同じ効果を享受できる。

[0265] 光電変換素子 800 においては、非晶質薄膜 801, 802 のいずれか一方が無くてもよい。非晶質薄膜 801 が無い場合、電極 804 は、非晶質薄膜 802 に接し、非晶質薄膜 802 が無い場合、電極 804 は、非晶質薄膜 801 に接する。従って、非晶質薄膜 801, 802 のいずれか一方が無い場合、電極 804 が n 型単結晶シリコン基板 701 に接することはない。

[0266] また、光電変換素子 800 においては、p 型拡散層 5011 を n 型拡散層に代え、n 型拡散層 7012 を p 型拡散層に代えてもよい。この場合、非晶質薄膜 6011 は、i 型 a-Si または n 型 a-Si からなり、非晶質薄膜 6012 は、n 型 a-Si からなり、非晶質薄膜 801 は、i 型 a-Si または p 型 a-Si からなり、非晶質薄膜 802 は、p 型 a-Si からなる。

[0267] 光電変換素子 800 についてのその他の説明は、光電変換素子 600 につ

いての説明と同じである。

[0268] 上記においては、 n 型単結晶シリコン基板 701 の光入射側の表面にテクスチャ構造が形成されると説明したが、実施の形態 8 においては、これに限らず、 n 型単結晶シリコン基板 701 の光入射側と反対側の裏面にも、テクスチャ構造が形成されてもよい。

[0269] 実施の形態 8 におけるその他の説明は、実施の形態 1 における説明と同じである。

[0270] [実施の形態 9]

図 31 は、実施の形態 9 による光電変換素子の構成を示す断面図である。図 31 を参照して、実施の形態 9 による光電変換素子 900 は、図 25 に示す光電変換素子 700 の非晶質薄膜 2 を非晶質薄膜 602 に代え、電極 3 を電極 603 に代えたものであり、その他は、光電変換素子 700 と同じである。

[0271] 非晶質薄膜 602 および電極 603 については、上述したとおりである。

[0272] 光電変換素子 900 は、図 26 から図 29 に示す工程 (a) ~ 工程 (l) からなる工程図において、工程 (e) を、プラズマ CVD 法を用いて非晶質薄膜 6011, 6012, 202 を n 型単結晶シリコン基板 701 上に順次積層する工程に代え、工程 (h) を、非晶質薄膜 202 の一部をエッチングして非晶質薄膜 6012 の一部を露出させる工程に代えた工程図に従って製造される。

[0273] 光電変換素子 900 の発電機構は、光電変換素子 700 の発電機構と同じである。従って、光電変換素子 900 は、片面受光型の光電変換素子、または両面受光型の光電変換素子として使用される。

[0274] そして、光電変換素子 900 においては、 n 型単結晶シリコン基板 701 の光入射側の表面は、非晶質薄膜 602 によって覆われ、 n 型単結晶シリコン基板 701 の裏面は、非晶質薄膜 702, 703 によって覆われている。

[0275] その結果、非晶質薄膜 602 は、反射率を低減して入射光を n 型単結晶シリコン基板 701 へ導くとともに、 n 型単結晶シリコン基板 701 のパッシ

ベーション特性を向上させる。また、 n 型単結晶シリコン基板701中で光励起された少数キャリアのライフタイムが向上する。

[0276] 従って、光電変換素子900の変換効率を向上できる。また、 n 型単結晶シリコン基板701の裏面をパッシベーションできる。

[0277] 一方、非晶質薄膜702、703側から光が入射する場合、非晶質薄膜702、703は、反射率を低減して入射光を n 型単結晶シリコン基板701へ導くとともに、 n 型単結晶シリコン基板701のパッシベーション特性を向上させる。また、 n 型単結晶シリコン基板701中で光励起された少数キャリアのライフタイムが向上する。更に、 n 型単結晶シリコン基板701のテクスチャ構造が形成された表面をパッシベーションできる。

[0278] このように、 n 型単結晶シリコン基板701のいずれの表面から光が入射しても、非晶質薄膜602または非晶質薄膜702、703が反射率を低減して入射光を n 型単結晶シリコン基板701へ導くとともに、 n 型単結晶シリコン基板701のパッシベーション特性を向上させるため、光電変換素子800の変換効率を向上できる。

[0279] その他、光電変換素子900は、光電変換素子600と同じ効果を享受できる。

[0280] 光電変換素子900においては、 p 型拡散層5011を n 型拡散層に代え、 n 型拡散層7012を p 型拡散層に代えてもよい。この場合、非晶質薄膜6011は、 i 型 $a-Si$ または n 型 $a-Si$ からなり、非晶質薄膜6012は、 n 型 $a-Si$ からなり、非晶質薄膜702は、 i 型 $a-Si$ または n 型 $a-Si$ からなる。

[0281] 光電変換素子900についてのその他の説明は、光電変換素子600についての説明と同じである。

[0282] 上記においては、 n 型単結晶シリコン基板701の光入射側の表面にテクスチャ構造が形成されると説明したが、実施の形態9においては、これに限らず、 n 型単結晶シリコン基板701の光入射側と反対側の裏面にも、テクスチャ構造が形成されてもよい。

[0283] 実施の形態 9 におけるその他の説明は、実施の形態 1 における説明と同じである。

[0284] [実施の形態 10]

図 3 2 は、この実施の形態による光電変換素子を備える光電変換モジュールの構成を示す概略図である。図 3 2 を参照して、光電変換モジュール 1 0 0 0 は、複数の光電変換素子 1 0 0 1 と、カバー 1 0 0 2 と、出力端子 1 0 0 3, 1 0 0 4 とを備える。

[0285] 複数の光電変換素子 1 0 0 1 は、アレイ状に配置され、直列に接続される。なお、複数の光電変換素子 1 0 0 1 は、直列に接続される代わりに、並列接続されてもよく、直列と並列を組み合わせで接続されてもよい。

[0286] そして、複数の光電変換素子 1 0 0 1 の各々は、光電変換素子 1 0 0, 2 0 0, 3 0 0, 4 0 0, 5 0 0, 6 0 0, 7 0 0, 8 0 0, 9 0 0 のいずれかからなる。

[0287] カバー 1 0 0 2 は、耐候性のカバーからなり、複数の光電変換素子 1 0 0 1 を覆う。

[0288] 出力端子 1 0 0 3 は、直列に接続された複数の光電変換素子 1 0 0 1 の一方端に配置される光電変換素子 1 0 0 1 に接続される。

[0289] 出力端子 1 0 0 4 は、直列に接続された複数の光電変換素子 1 0 0 1 の他方端に配置される光電変換素子 1 0 0 1 に接続される。

[0290] 上述したように、光電変換素子 1 0 0, 2 0 0, 3 0 0, 4 0 0, 5 0 0, 6 0 0, 7 0 0, 8 0 0, 9 0 0 は、変換効率が高くなる。

[0291] 従って、光電変換モジュール 1 0 0 0 の変換効率を高くできる。

[0292] なお、実施の形態 1 0 による光電変換モジュールは、図 3 2 に示す構成に限らず、光電変換素子 1 0 0, 2 0 0, 3 0 0, 4 0 0, 5 0 0, 6 0 0, 7 0 0, 8 0 0, 9 0 0 のいずれかをを用いる限り、どのような構成であってもよい。

[0293] [実施の形態 11]

図 3 3 は、この実施の形態による光電変換素子を備える太陽光発電システ

ムの構成を示す概略図である。

[0294] 図33を参照して、太陽光発電システム1100は、光電変換モジュールアレイ1101と、接続箱1102と、パワーコンディショナー1103と、分電盤1104と、電力メーター1105とを備える。

[0295] 接続箱1102は、光電変換モジュールアレイ1101に接続される。パワーコンディショナー1103は、接続箱1102に接続される。分電盤1104は、パワーコンディショナー1103および電気機器1110に接続される。電力メーター1105は、分電盤1104および系統連携に接続される。

[0296] 光電変換モジュールアレイ1101は、太陽光を電気に変換して直流電力を発電し、その発電した直流電力を接続箱1102に供給する。

[0297] 接続箱1102は、光電変換モジュールアレイ1101が発電した直流電力を受け、その受けた直流電力をパワーコンディショナー1103へ供給する。

[0298] パワーコンディショナー1103は、接続箱1102から受けた直流電力を交流電力に変換し、その変換した交流電力を分電盤1104に供給する。

[0299] 分電盤1104は、パワーコンディショナー1103から受けた交流電力および／または電力メーター1105を介して受けた商用電力を電気機器1110へ供給する。また、分電盤1104は、パワーコンディショナー1103から受けた交流電力が電気機器1110の消費電力よりも多いとき、余った交流電力を電力メーター1105を介して系統連携へ供給する。

[0300] 電力メーター1105は、系統連携から分電盤1104へ向かう方向の電力を計測するとともに、分電盤1104から系統連携へ向かう方向の電力を計測する。

[0301] 図34は、図33に示す光電変換モジュールアレイ1101の構成を示す概略図である。

[0302] 図34を参照して、光電変換モジュールアレイ1101は、複数の光電変換モジュール1120と、出力端子1121, 1122を含む。

- [0303] 複数の光電変換モジュール 1 1 2 0 は、アレイ状に配列され、直列に接続される。なお、複数の光電変換モジュール 1 1 2 0 は、直列に接続される代わりに、並列接続されてもよく、直列と並列を組み合わせて接続されてもよい。そして、複数の光電変換モジュール 1 1 2 0 の各々は、図 3 2 に示す光電変換モジュール 1 0 0 0 からなる。
- [0304] 出力端子 1 1 2 1 は、直列に接続された複数の光電変換モジュール 1 1 2 0 の一方端に位置する光電変換モジュール 1 1 2 0 に接続される。
- [0305] 出力端子 1 1 2 2 は、直列に接続された複数の光電変換モジュール 1 1 2 0 の他方端に位置する光電変換モジュール 1 1 2 0 に接続される。
- [0306] 太陽光発電システム 1 1 0 0 における動作を説明する。光電変換モジュールアレイ 1 1 0 1 は、太陽光を電気に変換して直流電力を発電し、その発電した直流電力を接続箱 1 1 0 2 を介してパワーコンディショナー 1 1 0 3 へ供給する。
- [0307] パワーコンディショナー 1 1 0 3 は、光電変換モジュールアレイ 1 1 0 1 から受けた直流電力を交流電力に変換し、その変換した交流電力を分電盤 1 1 0 4 へ供給する。
- [0308] 分電盤 1 1 0 4 は、パワーコンディショナー 1 1 0 3 から受けた交流電力が電気機器 1 1 1 0 の消費電力以上であるとき、パワーコンディショナー 1 1 0 3 から受けた交流電力を電気機器 1 1 1 0 に供給する。そして、分電盤 1 1 0 4 は、余った交流電力を電力メーター 1 1 0 5 を介して系統連携へ供給する。
- [0309] また、分電盤 1 1 0 4 は、パワーコンディショナー 1 1 0 3 から受けた交流電力が電気機器 1 1 1 0 の消費電力よりも少ないとき、系統連携から受けた交流電力およびパワーコンディショナー 1 1 0 3 から受けた交流電力を電気機器 1 1 1 0 へ供給する。
- [0310] 太陽光発電システム 1 1 0 0 は、上述したように、変換効率が高い光電変換素子 1 0 0, 2 0 0, 3 0 0, 4 0 0, 5 0 0, 6 0 0, 7 0 0, 8 0 0, 9 0 0 のいずれかを備えている。

[0311] 従って、太陽光発電システム 1100 によって、非常に多くの電力を発電することができる。

[0312] なお、実施の形態 11 による太陽光発電システムは、図 33, 34 に示す構成に限らず、光電変換素子 100, 200, 300, 400, 500, 600, 700, 800, 900 のいずれかを用いる限り、どのような構成であってもよい。

[0313] [実施の形態 12]

図 35 は、この実施の形態による光電変換素子を備える太陽光発電システムの構成を示す概略図である。

[0314] 図 35 を参照して、太陽光発電システム 1200 は、サブシステム 1201 ~ 120n (n は 2 以上の整数) と、パワーコンディショナー 1211 ~ 121n と、変圧器 1221 とを備える。太陽光発電システム 1200 は、図 33 に示す太陽光発電システム 1100 よりも規模が大きい太陽光発電システムである。

[0315] パワーコンディショナー 1211 ~ 121n は、それぞれ、サブシステム 1201 ~ 120n に接続される。

[0316] 変圧器 1221 は、パワーコンディショナー 1211 ~ 121n および系統連携に接続される。

[0317] サブシステム 1201 ~ 120n の各々は、モジュールシステム 1231 ~ 123j (j は 2 以上の整数) からなる。

[0318] モジュールシステム 1231 ~ 123j の各々は、光電変換モジュールアレイ 1301 ~ 130i (i は 2 以上の整数) と、接続箱 1311 ~ 131i と、集電箱 1321 とを含む。

[0319] 光電変換モジュールアレイ 1301 ~ 130i の各々は、図 34 に示す光電変換モジュールアレイ 1101 と同じ構成からなる。

[0320] 接続箱 1311 ~ 131i は、それぞれ、光電変換モジュールアレイ 1301 ~ 130i に接続される。

[0321] 集電箱 1321 は、接続箱 1311 ~ 131i に接続される。また、サブ

システム 1201 の j 個の集電箱 1321 は、パワーコンディショナー 1211 に接続される。サブシステム 1202 の j 個の集電箱 1321 は、パワーコンディショナー 1212 に接続される。以下、同様にして、サブシステム 120n の j 個の集電箱 1321 は、パワーコンディショナー 121n に接続される。

[0322] モジュールシステム 1231 の i 個の光電変換モジュールアレイ 1301 ~ 130i は、太陽光を電気に変換して直流電力を発電し、その発電した直流電力をそれぞれ接続箱 1311 ~ 131i を介して集電箱 1321 へ供給する。モジュールシステム 1232 の i 個の光電変換モジュールアレイ 1301 ~ 130i は、太陽光を電気に変換して直流電力を発電し、その発電した直流電力をそれぞれ接続箱 1311 ~ 131i を介して集電箱 1321 へ供給する。以下、同様にして、モジュールシステム 123j の i 個の光電変換モジュールアレイ 1301 ~ 130i は、太陽光を電気に変換して直流電力を発電し、その発電した直流電力をそれぞれ接続箱 1311 ~ 131i を介して集電箱 1321 へ供給する。

[0323] そして、サブシステム 1201 の j 個の集電箱 1321 は、直流電力をパワーコンディショナー 1211 へ供給する。

[0324] サブシステム 1202 の j 個の集電箱 1321 は、同様にして直流電力をパワーコンディショナー 1212 へ供給する。

[0325] 以下、同様にして、サブシステム 120n の j 個の集電箱 1321 は、直流電力をパワーコンディショナー 121n へ供給する。

[0326] パワーコンディショナー 1211 ~ 121n は、それぞれ、サブシステム 1201 ~ 120n から受けた直流電力を交流電力に変換し、その変換した交流電力を変圧器 1221 へ供給する。

[0327] 変圧器 1221 は、パワーコンディショナー 1211 ~ 121n から交流電力を受け、

その受けた交流電力の電圧レベルを変換して系統連携へ供給する。

[0328] 太陽光発電システム 1200 は、上述したように、変換効率が高い光電変

換素子 100, 200, 300, 400, 500, 600, 700, 800, 900 のいずれかを備えている。

[0329] 従って、太陽光発電システム 1200 によって、非常に多くの電力を発電することができる。

[0330] なお、実施の形態 12 による太陽光発電システムは、図 35 に示す構成に限らず、光電変換素子 100, 200, 300, 400, 500, 600, 700, 800, 900 のいずれかを用いる限り、どのような構成であってもよい。

[0331] 上記においては、電流を取り出す裏面側の接合がヘテロ接合である光電変換素子 100, 200, 300, 400 について説明したが、この発明の実施の形態による光電変換素子は、これに限らず、裏面側の接合は、ホモ接合からなってもよい。この場合、結晶シリコン基板の裏面側には、p 型拡散領域および n 型拡散領域が結晶シリコン基板の面内方向に交互に形成される。そして、結晶シリコン基板が n 型単結晶シリコン基板または n 型多結晶シリコン基板からなる場合、p 型拡散領域の面積占有率は、n 型拡散領域の面積占有率よりも大きい方が好ましい。また、結晶シリコン基板が p 型単結晶シリコン基板または p 型多結晶シリコン基板からなる場合、n 型拡散領域の面積占有率は、p 型拡散領域の面積占有率よりも大きい方が好ましい。

[0332] このように、裏面側の接合がホモ接合からなる場合も、光電変換素子は、光入射側に非晶質薄膜 2 を備えるので、紫外光を吸収し、光電変換素子の光劣化を低減できる。

[0333] 上記においては、結晶シリコン基板の光入射側の表面に非晶質薄膜 2 を備え、裏面側の接合がヘテロ接合またはホモ接合である光電変換素子について説明するとともに、非晶質薄膜 2 の構造について各種の構造を説明した。また、接合が光入射側に存在する光電変換素子 500, 600, 700, 800, 900 についても説明した。従って、この発明の実施の形態による光電変換素子は、結晶シリコン基板の光入射側の表面に接して単結晶シリコン基板上に設けられた非晶質薄膜を備え、非晶質薄膜は、非晶質シリコン薄膜、

非晶質シリコンゲルマニウム薄膜および非晶質ゲルマニウム薄膜のいずれかの光学的バンドギャップよりも大きい光学的バンドギャップに非晶質薄膜の光学的バンドギャップを設定するための所望の原子を含み、結晶シリコン基板側と反対側の端部における所望の原子の組成比は、結晶シリコン基板側の端部における所望の原子の組成比よりも大きければよい。

[0334] 非晶質薄膜は、反射率を低減して入射光を結晶シリコン基板に導くとともに、結晶シリコン基板のパッシベーション特性を向上させ、結晶シリコン基板中で光励起された少数キャリアのライフタイムが向上し、光電変換素子の変換効率が向上するからである。

[0335] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した実施の形態の説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

産業上の利用可能性

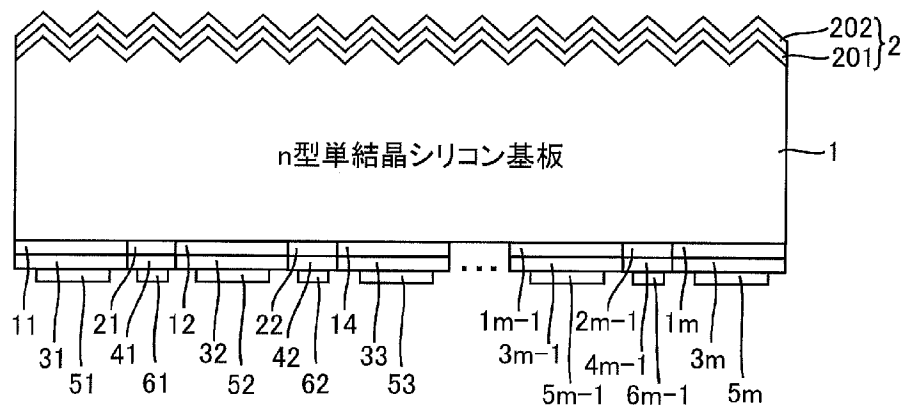
[0336] この発明は、光電変換素子に適用される。

請求の範囲

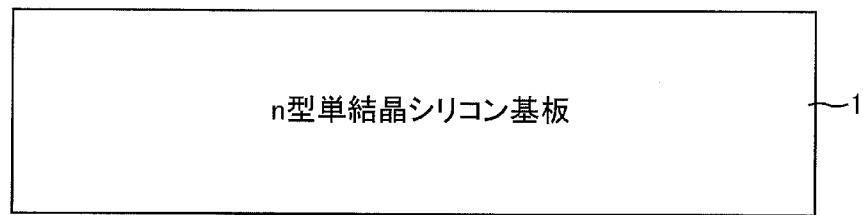
- [請求項1] 半導体基板の光入射側の表面に接して前記半導体基板上に設けられた非晶質薄膜を備え、
- 前記非晶質薄膜は、非晶質シリコン薄膜、非晶質シリコンゲルマニウム薄膜および非晶質ゲルマニウム薄膜のいずれかの光学的バンドギャップよりも大きい光学的バンドギャップに前記非晶質薄膜の光学的バンドギャップを設定するための所望の原子を含み、
- 前記半導体基板側と反対側の端部における前記所望の原子の組成比は、前記半導体基板側の端部における前記所望の原子の組成比よりも大きい、光電変換素子。
- [請求項2] 前記所望の原子の組成比は、前記半導体基板側から前記半導体基板と反対側へ向かって階段状に増加する、請求項1に記載の光電変換素子。
- [請求項3] 前記非晶質薄膜は、
- 前記半導体基板の光入射側の表面に接して前記半導体基板上に設けられた非晶質シリコン薄膜と、
- 前記非晶質シリコン薄膜に接して前記非晶質シリコン薄膜上に設けられた窒化シリコン薄膜とを含む、請求項2に記載の光電変換素子。
- [請求項4] 前記窒化シリコン薄膜における窒素原子の組成比は、0.78以上1.03以下の範囲である、請求項3に記載の光電変換素子。
- [請求項5] 前記非晶質シリコン薄膜は、水素化非晶質シリコン薄膜である、請求項3または請求項4に記載の光電変換素子。

[図1]

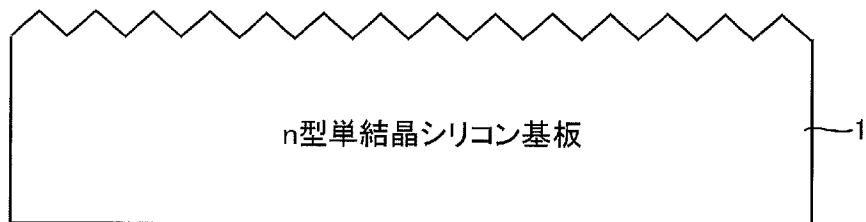
100



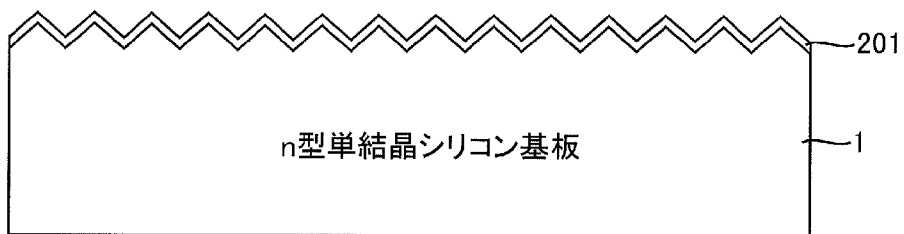
[図2]



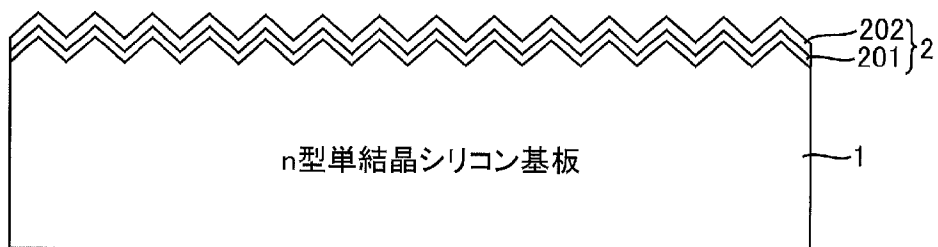
(a)



(b)

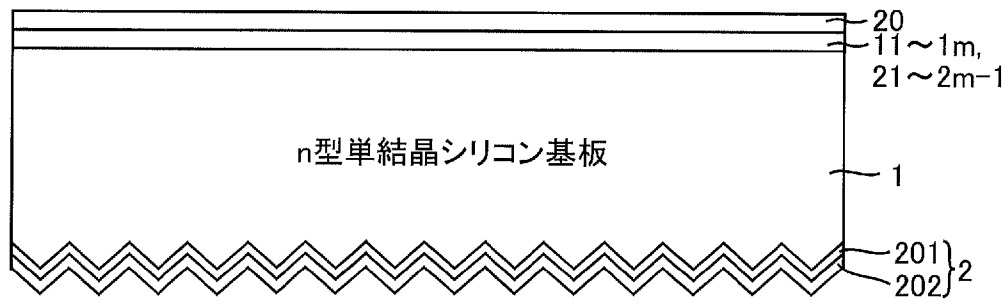


(c)

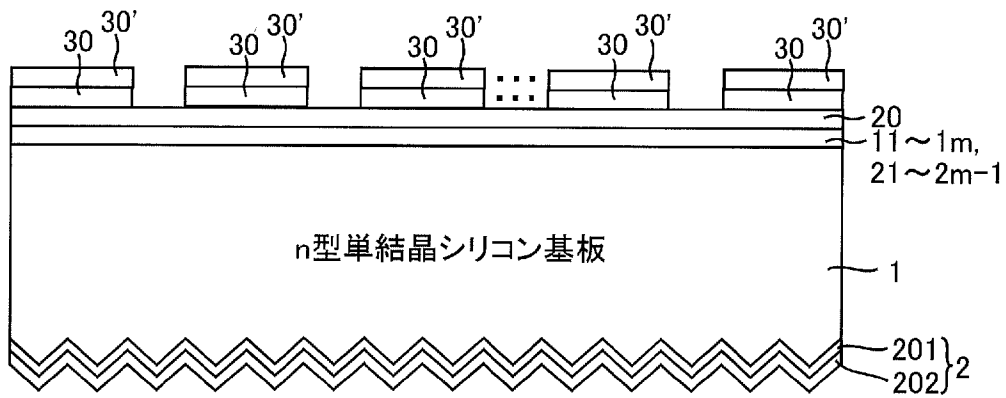


(d)

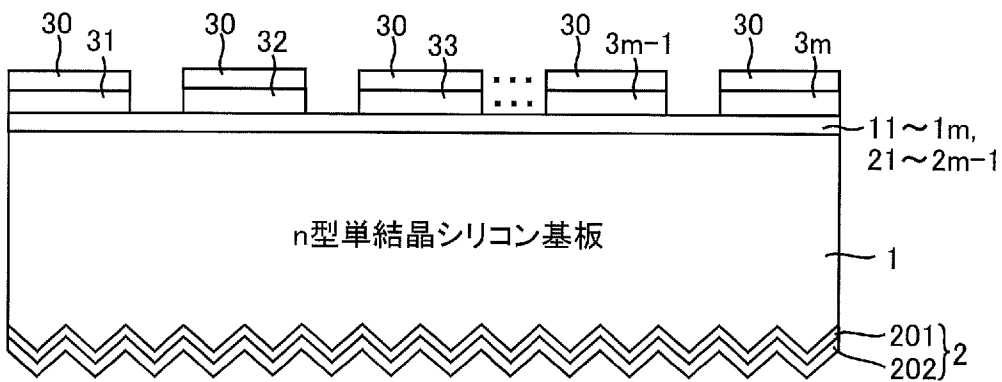
[図3]



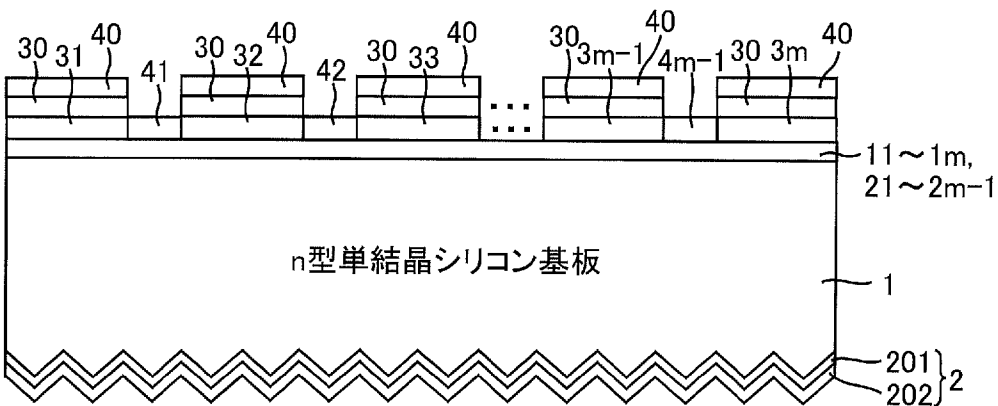
(e)



(f)

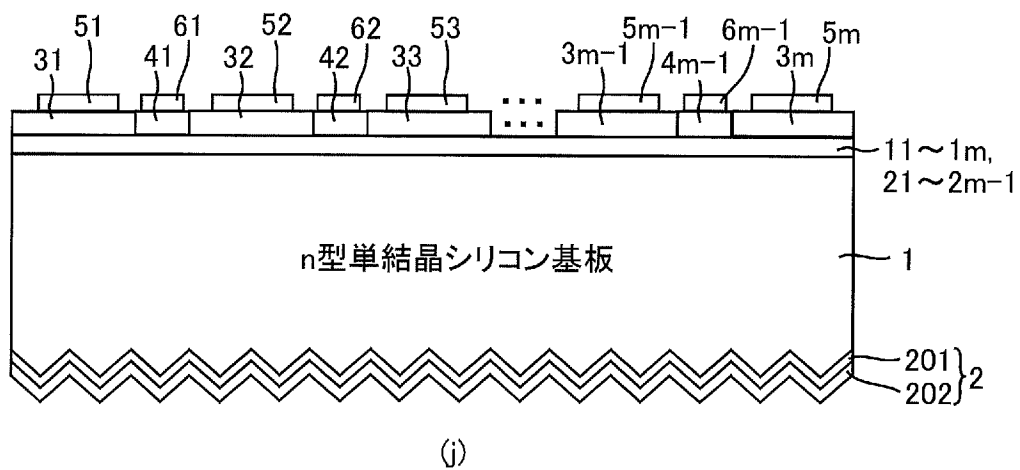
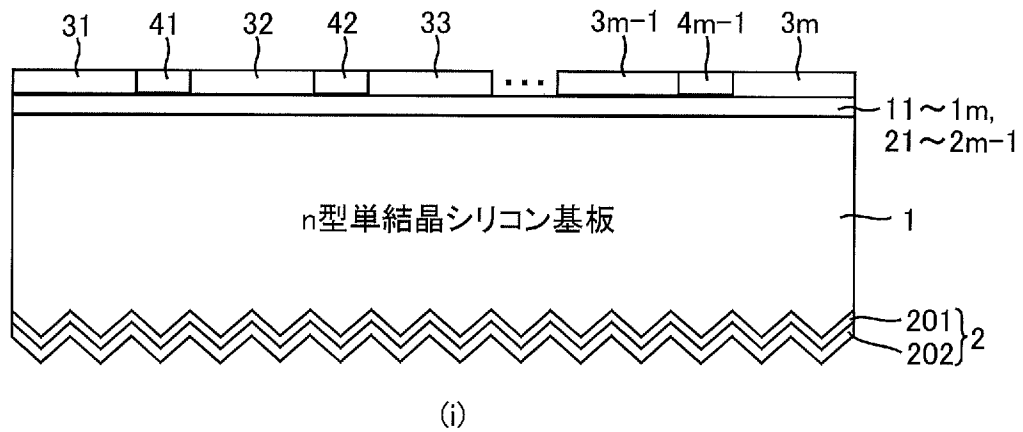


(g)

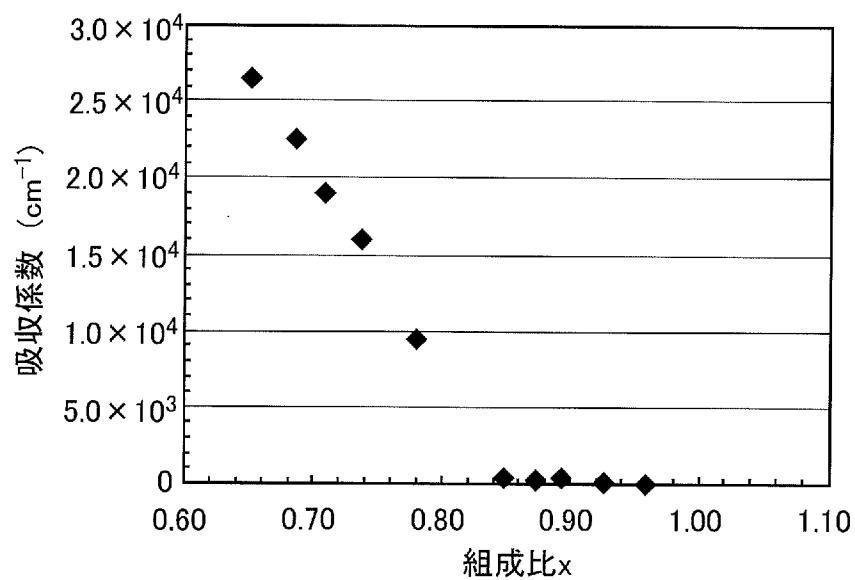


(h)

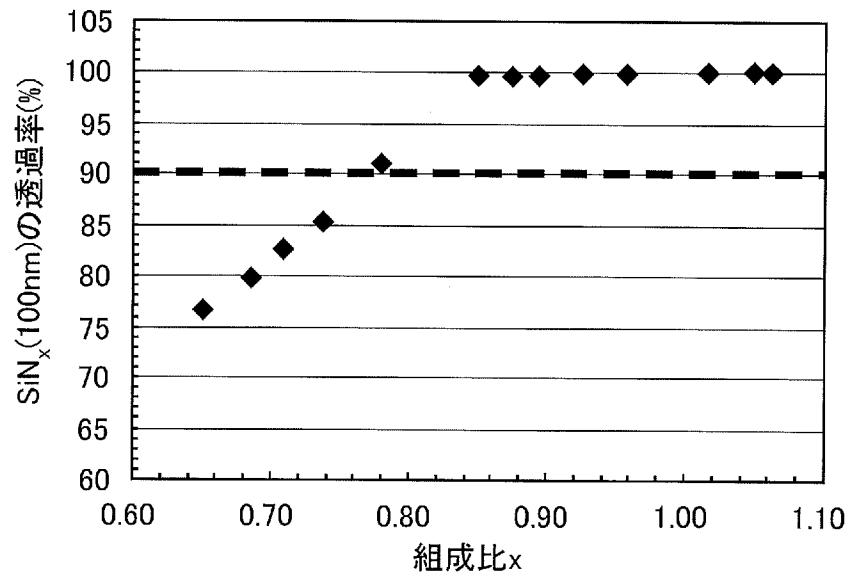
[図4]



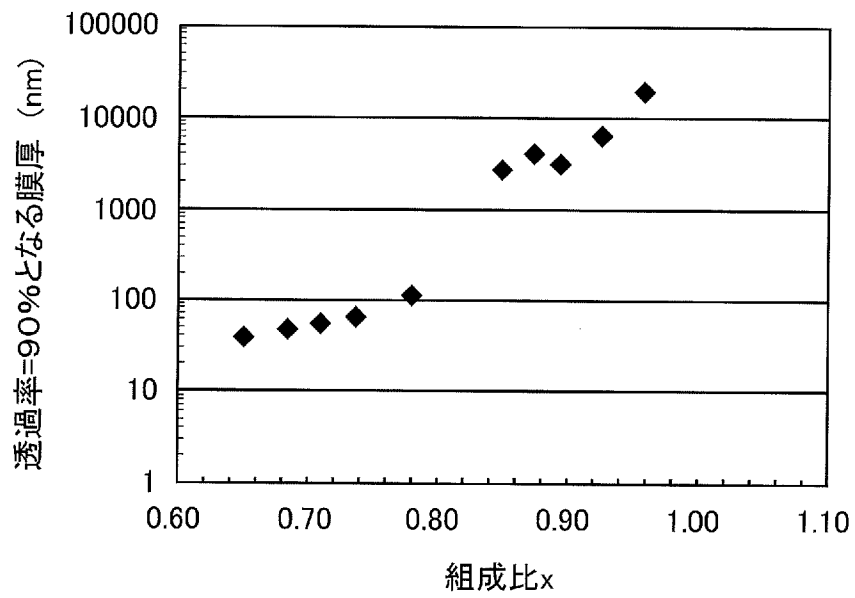
[図5]



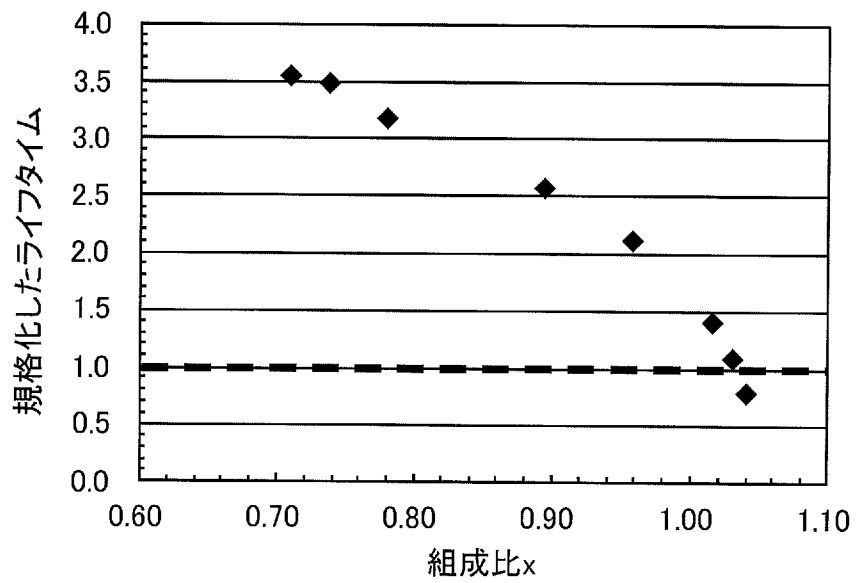
[図6]



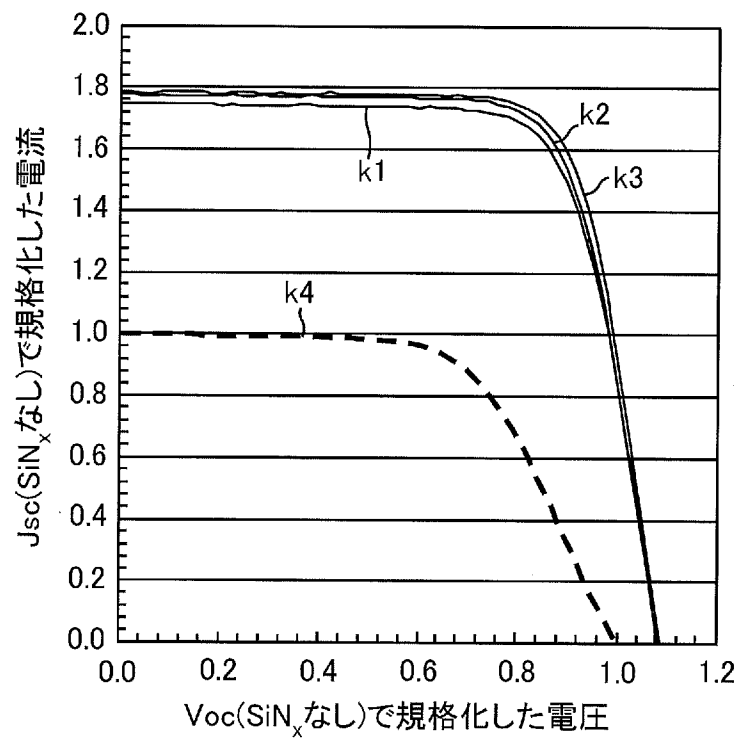
[図7]



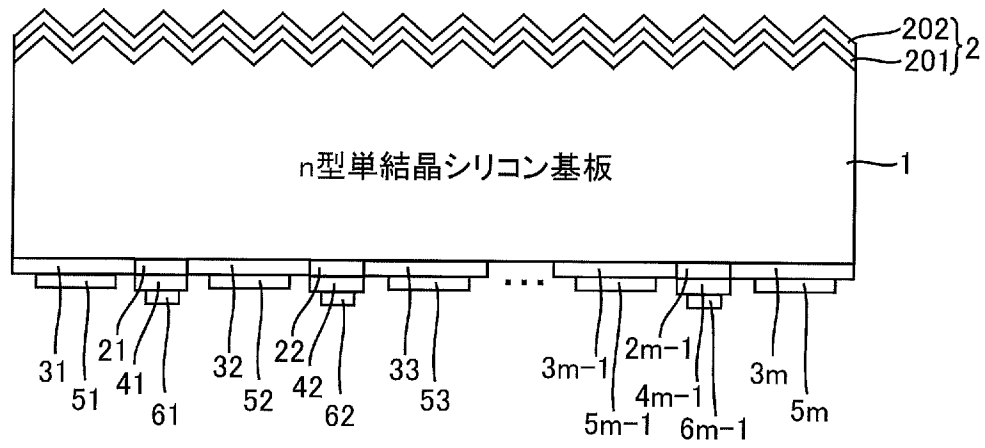
[図8]



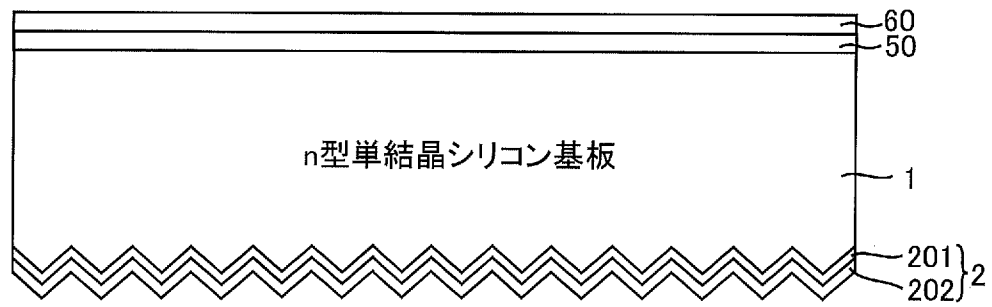
[図9]



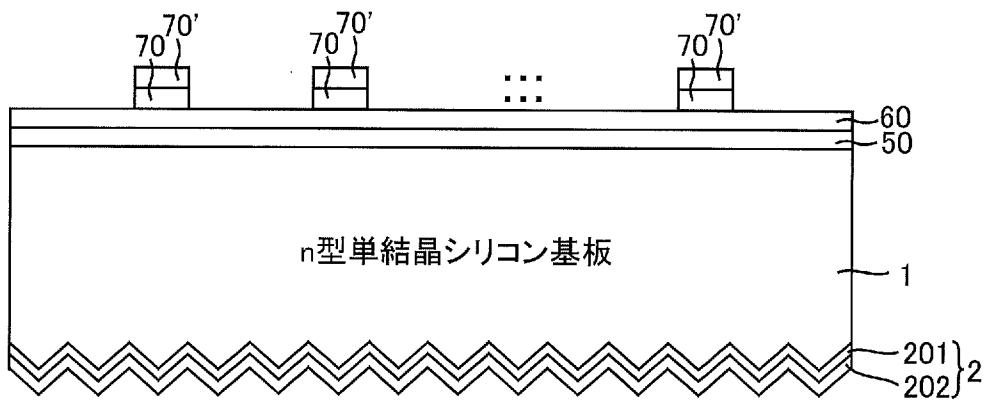
[図10]

200

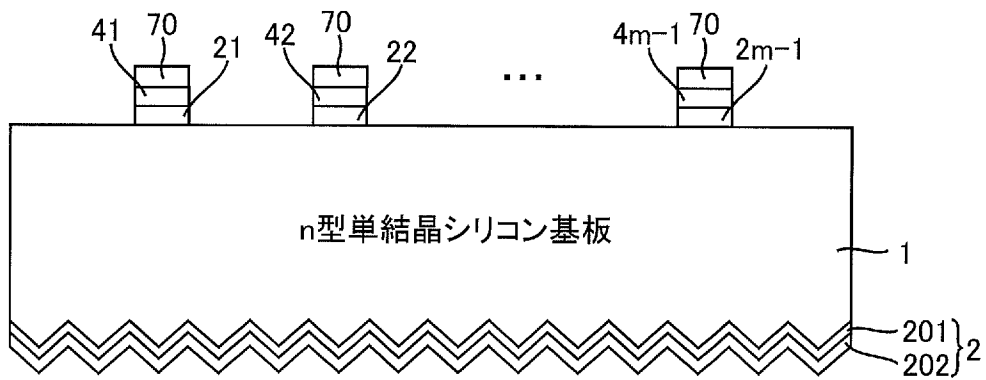
[図11]



(e-1)

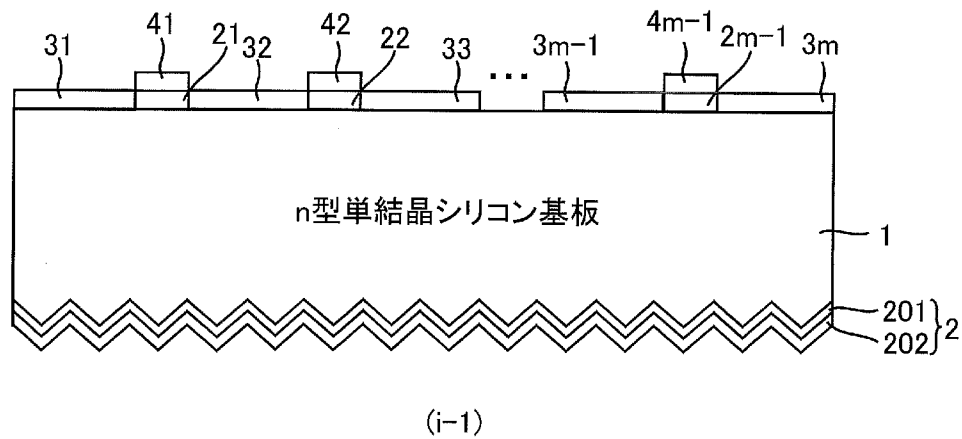
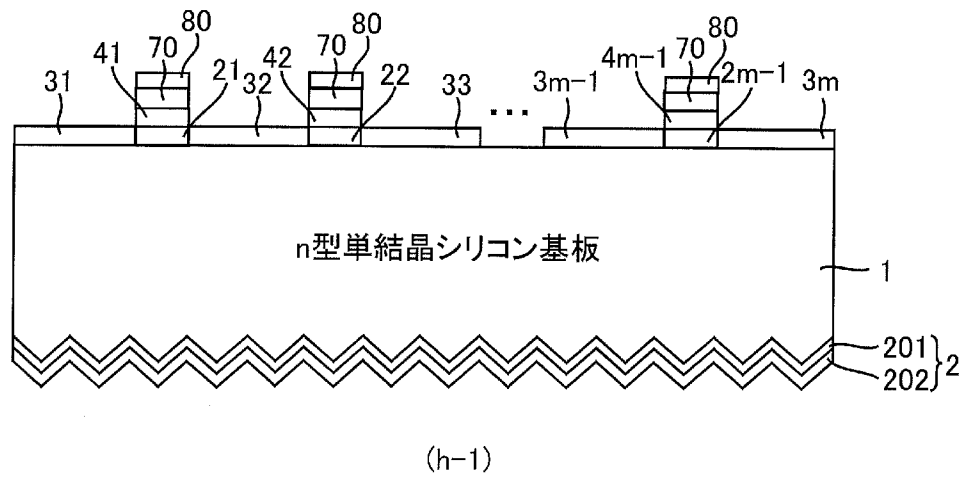


(f-1)



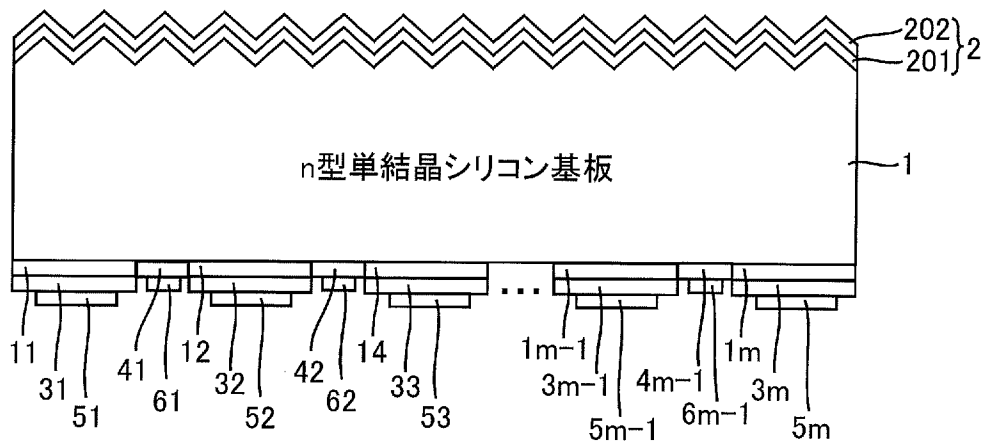
(g-1)

[図12]

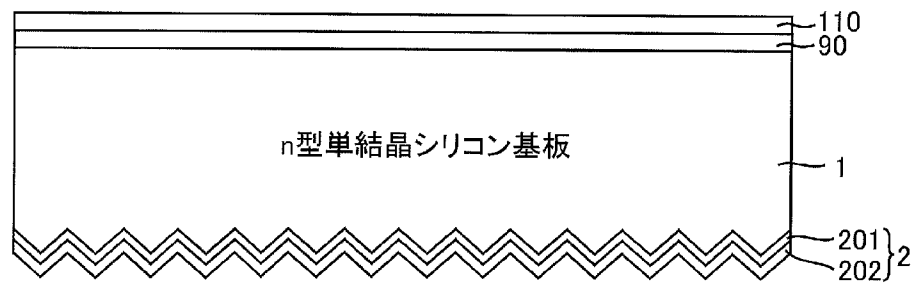


[図13]

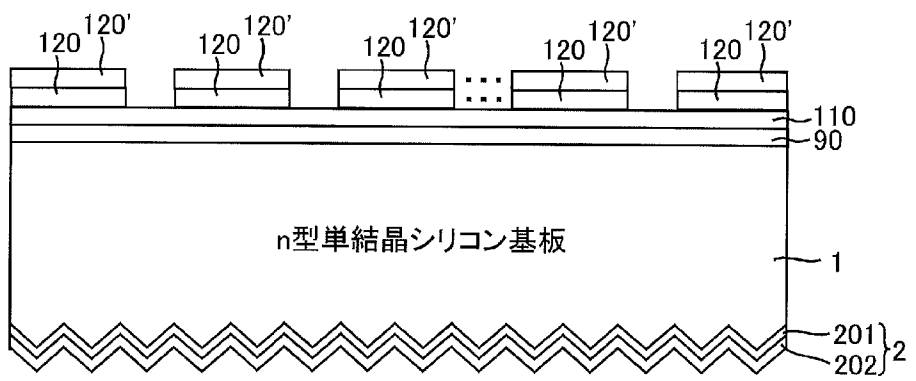
300



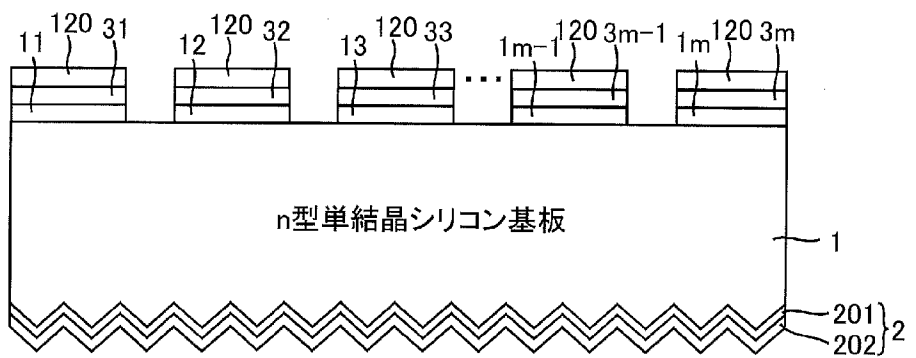
[図14]



(e-2)

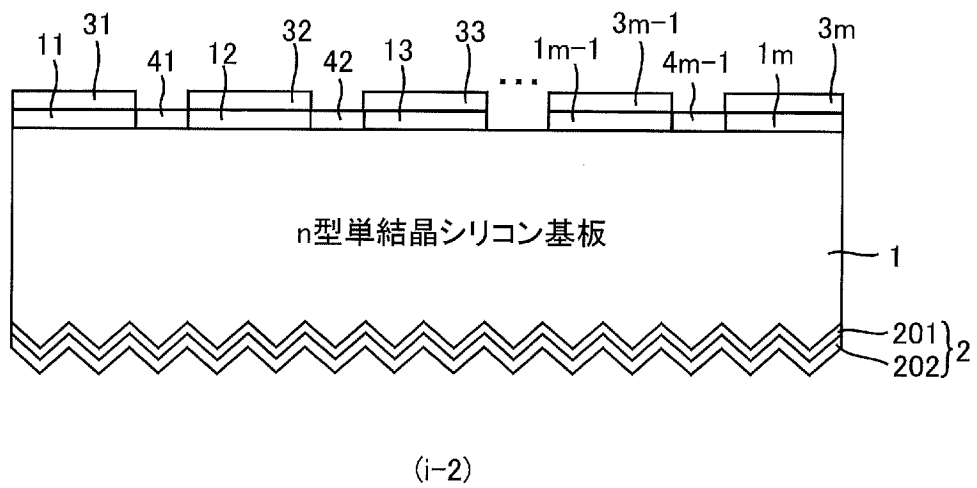
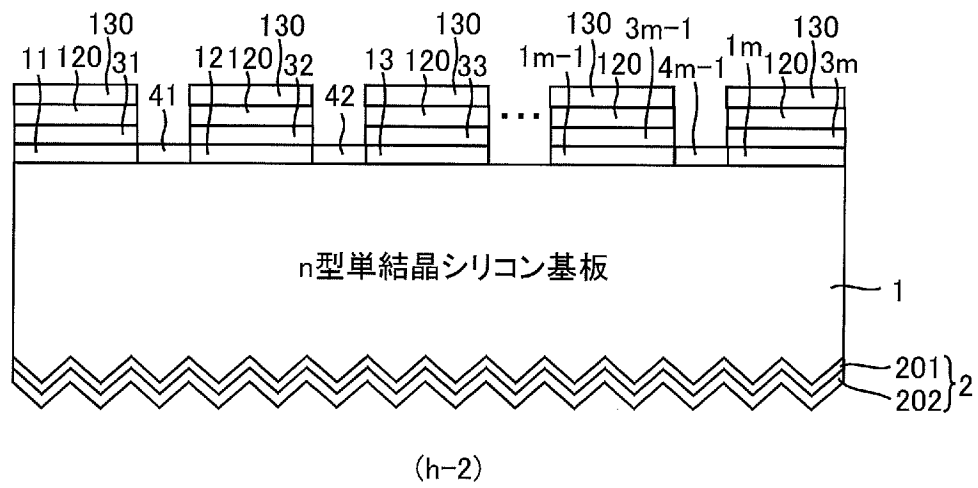


(f-2)



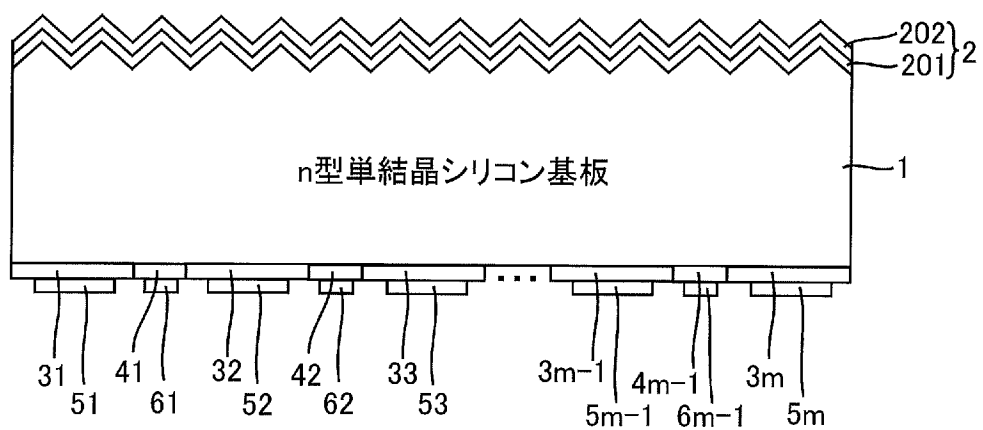
(g-2)

[図15]

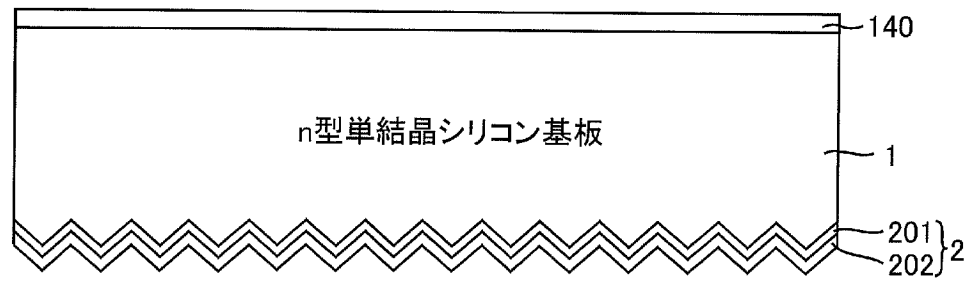


[図16]

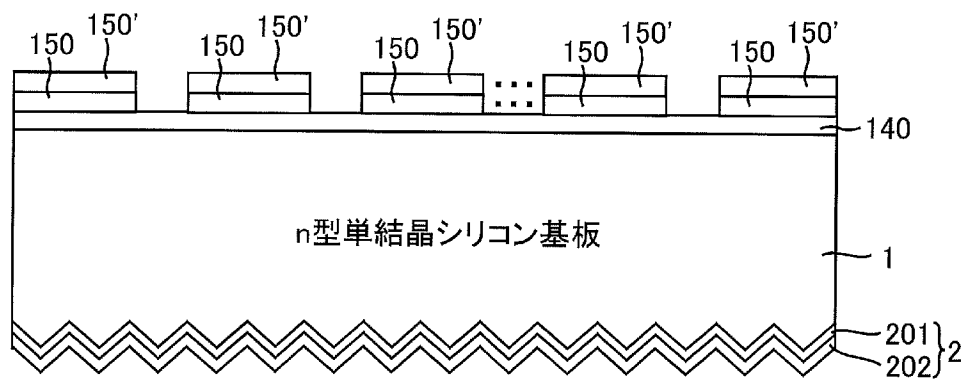
400



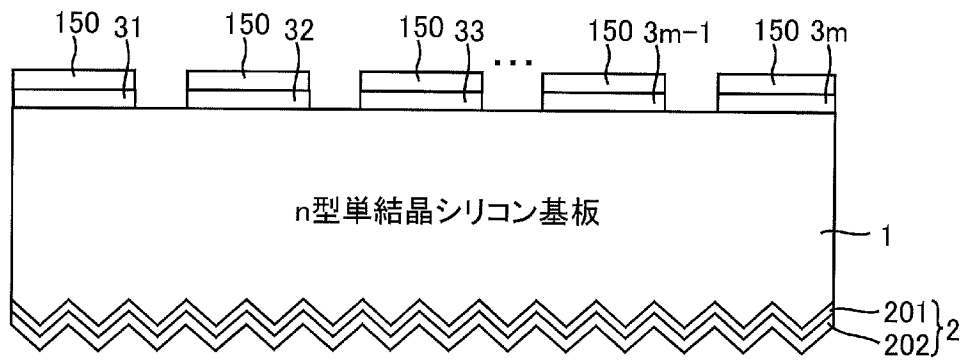
[図17]



(e-3)

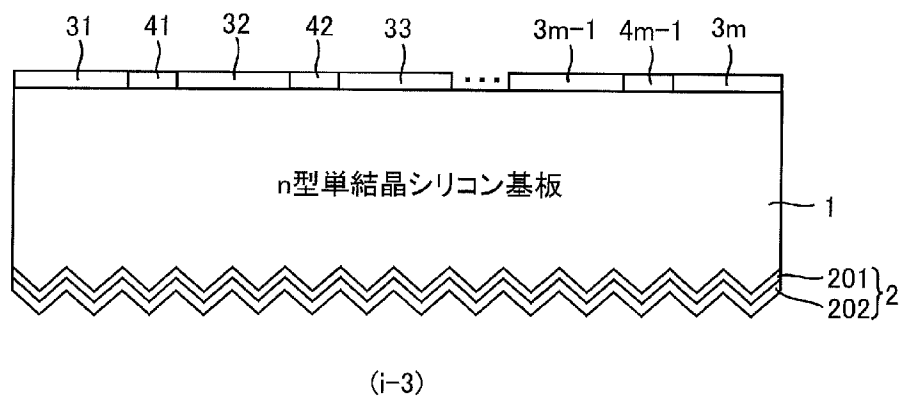
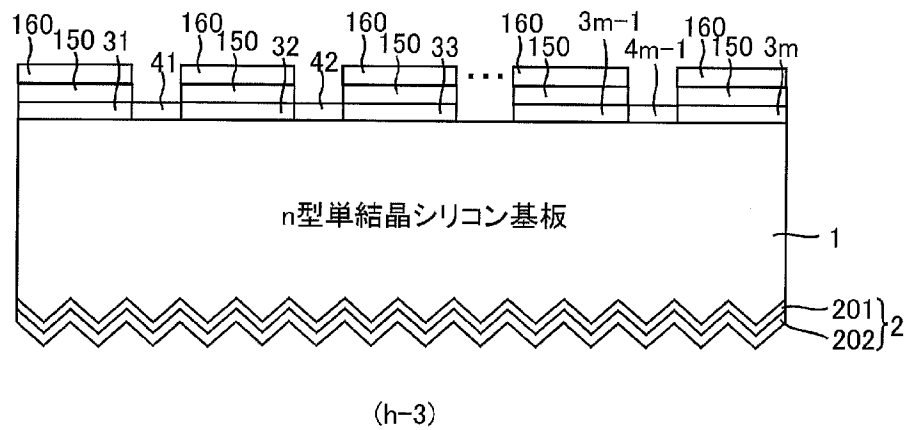


(f-3)

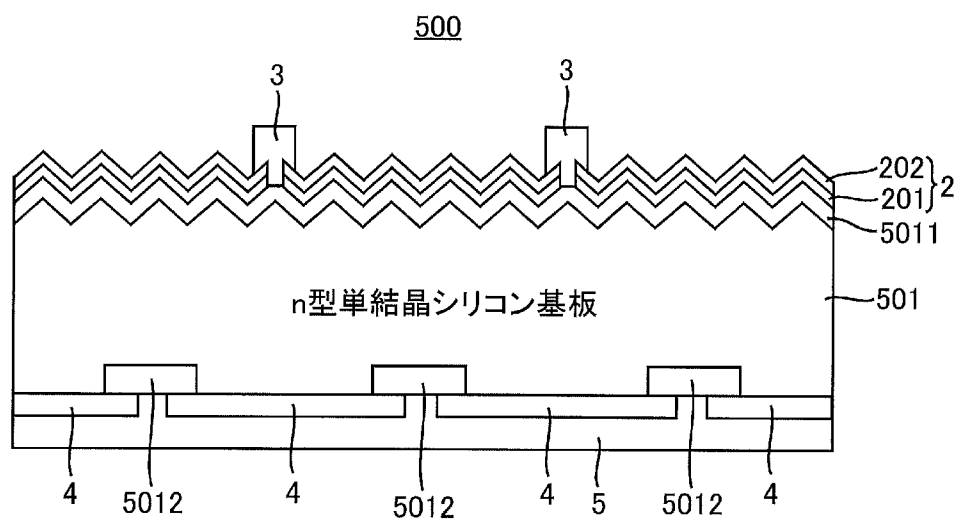


(g-3)

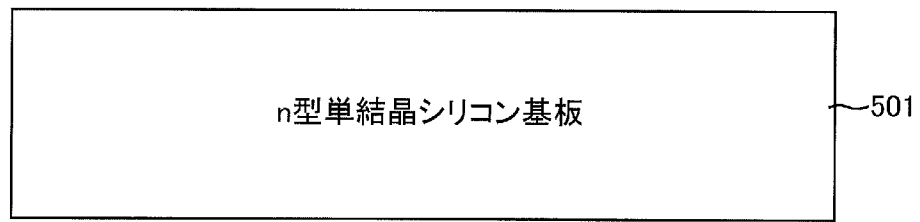
[図18]



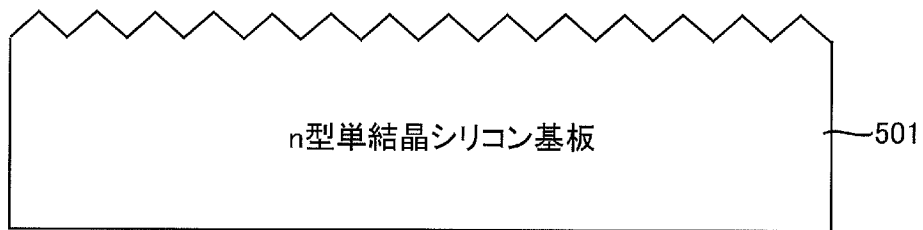
[図19]



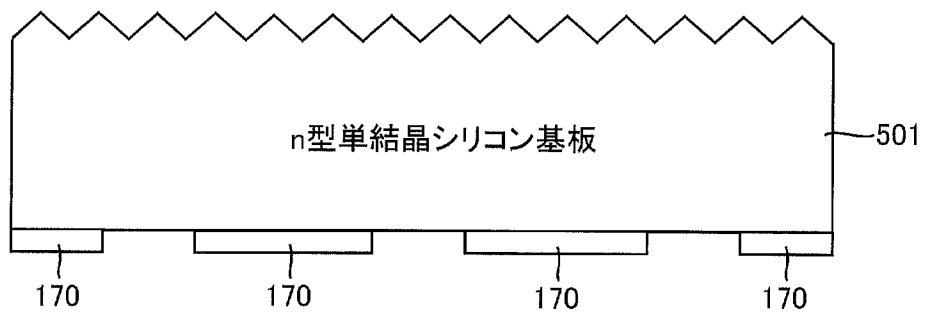
[図20]



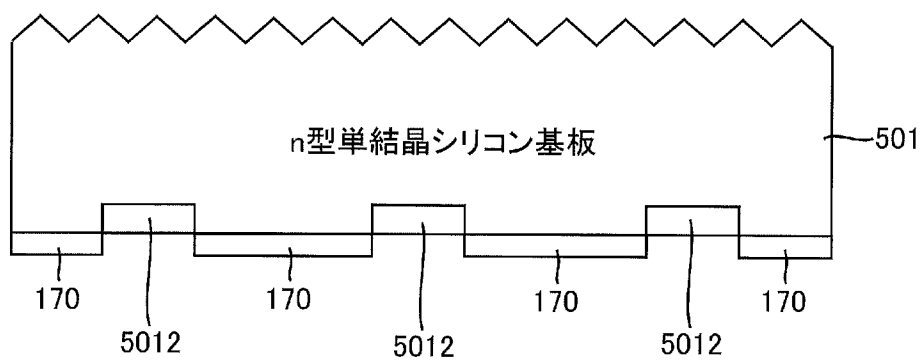
(a)



(b)

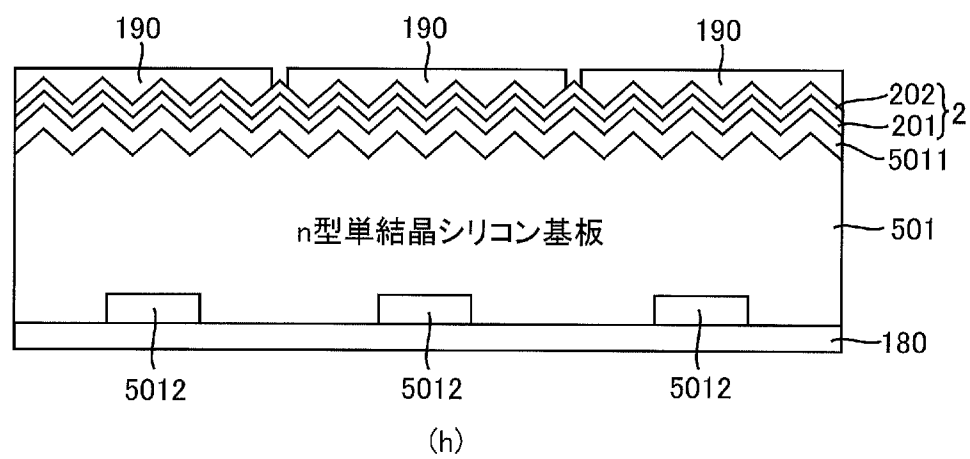
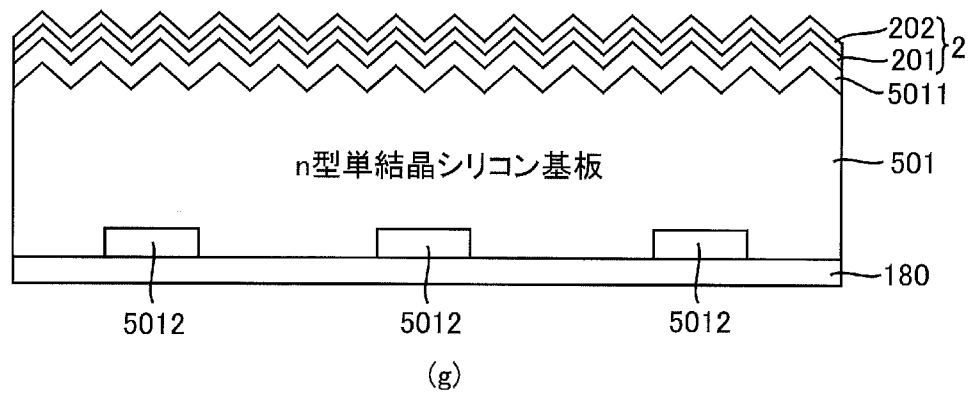
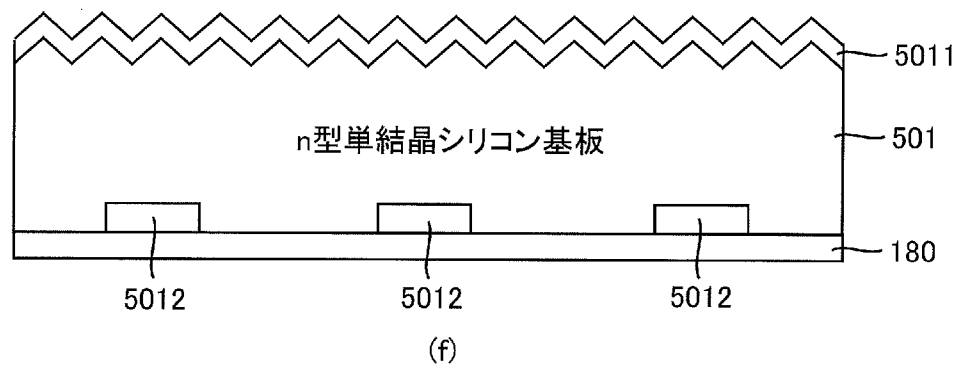
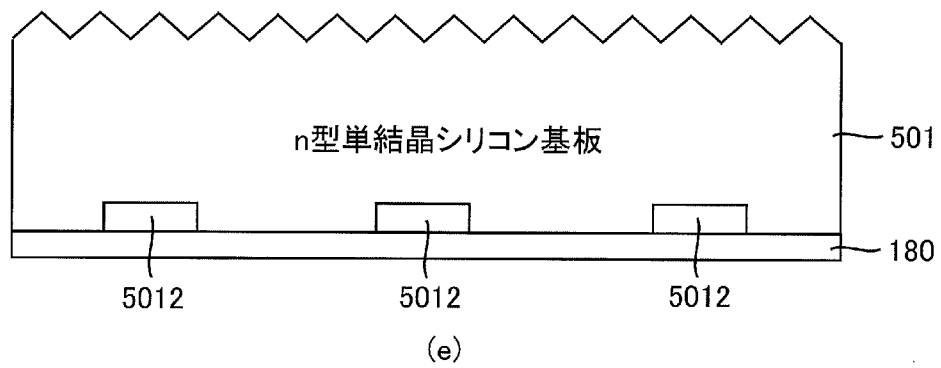


(c)

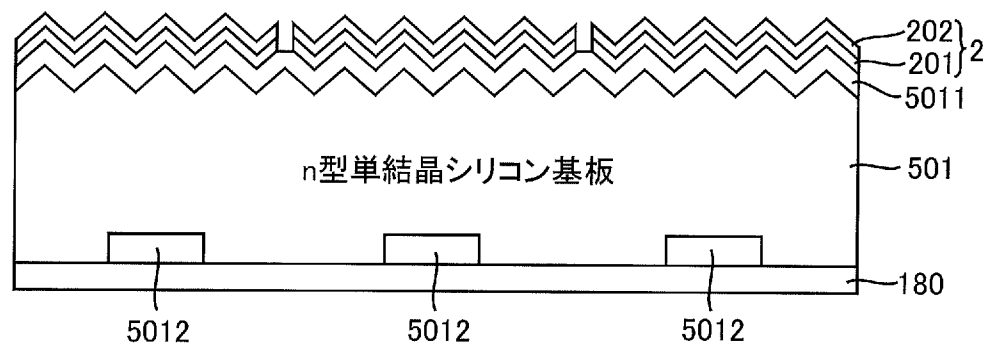


(d)

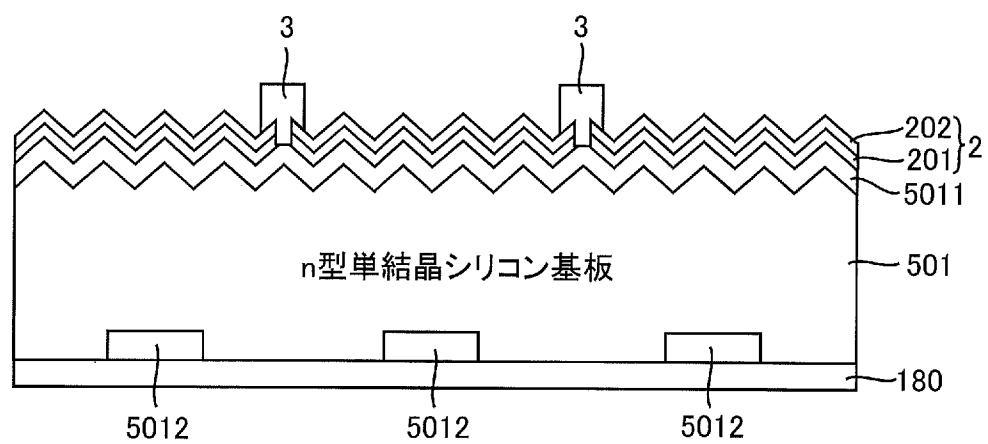
[図21]



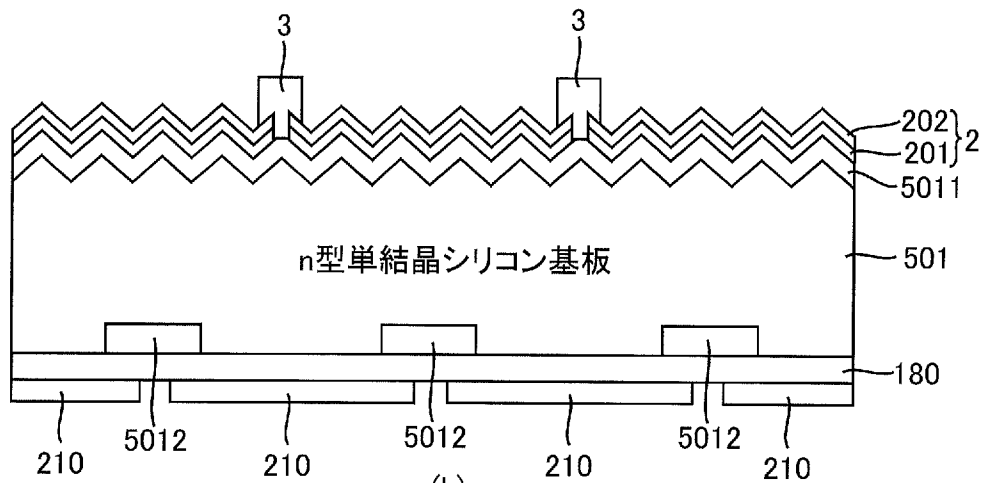
[図22]



(i)

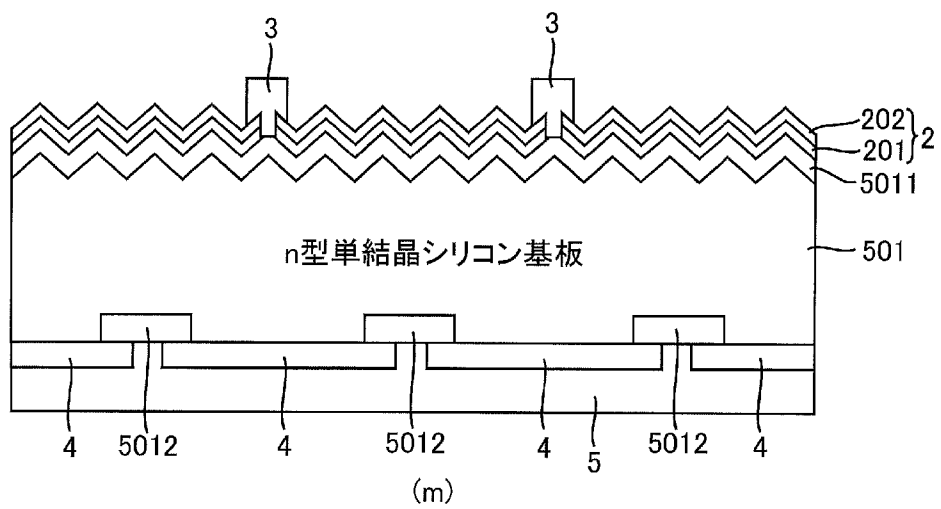
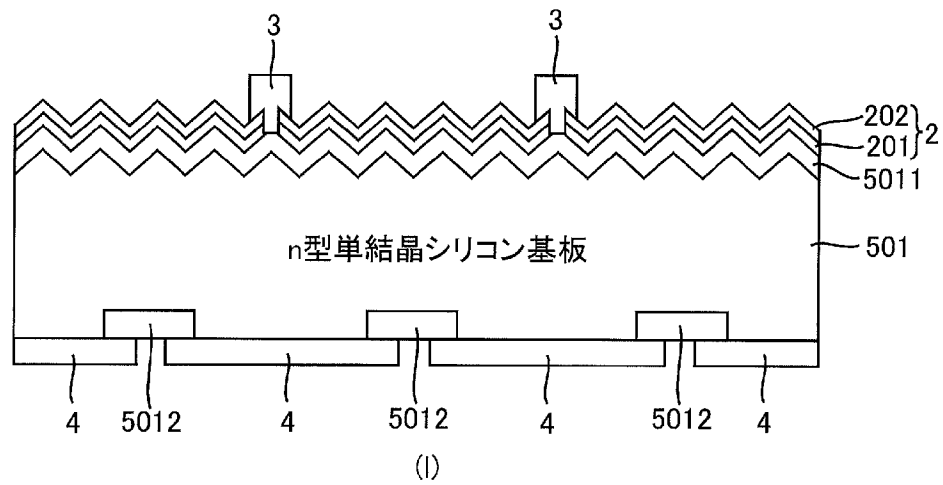


(j)

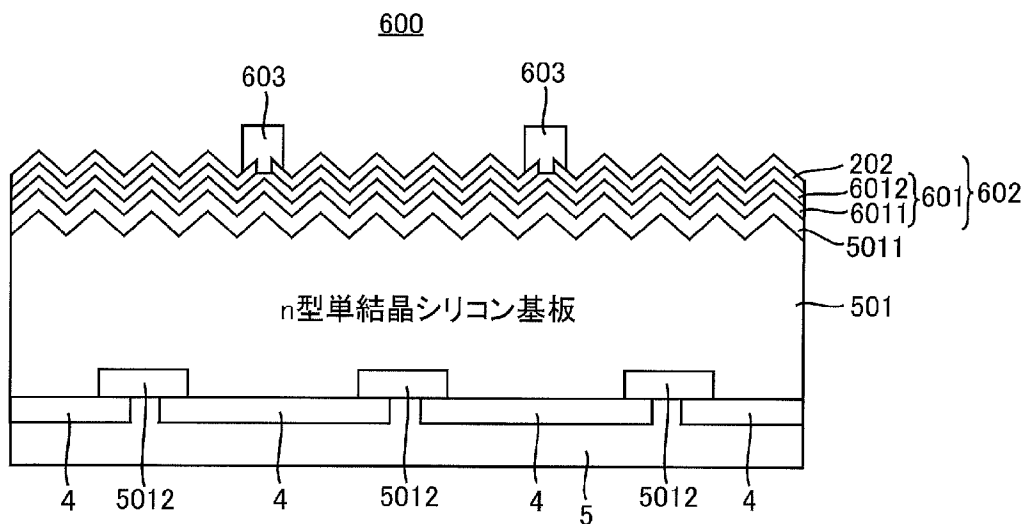


(k)

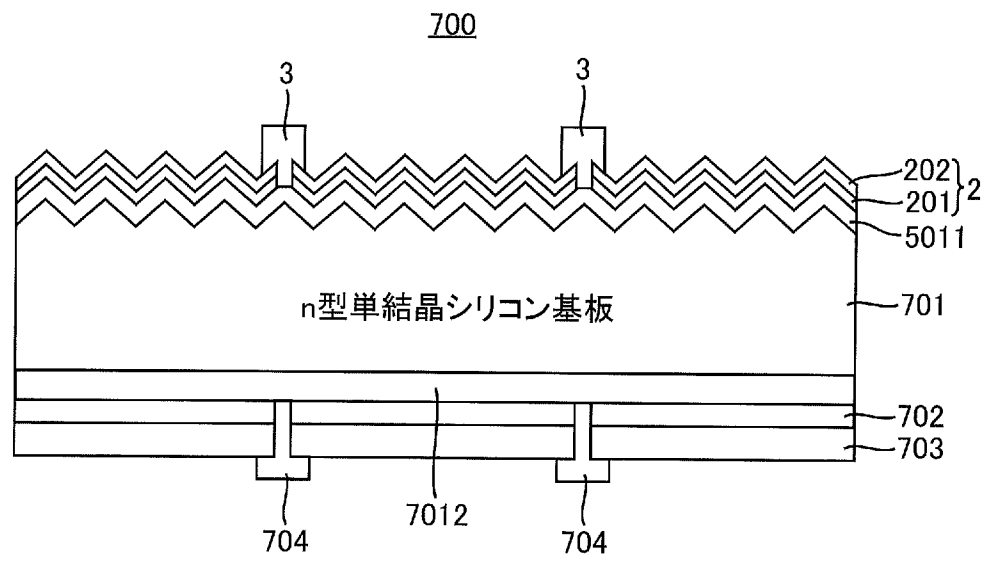
[図23]



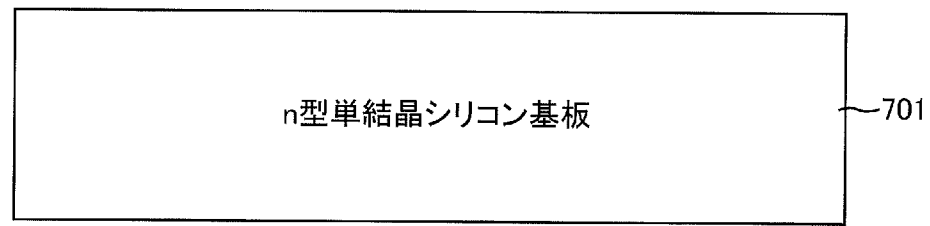
[図24]



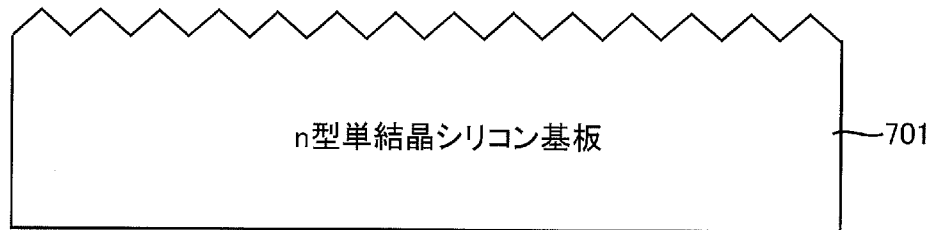
[図25]



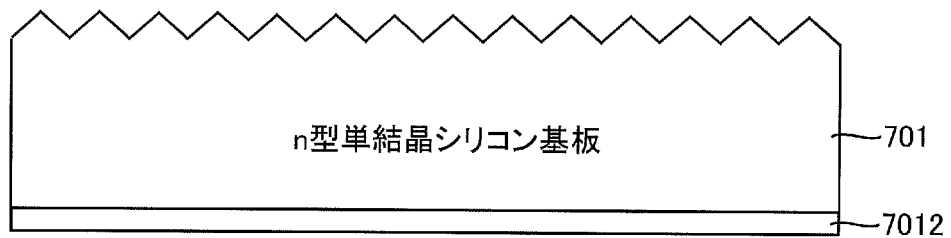
[図26]



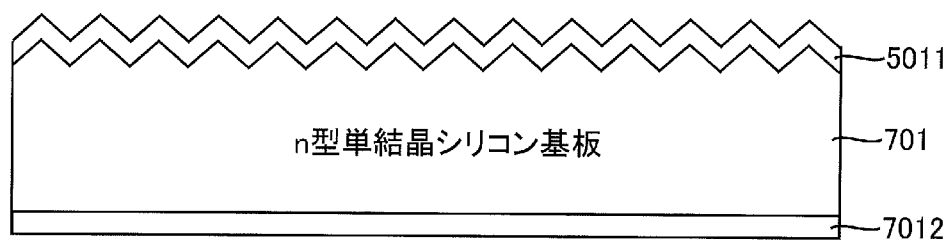
(a)



(b)

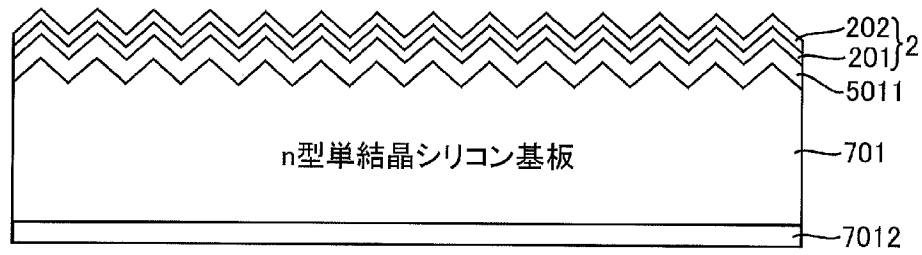


(c)

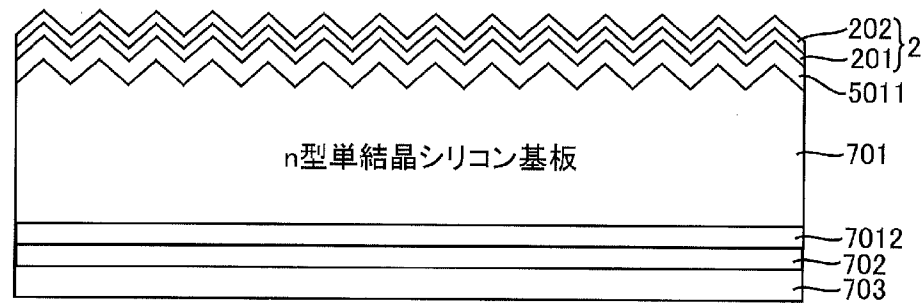


(d)

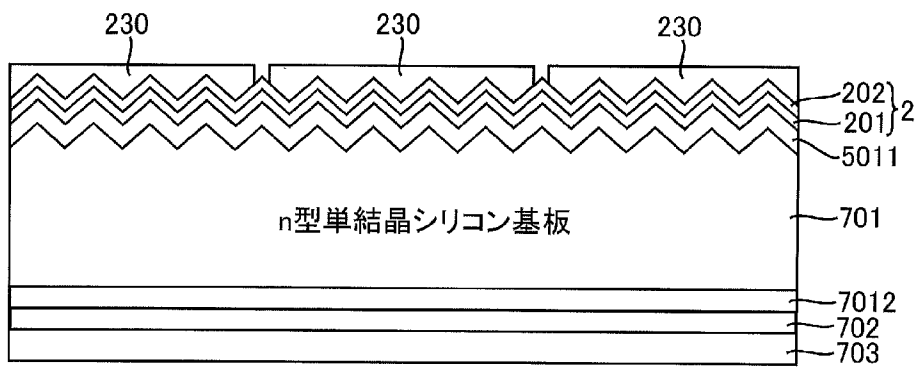
[図27]



(e)

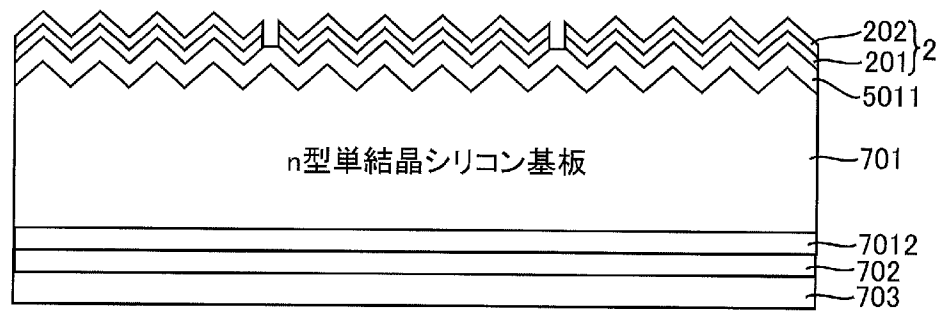


(f)

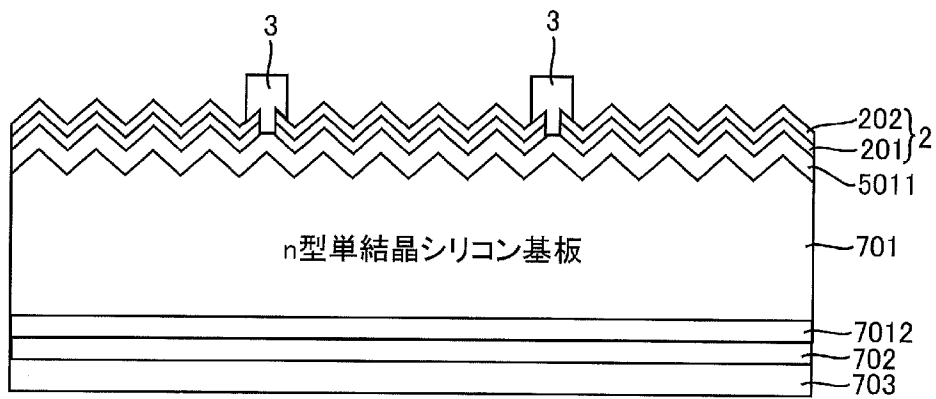


(g)

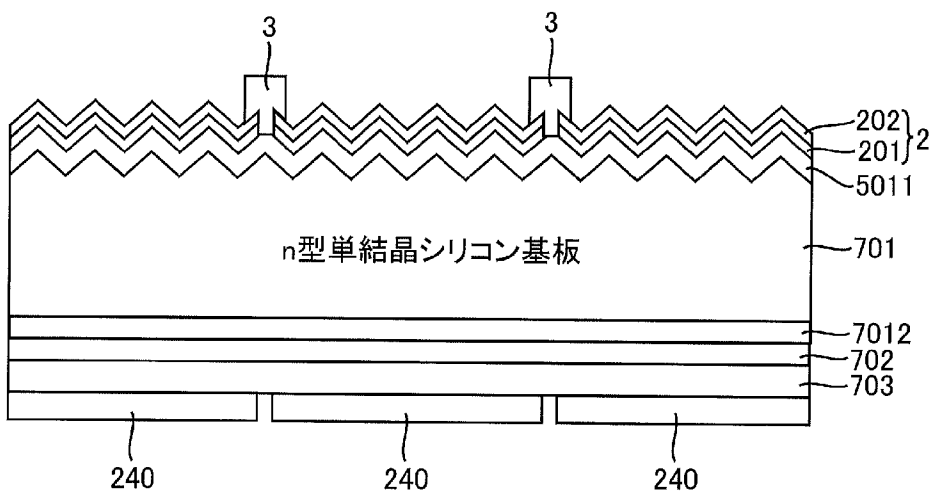
[図28]



(h)

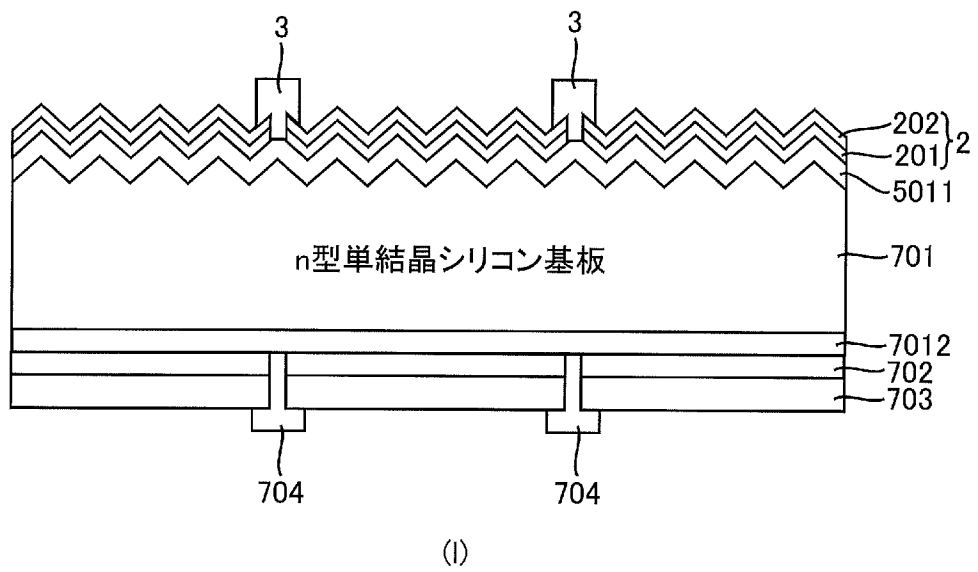
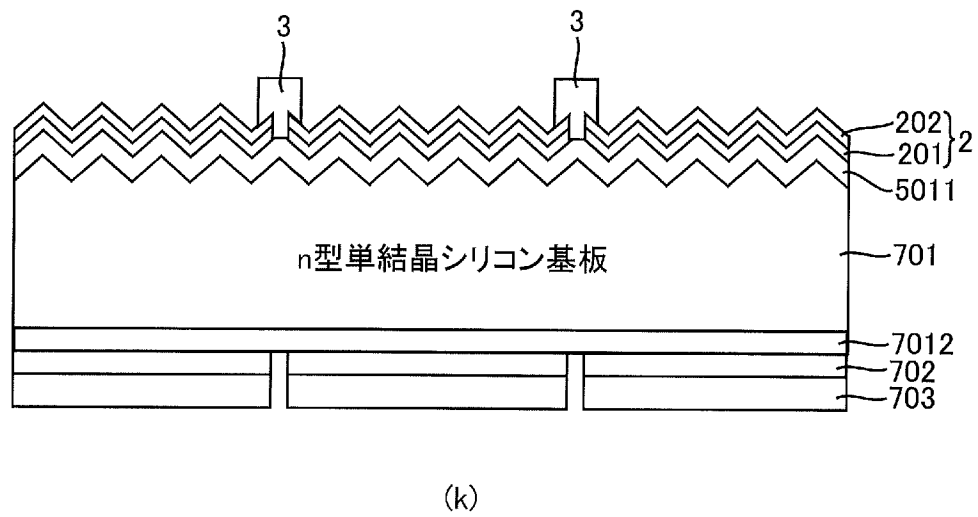


(i)

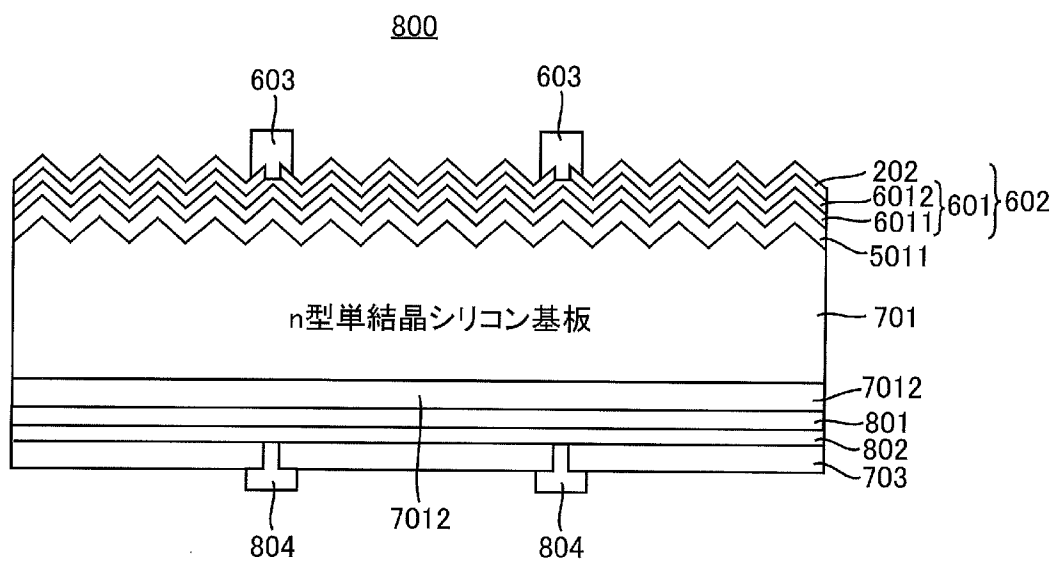


(j)

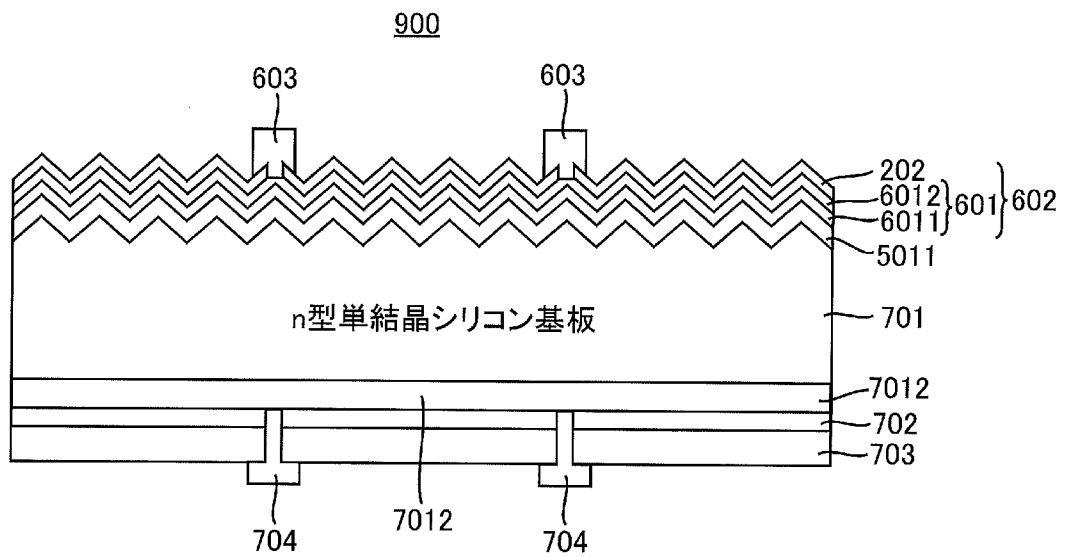
[図29]



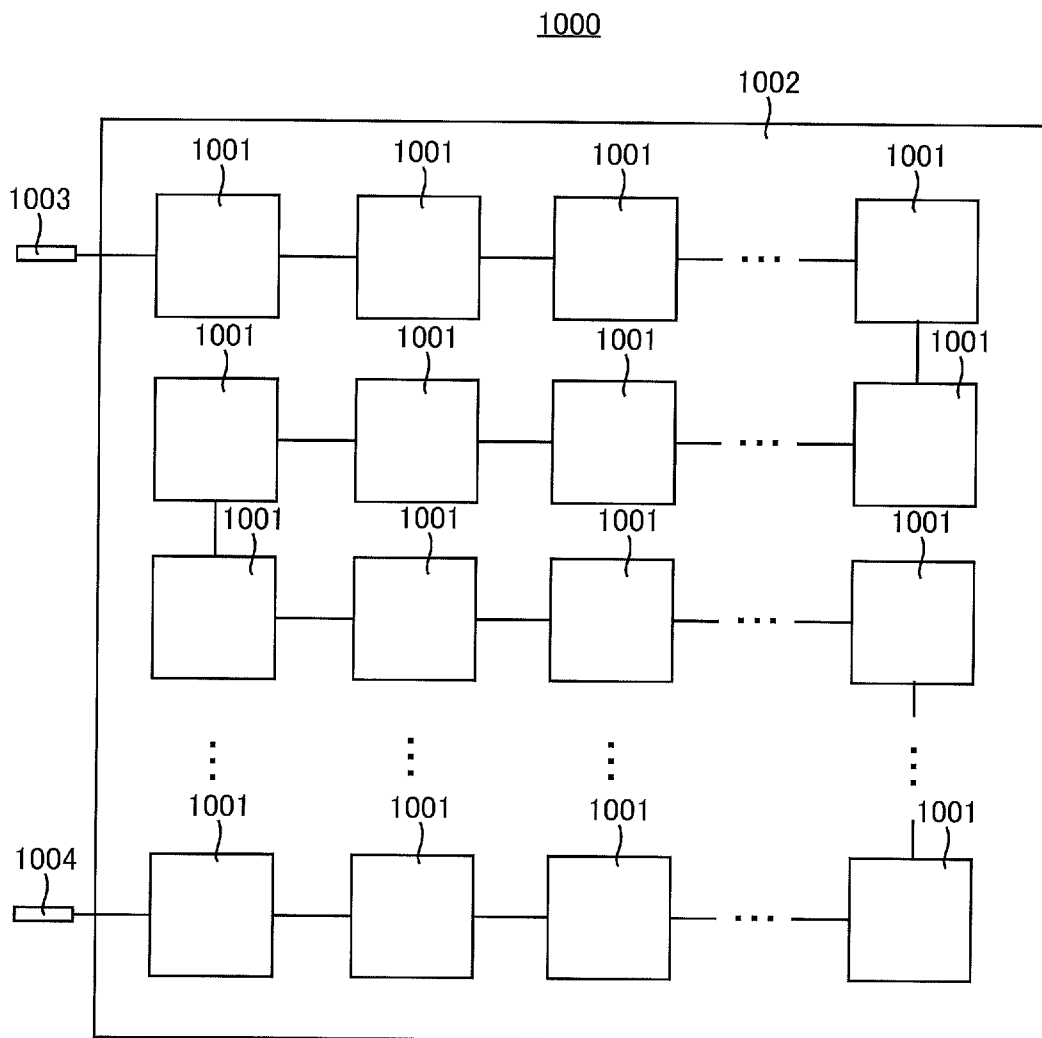
[図30]



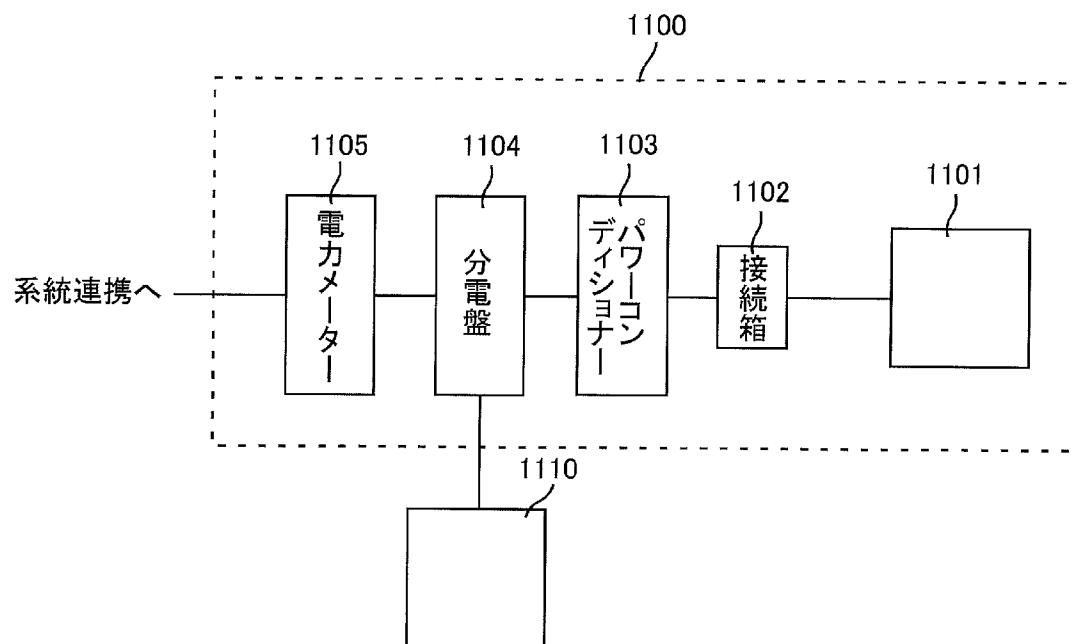
[図31]



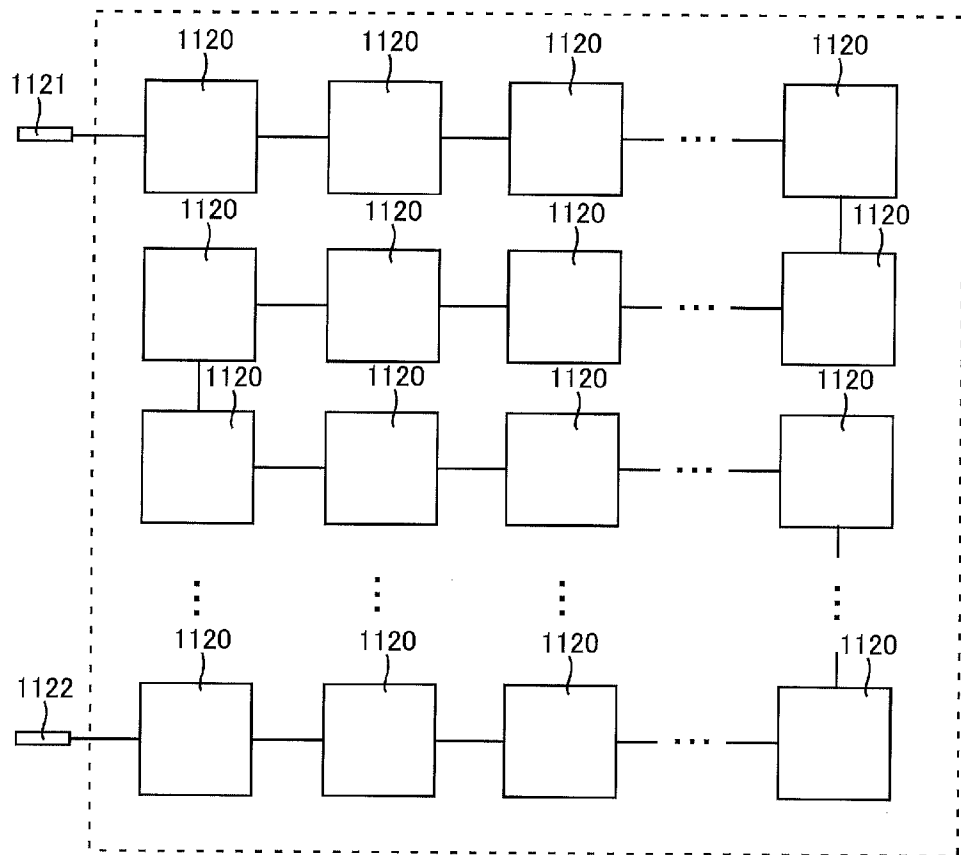
[図32]

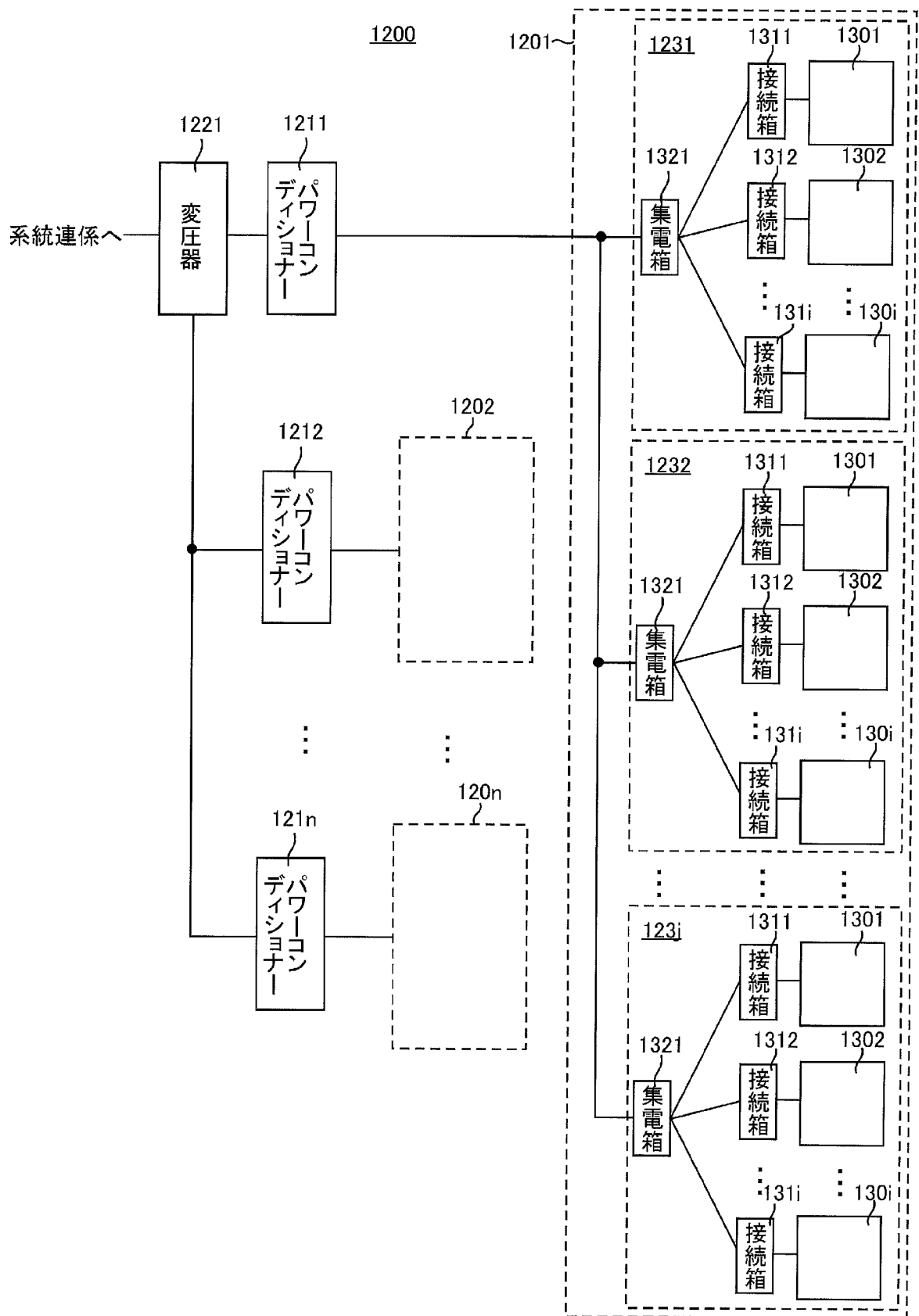


[図33]



[図34]

1101



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/072684

A. CLASSIFICATION OF SUBJECT MATTER

H01L31/0216(2014.01)i, H01L31/18(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L31/0216, H01L31/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	US 2009/0293948 A1 (Mario TUCCI), 03 December 2009 (03.12.2009), paragraph [0048]; fig. 1 & US 2012/0301999 A1	1-3, 5 4, 5
X Y	JP 2012-243797 A (Mitsubishi Electric Corp.), 10 December 2012 (10.12.2012), paragraphs [0024], [0035]; fig. 1 (Family: none)	1-3, 5 4, 5
X Y	WO 2010/113750 A1 (Sanyo Electric Co., Ltd.), 07 October 2010 (07.10.2010), paragraphs [0033] to [0035]; fig. 2 & JP 5383792 B & US 2012/0012179 A1 & EP 2416373 A1 & SG 175041 A & CN 102369601 A & KR 10-2012-0003871 A	1-3, 5 4, 5

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
24 September, 2014 (24.09.14)

Date of mailing of the international search report
07 October, 2014 (07.10.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/072684

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2008-85374 A (Sanyo Electric Co., Ltd.), 10 April 2008 (10.04.2008), paragraph [0028]; fig. 2 (Family: none)	1-3, 5 4, 5
Y	JP 2013-509005 A (Varian Semiconductor Equipment Associates, Inc.), 07 March 2013 (07.03.2013), paragraphs [0012], [0013] & US 2011/0097840 A1 & EP 2494605 A & WO 2011/056648 A2 & TW 201138138 A & KR 10-2012-0087938 A & CN 102792453 A	4, 5
Y	JP 2002-270879 A (Mitsubishi Electric Corp.), 20 September 2002 (20.09.2002), paragraphs [0024], [0030] (Family: none)	4, 5
A	JP 2013-138250 A (Sunpower Corp.), 11 July 2013 (11.07.2013), paragraphs [0021], [0025], [0026] & JP 2011-518422 A & US 2009/0151784 A1 & US 2012/0255606 A1 & EP 2220688 A & WO 2009/079199 A1 & KR 10-2010-0097150 A & CN 101897032 A	1-5

A. 発明の属する分野の分類（国際特許分類（I P C））
Int.Cl. H01L31/0216(2014.01)i, H01L31/18(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L31/0216, H01L31/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	US 2009/0293948 A1 (Mario TUCCI) 2009. 12. 03, [0048], 第 1 図 & US 2012/0301999 A1	1-3, 5 4, 5
X Y	JP 2012-243797 A (三菱電機株式会社) 2012. 12. 10, 【0024】, 【0035】, 第 1 図 (ファミリーなし)	1-3, 5 4, 5

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 4 . 0 9 . 2 0 1 4

国際調査報告の発送日

0 7 . 1 0 . 2 0 1 4

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

門 良成

2 K

5 5 5 5

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 5

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	WO 2010/113750 A1 (三洋電機株式会社) 2010.10.07, [0033] - [0035], 第2図 & JP 5383792 B & US 2012/0012179 A1 & EP 2416373 A1 & SG 175041 A & CN 102369601 A & KR 10-2012-0003871 A	1-3, 5 4, 5
X Y	JP 2008-85374 A (三洋電機株式会社) 2008.04.10, 【0028】, 第2図 (ファミリーなし)	1-3, 5 4, 5
Y	JP 2013-509005 A (ヴァリアン セミコンダクター イクイップメ ント アソシエイツ インコーポレイテッド) 2013.03.07, 【0012】, 【0013】 & US 2011/0097840 A1 & EP 2494605 A & WO 2011/056648 A2 & TW 201138138 A & KR 10-2012-0087938 A & CN 102792453 A	4, 5
Y	JP 2002-270879 A (三菱電機株式会社) 2002.09.20, 【0024】, 【0030】 (ファミリーなし)	4, 5
A	JP 2013-138250 A (サンパワー コーポレイション) 2013.07.11, 【0021】, 【0025】, 【0026】 & JP 2011-518422 A & US 2009/0151784 A1 & US 2012/0255606 A1 & EP 2220688 A & WO 2009/079199 A1 & KR 10-2010-0097150 A & CN 101897032 A	1-5