

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第4区分

【発行日】平成23年2月17日(2011.2.17)

【公開番号】特開2009-189215(P2009-189215A)

【公開日】平成21年8月20日(2009.8.20)

【年通号数】公開・登録公報2009-033

【出願番号】特願2008-29333(P2008-29333)

【国際特許分類】

H 02 M 3/155 (2006.01)

H 03 F 3/24 (2006.01)

H 03 F 1/02 (2006.01)

【F I】

H 02 M 3/155 H

H 03 F 3/24

H 03 F 1/02

H 02 M 3/155 W

【手続補正書】

【提出日】平成22年12月27日(2010.12.27)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

高周波信号の包絡線に応じた出力電圧を生成する包絡線追跡電源回路であって、

前記包絡線に対応する包絡線信号が入力されて、該包絡線信号に応じた電圧を出力するボルテージフォロア回路部と、

前記ボルテージフォロア回路の出力と前記出力電圧の出力端子との間に並列に接続された第1及び第2の並列抵抗と、

前記第1及び第2の並列抵抗におけるそれぞれの電圧降下を検出して、該電圧降下に応じた電圧を生成する第1及び第2のヒステリシスコンパレータ部と、

前記第1及び第2のヒステリシスコンパレータ部のそれぞれが出力する電圧に応じてスイッチングして、前記出力端子に電圧を出力する第1及び第2のスイッチングコンバータ部と、

を備えることを特徴とする包絡線追跡電源回路。

【請求項2】

前記第1及び第2のスイッチングコンバータ部は、それぞれ、前記第1及び第2のヒステリシスコンパレータ部の出力する電圧に応じてオン／オフする第1及び第2のスイッチと、前記第1及び第2のスイッチを流れる電流を受ける第1及び第2のインダクタとを有し、

前記第1のインダクタのインダクタンスは、前記第2のインダクタのインダクタンスよりも小さい、

ことを特徴とする請求項1記載の包絡線追跡電源回路。

【請求項3】

前記第1のヒステリシスコンパレータ部のヒステリシス幅は、前記第2のヒステリシスコンパレータ部のヒステリシス幅よりも大きい、

ことを特徴とする請求項2記載の包絡線追跡電源回路。

【請求項 4】

請求項 1 ~ 3 のいずれか 1 項に記載の包絡線追跡電源回路と、

前記包絡線追跡電源回路の前記出力端子からの出力電圧の供給を受けて、前記高周波信号を増幅する増幅器と、

を備えることを特徴とする高周波増幅器。

【請求項 5】

高周波信号の包絡線に応じた出力電圧を生成する包絡線追跡電源回路であって、

前記包絡線に対応する包絡線信号が入力されて、該包絡線信号に応じた電圧を出力するボルテージフォロア回路部と、

前記ボルテージフォロア回路の出力と前記出力電圧の出力端子との間に接続された少なくとも 1 つの抵抗と、

前記抵抗における電圧降下を検出して、該電圧降下に応じた電圧を生成する第 1 及び第 2 のヒステリシスコンパレータ部と、

前記第 1 及び第 2 のヒステリシスコンパレータ部のそれぞれが出力する電圧に応じてスイッチングして、前記出力端子に電圧を出力する第 1 及び第 2 のスイッチングコンバータ部と、

を備えることを特徴とする包絡線追跡電源回路。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 5

【補正方法】変更

【補正の内容】

【0 0 0 5】

上記課題を解決するため、本発明の包絡線追跡電源回路は、高周波信号の包絡線に応じた出力電圧を生成する包絡線追跡電源回路であって、包絡線に対応する包絡線信号が入力されて、該包絡線信号に応じた電圧を出力するボルテージフォロア回路部と、ボルテージフォロア回路の出力と出力電圧の出力端子との間に並列に接続された第 1 及び第 2 の並列抵抗と、第 1 及び第 2 の並列抵抗におけるそれぞれの電圧降下を検出して、該電圧降下に応じた電圧を生成する第 1 及び第 2 のヒステリシスコンパレータ部と、第 1 及び第 2 のヒステリシスコンパレータ部のそれぞれが出力する電圧に応じてスイッチングして、出力端子に電圧を出力する第 1 及び第 2 のスイッチングコンバータ部と、を備える。

或いは、本発明の包絡線追跡電源回路は、高周波信号の包絡線に応じた出力電圧を生成する包絡線追跡電源回路であって、包絡線に対応する包絡線信号が入力されて、該包絡線信号に応じた電圧を出力するボルテージフォロア回路部と、ボルテージフォロア回路の出力と出力電圧の出力端子との間に接続された少なくとも 1 つの抵抗と、抵抗における電圧降下を検出して、該電圧降下に応じた電圧を生成する第 1 及び第 2 のヒステリシスコンパレータ部と、第 1 及び第 2 のヒステリシスコンパレータ部のそれぞれが出力する電圧に応じてスイッチングして、出力端子に電圧を出力する第 1 及び第 2 のスイッチングコンバータ部と、を備えるものであってもよい。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 3 5

【補正方法】変更

【補正の内容】

【0 0 3 5】

図 8 は、包絡線信号 S_E のスルーレートが低い場合の包絡線追跡電源回路 5 における出力波形の測定結果を示す図であり、 I_{O_P} はボルテージフォロア回路 7 からの出力電流、 V_{C_1}, V_{C_2} はそれぞれヒステリシスコンパレータ 9a, 9b からの出力電圧、 I_{O_1}, I_{O_2} はスイッチングコンバータ 11a, 11b の出力電流を示している。このように、動作開始から時間が経過するとインダクタンスが大きくヒステリシス幅が小さい狭帯域

/ 高効率の電力発生部 19 b のみの動作に切り替わることが分かる。その際、インダクタ
ンスが小さくヒステリシス幅が大きい広帯域 / 低効率の電力発生部 19 a は動作しなくな
る。