



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0033787
(43) 공개일자 2010년03월31일

(51) Int. Cl.

H01L 29/78 (2006.01)

(21) 출원번호 10-2008-0092820

(22) 출원일자 2008년09월22일

심사청구일자 2008년09월22일

(71) 출원인

고려대학교 산학협력단

서울 성북구 안암동5가1 고려대학교 내

(72) 발명자

성만영

서울 중랑구 묵동 20 신내5단지 두산아파트 521동 604호

김요한

서울특별시 구로구 오류동 영풍아파트 104-1301

(74) 대리인

현종철

전체 청구항 수 : 총 9 항

(54) 고전압 반도체 소자의 필드 리미팅 링 및 이의 형성 방법

(57) 요약

본 발명은 고전압 반도체 소자의 필드 리미팅 링의 형성 방법에 관한 것으로, 보다 상세하게는 필드 리미팅 링의 동작 특성을 유지 내지는 향상시키는 가장 중요한 팩터인 링 접합의 접합 깊이(junction depth)를 효율적으로 증가시킬 수 있는 필드 리미팅 링의 형성 방법에 관한 것이다.

본 명세서에서 개시하는 필드 리미팅 링의 형성 방법은 필드 리미팅 링이 형성될 부분을 트렌치 식각(trench etching)하는 단계를 포함하고, (a)전력용 반도체 소자의 웨이퍼(기판) 표면에 증착된 포토 레지스트를 사진 공정으로 패터닝(patterning)하고, 상기 패터닝된 포토 레지스트를 통해 상기 트렌치 식각을 하는 단계; (b)도펀트(dopant)를 상기 식각된 부분에 이온 주입하는 단계; 및 (c)상기 이온 주입된 도펀트를 열 공정(thermal treatment)을 통해 확산시키는 단계를 포함하여 구현되는 것이 본 발명의 과제를 해결한다.

대표도 - 도2



이 발명을 지원한 국가연구개발사업

과제고유번호	R0600533
부처명	전력기반조성사업센터(전력산업기반기금)
연구사업명	전력산업연구개발
연구과제명	초고압 Silicon IGBT 기반연구
주관기관	페어차일드코리아반도체(주)
연구기간	2007년 12월 01일 ~ 2008년 11월 30일

특허청구의 범위

청구항 1

전력용 반도체 소자의 필드 리미팅 링이 형성될 부분이 트렌치 식각(trench etching)된 것을 특징으로 하는 필드 리미팅 링.

청구항 2

제 1 항에 있어서,

도펀트(dopant)가 상기 트렌치 식각으로 인하여 식각된 부분에 직접 이온 주입되어 형성되는 것을 특징으로 하는 필드 리미팅 링.

청구항 3

제 1 항에 있어서,

전력용 반도체 소자의 웨이퍼(기판) 표면에 증착된 포토 레지스트를 사진 공정으로 패터닝(patterning)하고, 상기 패터닝된 포토 레지스트를 통해 상기 트렌치 식각을 하고, 도펀트(dopant)를 상기 식각된 부분에 이온 주입하여 열 공정을 통해 확산시켜 형성되는 것을 특징으로 하는 필드 리미팅 링.

청구항 4

제 3 항에 있어서, 상기 이온 주입은

상기 증착된 포토 레지스트를 마스크로 활용하여 이루어지는 것을 특징으로 하는 필드 리미팅 링.

청구항 5

필드 리미팅 링이 형성될 부분을 트렌치 식각(trench etching)하는 단계를 포함하는 것을 특징으로 하는 필드 리미팅 링의 형성 방법.

청구항 6

제 5 항에 있어서, 상기 형성 방법은

상기 트렌치 식각으로 인하여 식각된 부분에 직접 도펀트(dopant)를 이온 주입하여 이루어지는 것을 특징으로 하는 필드 리미팅 링의 형성 방법.

청구항 7

제 5 항에 있어서,

(a)전력용 반도체 소자의 웨이퍼(기판) 표면에 증착된 포토 레지스트를 사진 공정으로 패터닝(patterning)하고, 상기 패터닝된 포토 레지스트를 통해 상기 트렌치 식각(trench etching)을 하는 단계;

(b)도펀트(dopant)를 상기 식각된 부분에 이온 주입(ion implementation)하는 단계; 및

(c)상기 이온 주입된 도펀트를 열 공정(thermal treatment)을 통해 확산시키는 단계를 포함하는 필드 리미팅 링의 형성 방법.

청구항 8

제 7 항에 있어서, 상기 (b)단계는

상기 증착된 포토 레지스트를 마스크로 활용하여 이루어지는 것을 특징으로 하는 필드 리미팅 링의 형성 방법.

청구항 9

제 5 항 내지 제 8 항의 어느 한 항의 방법을 컴퓨터에서 실행시키기 위한 프로그램을 기록한 컴퓨터로 읽을 수 있는 기록 매체.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 고전압 반도체 소자의 필드 리미팅 링 및 이의 형성 방법에 관한 것으로, 보다 상세하게는 필드 리미팅 링의 동작 특성을 유지 내지는 향상시킴에 가장 중요한 팩터인 링 접합의 접합 깊이(junction depth)를 효율적으로 증가시킬 수 있는 필드 리미팅 링 및 이의 형성 방법에 관한 것이다.

배경 기술

[0002] 필드 리미팅 링(field limiting ring, 또는 floating field ring)은 전력용 반도체 소자(이하 '소자')의 제조 공정 중 접합 마감(edge termination)에 활용되는 것으로, 소자의 주 접합(main junction) 부근(소자의 모서리 부분)에 형성된다. 필드 리미팅 링은 주 접합에 역방향 바이어스 전압(reverse bias voltage)이 인가됨에 따라 형성되는 공핍 영역(depletion region)의 경계를 표면에 따라 연장(extension)시켜 '전계 집중 현상(field enhancement effect)'을 완화시킴으로써, 역방향 고전압에 견뎌야 하는 소자에 필요한 항복전압(breakdown voltage)의 유지 내지는 증가를 꾀할 수 있게 한다.

[0003] 기존 대부분의 필드 리미팅 링은 링 접합을 형성하기 위해 포토 마스크(photo mask)를 이용하여 패터닝(patterning)을 하고, 도펀트를 이온 주입(ion implantation)한 후 열 공정(thermal treatment)을 통해 이온 주입된 도펀트(dopant)를 확산시켜 형성되었다.

[0004] 한편, 필드 리미팅 링의 상기와 같은 본연의 기능은 링 접합의 깊이(접합 깊이)가 깊을수록 바람직하게 발휘된다. 왜냐하면 접합 깊이가 깊을수록 접합 모서리의 굴곡(곡률)이 증가해 전계 집중 현상이 완화되어 항복전압의 유지 내지는 증가를 꾀할 수 있기 때문이다. 기존 대부분의 필드 리미팅 링의 접합 깊이를 증가시키는 것은 상기한 열 공정의 시간을 늘리는 것에 전적으로 의존하는데, 열 공정 시간의 무조건적인 증가는 소자의 제조 전체 공정의 열 용량(thermal budget) 측면에서 문제가 있으며 열 공정의 시간을 무조건 증가시키는 것만으로는 바람직한 접합 깊이를 확보함에 있어 한계가 있다.

발명의 내용

해결 하고자하는 과제

[0005] 본 발명은 기존 필드 리미팅 링의 상기한 구현 방안의 문제점을 개선하기 위해 창안된 것으로, 본 발명이 해결하고자 하는 과제는 접합 깊이를 깊게 함에 있어 필요한 열 소모비용을 개선하고 아울러 효율적으로 접합 깊이를 증가시켜 항복전압을 유지 내지는 향상시킬 수 있는 고전압 반도체 소자의 필드 리미팅 링 및 이의 형성 방법을 제공하는 것에 있다.

과제 해결수단

[0006] 상기와 같은 과제를 해결하기 위해 본 명세서에서 개시하는 필드 리미팅 링은

[0007] 전력용 반도체 소자의 필드 리미팅 링이 형성될 부분을 트렌치 식각(trench etching)하며, 전력용 반도체 소자의 웨이퍼(기판) 표면에 증착된 포토 레지스트를 사진 공정으로 패터닝(patterning)하고, 상기 패터닝된 포토 레지스트를 통해 상기 트렌치 식각을 하고, 도펀트(dopant)를 상기 식각된 부분에 이온 주입하여 열 공정을 통해 확산시켜 형성되게 하는 것이 본 발명의 과제를 해결한다.

[0008] 상기와 같은 과제를 해결하기 위해 본 명세서에서 개시하는 필드 리미팅 링의 형성 방법은

[0009] 필드 리미팅 링이 형성될 부분을 트렌치 식각(trench etching)하는 단계를 포함하고, (a)전력용 반도체 소자의 웨이퍼(기판) 표면에 증착된 포토 레지스트를 사진 공정으로 패터닝(patterning)하고, 상기 패터닝된 포토 레지스트를 통해 상기 트렌치 식각을 하는 단계; (b)도펀트(dopant)를 상기 식각된 부분에 이온 주입하는 단계; 및 (c)상기 이온 주입된 도펀트를 열 공정(thermal treatment)을 통해 확산시키는 단계를 포함하여 구현되는 것이 본 발명의 과제를 해결한다.

효과

[0010] 본 발명에 따른 필드 리미팅 링에 의하면, 기존의 필드 리미팅 링 보다 현저히 적은 열 소모비용으로 접합 깊이를 효율적으로 증가시킬 수 있고 보다 더 작은 면적에서 더 높은 항복 전압을 유지할 수 있게 된다. 아울러 접합 깊이가 깊어짐에 따라 항복이 발생하는 임계 전계의 위치도 소자 표면으로부터 멀어지므로 항복 현상에 의한 표면 산화막의 열화를 방지할 수 있는 부수적 효과도 갖는다.

발명의 실시를 위한 구체적인 내용

[0011] 이하, 본 발명이 해결하고자 하는 과제의 해결 방안을 명확하게 하기 위한 발명의 구성을 본 발명의 바람직한 실시예에 근거하여 첨부 도면을 참조하여 상세히 설명하되, 도면의 구성요소들에 참조번호를 부여함에 있어서 동일 구성요소에 대해서는 비록 다른 도면상에 있더라도 동일 참조번호를 부여하였으며 당해 도면에 대한 설명시 필요한 경우 다른 도면의 구성요소를 인용할 수 있음을 미리 밝혀둔다.

[0012] 도 1a와 도 1b는 각각 기존 및 본 발명에 의한 필드 리미팅 링의 단면을 제시한 도면이고, 도 2는 본 발명에 의한 필드 리미팅 링의 구현 과정의 순서도이다.

[0013] 기존의 필드 리미팅 링은 소자의 기판 표면에 포토 레지스트(photo resist)를 증착하고(s21) 포토 레지스트를 사진 공정(photo lithography)을 통해 패터닝(patterning)을 실시(s22)한 후, 도펀트를 이온 주입(ion implantation)하고(s24) 이온 주입된 도펀트를 열 공정을 통해 확산시켜(s25) 형성된다. 상기에서 언급한 바와 같이, 필드 리미팅 링이 자신의 본연의 기능을 바람직하게 발현하기 위해서는 접합 깊이가 깊을수록 좋은데 접합 깊이는 상기의 열 공정을 통해 이루어지며 열 공정 시간을 늘릴수록 접합 깊이의 증가를 꾀할 수 있다.

[0014] 그러나 열 공정 시간을 무조건 연장하는 것만으로는 열 용량 측면에서의 문제(일반적으로 실리콘 물질을 공정함에 있어서 고온의 열이 수차례 수시간 가해지는데, 실리콘 물질 자체에 열 용량의 제한이 있어 일정 이상의 열이 가해지면 실리콘 물질이 파괴되는 문제)가 있으며 아울러 바람직한 접합 깊이를 확보함에 있어서도 한계(E.G. Seebauer, R.Ditchfield, "Fixing Hidden Problem with Thermal Budget", Solid State Technology, p 111, October 1997)가 있다.

[0015] 도 1b는 본 발명에 의한 필드 리미팅 링의 단면을 제시한 것으로, 도 1a의 기존 필드 리미팅 링과는 달리 웨이퍼(기판)의 표면의 필드 리미팅 링이 형성될 부분의 상단이 트렌치 식각(trench etching)되었음을 알 수 있다.

[0016] 본 발명에 의한 필드 리미팅 링의 형성 초기 과정은 기존의 필드 리미팅 링의 형성 초기 과정과 같다(s21, s22). 본 발명에서, 트렌치 식각 공정(s23)은 패터닝 공정(s22)과 이온 주입 공정(s24)의 사이에서 이루어지는데, 패터닝 종료 후 도펀트를 이온 주입하기 전에 웨이퍼(기판) 표면에 대해 트렌치 식각 공정(s23)을 선행함으로써 최소한의 열 공정(s25)으로 접합 깊이를 증가시킬 수 있도록 하는 것이다.

[0017] 열 공정을 행한다는 점은 기존의 필드 리미팅 링의 경우와 동일하다고 일응 말할 수 있다. 그러나 본 발명에 의한 필드 리미팅 링은 트렌치 식각 공정(s23)을 통해 웨이퍼(기판)의 표면을 식각한 후 식각된 부분에 직접 도펀트를 이온 주입하여(s24), 이온 주입된 도펀트의 열 공정에 의한 확산 시작 지점을 웨이퍼(기판)의 표면이 아닌 보다 깊은 지점으로 하기 때문에 기존의 필드 리미팅 링의 경우보다 현저히 적은 열 공정으로도 접합 깊이를 손쉽게 효율적으로 증가시킬 수 있는 것이다. 즉, 본 발명에 의한 필드 리미팅 링은 트렌치 식각 공정(s23)이 도펀트의 이온 주입 공정(s24)에 선행되므로 접합 깊이가 결국 트렌치 식각된 깊이만큼 증가하는 효과를 유발시켜 기존의 필드 리미팅 링에 비해 전계 집중 현상을 현저히 완화시킬 수 있다.

[0018] 한편 본 발명에 의한 이온 주입 공정(s24)은 별도의 마스크(mask)가 필요 없이 상기 증착된 포토 레지스트를 그대로 마스크로 활용하여 이루어지는데, 이도 역시 트렌치 식각에 의해 가능한 일이다. 즉, 트렌치 식각 공정에 의해 이온 주입의 위치가 명확해지므로 별도의 마스크가 필요 없이도 증착된 포토 레지스트가 마스크 역할을 할 수 있는 것이다.

[0019] 이온 주입된 도펀트는 열 공정(s25)을 통해 확산되어 링 접합을 형성함으로써 본 발명에 의한 필드 리미팅 링이 형성된다. 상기한 바와 같이 본 발명에서의 열 공정 시간은 기존의 필드 리미팅 링에서의 열 공정 시간보다 현격히 감소하는데, 이는 이온 주입된 도펀트의 열 공정에 의한 확산 시작 지점을 웨이퍼(기판)의 표면이 아닌 보다 깊은 지점으로 하기 때문이다.

[0020] 도 3은 본 발명에 의한 트렌치 식각의 깊이에 따른 항복전압과 임계 전계 방생 지점의 깊이의 일례를 제시한 그래프이다.

[0021] 도 3에 제시된 그래프를 살펴보면, 트렌치 식각의 깊이(trench depth)가 커질수록 항복전압의 크기가 증가하는

것을 확인할 수 있으며, 이에 따라 임계 전계의 발생 지점도 점점 깊어지는 것을 확인할 수 있다. 임계 전계란 항복 현상이 발생하는 최대 전계를 의미한다.

[0022] 도 4a와 도 4b는 각각 기존 필드 리미팅 링에서의 등전위면과 본 발명에서의 등전위면의 일례를 제시한 도면이다. 색이 동일한 부분이 등전위면이다. 양 그림을 비교해보면, 동일 위치상의 필드 리미팅 링에 대한 등전위면이 도 4b의 경우가 더 깊은 것을 확인할 수 있는데, 이는 접합 깊이가 트렌치 식각된 깊이만큼 증가하므로 이에 수반하여 등전위면의 형성 위치도 더 깊어졌기 때문이다.

[0023] 도 5a와 도 5b는 각각 기존 필드 리미팅 링에서의 전계 분포와 본 발명에서의 전계 분포의 일례를 제시한 도면이다.

[0024] 도 5a의 기존 필드 리미팅 링의 경우를 살펴보면, 수평 방향으로 작아질수록 그리고 수직 방향으로 작아질수록(기판의 표면에 그리고 모서리 부분에 가까워질수록) 전계가 다른 부분에 비해 매우 높은 것을 확인할 수 있다. 그러나 도 5b의 본 발명에 의한 필드 리미팅 링의 경우를 살펴보면, 특히 기판의 표면에 가까운 부분에서 수직 방향의 깊이에 관계없이 전계가 고르게 분포함을 확인할 수 있는데 이는 트렌치 식각 공정에 의해 접합 깊이가 깊어져 접합 모서리의 굴곡(곡률)이 증가했기 때문이다.

[0025] 도 6a 내지 도 6c는 본 발명에 의한 필드 리미팅 링이 기존의 필드 리미팅보다 열 공정(thermal budget) 측면에서 현저하게 개선되었음을 보여주는 실험예의 결과를 제시한 도면이다.

[0026] 도 6a가 기존 필드 리미팅의 경우이고, 도 6b와 도 6c가 본 발명에 의한 필드 리미팅의 경우이다. 각 경우의 불순물 주입량은 고정하였고, 열 공정 시간과 트렌치 식각의 유무만으로 비교한 실험이다. 도 6a와 도 6b에 제시된 바와 같이 열 공정 시간을 800분에서 150분으로 줄였음에도 동일한 접합 깊이를 확보할 수 있음을 알 수 있고, 도 6b의 경우에서 300분으로 열 공정 시간을 늘릴 경우 접합 깊이가 더욱 증가함(도 6c의 경우)을 알 수 있다. 즉, 본 발명에 의한 리미팅 링의 경우에는 기존의 리미팅 링의 경우보다 적은 열 공정 소요 시간으로 보다 더 깊은 접합 깊이를 확보할 수 있음을 알 수 있다.

[0027] 본 방법발명은 또한 컴퓨터로 읽을 수 있는 기록매체에 컴퓨터가 읽을 수 있는 코드로서 구현하는 것이 가능하다. 컴퓨터가 읽을 수 있는 기록매체는 컴퓨터 시스템에 의하여 읽혀질 수 있는 데이터가 저장되는 모든 종류의 기록 장치를 포함한다.

[0028] 컴퓨터가 읽을 수 있는 기록매체의 예로는 ROM, RAM, CD-ROM, 자기 테이프, 플로피디스크, 광 데이터 저장장치 등이 있으며, 또한 캐리어 웨이브(예를 들어 유무선 네트워크를 통한 전송)의 형태로 구현되는 것도 포함한다. 또한 컴퓨터가 읽을 수 있는 기록매체는 네트워크로 연결된 컴퓨터 시스템에 분산되어 분산방식으로 컴퓨터가 읽을 수 있는 코드가 저장되고 실행될 수 있다.

[0029] 이제까지 본 발명에 대하여 그 바람직한 실시예를 중심으로 살펴보았다. 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자는 본 발명이 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 구현될 수 있음을 이해할 수 있을 것이다.

[0030] 그러므로 개시된 실시예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 한다. 본 발명의 범위는 전술한 설명이 아니라 특허청구범위에 나타나 있으며, 그와 균등한 범위 내에 있는 모든 차이점은 본 발명에 포함된 것으로 해석되어야 할 것이다.

도면의 간단한 설명

[0031] 도 1a와 도 1b는 각각 기존 및 본 발명에 의한 필드 리미팅 링의 단면을 제시한 도면이다.

[0032] 도 2는 본 발명에 의한 필드 리미팅 링의 구현 과정의 순서도이다.

[0033] 도 3은 본 발명에 의한 트렌치 식각의 깊이에 따른 항복전압과 임계 전계 발생 지점의 깊이의 일례를 제시한 그래프이다.

[0034] 도 4a와 도 4b는 각각 기존 필드 리미팅 링에서의 등전위면과 본 발명에서의 등전위면의 일례를 제시한 도면이다.

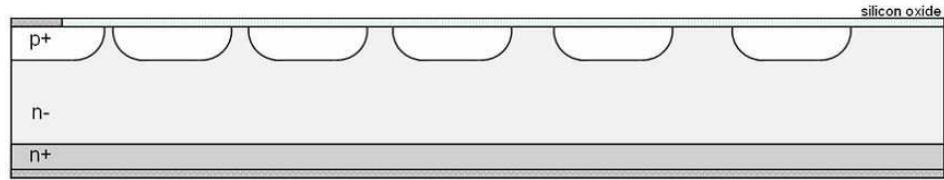
[0035] 도 5a와 도 5b는 각각 기존 필드 리미팅 링에서의 전계 분포와 본 발명에서의 전계 분포의 일례를 제시한 도면이다.

[0036] 도 6a 내지 도 6c는 본 발명에 의한 필드 리미팅 링이 기존의 필드 리미팅보다 열 공정(thermal budget) 측면에

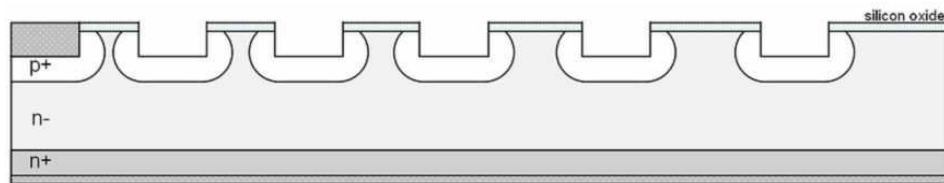
서 현저하게 개선되었음을 보여주는 실험예의 결과를 제시한 도면이다.

도면

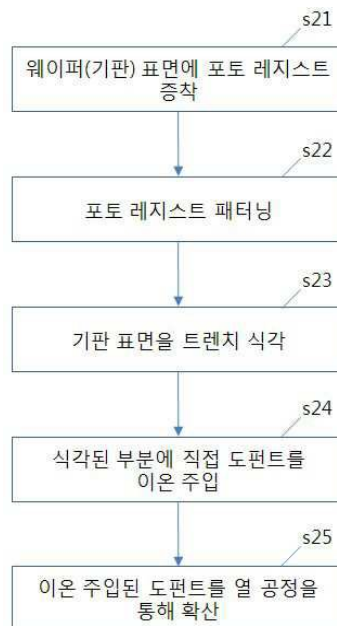
도면1a



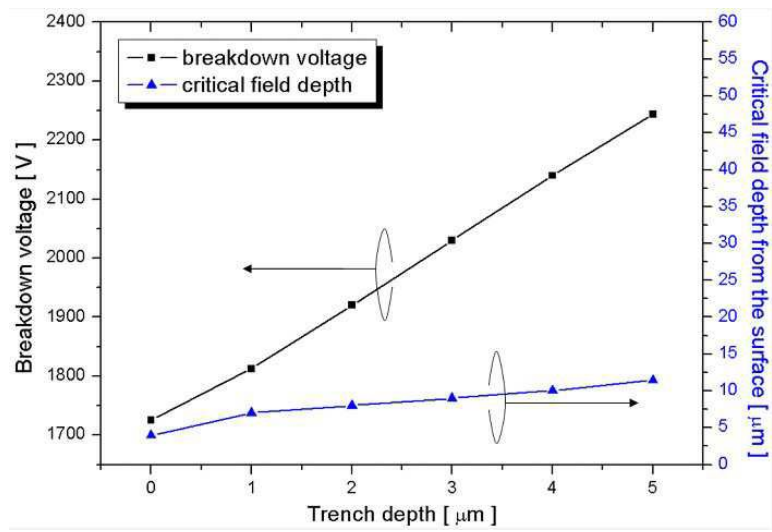
도면1b



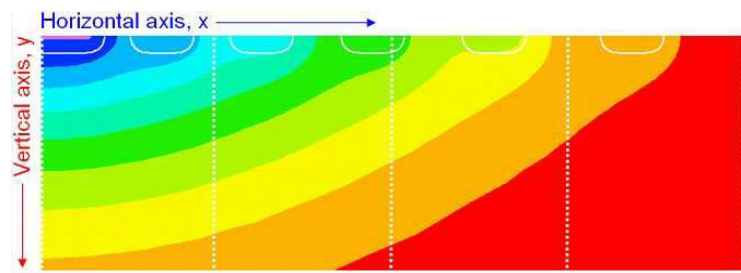
도면2



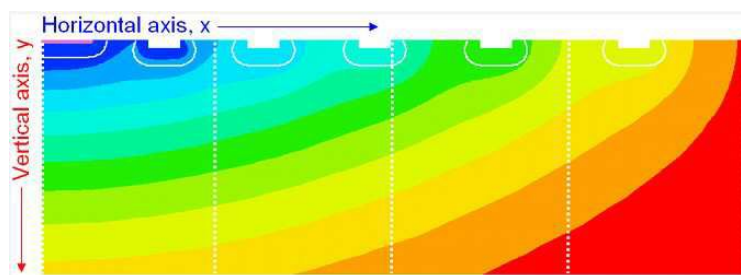
도면3



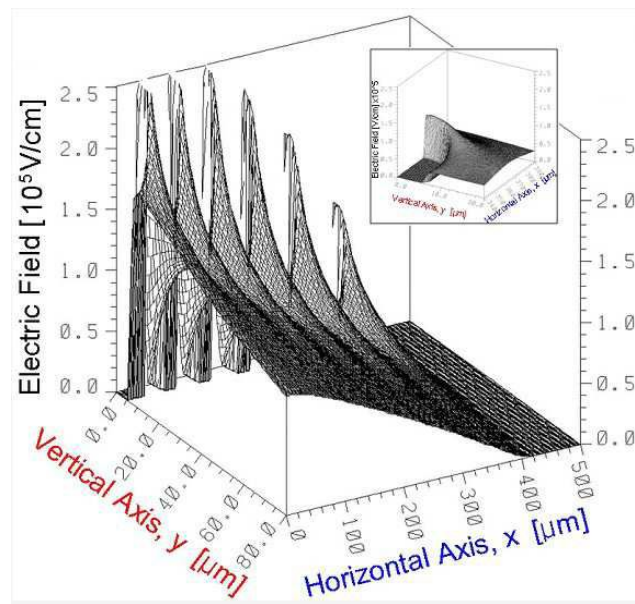
도면4a



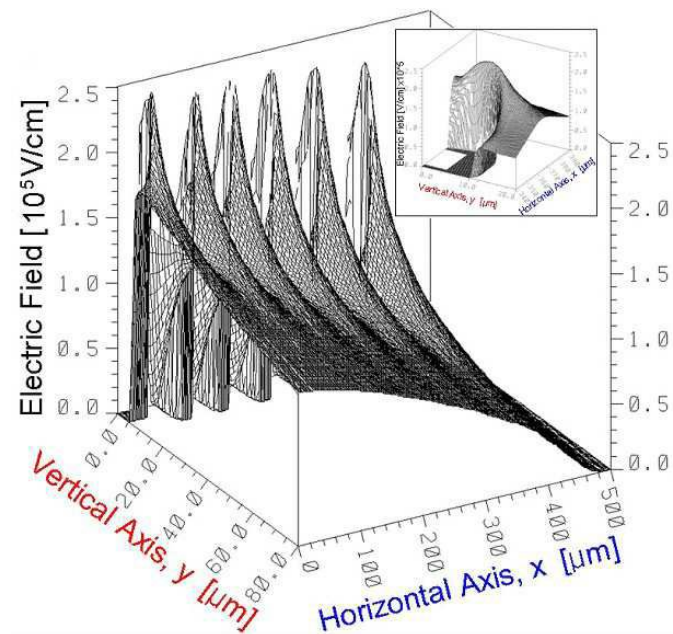
도면4b



도면5a



도면5b



도면6a



도면6b



도면6c

