

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-227584

(P2004-227584A)

(43) 公開日 平成16年8月12日(2004.8.12)

(51) Int.CI.⁷

G 05 F 3/24

F 1

G 05 F 3/24

テーマコード(参考)

B

5 H 4 2 O

審査請求 有 請求項の数 3 O L 外国語出願 (全 13 頁)

(21) 出願番号 特願2004-111119 (P2004-111119)
 (22) 出願日 平成16年1月19日 (2004.1.19)
 (31) 優先権主張番号 60/441,063
 (32) 優先日 平成15年1月17日 (2003.1.17)
 (33) 優先権主張国 米国(US)
 (31) 優先権主張番号 10/713,928
 (32) 優先日 平成15年11月14日 (2003.11.14)
 (33) 優先権主張国 米国(US)

(71) 出願人 591074389
 インターナショナル・レクチファイヤー・
 コーポレーション
 INTERNATIONAL RECTI
 FIER CORPORATION
 アメリカ合衆国90245カリフォルニア
 州 エル・セグンド、カンザス・ストリー
 ト233番
 (74) 代理人 100077481
 弁理士 谷 義一
 (74) 代理人 100088915
 弁理士 阿部 和夫

最終頁に続く

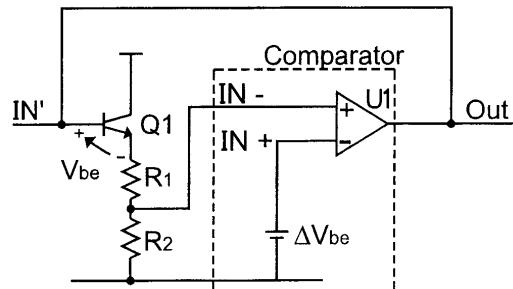
(54) 【発明の名称】 温度補償されたバンドギャップ電圧基準回路

(57) 【要約】

【課題】 V_{be} と V_{be} とを加算して、実質的に温度に依存しない一定の基準電圧を得る。

【解決手段】 バンドギャップ電圧基準回路は、第1のバイポーラトランジスタの V_{be} に比例する第1の電圧を供給する第1の回路と、2つのバイポーラトランジスタの2つの V_{be} 電圧の差分に比例する第2の電圧 ΔV_{be} を供給する第2の回路と、 V_{be} と ΔV_{be} に接続された各々の入力および前記第1のバイポーラトランジスタのベースに接続された出力を有するコンパレータとを備え、これにより、 V_{be} と ΔV_{be} とに定数を乗算し、各々の合計に比例する電圧を、前記コンパレータの出力から供給する。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

第 1 のバイポーラトランジスタの V_{be} に比例する第 1 の電圧を供給する第 1 の回路と、
 2 つのバイポーラトランジスタの 2 つの V_{be} 電圧の差分に比例する第 2 の電圧 V_{be} を供給する第 2 の回路と、

V_{be} と V_{be} に接続された各々の入力および前記第 1 のバイポーラトランジスタのベースに接続された出力を有するコンパレータとを備え、

これにより、 V_{be} と V_{be} とに定数を乗算し、各々の合計に比例する電圧を、前記コンパレータの出力から供給することを特徴とするバンドギャップ電圧基準回路。 10

【請求項 2】

基準電圧 V_{be} を供給する第 1 のバイポーラトランジスタと、

2 つのバイポーラトランジスタの各々の V_{be} 電圧間の差分信号を含む差分電圧 V_{be} を供給するカレントミラーを構成するように接続された前記 2 つのバイポーラトランジスタを含むカレントミラー回路と、

V_{be} と V_{be} に接続された各々の入力および前記第 1 のバイポーラトランジスタのベースに接続された出力を有するコンパレータとを備え、

これにより、 V_{be} と V_{be} とに定数を乗算し、各々の合計に比例する電圧を、前記コンパレータの出力から供給することを特徴とするバンドギャップ電圧基準回路。

【請求項 3】

第 1 のバイポーラトランジスタの V_{be} に比例する第 1 の電圧を供給する第 1 の回路と、
 2 つのバイポーラトランジスタの 2 つの V_{be} 電圧の差分に比例する第 2 の電圧 V_{be} を供給する第 2 の回路と、

V_{be} と V_{be} に接続された各々の入力および前記第 1 のバイポーラトランジスタのベースに接続された出力を有するコンパレータとを備え、

これにより、実質的に温度に依存しない電圧基準を、前記コンパレータの出力から供給することを特徴とするバンドギャップ電圧基準回路。 20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、温度補償されたバンドギャップ電圧基準に関する。

【背景技術】

【0002】

図 1 に、バイポーラトランジスタの V_{be} に基づいて基準電圧を得る方法を示す。電流源 I は、バイポーラトランジスタのエミッタパスに提供されている。複数の電流源は、サイズの異なる FET が各々接続され、異なる値の電流、例えば I、10I を供給する。 30

【0003】

バイポーラトランジスタの V_{be} は、図 3 に示すように、既知のとおり、温度が上昇するにつれて減少する。カレントミラーを用いて、 V_{be} 、すなわち 2 つのバイポーラトランジスタの V_{be} の差分に比例した電圧を得ることが知られている。図 2 にカレントミラーを示す。 V_{be} は、 $V_{be2} - V_{be1}$ に等しく、 V_{be} は、

$$k_t / q \ln N / I$$

に等しい。 V_{be} は、温度と同様に電流源の電流比に依存する。特に、 V_{be} は、図 3 に示すように、温度により増大する。2 つの回路を組み合わせることにより、 V_{be} を V_{be} で補償することができ、図 3 に示した実質的に一定の基準電圧 V_{ref} を得ることができる。特に、 V_{ref} は、

$$A \times V_{be} + B \times V_{be}$$

に等しい。

【発明の開示】

10

20

30

40

50

【発明が解決しようとする課題】

【0004】

本発明は、 V_{be} と V_{be} とを加算して、実質的に温度に依存しない一定の基準電圧を得ることができる V_{be} バンドギャップ電圧基準を提供する。回路は、 V_{be} を与えるバイポーラトランジスタと、 V_{be} のカレントミラーを使用する。コンパレータは、差動増幅器として実装され、 V_{be} と V_{be} に比例した入力を受ける。コンパレータの出力は、 V_{be} を与えるバイポーラトランジスタの入力に接続される。

【課題を解決するための手段】

【0005】

一態様では、本発明にかかるバンドギャップ電圧基準回路は、第1のバイポーラトランジスタの V_{be} に実質的に比例する第1の電圧を供給する第1の回路と、2つのバイポーラトランジスタの2つの V_{be} 電圧の差分に実質的に比例する第2の電圧 V_{be} を供給する第2の回路と、 V_{be} と V_{be} に接続された各々の入力および前記第1のバイポーラトランジスタのベースに接続された出力を有するコンパレータとを備え、これにより、 V_{be} と V_{be} とに定数を乗算し、各々の合計に実質的に比例する電圧を、前記コンパレータの出力から供給する。10

【0006】

他の態様では、本発明にかかるバンドギャップ電圧基準回路は、実質的に基準電圧 V_{be} を供給する第1のバイポーラトランジスタと、2つのバイポーラトランジスタの各々の V_{be} 電圧間の差分信号を実質的に含む差分電圧 V_{be} を供給するカレントミラーを構成するように接続された前記2つのバイポーラトランジスタを含むカレントミラーアンプと、 V_{be} と V_{be} に接続された各々の入力および前記第1のバイポーラトランジスタのベースに接続された出力を有するコンパレータとを備え、これにより、 V_{be} と V_{be} とに定数を乗算し、各々の合計に実質的に比例する電圧を、前記コンパレータの出力から供給する。20

【0007】

さらに他の態様では、本発明にかかるバンドギャップ電圧基準回路は、第1のバイポーラトランジスタの V_{be} に実質的に比例する第1の電圧を供給する第1の回路と、2つのバイポーラトランジスタの2つの V_{be} 電圧の差分に実質的に比例する第2の電圧 V_{be} を供給する第2の回路と、 V_{be} と V_{be} に接続された各々の入力および前記第1のバイポーラトランジスタのベースに接続された出力を有するコンパレータとを備え、これにより、実質的に温度に依存しない電圧基準を、前記コンパレータの出力から供給する。30

【発明を実施するための最良の形態】

【0008】

本発明にかかるバンドギャップ電圧基準 V_{ref} を導く実施例について説明する。図4において、バイポーラトランジスタQ1は、 V_{be} を供給する。バイポーラトランジスタQ1のエミッタは、抵抗R1, R2を含む抵抗分圧器に接続される。分圧器の出力は、コンパレータU1の反転入力に供給される。コンパレータU1の非反転入力には、図2の回路により生成することができる V_{be} を備える電圧源が与えられる。コンパレータの出力は、入力IN'に接続される。この結果、40

$$IN' = OUT$$

$$OUT = IN' - V_{be} \quad (\text{図 } 5B \text{ から})$$

を満たす。

【0009】

コンパレータの出力を、IN-, IN'の各々に対して図5A, 5Bに示す。図5Aは、IN-、すなわちコンパレータの反転入力に対する出力を示す。図5Bは、IN'、すなわち V_{be} 基準電圧を供給するバイポーラトランジスタQ1の入力に対する出力を示す。コンパレータの出力が入力IN'に接続されているので、出力は、

$$V_{be} + [(R1 + R2) / R2] V_{be}$$

に等しい。

【0010】

図6に、図4の V_{be} の代わりにカレントミラー回路の実施例を示す。加えて、コンパレータは、差動増幅器として与えられるFET Q2, Q3およびQ4により実装される。入力 $I_{N-}, I_{N'}$ は、トランジスタQ2, Q3のソースに各々供給される。出力 $O_{UT} = V_{ref}$ は、トランジスタQ4のソースから供給される。 V_{be} は、トランジスタQ2, Q3のゲート間のカレントミラーにより供給される。図6において、抵抗R3, R4を含む分圧器が与えられる。

【0011】

このようにして、回路は、 V_{out} の倍数の基準電圧 V_{out}' を生成する。このことは、1.25Vの基準電圧という非常に低い回路において重要である。

10

【0012】

本発明を特定の実施形態に関して説明したが、様々な応用例、変更例および使用法が、当業者には明らかであろう。従って、本発明は、詳細な説明には限定されず、添付の特許請求の範囲に基づく。

【図面の簡単な説明】

【0013】

【図1】バイポーラトランジスタの V_{be} に基づく基準電圧を生成する従来の回路を示す図である。

20

【図2】 V_{be} に比例する電圧を生成する従来のカレントミラー回路を示す図である。

【図3】 V_{be} と V_{be} の関係、および V_{be} と V_{be} に重み付けした基準電圧を示す図である。

【図4】本発明にかかる基準電圧生成回路を示す図である。

【図5A】図4に示した回路の波形を示す図である。

【図5B】図4に示した回路の波形を示す図である。

【図6】本発明にかかる回路の実施例を示す回路図である。

【符号の説明】

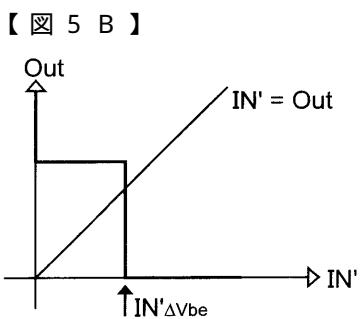
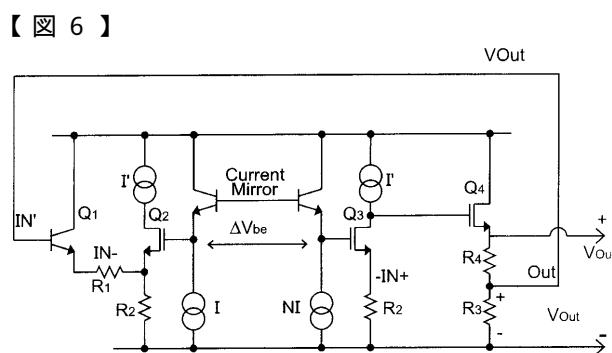
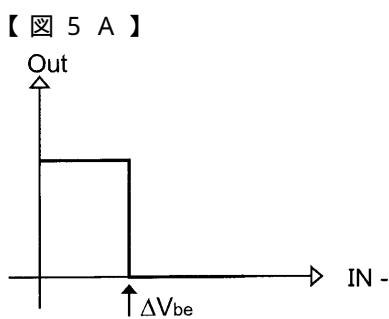
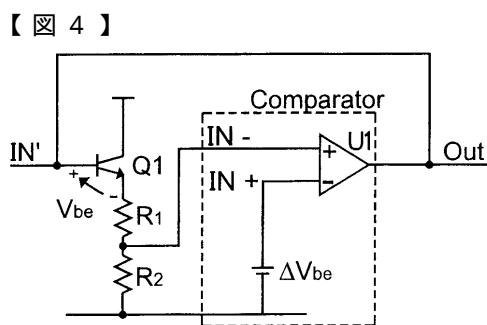
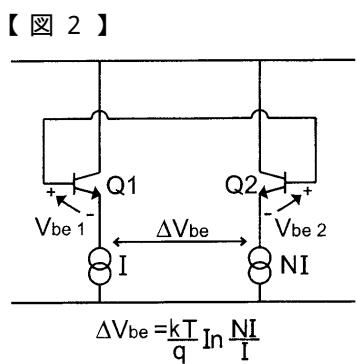
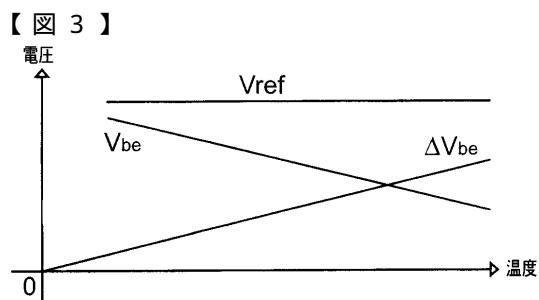
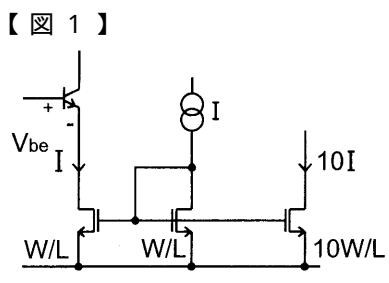
【0014】

Q1 ~ Q4 トランジスタ

R1 ~ R5 抵抗

U1 コンパレータ

30



フロントページの続き

(72)発明者 チク ヤム イー

フランス 91974 クルタブフ セデックス ベーエルペー 817 アヴニュ デュ カナ
ダ ベー3 イムーブル ゼタ

F ターム(参考) 5H420 NA23 NB02 NB22 NB24 NC02 NC03 NC25 NE23

【外國語明細書】

TEMPERATURE COMPENSATED BANDGAP VOLTAGE REFERENCE

BACKGROUND OF THE INVENTION

The present invention is directed to a temperature compensated bandgap voltage reference.

Figure 1 shows how a reference voltage based upon V_{be} of a bipolar transistor can be obtained. The current source I is provided in the emitter path of a bipolar transistor. A plurality of current sources can be provided each coupled to an FET of varying size to provide current sources of different magnitude, e.g., I , $10I$, etc. as shown.

V_{be} of a bipolar transistor decreases with increasing temperature in a well-known fashion. See Fig. 3. It is also known that a current mirror can be used to obtain a voltage proportional to ΔV_{be} i.e., the difference between the V_{be} of two bipolar transistors. Figure 2 shows such a current mirror circuit. ΔV_{be} is equal to V_{be2} minus V_{be1} and ΔV_{be} is equal to $kt/q \ln NI/I$. ΔV_{be} depends upon the ratio of the currents of the current sources as well as the temperature. In particular, ΔV_{be} increases with temperature. See Fig. 3. By combining the two circuits, it is possible to compensate V_{be} with ΔV_{be} to obtain a substantially constant reference

voltage Vref as shown in Fig. 3. In particular, Vref is equal to a constant A times V_{be} plus a constant B times ΔV_{be} .

SUMMARY OF THE INVENTION

The invention provides a new implementation of a V_{be} bandgap voltage reference that sums V_{be} and ΔV_{be} to obtain a substantially constant temperature independent voltage reference. The circuit uses a current mirror for ΔV_{be} and a bipolar transistor to provide V_{be} . A comparator is implemented as a differential amplifier and receives inputs proportional to V_{be} and ΔV_{be} . The output of the comparator is coupled back to the input of the bipolar transistor that provides V_{be} .

According to one aspect, the invention comprises a bandgap voltage reference circuit comprising a first circuit providing a first voltage substantially proportional to V_{be} of a first bipolar transistor, a second circuit providing a second voltage ΔV_{be} substantially proportional to the difference of two V_{be} voltages of two bipolar transistors; and a comparator having respective inputs coupled to V_{be} and ΔV_{be} and an output coupled to the base of the first bipolar transistor whereby a voltage substantially proportional to the sum of respective constants multiplying V_{be} and ΔV_{be} is provided at the output of the comparator.

According to another aspect, the invention comprises a bandgap voltage reference circuit comprising a first bipolar transistor providing substantially a reference voltage V_{be} , a current mirror circuit comprising two bipolar transistors coupled in a current mirror arrangement for providing a voltage difference ΔV_{be} comprising substantially a difference signal between the respective V_{be} voltages of the two bipolar transistors; and a comparator having respective inputs coupled to V_{be} and ΔV_{be} and an output coupled to the base of the first bipolar transistor whereby a voltage substantially proportional to the

sum of respective constants multiplying V_{be} and ΔV_{be} is provided at the output of the comparator.

According to yet another aspect, the invention comprises a **bandgap voltage reference circuit comprising a first circuit providing a first voltage substantially proportional to V_{be} of a first bipolar transistor, a second circuit providing a second voltage ΔV_{be} substantially proportional to the difference of two V_{be} voltages of two bipolar transistors, and a comparator having respective inputs coupled to V_{be} and ΔV_{be} and an output coupled to the base of the first bipolar transistor whereby a substantially temperature independent voltage reference is provided at the output of the comparator.**

BRIEF DESCRIPTION OF THE DRAWINGS

Fig. 1 shows a prior art circuit for generating a reference voltage based on V_{be} of a bipolar transistor;

Fig. 2 shows a prior art circuit mirror circuit for generating a voltage proportional to V_{be} ;

Fig. 3 is a graph showing the relationship of V_{be} and ΔV_{be} and a reference voltage comprising weighted sums of V_{be} and ΔV_{be} ;

Fig. 4 shows the reference voltage generating circuit according to the invention;

Fig. 5A and 5B shows waveforms of the circuit of Fig. 4; and

Fig. 6 shows a schematic diagram of an implementation of the circuit of the invention.

DETAILED DESCRIPTION OF THE INVENTION

According to the invention, a new implementation for deriving the voltage bandgap reference V_{ref} is provided. As shown in Fig.4, a bipolar transistor Q1

provides V_{be} . The emitter of the bipolar transistor Q1 is coupled to a resistor divider comprising resistors R1 and R2. The output of the divider is provided to a comparator U1 inverting input. The non-inverting input of the comparator U1 is provided to the voltage source comprising ΔV_{be} , which may be generated by the circuit of Fig. 2. The output of the comparator is provided back to the input IN'. This results in the following equations:

$$IN' = OUT$$

$$OUT = IN' \Delta V_{be} \text{ (from Fig. 5B)}$$

The output of the comparator is shown in Figs. 5A and 5B versus IN- and IN', respectively. Figure 5A shows the output versus IN- i.e., versus the input at the inverting input of the comparator. Figure 5B shows the output versus IN', i.e., versus the input to the transistor Q1 providing the V_{be} reference voltage. Since the output of the comparator is coupled to the input IN', the output equals $V_{be} + (R_1 + R_2)/R_1 \Delta V_{be}$. Accordingly, the output voltage is a constant voltage equal to V_{be} plus a constant times ΔV_{be} . With the appropriate selection of resistors R1 and R2, the output can remain constant.

Figure 6 shows a complete circuit implementation where a current mirror circuit has been substituted for ΔV_{be} in Fig. 4. In addition, the comparator has been

implemented by FETs Q2, Q3 and Q4 serving as a differential amplifier. The inputs IN- and IN+ are provided respectively at the sources of transistors Q2 and Q3 and the output OUT = V_{REF} is provided at the source of transistor Q4. ΔV_{be} is provided by the current mirror across the gates of the transistors Q2 and Q3. In Fig. 6, a voltage divider comprising resistors R3 and R4 is provided.

In this way, the circuit can generate a reference voltage Vout' that is a multiple of Vout. This is important in applications where a 1.25V reference voltage is too low.

Although the present invention has been described in relation to particular embodiments thereof, many other variations and modifications and other uses will become apparent to those skilled in the art. Therefore, the present invention should be limited not by the specific disclosure herein, but only by the appended claims.

1. A bandgap voltage reference circuit comprising:

a first circuit providing a first voltage substantially proportional to V_{be} of a first bipolar transistor;

a second circuit providing a second voltage ΔV_{be} substantially proportional to the difference of two V_{be} voltages of two bipolar transistors; and

a comparator having respective inputs coupled to V_{be} and ΔV_{be} and an output coupled to the base of the first bipolar transistor whereby a voltage substantially proportional to the sum of respective constants multiplying V_{be} and ΔV_{be} is provided at the output of the comparator.

2. A bandgap voltage reference circuit comprising:

a first bipolar transistor providing substantially a reference voltage V_{be} ;

a current mirror circuit comprising two bipolar transistors coupled in a current mirror arrangement for providing a voltage difference ΔV_{be} comprising substantially a difference signal between the respective V_{be} voltages of the two bipolar transistors; and

a comparator having respective inputs coupled to V_{be} and ΔV_{be} and an output coupled to the base of the first bipolar transistor whereby a voltage substantially proportional to the sum of respective constants multiplying V_{be} and ΔV_{be} is provided at the output of the comparator.

3. A bandgap voltage reference circuit comprising:

a first circuit providing a first voltage substantially proportional to V_{be} of a first bipolar transistor;

a second circuit providing a second voltage ΔV_{be} substantially proportional to the difference of two V_{be} voltages of two bipolar transistors; and

a comparator having respective inputs coupled to V_{be} and ΔV_{be} and an output coupled to the base of the first bipolar transistor whereby a substantially temperature independent voltage reference is provided at the output of the comparator.

1. Abstract

A bandgap voltage reference circuit comprising a first circuit providing a first voltage substantially proportional to V_{be} of a first bipolar transistor, a second circuit providing a second voltage ΔV_{be} substantially proportional to the difference of two V_{be} voltages of two bipolar transistors, and a comparator having respective inputs coupled to V_{be} and ΔV_{be} and an output coupled to the base of the first bipolar transistor whereby a voltage substantially proportional to the sum of respective constants multiplying V_{be} and ΔV_{be} is provided at the output of the comparator.

2. Representative Drawing

FIG. 4

Fig. 1

Fig. 2

Fig. 3

Fig. 4

Fig. 5A

Fig. 5B

Fig. 6