

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
16. November 2017 (16.11.2017)



(10) Internationale Veröffentlichungsnummer
WO 2017/194682 A1

(51) Internationale Patentklassifikation:

H01L 33/58 (2010.01) H01L 27/15 (2006.01)
H01L 25/075 (2006.01) H01L 33/08 (2010.01)

(21) Internationales Aktenzeichen: PCT/EP2017/061345

(22) Internationales Anmeldedatum:

11. Mai 2017 (11.05.2017)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:

10 2016 108 776.9

12. Mai 2016 (12.05.2016) DE

(71) Anmelder: **OSRAM OPTO SEMICONDUCTORS
GMBH** [DE/DE]; Leibnizstr. 4, 93055 Regensburg (DE).

(72) Erfinder: **BRICK, Peter**; Ziegetsdorfer Str. 4, 93051 Regensburg (DE). **SABATHIL, Matthias**; Glasbläserstr. 2, 93059 Regensburg (DE). **SINGER, Frank**; Telemannstr. 104, 93128 Regenstauf (DE). **SCHWARZ, Thomas**; Steinfederweg 4, 93055 Regensburg (DE).

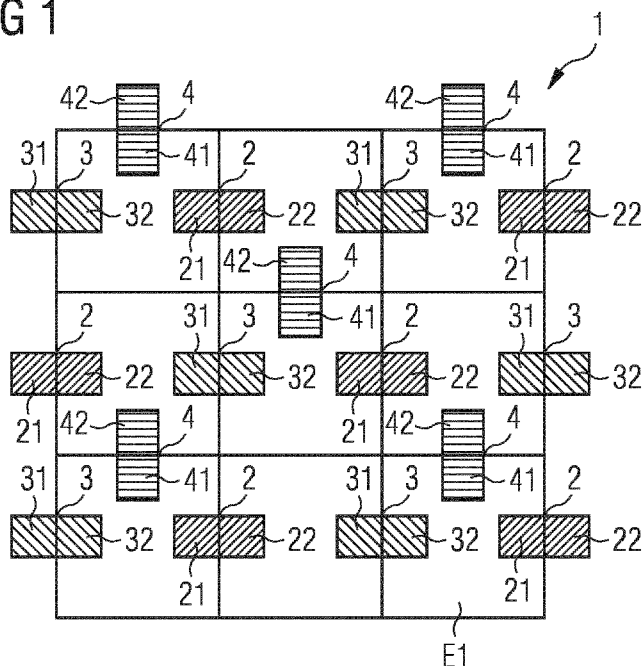
(74) Anwalt: **EPPING HERMANN FISCHER PATENTAN-
WALTSGESELLSCHAFT MBH**; Schloßschmidstr. 5, 80639 München (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ,

(54) Title: OPTICAL ASSEMBLY AND DISPLAY DEVICE

(54) Bezeichnung: OPTISCHE ANORDNUNG UND ANZEIGEGERÄT

FIG 1



(57) Abstract: The invention relates to an optical assembly comprising a plurality of first chip groups (2) of at least two respective identical light-emitting diode chips (21, 22) and a plurality of second chip groups (3) of at least two respective identical light-emitting diode chips (31, 32). The chip groups (2, 3) are arranged in a planar manner on a main surface of a common support (1) along a regular grid of first unit cells (E1). The light-emitting diode chips of different chip groups are designed to emit electromagnetic radiation with a different wavelength characteristic. Sub-units (51, 52, 53, 55) of an optical element (5) are arranged in openings (61) of a mask (6). The light-emitting diode chips within a chip group are arranged adjacently to one another. Each of the first unit cells (E1) is paired with at least one light-emitting diode chip of one of the first and one of the second chip groups. The optical element (5) is arranged



OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

- mit internationalem Recherchenbericht (Artikel 21 Absatz 3)

downstream of the chip groups (2, 3) with respect to the main emission direction and is designed to combine light emitted from the light-emitting diode chips of the chip groups (2, 3) in second unit cells (E2) on an outcoupling plane (AA) such that at least one second unit cell (E2) has a surface area which is smaller than or equal to the surface area of one of the first unit cells (E1). The invention further relates to a display device comprising the optical assembly.

(57) Zusammenfassung: Eine optische Anordnung umfasst eine Vielzahl erster Chipgruppen (2) aus jeweils wenigstens zwei gleichartigen Lumineszenzdiodenchips (21, 22) und eine Vielzahl zweiter Chipgruppen (3) aus jeweils wenigstens zwei gleichartigen Lumineszenzdiodenchips (31, 32). Dabei sind die Chipgruppen (2, 3) entlang eines regelmäßigen Gitters aus ersten Einheitszellen (E1) auf einer Hauptfläche eines gemeinsamen Trägers (1) flächig angeordnet. Die Lumineszenzdiodenchips aus unterschiedlichen Chipgruppen sind dazu eingerichtet, elektromagnetische Strahlung unterschiedlicher Wellenlängencharakteristik zu emittieren, wobei Untereinheiten (51, 52, 53, 55) eines optischen Elements (5) in Öffnungen (61) einer Maske (6) angeordnet sind. Die Lumineszenzdiodenchips innerhalb einer Chipgruppe sind nebeneinander angeordnet. Jeder der ersten Einheitszellen (E1) sind zumindest ein Lumineszenzdiodenchip aus einer der ersten und aus einer der zweiten Chipgruppen zugeordnet. Das optische Element (5) ist bezüglich der Hauptabstrahlrichtung den Chipgruppen (2, 3) nachgeordnet und dazu eingerichtet, von den Lumineszenzdiodenchips der Chipgruppen (2, 3) emittiertes Licht derart in zweiten Einheitszellen (E2) in einer Auskoppellebene (AA) zusammenzuführen, dass mindestens eine zweite Einheitszelle (E2) eine Fläche aufweist, die geringer oder gleich groß ist, als die Fläche einer der ersten Einheitszellen (E1). Ferner wird ein Anzeigegerät mit der optischen Anordnung beschrieben.

Beschreibung

Optische Anordnung und Anzeigegerät

5 Die vorliegende Erfindung betrifft eine optische Anordnung.

Moderne Anzeigegeräte wie Displays beruhen oft auf einer Anordnung einer Vielzahl von Leuchtdiodenchips, die in einem Multichip Bauteil für den Einsatz als Display, wie beispielsweise ein Narrow Pixel Pitch Video Wall Modul, zusammengefasst werden. Hierbei wird beispielsweise die Idee verfolgt, einzelne Rot, Grün, Blau (RGB)-Leuchtdiodenchips durch Chipgruppen mit jeweils einer Vielzahl von gleichfarbig emittierenden Leuchtdiodenchips zu ersetzen. Hierdurch können Einschränkungen umgangen werden, die durch das Setzen der Chips auf dem Chipträger hervorgerufen werden, und eine höhere Dichte und damit Auflösung erreicht werden.

Bei bisherigen optischen Anordnungen für Anzeigegeräte kommen beispielsweise Prismen oder Mikrolinsenarrays zum Einsatz, die zu unerwünschten Verzerrungen in der Bilddarstellung führen können. Die Strahlführung ist oftmals komplex und durch die dichte Gruppierung der Leuchtdiodenchips auf einem gemeinsamen Träger begrenzt.

25

Es besteht Bedarf an einer optischen Anordnung und einem Anzeigegerät, das eine hohe Auflösung und bessere Bildqualität ermöglicht.

30 Diese Aufgabe wird durch die Gegenstände der unabhängigen Ansprüche gelöst. Weiterbildungen und Ausgestaltungen sind Gegenstand der abhängigen Ansprüche.

In zumindest einer Ausführungsform weist eine optische Anordnung eine Vielzahl erster Chipgruppen und eine Vielzahl zweiter Chipgruppen auf. Jede der beiden Chipgruppen umfasst jeweils wenigstens zwei gleichartige Lumineszenzdiodechips.

5

Die Lumineszenzdiodechips aus einer Chipgruppe sind dazu eingerichtet, elektromagnetische Strahlung derselben Wellenlängencharakteristik zu emittieren. Die Lumineszenzdiodechips aus unterschiedlichen Chipgruppen sind hingegen dazu
10 eingerichtet, elektromagnetische Strahlung unterschiedlicher Wellenlängencharakteristik zu emittieren. Untereinheiten des optischen Elements sind in Öffnungen einer Maske angeordnet. Dadurch erhöht sich vorteilhaft die optische Trennung von benachbarten Einheitszellen und dadurch erhöht sich der Kon-
15 trast. Weitergehend kann die Maske aus einem Licht absorbierendem Material ausgebildet sein, wodurch sich störende Reflexe an der Oberfläche vorteilhaft für den Betrachter verringern. Die Lumineszenzdiodechips innerhalb einer der Chipgruppen sind insbesondere bezüglich einer Hauptabstrahlrichtung
20 nebeneinander angeordnet. Das heißt, in einer lateralen Richtung, die quer oder senkrecht zur Hauptabstrahlrichtung verläuft können die Lumineszenzdiodechips innerhalb einer der Chipgruppen nebeneinander angeordnet sein.

25 Die gleichartigen Lumineszenzdiodechips sind beispielsweise von gleichem Fertigungstyp und unterscheiden sich lediglich durch prozessbedingte Herstellungstoleranzen. D.h. innerhalb einer Chipgruppe weisen die Lumineszenzdiodechips im Wesentlichen die gleiche Peak- oder Dominantwellenlänge auf, beziehungsweise emittieren im gleichen Spektralbereich. Herstel-
30 lungsbedingte Abweichungen, wie unterschiedliche Abstrahlintensitäten können auftreten. Beispielsweise handelt es sich

bei den Lumineszenzdiodechips um anorganische, einkristalline LEDs (engl. light emitting diodes) oder organische Leuchtdioden, die in Dünnschichttechnik auf einem gemeinsamen Substrat als integrierte Matrizen aufgebaut sind (sogenannte
5 OLEDs oder engl. organic light emitting diodes). Eine Chipgruppe kann auch als eine OLED mit zwei oder mehreren Segmenten ausgeführt sein, die sich einzeln ansteuern lassen. Insbesondere kann es sich bei den Lumineszenzdiodechips auch um Laserdioden, insbesondere um „vertical-cavity surface-emitting“ Laserdioden (VCSEL) handeln.
10

Die Chipgruppen sind entlang eines regelmäßigen Gitters aus ersten Einheitszellen auf einer Hauptfläche eines gemeinsamen Trägers angeordnet. Jede der ersten Einheitszellen weist zu-
15 mindest einen Lumineszenzdiodechip aus einer der ersten Chipgruppen und einen Lumineszenzdiodechip aus einer der zweiten Chipgruppen auf, die der Einheitszelle zugeordnet sind.

20 Ein optisches Element ist vorgesehen und bezüglich der Hauptabstrahlrichtung den Chipgruppen nachgeordnet. Das optische Element ist dazu eingerichtet, von den Lumineszenzdiodechips der Chipgruppen emittiertes Licht in zweiten Einheitszellen in einer Auskoppelenebene zusammenzuführen: Dabei weist mindes-
25 tens eine zweite Einheitszelle eine Fläche auf, die geringer oder gleich groß ist, wie die Fläche einer der ersten Einheitszellen.

Der Begriff „Einheitszelle“ bezieht sich auf die Anordnung
30 der Lumineszenzdiodechips beziehungsweise der Chipgruppen. Innerhalb der ersten Einheitszellen sind jeweils mehrere Chipgruppen anteilig mit zumindest einem Lumineszenzdiode-

chip angeordnet, wobei vorzugsweise die Zahl und/oder Anordnung der jeweiligen Lumineszenzdiodenchips in den ersten Einheitszellen gleich ist. Durch die Zuordnung unterschiedlicher Lumineszenzdiodenchips zu ersten Einheitszellen können

5 Bildelemente aufgebaut werden, die in unterschiedlichen Farben emittieren. Beispielsweise kann eine Einheitszelle zwei Lumineszenzdiodenchips unterschiedlicher Farben aufweisen. Für Anzeigegeräte und Displays können jedoch auch weitere Lumineszenzdiodenchips mit beliebigen Wellenlängencharakteristika, beispielsweise in den drei Grundfarben Rot, Grün, Blau (RGB) Einheitszellen zugeordnet werden. Die Lumineszenzdiodenchips einer ersten Einheitszelle entsprechen in der Auskoppelenebene einem Bildelement oder Pixel.

15 Des Weiteren ist der Begriff „flächige Anordnung auf dem Träger“ so zu verstehen, dass die Lumineszenzdiodenchips sowohl nebeneinander, beispielsweise in einer Reihe, als auch nach Art einer Matrix, z.B. eine 2x2 Matrix, in einer Chipgruppe angeordnet werden können. Ebenso kann die Anordnung der Chipgruppen entlang des Gitters in Reihen und Matrizen erfolgen.

Mit dem Ausdruck "regelmäßiges Gitter" ist eine Gitteranordnung beschrieben, bei dem eine Einheitszelle das gesamte Gitter beschreiben kann. Im Zusammenhang mit dem Träger ist das Gitter zudem zweidimensional. Insbesondere kann das regelmäßige zweidimensionale Gitter periodisch oder quasi-periodisch sein. Das Gitter ergibt sich beispielsweise durch periodische oder quasi-periodische Wiederholung der in den ersten Einheitszellen definierten Anordnung von Chipgruppen auf dem Träger. Vorzugsweise ist die Wiederholung durch Translation in zwei verschiedenen Richtungen in der Fläche des Trägers definiert. In Folge der Ausgestaltung des optischen Elements ergibt sich damit auch ein sich wiederholendes Gitter in der

Auskoppelebene auf Basis der zweiten Einheitszellen.

Die Einheitszellen können beispielsweise dreieckig, rechteckig, quadratisch, fünfeckig, hexagonal usw. sein. So ist es
5 möglich, die Chipgruppen entsprechend des zweidimensionalen Gitters in Form von Dreiecken, Rechtecken, Quadraten, Fünfecken, Hexagonen usw. oder in quasi-kristallinen Gittern anzuordnen. Ist beispielsweise die Zielanwendung ein gekrümmtes, flächiges Direkt-Display, können entsprechende gekrümmte
10 Chipanordnungen in Betracht gezogen werden, wie zum Beispiel zum Aufbau eines kugelförmigen Fußballs ein zweidimensionales Gitter nach Art von Penta- und Hexagonen geeignet sind.

Der gemeinsame Träger weist bevorzugt eine Leiterplatte, ein
15 Substrat und/oder eine Keramik auf. Der Träger verfügt beispielsweise über elektrische Verbindungen, um die optische Anordnung mit einer Steuereinheit verbinden zu können. Bevorzugt sind dabei die einzelnen Lumineszenzdiodechips so auf dem Träger untereinander verschaltet, dass sie durch die
20 Steuereinheit einzeln oder in Gruppen ansteuerbar sind. Insbesondere ist die Intensität des jeweils emittierten Lichtes eines angesteuerten Lumineszenzdiodechips durch die Steuereinheit einstellbar.

25 Die zweiten Einheitszellen sind in der Auskoppelebene definiert. Sie umfassen das vom optischen Element geführte Licht der Lumineszenzdiodechips aus den unterschiedlichen Chipgruppen. Insbesondere ist eine zweite Einheitszelle die kleinste Einheit von Lumineszenzdiodechips in der Auskoppelebene, die dazu verwendet werden kann, die Lichtumverteilung
30 in der Auskoppelebene zu beschreiben.

Durch die Verwendung von Chipgruppen von gleichartigen Lumineszenzdiodeenchips ist ein vereinfachtes Herstellungsverfahren möglich. So ist es ein Vorteil lediglich gleichartige Lumineszenzdiodeenchips zu gruppieren, weil auf eine Filteranordnung mit unterschiedlichen Farbfiltern, beispielsweise nach Art einer Bayer-Matrix, oder den einzelnen Pixeln zugeordnete Konverter verzichtet werden kann. Dies macht das Herstellungsverfahren nicht nur einfacher, sondern auch kostengünstiger.

10

Durch Verwendung des optischen Elements wird eine hohe Auflösung der gesamten optischen Anordnung erzielt, da in den zweiten Einheitszellen jeweils Licht von Lumineszenzdiodeenchips unterschiedlicher Gruppen zusammengeführt wird, obwohl diese in den ersten Einheitszellen einander nicht direkt benachbart sein müssen. Die Auflösung ist insbesondere nicht durch die Größe der Lumineszenzdiodeenchips, beispielsweise durch deren Kantenlänge, begrenzt. Vielmehr hängt die erreichbare Auflösung von der Größe der Lumineszenzdiodeenchips selbst ab, deren emittiertes Licht durch das optische Element umverteilt wird. Die Umverteilung führt dazu, dass Licht unterschiedlicher Wellenlänge in den zweiten Einheitszellen zusammengeführt wird und diese Einheitszellen in der Fläche kleiner sind, als die ersten Einheitszellen, die im Wesentlichen durch die Chipgruppen gebildet sind. Die optische Anordnung verteilt das von den Lumineszenzdiodeenchips emittierte Licht so um, dass die resultierenden zweiten Einheitszellen kleiner sind als die ersten Einheitszellen. Dadurch ergeben sich Vorteile für den Aufbau von direkt emittierenden RGB-Displays.

30

Gemäß zumindest einer Ausführungsform umfasst die optische Anordnung einen Aufbau bei dem ein Abstand zwischen Lumineszenzdiodenchips innerhalb einer Chipgruppe geringer ist, als ein Abstand zwischen Lumineszenzdiodenchips benachbarter

5 Chipgruppen. Das heißt, in lateraler Richtung sind sich die Lumineszenzdiodenchips innerhalb einer Chipgruppe näher, als sich Lumineszenzdiodenchips unterschiedlicher Chipgruppen sind.

10 Gemäß zumindest einer Ausführungsform umfasst die optische Anordnung wenigstens eine Vielzahl einer weiteren Chipgruppe aus Lumineszenzdiodenchips. Die Lumineszenzdiodenchips der weiteren Chipgruppen sind dazu eingerichtet, elektromagnetische Strahlung mit von den ersten und zweiten Chipgruppen un-

15 terschiedlicher Wellenlängencharakteristik zu emittieren. Beispielsweise umfassen die ersten Chipgruppen rot emittierende Lumineszenzdiodenchips, die zweiten Chipgruppen grün emittierende Lumineszenzdiodenchips und die weiteren Chipgruppen blau emittierende Lumineszenzdiodenchips. Die ersten

20 Einheitszellen bilden dann eine Matrix wie etwa eine RGB- oder Bayer-Matrix.

Der Begriff „weitere Chipgruppen“ kann jedoch auch bedeuten, dass dritte, vierte usw. Chipgruppen mit jeweils gleichartigen Lumineszenzdiodenchips vorgesehen sein können. Es können

25 beliebige Farben den jeweiligen Chipgruppen zugeordnet sein, indem jeweils entsprechende Lumineszenzdiodenchips in diesen Gruppen zusammengefasst sind. Auch ist die Zahl von Chipgruppen nicht auf drei beschränkt, sondern es können grundsätzlich

30 lich beliebige unterschiedliche Chipgruppen vorgesehen sein.

Jeder der ersten Einheitszellen ist zumindest ein Lumineszenzdiodenchip aus einer der ersten, zweiten und aus einer

der weiteren Chipgruppen zugeordnet. Das optische Element ist dabei dazu eingerichtet, von den Lumineszenzdiodechips der ersten, zweiten und weiteren Chipgruppen emittiertes Licht derart in zweiten Einheitszellen zusammenzuführen, dass mindestens eine zweite Einheitszelle eine Fläche aufweist, die geringer oder gleich groß ist, wie die Fläche einer der ersten Einheitszellen.

Gemäß zumindest einer Ausführungsform weisen die Chipgruppen jeweils zwei Lumineszenzdiodechips oder jeweils vier Lumineszenzdiodechips auf.

Gemäß zumindest einer Ausführungsform sind die Chipgruppen jeweils entweder zwischen Eckpunkten der ersten Einheitszellen angeordnet, wobei die Eckpunkte der ersten Einheitszellen selbst frei von Lumineszenzdiodechips sind. Alternativ sind die Chipgruppen an den Eckpunkten der ersten Einheitszellen angeordnet. Dann weisen Bereiche zwischen den Eckpunkten keine Lumineszenzdiodechips auf. In beiden Fällen sind die Chipgruppen so auf dem Träger in ersten Einheitszellen angeordnet, dass gleichartige Lumineszenzdiodechips direkt oder unmittelbar benachbart sind, während zwischen den einzelnen Chipgruppen ein größerer Abstand verbleiben kann.

Gemäß zumindest einer Ausführungsform grenzen die Lumineszenzdiodechips einer Chipgruppe direkt aneinander.

Gemäß zumindest einer Ausführungsform sind die Lumineszenzdiodechips einer Chipgruppe monolithisch miteinander ausgebildet.

Gemäß zumindest einer Ausführungsform ist das optische Element so eingerichtet und derart den Chipgruppen nachgeordnet,

dass jeweils emittiertes Licht, das von den Lumineszenzdi-
odenchips emittiert wird, die gemeinsam einer der ersten Ein-
heitszellen zugeordnet sind, mittels des optischen Elements
in einer zweiten Einheitszelle in der Auskoppellebene zusam-
5 mengeführt wird. Mit anderen Worten kommt es durch das opti-
sche Element nicht zu Überschneidungen zwischen unterschied-
lichen Einheitszellen, sondern das aus einer Einheitszelle
emittierte Licht wird auch nur in eine zweite Einheitszelle
in der Auskoppellebene zusammengeführt.

10

Gemäß zumindest einer Ausführungsform umfasst das optische
Element eine Vielzahl von Untereinheiten. Diese Untereinhei-
ten sind jeweils einer der ersten Einheitszellen zugeordnet
und so den Chipgruppen nachgeordnet, dass die Untereinheiten
15 entlang der Hauptstrahlrichtung zumindest einen Teil der zu-
geordneten ersten Einheitszellen bedecken.

Gemäß zumindest einer Ausführungsform sind die Untereinheiten
des optischen Elements in Öffnungen einer Maske angeordnet.

20

Gemäß zumindest einer Ausführungsform wird die Maske durch
Aufdrucken, Verkleben, Laminieren, Gießen und/oder durch Mol-
den auf das optische Element aufgebracht.

25 Gemäß zumindest einer Ausführungsform sind auf Oberflächen
der Maske und/oder Oberflächen des optischen Elements ein re-
flektives Material, ein absorbierendes Material und/oder ein
lichtstreuendes Material aufgebracht.

30 Gemäß zumindest einer Ausführungsform sind die Untereinheiten
im Bereich der Öffnungen in der Maske trapezförmig.

Gemäß zumindest einer Ausführungsform weisen die Untereinheiten jeweils einen optischen Lichtleiter auf, der eingerichtet ist, das von den Lumineszenzdiodechips der Chipgruppen emittierte Licht durch Totalreflexion an internen Oberflächen der Untereinheiten in den zweiten Einheitszellen zusammenzuführen.

Gemäß zumindest einer Ausführungsform weisen die Untereinheiten jeweils mindestens eine verspiegelte Oberfläche, insbesondere einen Spiegel, auf. Diese sind eingerichtet, dass von den Lumineszenzdiodechips der Chipgruppen emittierte Licht durch Reflexion in den zweiten Einheitszellen zusammenzuführen.

Gemäß zumindest einer Ausführungsform, weist die optische Anordnung einen transparenten Hilfsträger zwischen dem optischen Element und den Lumineszenzdiodechips auf. Der Hilfsträger ist insbesondere transparent für die in den Lumineszenzdiodechips erzeugte elektromagnetische Strahlung. Dabei kann der Hilfsträger zu einer vorab durchgeführten Gruppierung der einzelnen Chipgruppen zu RGB-Chipgruppen dienen und dadurch die spätere Positionierung erleichtern.

Es wird ferner ein Verfahren zur Herstellung einer optischen Anordnung angegeben. Mit dem Verfahren kann insbesondere eine hier beschriebene optische Anordnung hergestellt werden. Das heißt, alle für die optische Anordnung offenbarten Merkmale sind auch für das Verfahren offenbart und umgekehrt.

Gemäß zumindest einer Ausführungsform des Verfahrens zur Herstellung einer optischen Anordnung werden zunächst einzelne Chipgruppen zu einem Modul zusammengestellt und auf einem be-

reitgestellten Hilfsträger angeordnet. Dies kann beispielsweise mittels Kleben geschehen. Anschließend wird eine Vielzahl der Module auf einem Träger angeordnet und befestigt. Die Chipgruppen sind dabei dem Träger zugewandt, so dass sie
5 sich zwischen dem Träger und dem Hilfsträger befinden. Der Hilfsträger kann dabei mehrere Chipgruppen vollständig überdecken. In einem nächsten Schritt kann das optische Element auf den transparenten Hilfsträger aufgebracht werden. Dies ist dann der Fall, wenn der Hilfsträger transparent ausgebildet
10 ist. Der transparente Hilfsträger kann zum Beispiel mit einem Kunststoffmaterial oder mit einem Glas gebildet sein.

Gemäß zumindest einer Ausführungsform des Verfahrens zur Herstellung einer optischen Anordnung wird der Hilfsträger nach
15 dem Befestigen der Chipgruppen auf dem Träger wieder gelöst und das optische Element kann anschließend direkt auf die Chipgruppen aufgebracht werden. Dieses Vorgehen hat den Vorteil, dass auch ein opaker oder strahlungsundurchlässiger Hilfsträger verwendet werden kann.

20 Es wird ferner ein Anzeigegerät mit einer hier beschriebenen optischen Anordnung angegeben. Das heißt, alle für die optische Anordnung offenbarten Merkmale sind auch für das Anzeigegerät offenbart und umgekehrt.

25 Nach einer Ausführungsform umfasst ein Anzeigegerät eine optische Anordnung, wie sie obenstehend gezeigt wurde. Darüber hinaus verfügt das Anzeigegerät über eine Steuereinheit zum Ansteuern der auf dem Träger angeordneten Lumineszenzdiode-
30 chips.

Auf einem Träger einer geeigneten Größe lässt sich die Vielzahl von Chipgruppen mit Lumineszenzdiodechips anordnen. Die

ersten Einheitszellen stellen dabei die kleinste Einheit dar. Auf diese Weise kann die optische Anordnung zu einem Anzeigegerät wie einem Bildschirm, einem Fernseher oder Monitor zusammengefügt und betrieben werden. Bei gegebener Auflösung, zum Beispiel für ein HDTV-Display (High Definition Television, engl. für hochauflösendes Fernsehen), benötigt ein Anzeigegerät der vorgeschlagenen Art, welches pixelierte Chips und das beschriebene optische Element aufweist, deutlich weniger Chips als ein vergleichbares Anzeigegerät aus kleinen Einzelchips.

Die Erfindung wird nachfolgend anhand von Figuren näher erläutert. Soweit sich Teile oder Bauteile in ihrer Funktion entsprechen, wird deren Beschreibung nicht in jeder der folgenden Figuren wiederholt.

Die Figuren und die Größenverhältnisse der in den Figuren dargestellten Elemente untereinander sind nicht als maßstäblich zu betrachten. Vielmehr können einzelne Elemente und insbesondere Schichtdicken zur besseren Darstellbarkeit und/oder zum besseren Verständnis übertrieben groß dargestellt sein.

Es zeigen:

25

Figur 1 ein Ausführungsbeispiel einer optischen Anordnung in einer Draufsicht,

30

Figur 2 ein weiteres Ausführungsbeispiel einer optischen Anordnung in einer Draufsicht,

Figuren 3 bis 10 weitere Ausführungsbeispiele einer optischen Anordnung in einer Seitenansicht mit einem optischen Element,

5 Figuren 11A und 11B Draufsicht auf ein weiteres Ausführungsbeispiel einer optischen Anordnung, sowie ein Modul daraus,

10 Figur 12 eine seitliche Schnittansicht der optischen Anordnung aus Figur 11A,

Figur 13 eine weitere seitliche Schnittansicht einer optischen Anordnung, und

15 Figuren 14A und 14B eine Draufsicht auf ein weiteres Ausführungsbeispiel einer optischen Anordnung, sowie ein Modul daraus.

Figur 1 zeigt eine beispielhafte Ausführungsform einer optischen Anordnung. Auf einem gemeinsamen Träger 1 sind mehrere
20 Lumineszenzdiodechips 21, 22, 31, 32, 41, 42 jeweils in Chipgruppen 2, 3, 4 flächig angeordnet. Jede der Chipgruppen umfasst jeweils zwei gleichartige Lumineszenzdiodechips 21 und 22, 31 und 32 oder 41 und 42. Gleichartige Lumineszenzdiodechips sind jeweils dazu eingerichtet, im Wesentlichen
25 gleiche Farben zu emittieren. Beispielsweise umfassen erste Chipgruppen 2 jeweils rot emittierende Lumineszenzdiodechips 21, 22. Zweite Chipgruppen 3 umfassen jeweils grün emittierende Lumineszenzdiodechips 31, 32 und dritte Chipgruppen 4
30 umfassen jeweils blau emittierende Lumineszenzdiodechips 41, 42.

Die Chipgruppen, und damit die Lumineszenzdiiodenchips, sind entlang eines Gitters in Einheitszellen E1 auf dem Träger 1 angeordnet. Parallel zum Gitter liegt eine Einkoppelebene EE in der die ersten Einheitszellen zu liegen kommen. In jeder

5 Einheitszelle E1 befinden sich unterschiedliche Lumineszenzdiiodenchips aus jeweils drei verschiedenen Chipgruppen. Beispielsweise umfasst eine Einheitszelle E1 einen rot, grün und blau emittierenden Lumineszenzdiiodenchip. Auf diese Weise kann eine Leuchtdioden-Matrix auf dem Träger 1 gebildet werden.

10 Beispielsweise ist dies eine RGB-Farb-Matrix, wie eine Bayer-Matrix. In diesem Sinne können auch andere Farb-Matrizen auf Basis anderer Farben gebildet werden. Die jeweils verbleibenden Lumineszenzdiiodenchips aus den Chipgruppen sind weiteren Einheitszellen zugeordnet. Bis auf den Rand der optischen Anordnung sind damit alle Lumineszenzdiiodenchips zu-

15 mindest einer Einheitszelle zugeordnet. Wiederum bis auf den Rand sind alle Lumineszenzdiiodenchips aus den Chipgruppen auch einer weiteren Einheitszelle zugeordnet, so dass eine Chipgruppe (bis auf solche, die am Rand der Anordnung liegen)

20 über jeweils zwei Lumineszenzdiiodenchips verfügt, die unterschiedlichen Einheitszellen zugeordnet sind.

Bei der Anordnung von Chipgruppen bzw. Lumineszenzdiiodenchips in den Einheitszellen E1 des Gitters (in der Einkoppelebene

25 EE) sind Abstände zwischen den Lumineszenzdiiodenchips innerhalb einer der Chipgruppen stets kleiner als Abstände zwischen benachbarten Chipgruppen. In der vorliegenden Ausführungsform sind die Chipgruppen jeweils zwischen Eckpunkten der einzelnen Einheitszellen angeordnet.

30

Der Träger 1 und die Lumineszenzdiiodenchips können ein monolithisches Bauteil sein. Alternativ kann der Träger 1 separat

gefertigt sein und anschließend mit den einzelnen Chips bestückt werden. In der Zeichnung nicht gezeigt sind elektrische Verdrahtungen, sowie Details des Aufbaus und der entsprechenden Komponenten, wie zum Beispiel Klebstoff, Lot, Löt pads, Bonddrähte und dergleichen. Die Lumineszenzdiode chips sind elektronisch kontaktier- und steuerbar. Die Lumineszenzdiode chips haben typischerweise einen Durchmesser im Bereich von 50 μm und sind nebeneinander angeordnet, so dass eine Chipgruppe ca. 100 μm lang ist. Die ersten Einheitszellen haben eine Kantenlänge in der Größenordnung von 1000 μm .

Figur 2 zeigt eine weitere beispielhafte Ausführungsform einer optischen Anordnung. Diese Ausführung ähnelt derjenigen aus Figur 1. Jede der Chipgruppen umfasst nunmehr jeweils vier gleichartige Lumineszenzdiode chips 21, 22, 23 und 24, sowie 31, 32, 33 und 34 bzw. 41, 42, 43 und 44. Gleichartige Lumineszenzdiode chips sind wiederum dazu eingerichtet, im Wesentlichen gleiche Farben zu emittieren. Beispielsweise umfassen erste Chipgruppen 2 jeweils rot emittierende Lumineszenzdiode chips 21, 22, 23, 24. Zweite Chipgruppen 3 umfassen jeweils grün emittierende Lumineszenzdiode chips 31, 32, 33, 34 und dritte Chipgruppen 4 umfassen jeweils blau emittierende Lumineszenzdiode chips 41, 42, 43, 44.

Die Chipgruppen und damit die Lumineszenzdiode chips sind entlang des Gitters in den ersten Einheitszellen E1 auf dem Träger 1 flächig angeordnet. In jeder der Einheitszellen E1 befindet sich ein Lumineszenzdiode chip aus drei unterschiedlichen Chipgruppen 2, 3, 4. Beispielsweise umfasst eine Einheitszelle E1 einen rot, grün und blau emittierenden Lumineszenzdiode chip. Die jeweils verbleibenden drei Lumineszenzdiode chips aus den jeweiligen Chipgruppen sind weiteren Ein-

heitszellen zugeordnet. Bis auf den Rand der optischen Anordnung sind damit alle Lumineszenzdiodeenchips zumindest einer Einheitszelle zugeordnet. Wiederum bis auf den Rand, sind alle Lumineszenzdiodeenchips aus den Chipgruppen weiteren Einheitszellen zugeordnet.

Wie bei der Anordnung von Chipgruppen bzw. Lumineszenzdiodeenchips in Einheitszellen eines Gitters gemäß Figur 1 sind Abstände zwischen den Lumineszenzdiodeenchips innerhalb einer der Chipgruppen stets kleiner als Abstände zwischen benachbarten Chipgruppen. In der vorliegenden Ausführungsform sind die Chipgruppen jeweils an Eckpunkten des Gitters bzw. der einzelnen Einheitszellen E1 angeordnet.

Figur 3 zeigt ein Ausführungsbeispiel einer optischen Anordnung in einer Seitenansicht mit einem optischen Element. In der Zeichnung ist oben rechts eine Draufsicht der optischen Anordnung angedeutet. Der untere Teil zeigt eine Schnittzeichnung entlang einer Schnittgeraden S1 einer Ausführungsform gemäß Figur 1. Die folgenden Erläuterungen lassen sich jedoch analog auch auf einer Ausführungsform nach Figur 2 übertragen.

Gezeigt ist der Träger 1 auf dem Lumineszenzdiodeenchips aus drei Chipgruppen angeordnet sind. Entlang einer dem Träger 1 abgewandten Hauptabstrahlrichtung ist ein optisches Element 5 nachgeordnet, d.h. über den Chipgruppen vorgesehen. Dieses optische Element 5 umfasst Untereinheiten 51, 52 und 53, die jeweils durch Bereiche 54 voneinander getrennt sind. Beispielsweise sind die Untereinheiten 51, 52 trapezförmig ausgeführt. Die Untereinheiten 53 können auch andere Geometrien aufweisen und beispielsweise quaderförmig sein. Alle Untereinheiten bzw. das optische Element sind für die von den

Lumineszenzdiodeenchips emittierte elektromagnetische Strahlung (zumindest teilweise) transparent.

Das optische Element 5 bzw. dessen Untereinheiten können auf
5 verschiedene Art und Weise ausgestaltet werden, wie im Zusammenhang mit den folgenden Figuren erläutert wird. Allen diesen Ausgestaltungen gemeinsam ist es, dass das von den Lumineszenzdiodeenchips entlang der Hauptabstrahlrichtung emittierte Licht in das nachgeordnete optische Element 5 eingekoppelt wird. In der Folge wird das emittierte Licht innerhalb des optischen Elements umgelenkt und in einer Auskoppel-
10 ebene AA ausgekoppelt. Dabei ist das optische Element, bzw. sind dessen Untereinheiten, dazu eingerichtet, das emittierte Licht zumindest teilweise zu mischen, so dass sich das von
15 den Lumineszenzdiodeenchips emittierte Licht in der Auskoppel-ebene AA überlagert bzw. zu einer Mischfarbe gemischt wird. Auf diese Weise werden in der Auskoppel-ebene AA Mischfarben abgebildet.

20 Die jeweiligen Untereinheiten des optischen Elements sind dabei so angeordnet, dass sie im Wesentlichen jeweils eine komplette erste Einheitszelle E1 bedecken (siehe Abbildung oben rechts), wenn man entlang der Hauptabstrahlrichtung auf das optische Element 5 schaut. Mit anderen Worten definieren die
25 Untereinheiten zweite Einheitszellen E2 in der Auskoppel-ebene AA, die beispielsweise durch die Untereinheiten begrenzt sind. In diese zweite Einheitszellen E2 wird durch das optische Element 5 das von den Lumineszenzdiodeenchips emittierte Licht, die einer ersten Einheitszelle E1 zugeordnet sind, ge-
30 mischt. Je nach Ansteuerung, beispielsweise durch einen eingestellten Intensitätswert, können unterschiedliche Farben gemischt werden und beispielsweise als Bildelemente eines Anzeigegerätes oder Displays verwendet werden. Dabei weist eine

zweite Einheitszelle E2 eine geringere oder gleich große Fläche in der Auskoppellebene AA auf, als eine Fläche einer ersten Einheitszelle E1 in der Einkoppellebene EE. Dies hat insbesondere den Vorteil, dass die Lumineszenzdiodeschips selbst
5 größer sein können und sich mit geringerem Montageaufwand montieren lassen. Dennoch kann mit Hilfe des optischen Elements 5 eine hohe optische Auflösung erreicht werden.

Figur 4 zeigt ein weiteres Ausführungsbeispiel einer optischen Anordnung in einer Seitenansicht mit einem optischen Element. In der Zeichnung ist oben rechts eine Draufsicht der optischen Anordnung angedeutet. Der untere Teil der Zeichnung zeigt eine Seitenansicht entlang der Schnittgeraden S1. Das gezeigte Ausführungsbeispiel ist ferner in zwei alternativen
15 Formen A und B gezeigt. In beiden Beispielen ist eine Maske 6 auf dem optischen Element 5 gezeigt. Die Einkoppel- bzw. Auskoppellebene sowie die entsprechenden Einheitszellen sind für eine bessere Darstellung nicht gezeigt, ergeben sich jedoch analog zur Figur 3.

Im Beispiel A sind Zwischenräume 11 zwischen Lumineszenzdiodeschips 21, 22, 31, 32 mit einem Material, wie beispielsweise einem Moldmaterial, aufgefüllt. Dieses Material ist beispielsweise undurchsichtig, z.B. schwarz und für das von
25 den Lumineszenzdiodeschips emittierte Licht nicht transparent. Das Material kann jedoch auch transparent und zusätzlich mit lichtstreuenden Partikeln durchmengt sein. Wahlweise kann sich auf einer Oberfläche 12 ein reflektives- bzw. spiegelndes Material befinden.

Die Untereinheiten 51, 52 des optischen Elements 5 sind auf einer gemeinsamen Oberfläche gebildet aus den Chipgruppen 2, 3, 4 und den aufgefüllten Zwischenräumen 11 angeordnet. Die

Untereinheiten 51, 52 sind in diesem Ausführungsbeispiel trapezförmig ausgestaltet, können jedoch auch andere Formen aufweisen und beispielsweise dreieckig, rechteckig usw. sein.

Die Untereinheiten 51, 52 weisen ein Material, wie z.B. Partikel auf, dass lichtstreuend wirkt, so dass die Untereinheiten einem Diffuser entsprechen. Optional sind Außenflächen 13 mit einem reflektiven- bzw. spiegelnden Material belegt.

Zwischenräume 61 zwischen den Untereinheiten 51, 52 sind ebenfalls mit einem Material, wie beispielsweise einem Moldmaterial, aufgefüllt. Dieses Material ist beispielsweise lichtundurchlässig, z.B. schwarz und für das von den Lumineszenzdiodechips emittierte Licht nicht transparent. Die Füllungen zwischen den Untereinheiten bilden eine Maske 6, wobei die Untereinheiten 51, 52 Öffnungen bilden, durch die die Lumineszenzdiodechips Licht emittieren können.

Im Beispiel B ähnelt dem Beispiel A und stellt gewissermaßen eine alternative Ausgestaltung dar. Die Zwischenräume 11 und die Maske 6 sind abweichend von Beispiel A mit einem hellen oder weißen Moldmaterial ausgeführt. Zumindest die Zwischenräume 61 der Maske 6 sind aus einem absorbierenden Material ausgeführt. Optional können auch die aufgefüllten Zwischenräume 11 mit dem absorbierenden Material ausgeführt sein. Die Maske 6 kann durch Aufdrucken, Verkleben, Laminieren, mit einem Gussverfahren aufgebracht werden. Die Maske 6 kann grundsätzlich in einem Prozess auf der optischen Anordnung aufgebracht werden oder in einem getrennten Prozess hergestellt und dann aufgebracht werden.

30

Die Maske 6 der Beispiele A und B ergibt einen guten Schwarzeindruck und erhöht damit den optischen Kontrast der opti-

schen Anordnung. Die lichtstreuenden Partikel haben den Effekt, dass sie für eine gute Durchmischung von Licht durch das optische Element 5 bzw. dessen Untereinheiten 51, 52, 55, 56 sorgen. Flächen wie die Außenflächen mit einem reflektiven- bzw. spiegelnden Material aber auch helles bzw. weißes Moldmaterial sorgen für eine hohe Effizienz der Durchmischung.

Figur 5 zeigt ein weiteres Ausführungsbeispiel einer optischen Anordnung in einer Seitenansicht mit einem optischen Element. In der Zeichnung ist oben rechts eine Draufsicht der optischen Anordnung angedeutet. Der untere Teil der Zeichnung zeigt eine Seitenansicht entlang der Schnittgeraden S1.

Das Ausführungsbeispiel ähnelt dem Beispiel A aus der Figur 4 und lässt sich analog auch auf das Beispiel B übertragen. Zum einen ist eine Dicke des optischen Elements 5 bzw. der Maske 6 erhöht. Durch diese Schichtdicke lässt sich beispielsweise ein Schwarzeindruck einstellen und damit der Kontrast beeinflussen. Eine hohe Schichtdicke ergibt einen hohen Kontrast, kann aber auch zu einer geringeren Effizienz führen, wenn weniger Licht ausgekoppelt werden kann.

Ferner kann eine Oberfläche der optischen Anordnung gebildet aus einer Oberfläche der Maske 6 und des optischen Elements 5 zumindest teilweise aufgeraut sein. Eine solche Strukturierung kann etwa dadurch erreicht werden, dass Licht streuendes Material auf der Oberfläche aufgebracht wird. Beispiele sind Partikel, Halbkugeln, Rillen, Prismen und ähnliche Strukturen. Solche Strukturen verringern Reflexionen von Umgebungslicht an der Oberfläche und verbessern dadurch ebenfalls Schwarzeindruck und Kontrast der optischen Anordnung.

Figur 6 zeigt ein weiteres Ausführungsbeispiel einer optischen Anordnung in einer Seitenansicht mit einem optischen Element. In der Zeichnung ist oben rechts eine Draufsicht der optischen Anordnung angedeutet. Der untere Teil der Zeichnung zeigt eine Seitenansicht entlang der Schnittgeraden S1. Das Ausführungsbeispiel entspricht dem Beispiel A der Figur 4, wobei alle Moldmaterialien schwarz bzw. so gewählt sind, dass sie einen Großteil auftreffenden Umgebungslichts absorbieren. Es sind in diesem Beispiel keine weiteren Maßnahmen wie reflektives oder streuende Material vorgesehen. Die Abbildung oben rechts illustriert die unterschiedlichen Kontrasteindrücke im Vergleich der Figuren 4 bis 6. In diesem Ausführungsbeispiel wird vergleichsweise viel Umgebungslicht absorbiert.

Figur 7 zeigt ein weiteres Ausführungsbeispiel einer optischen Anordnung in einer Seitenansicht mit einem optischen Element.

Gezeigt ist wiederum der Träger 1 auf dem Lumineszenzdiodechips aus den Chipgruppen angeordnet sind. Entlang einer dem Träger 1 abgewandten Hauptabstrahlrichtung ist das optische Element 5 nachgeordnet, d.h. über den Chipgruppen vorgesehen. Dabei ist ein Abstandshalter 7 vorgesehen. Das optische Element 5 umfasst quaderförmige Untereinheiten 51, 52 und 53, die jeweils durch Bereiche 54 voneinander getrennt sind. Die Untereinheiten 53 können auch andere Geometrien aufweisen und beispielsweise trapezförmig sein. Alle Untereinheiten bzw. das optische Element sind für die von den Lumineszenzdiodechips emittierte elektromagnetische Strahlung (zumindest teilweise) transparent.

Die Untereinheiten 51, 52, 53 sind jeweils über den ersten Einheitszellen E1 angeordnet. Sie haben dabei vorzugsweise

eine Kantenlänge, die ein 2,5-faches der Kantenlänge der Lumineszenzdiodechips aufweist. Die Untereinheiten weisen ein transparentes Material auf, beispielsweise PC, PMMA, Silikon, Epoxy oder Glas und sind voneinander beabstandet.

5

Das von den Lumineszenzdiodechips emittierte Licht wird in die zugeordneten Untereinheiten 51, 52, 53 eingekoppelt. Innerhalb der Untereinheiten wird das Licht durch Totalreflexion an den Wänden der Untereinheiten umgelenkt und in die Auskoppelenebene AA ausgekoppelt. Ergänzend oder auch alternativ können die Wände auch ein reflektives- bzw. spiegelndes Material aufweisen. Die Untereinheiten haben so die Funktion eines Lichtleiters.

Figur 8 zeigt ein weiteres Ausführungsbeispiel einer optischen Anordnung in einer Seitenansicht mit einem optischen Element. Dieses Ausführungsbeispiel unterscheidet sich von dem aus Figur 7 lediglich darin, dass sich der Abstandshalter 7 jeweils nur über Teile der Unterseiten der Untereinheiten erstreckt.

Figur 9 zeigt ein weiteres Ausführungsbeispiel einer optischen Anordnung in einer Seitenansicht mit einem optischen Element. Dieses Ausführungsbeispiel unterscheidet sich von denen aus den Figuren 7 und 8 lediglich darin, dass kein Abstandshalter an den Unterseiten der Untereinheiten 51, 52, 53 vorgesehen ist und die Untereinheiten direkt auf den Chipgruppen aufliegen.

Figur 10 zeigt ein weiteres Ausführungsbeispiel einer optischen Anordnung in einer Seitenansicht mit einem optischen Element. Die Untereinheiten werden abweichend von den Figuren 7 bis 9 durch vertikale (oder auch gewinkelte) Reflektoren 57

gebildet. Bereiche zwischen den Reflektoren können mit einem transparenten Material gefüllt sein oder auch ohne jegliches Material sein. Die Reflektoren 57 sind jeweils über den ersten Einheitszellen E1 angeordnet und begrenzen diese. Beispielsweise sind die Reflektoren 57 so über den Chipgruppen angeordnet, dass sie in einer Verbindungslinie zwischen den Lumineszenzdiodeschips einer Chipgruppe zu liegen kommen. Vorteilhaft ist es, wenn eine Länge der Reflektoren im Wesentlichen der Kantenlänge der Lumineszenzdiodeschips entspricht.

Die Figuren 11A und 11B zeigen Draufsichten auf ein Ausführungsbeispiel einer hier beschriebenen optischen Anordnung.

In der Figur 11A sind Module 8 an Kanten der ersten Einheitszellen E1 auf dem Träger 1 angeordnet. Die Module 8 umfassen jeweils mehrere Chipgruppen 2, 3, 4, die jeweils unterschiedliche Wellenlängencharakteristiken aufweisen. Dadurch entsteht in jedem Modul 8 zum Beispiel ein sogenanntes RGB-Pixel mit Lumineszenzdiodeschips, die im Betrieb rotes, grünes und blaues Licht emittieren.

Figur 11B zeigt den Aufbau eines einzelnen Moduls 8. Dieses Modul 8 besteht aus mehreren Chipgruppen 2, 3, 4, die wiederum mehrere Lumineszenzdiodeschips 21, 22, 31, 32, 41, 42 umfassen.

Figur 12 zeigt eine seitliche Schnittansicht der optischen Anordnung aus Figur 11A entlang der eingezeichneten Schnittgeraden S2. Die Module 8 sind auf einem Hilfsträger 9 angebracht, zum Beispiel mittels Kleben. Anschließend werden die Module 8 samt dem Hilfsträger 9 auf dem Träger 1 positioniert und der Hilfsträger 9 wird abgelöst.

Die optische Anordnung im Ausführungsbeispiel der Figur 13 weist den gleichen Aufbau wie die optische Anordnung im Ausführungsbeispiel der Figur 12 auf. Der Hilfsträger 9 ist nicht abgelöst, allerdings ist er für die elektromagnetische Strahlung durchlässig. Auf der den Lumineszenzdiodechips abgewandten Oberseite des durchlässigen Hilfsträgers 9 ist eine Montage der optischen Untereinheiten 51, 52 und 55 zum Beispiel durch Kleben oder „direct bonding“ möglich.

- 10 Die Figuren 14A und 14B zeigen Draufsichten auf ein Ausführungsbeispiel einer hier beschriebenen optischen Anordnung.

Im Ausführungsbeispiel der Figur 14A sind die Module 8 dabei an Ecken der Einheitszellen 1 auf dem Träger 1 angeordnet.

15

Figur 14B zeigt ein einzelnes Modul 8, welches aus mehreren Chipgruppen 2, 3, 4 zusammengesetzt ist, die wiederum mehrere Lumineszenzdiodechips 21, 22, 31, 32, 41, 42 umfassen.

- 20 Diese Patentanmeldung beansprucht die Priorität der deutschen Patentanmeldung DE 10 2016 108 776.9, deren Offenbarungsgesamt hiermit durch Rückbezug aufgenommen wird.

Bezugszeichenliste

	1	Träger
	2	Chipgruppe
5	3	Chipgruppe
	4	Chipgruppe
	5	optisches Element
	6	Maske
	7	Abstandshalter
10	8	Modul
	9	Hilfsträger
	11	Zwischenraum
	12	Oberfläche
	13	Außenfläche
15	21	Lumineszenzdiodechip
	22	Lumineszenzdiodechip
	23	Lumineszenzdiodechip
	24	Lumineszenzdiodechip
	31	Lumineszenzdiodechip
20	32	Lumineszenzdiodechip
	33	Lumineszenzdiodechip
	34	Lumineszenzdiodechip
	41	Lumineszenzdiodechip
	42	Lumineszenzdiodechip
25	43	Lumineszenzdiodechip
	44	Lumineszenzdiodechip
	51	Untereinheit
	52	Untereinheit
	53	Untereinheit
30	54	Zwischenraum
	55	Untereinheit
	56	Untereinheit
	57	Reflektor

	61	Zwischenraum
	AA	Auskoppelebene
	EE	Einkoppelebene
	E1	erste Einheitszelle
5	E2	zweite Einheitszelle
	S1	Schnittgerade
	S2	Schnittgerade

Patentansprüche

1. Optische Anordnung umfassend

- 5 - eine Vielzahl erster Chipgruppen (2) aus jeweils wenigstens zwei gleichartigen Lumineszenzdiodechips (21, 22) und eine Vielzahl zweiter Chipgruppen (3) aus jeweils wenigstens zwei gleichartigen Lumineszenzdiodechips (31, 32), wobei
- 10 - die Chipgruppen (2, 3) entlang eines regelmäßigen Gitters aus ersten Einheitszellen (E1) auf einer Hauptfläche eines gemeinsamen Trägers (1) flächig angeordnet sind und die Lumineszenzdiodechips aus unterschiedlichen Chipgruppen dazu eingerichtet sind, elektromagnetische Strahlung unterschiedlicher Wellenlängencharakteristik zu emittieren, wobei
- 15 - Untereinheiten (51, 52, 53, 55) eines optischen Elements (5) in Öffnungen (61) einer Maske (6) angeordnet sind, wobei
- 20 - die Lumineszenzdiodechips innerhalb einer Chipgruppe nebeneinander angeordnet sind,
- jeder der ersten Einheitszellen (E1) zumindest ein Lumineszenzdiodechip aus einer der ersten und aus einer der zweiten Chipgruppen zugeordnet sind, und wobei
- 25 - das optische Element (5) bezüglich der Hauptabstrahlrichtung den Chipgruppen nachgeordnet und dazu eingerichtet ist, von den Lumineszenzdiodechips der Chipgruppen emittiertes Licht derart in zweiten Einheitszellen (E2) in einer Auskoppellebene (AA) zusammenzuführen, dass mindestens eine zweite Einheitszelle (E2) eine Fläche
- 30 aufweist, die geringer oder gleich groß ist, als die Fläche einer der ersten Einheitszellen (E1).

2. Optische Anordnung nach Anspruch 1, wobei ein Abstand zwischen Lumineszenzdiodenchips innerhalb einer Chipgruppe geringer ist, als ein Abstand zwischen Lumineszenzdiodenchips benachbarter Chipgruppen.

5

3. Optische Anordnung nach einem der vorhergehenden Ansprüche, umfassend

- wenigstens eine Vielzahl einer weiteren Chipgruppe (4) aus Lumineszenzdiodenchips (41, 42), wobei die Lumineszenzdiodenchips der weiteren Chipgruppen dazu eingerichtet sind, elektromagnetische Strahlung mit von den ersten und zweiten Chipgruppen unterschiedlicher Wellenlängencharakteristik zu emittieren, wobei

10

- jeder der ersten Einheitszellen (E1) zumindest ein Lumineszenzdiodenchip aus einer der ersten, zweiten und aus einer der weiteren Chipgruppen zugeordnet sind, das optische Element (5) dazu eingerichtet ist, von den Lumineszenzdiodenchips der ersten, zweiten und weiteren Chipgruppen emittiertes Licht derart in zweiten Einheitszellen (E2) zusammenzuführen, dass mindestens eine zweite Einheitszelle (E2) eine Fläche aufweist, die geringer oder gleich groß ist, als die Fläche einer der ersten Einheitszellen (E1).

15

20

25 4. Optische Anordnung nach einem der vorhergehenden Ansprüche, wobei die Chipgruppen (2, 3, 4) jeweils zwei Lumineszenzdiodenchips (21, 22, 31, 32, 41, 42) oder jeweils vier Lumineszenzdiodenchips (21, 22, 23, 24, 31, 32, 33, 34, 41, 42, 43, 44) aufweisen.

30

5. Optische Anordnung nach einem der vorhergehenden Ansprüche, wobei

- die Chipgruppen (2, 3, 4) jeweils entweder zwischen Eckpunkten der ersten Einheitszellen (E1) angeordnet sind und die Eckpunkte der ersten Einheitszellen (E1) frei von Lumineszenzdiodeschips sind, oder
 - 5 - die Chipgruppen (2, 3, 4) an den Eckpunkten der ersten Einheitszellen (E1) angeordnet sind.
6. Optische Anordnung nach einem der vorhergehenden Ansprüche, wobei die Lumineszenzdiodeschips einer Chipgruppe (2,
- 10 3, 4) direkt aneinander grenzen.
7. Optische Anordnung nach einem der vorhergehenden Ansprüche, wobei die Lumineszenzdiodeschips einer Chipgruppe (2,
- 15 3, 4) monolithisch miteinander ausgebildet sind.
8. Optische Anordnung nach einem der vorhergehenden Ansprüche, wobei das optische Element (5) so eingerichtet und den Chipgruppen (2, 3, 4) nachgeordnet ist, dass jeweils
- 20 emittiertes Licht von den Lumineszenzdiodeschips, die gemeinsam einer der ersten Einheitszellen (E1) zugeordnet sind, mittels des optischen Elements (5) in einer zweiten Einheitszelle (E2) in der Auskoppelenebene (AA) zusammengeführt wird.
- 25 9. Optische Anordnung nach einem der vorhergehenden Ansprüche, wobei das optische Element (5) eine Vielzahl von Untereinheiten (51, 52, 53, 55) umfasst, die jeweils einer der ersten Einheitszellen (E1) zugeordnet sind und so den
- 30 Chipgruppen nachgeordnet angeordnet sind, dass die Untereinheiten entlang der Hauptabstrahlrichtung zumindest einen Teil der zugeordneten ersten Einheitszellen (E1) bedecken.

10. Optische Anordnung nach einem der vorhergehenden Ansprüche, wobei die Maske (6) durch Aufdrucken, Verkleben, Laminieren, Gießen und/oder Molden auf das optische Element (5) aufgebracht wird.

5

11. Optische Anordnung nach einem der vorhergehenden Ansprüche, wobei auf Oberflächen der Maske (6) und/oder Oberflächen des optischen Elements (5) ein reflektives Material, ein absorbierendes Material und/oder ein Licht streuendes Material aufgebracht ist.

10

12. Optische Anordnung nach einem der vorhergehenden Ansprüche, wobei die Untereinheiten (51, 52, 53, 55) im Bereich der Öffnungen (61) in der Maske (6) trapezförmig sind.

15

13. Optische Anordnung nach einem der vorhergehenden Ansprüche, wobei die Untereinheiten (51, 52, 53, 55) jeweils einen optischen Lichtleiter (57) aufweisen, der eingerichtet ist, das von den Lumineszenzdiodechips der Chipgruppen (2, 3, 4) emittierte Licht durch Totalreflexion an internen Oberflächen der Untereinheiten (51, 52, 53, 55) in den zweiten Einheitszellen (E2) zusammenzuführen.

20

14. Optische Anordnung nach einem der vorhergehenden Ansprüche, wobei die Untereinheiten (51, 52, 53, 55) jeweils mindestens eine verspiegelte Oberfläche, insbesondere einen Spiegel, aufweisen, und die eingerichtet ist, das von den Lumineszenzdiodechips der Chipgruppen (2, 3, 4) emittierte Licht durch Reflexion in den zweiten Einheitszellen (E2) zusammenzuführen.

25

30

15. Optische Anordnung nach einem der vorhergehenden Ansprüche, wobei zwischen dem optischen Element (5) und den

Chipgruppen (2,3,4) ein transparenter Hilfsträger (9) angeordnet ist.

16. Verfahren zur Herstellung einer optischen Anordnung nach
5 einer der vorherigen Ansprüche, umfassend die Schritte:

- Montage von mindestens zwei Chipgruppen (2,3) auf einen
Hilfsträger (9) zur Erzeugung eines Moduls (8),
- Anordnen und Befestigen des Moduls (8) auf dem Träger
(1), wobei die Chipgruppen (2,3) dem Träger (1) zuge-
10 wandt sind.

17. Verfahren nach dem vorherigen Anspruch, wobei der Hilfs-
träger (9) von den Chipgruppen (2,3) gelöst wird.

15 18. Anzeigegerät, umfassend:

- eine optische Anordnung nach einem der vorhergehenden
Ansprüche, und
- eine Steuereinheit zum Ansteuern der Lumineszenzdiode-
chips in den Chipgruppen (2, 3, 4), wobei der gemeinsame
20 Träger (1) eine Leiterplatte, ein Substrat und/oder eine
Keramik aufweist.

FIG 1

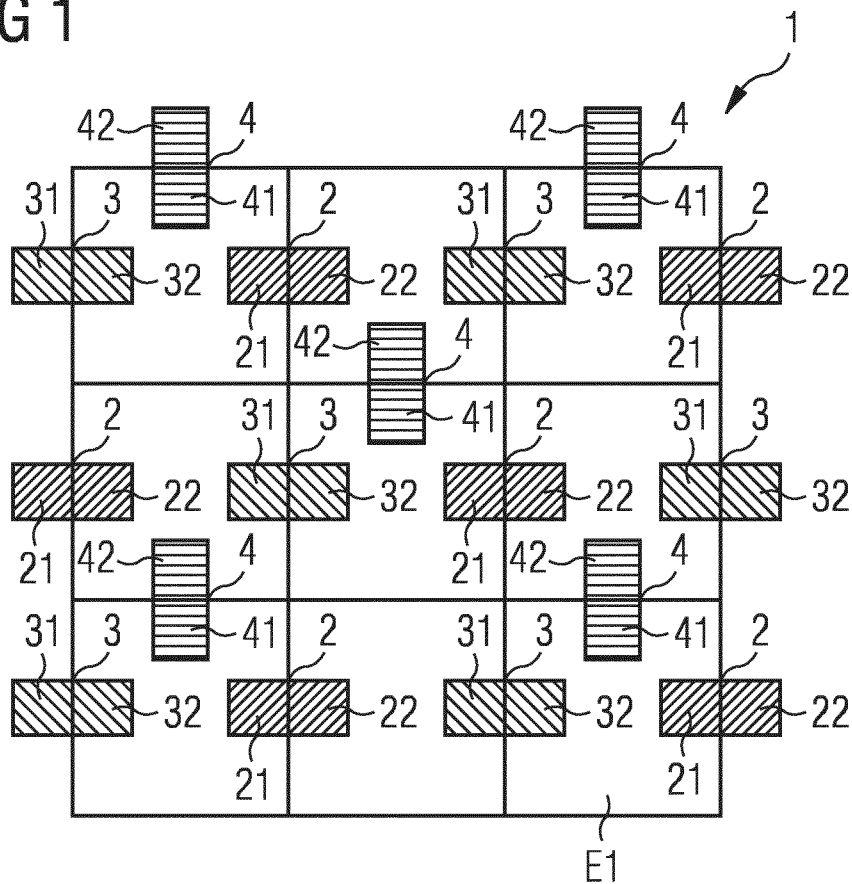


FIG 2

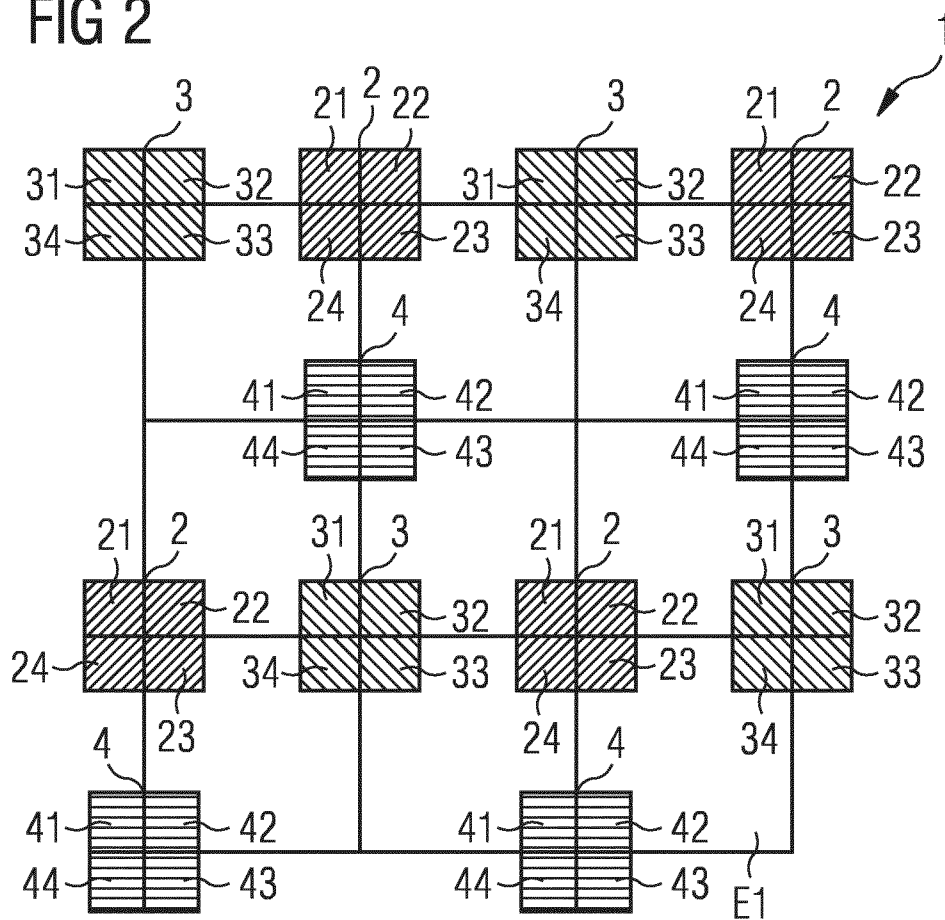
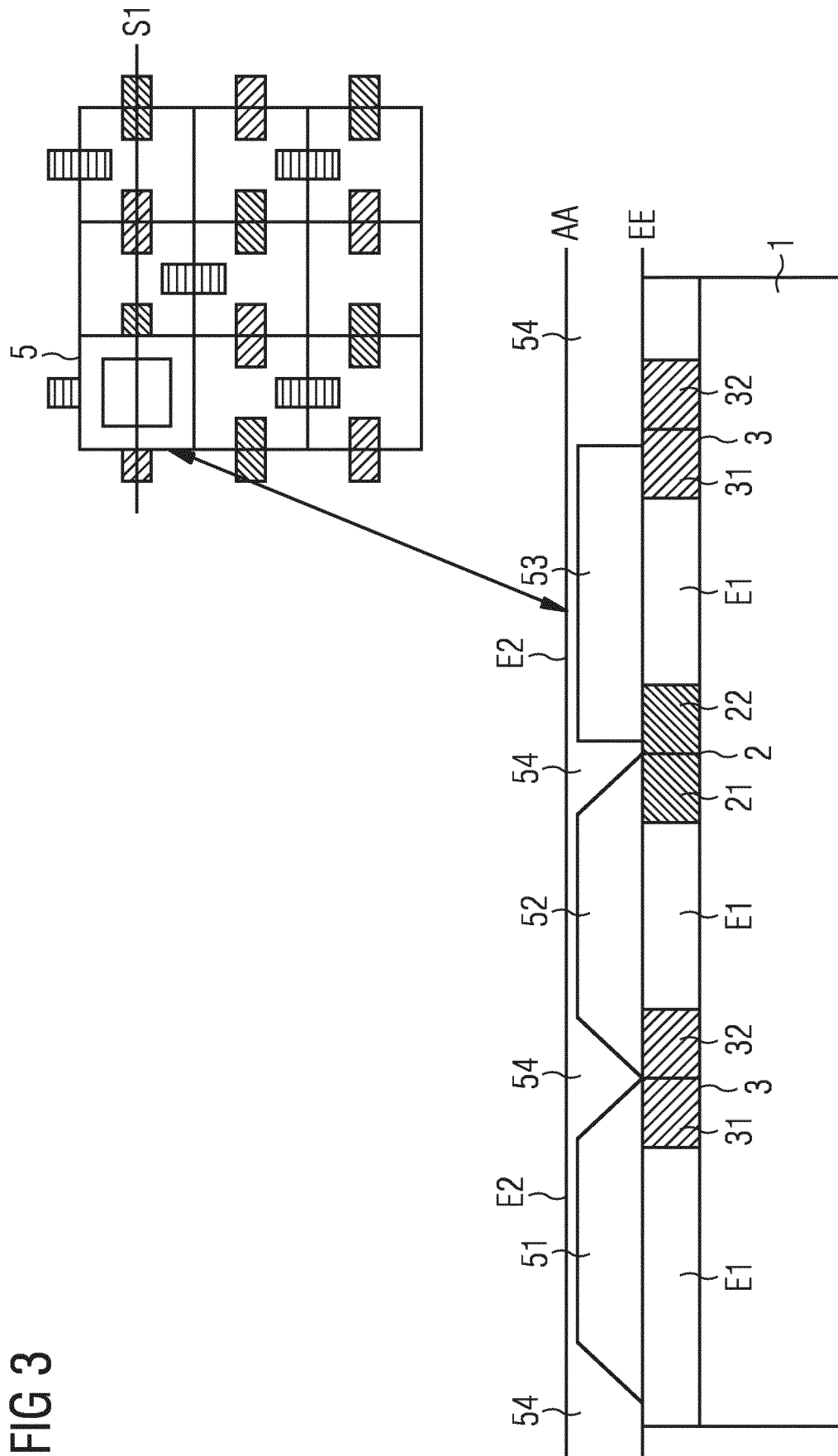
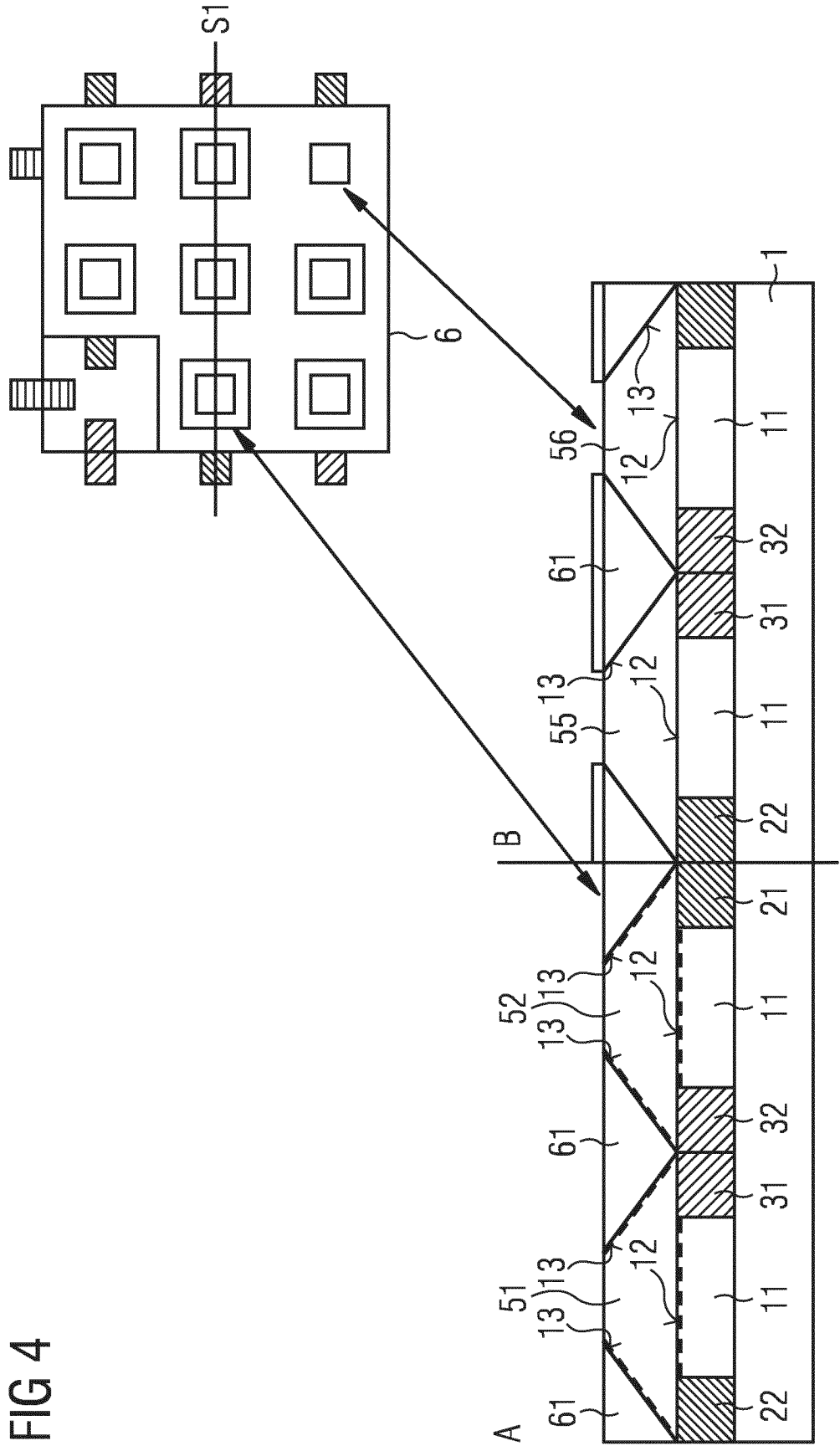


FIG 3





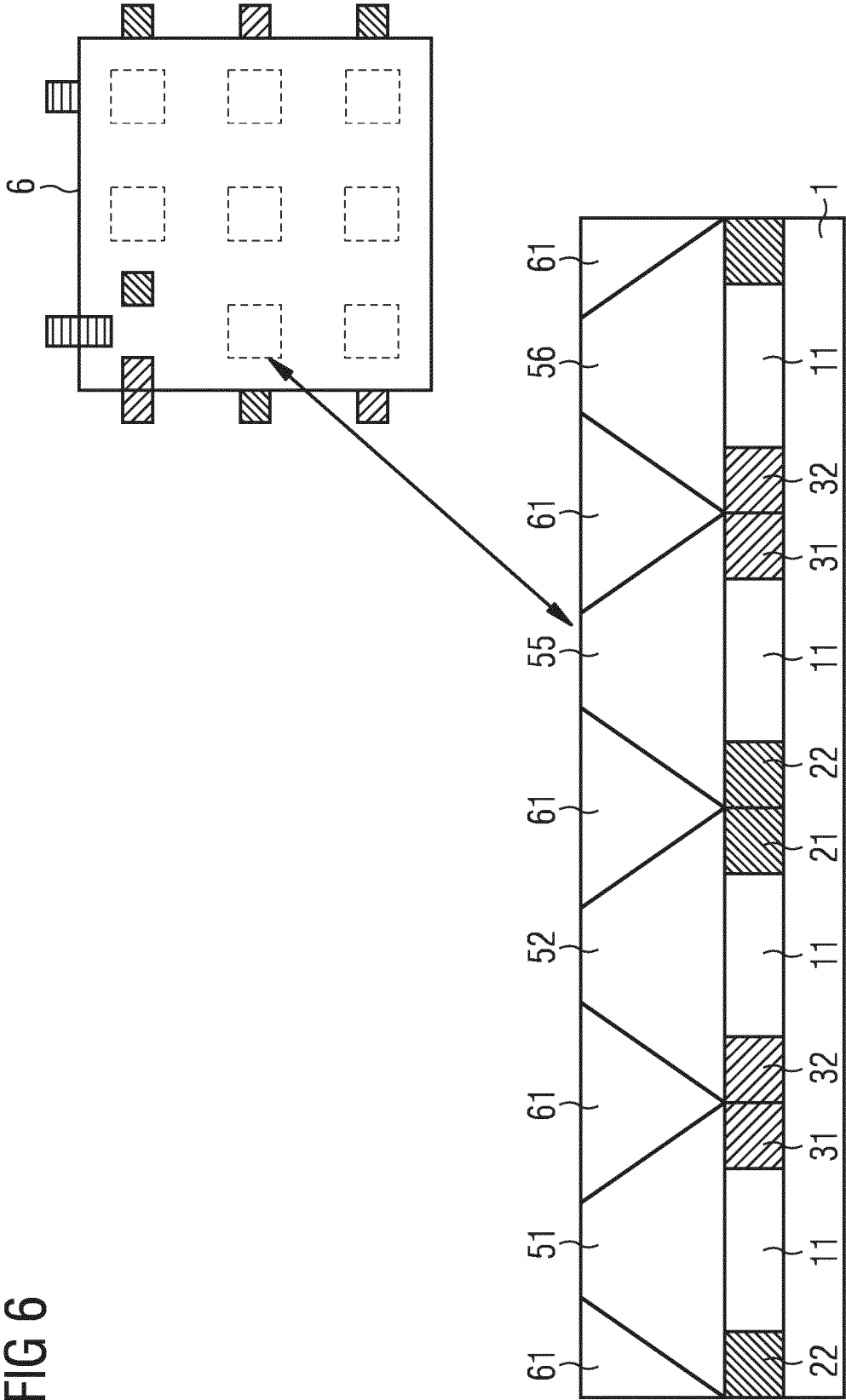


FIG 7

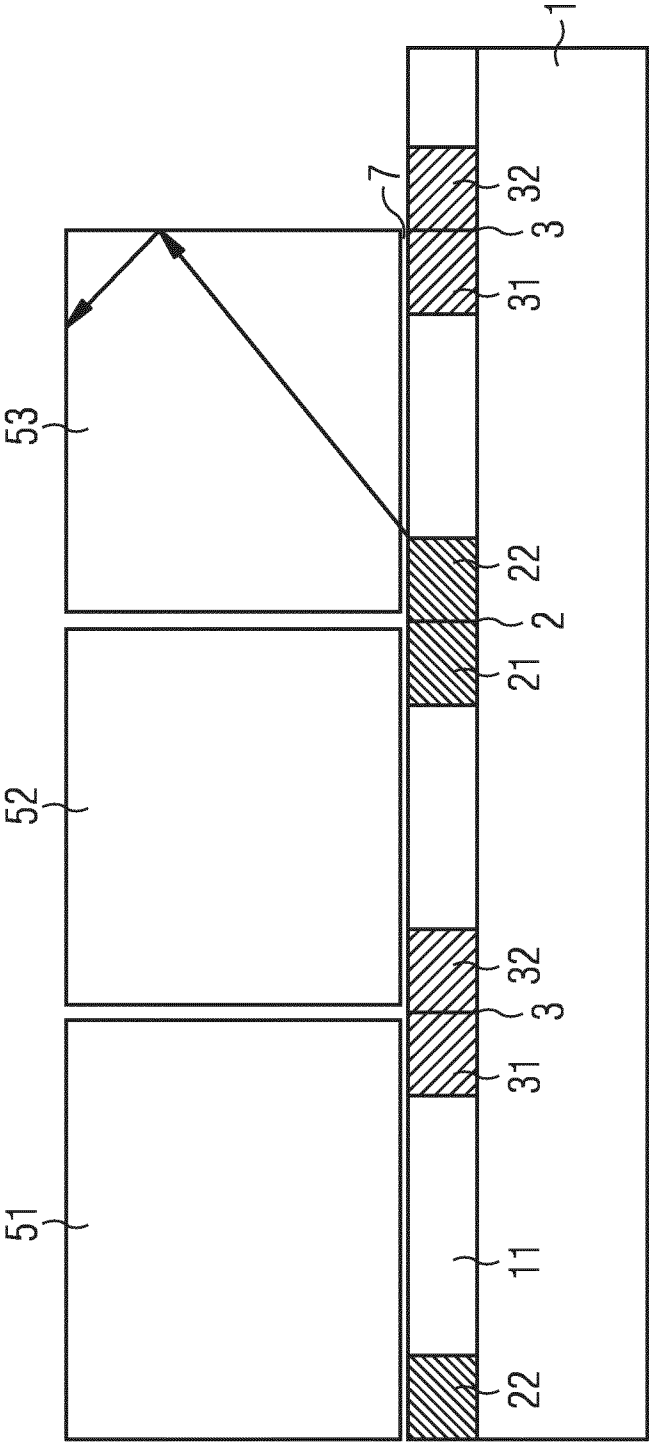


FIG 8

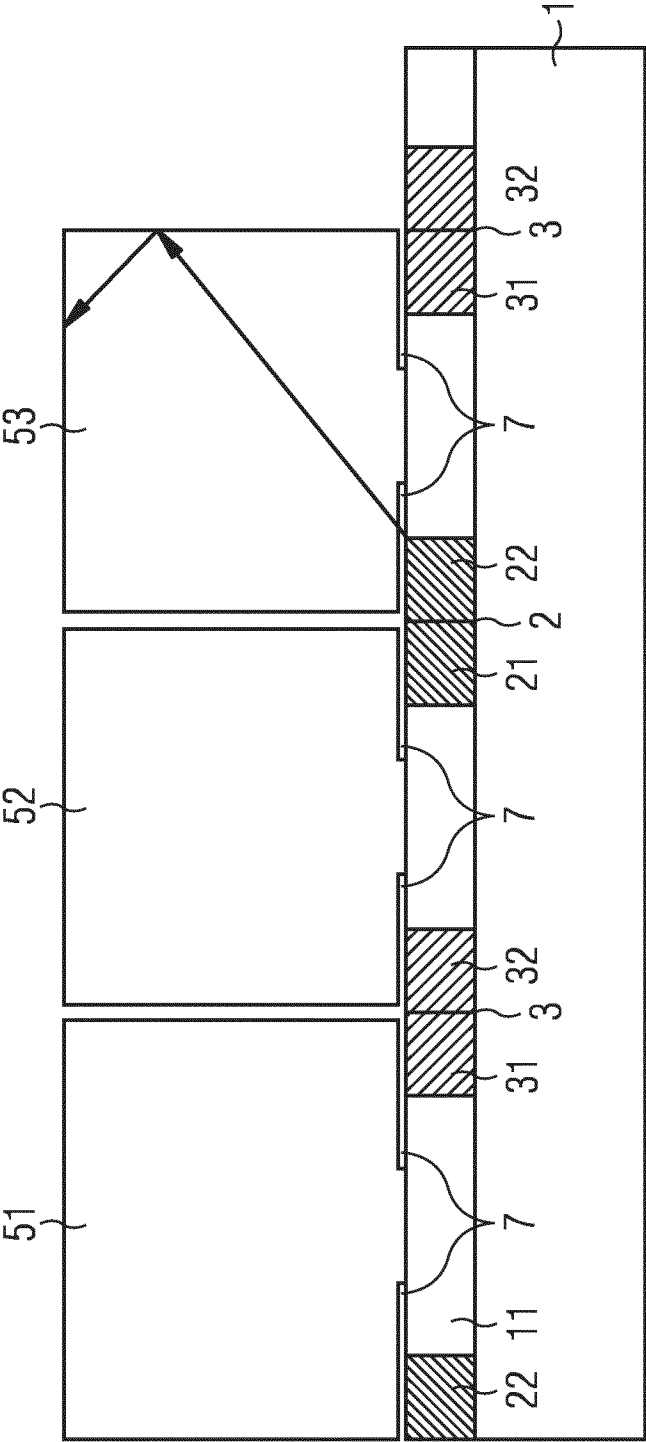


FIG 9

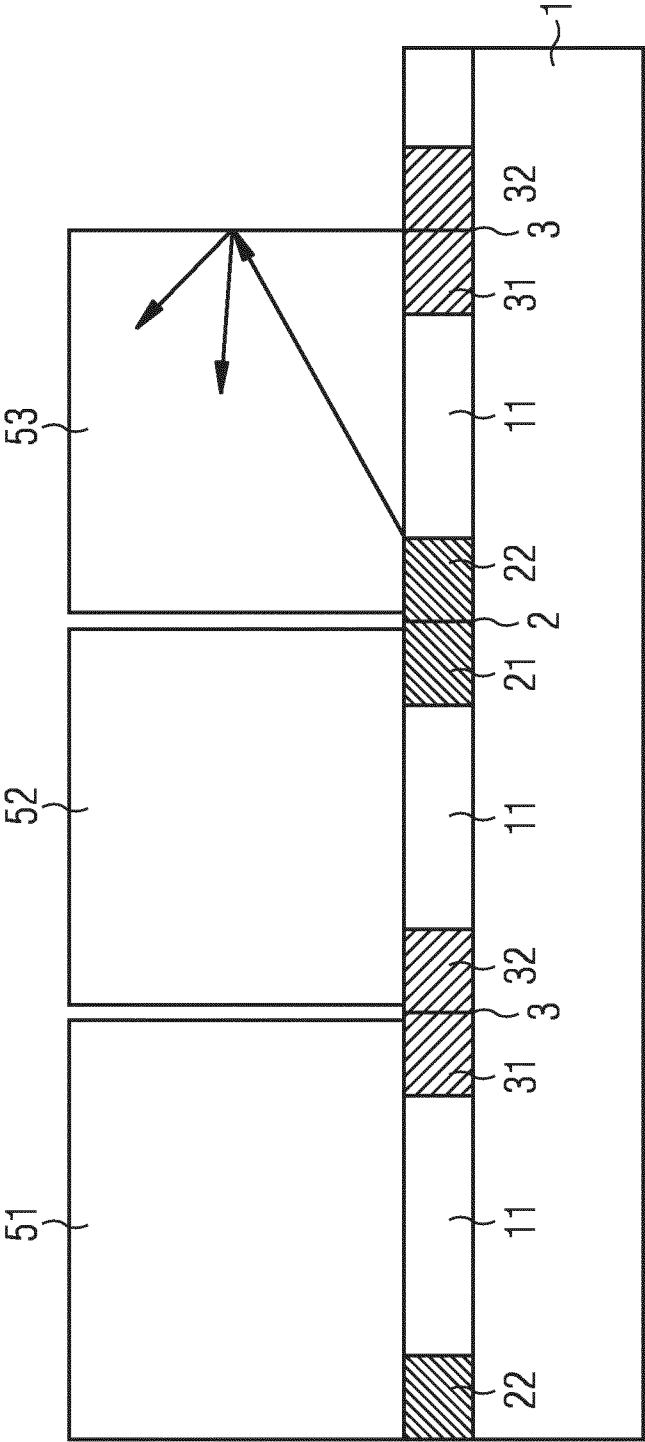


FIG 11A

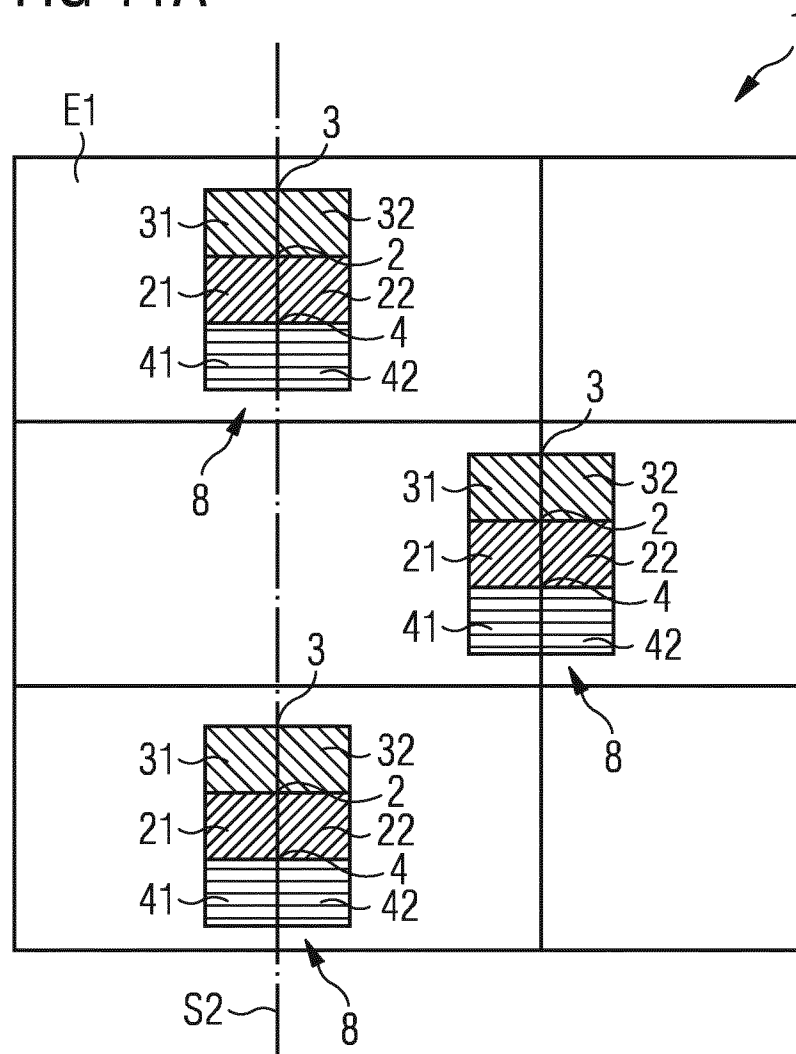


FIG 11B

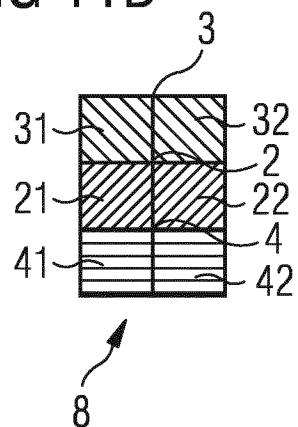


FIG 12

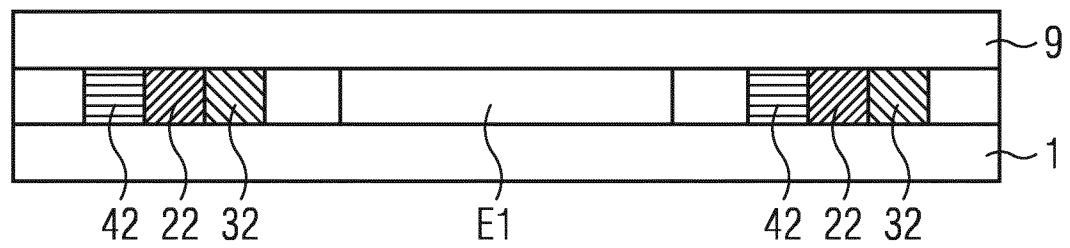


FIG 13

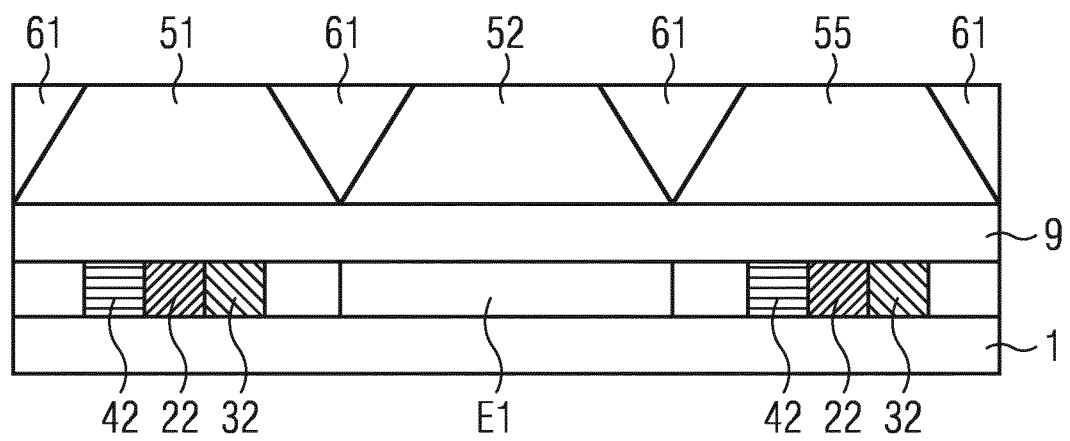


FIG 14A

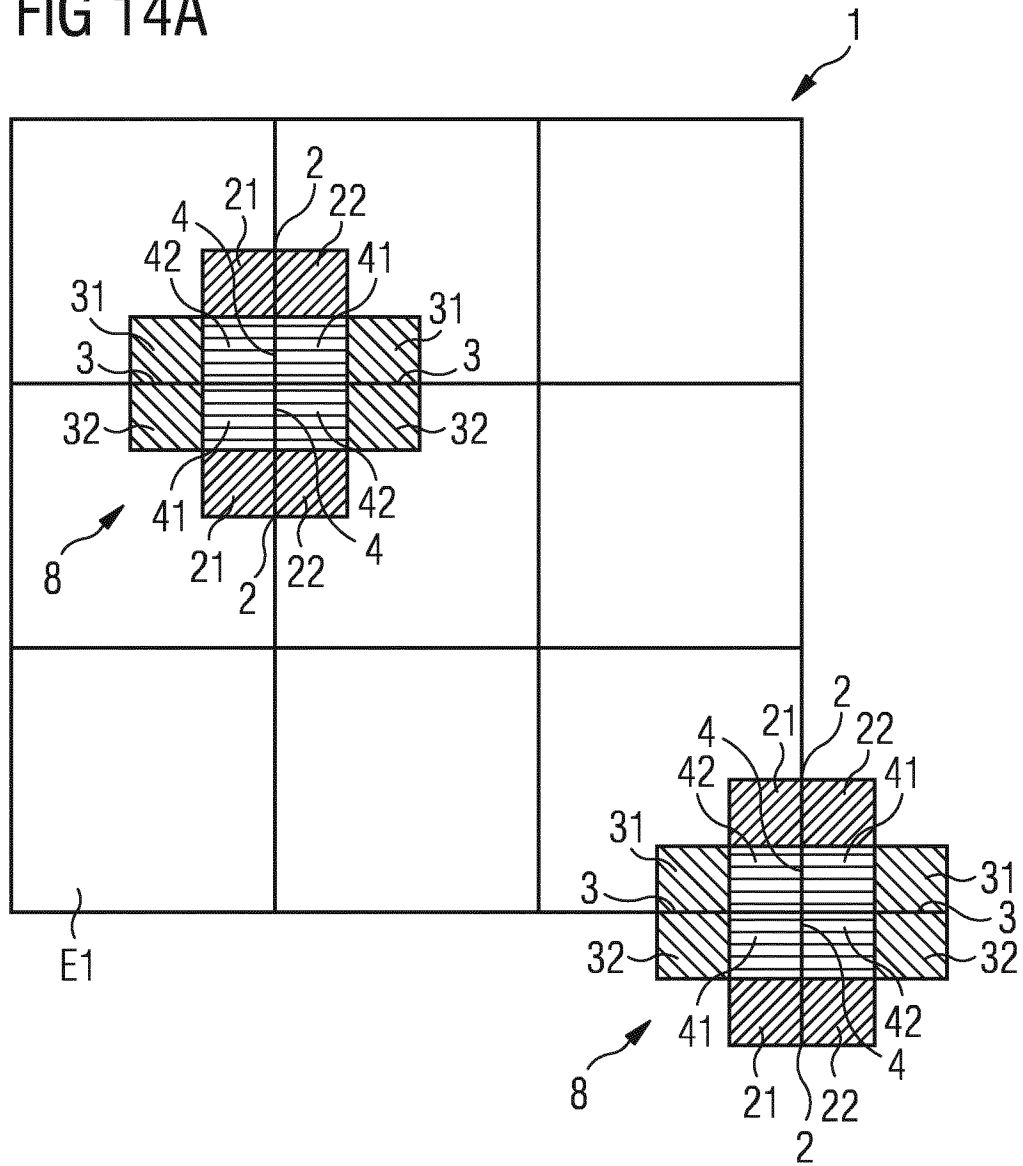
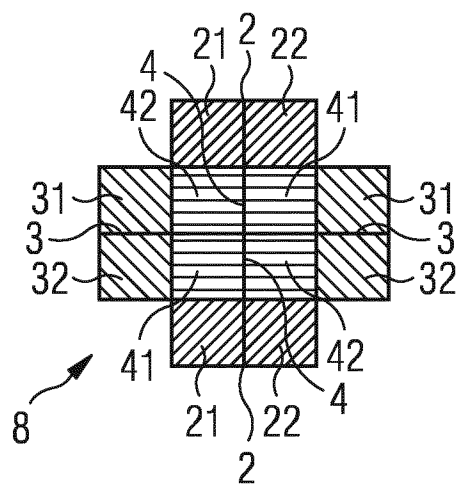


FIG 14B



INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2017/061345

A. CLASSIFICATION OF SUBJECT MATTER

INV. H01L33/58 H01L25/075 H01L27/15 H01L33/08
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L G09F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2014/084775 A1 (KOBORI ISAMU [JP]) 27 March 2014 (2014-03-27) paragraphs [0001] - [0012], [0052] - [0073]; figures 1-13 -----	1,3-5, 8-12, 16-18
X	WO 2016/016461 A1 (INFINIED LTD [IE]) 4 February 2016 (2016-02-04) the whole document -----	1-8, 10-15,18
X	US 2002/096994 A1 (IWAUCHI TOSHIKI [JP] ET AL) 25 July 2002 (2002-07-25) paragraphs [0001] - [0071], [0175] - [0187]; figures 4-12 -----	16,17
X	JP 2002 217454 A (MATSUSHITA ELECTRIC IND CO LTD) 2 August 2002 (2002-08-02) paragraphs [0051] - [0061]; figures 4, 5 -----	1,3-5, 8-12,15, 18



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

28 June 2017

Date of mailing of the international search report

05/07/2017

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Saynova, Desislava

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2017/061345

Patent document cited in search report		Publication date	Patent family member(s)		Publication date
US 2014084775	A1	27-03-2014	CN	103682058 A	26-03-2014
			JP	6017904 B2	02-11-2016
			JP	2014063033 A	10-04-2014
			US	2014084775 A1	27-03-2014

WO 2016016461	A1	04-02-2016	EP	3175483 A1	07-06-2017
			KR	20170039687 A	11-04-2017
			WO	2016016461 A1	04-02-2016

US 2002096994	A1	25-07-2002	AU	7274001 A	30-01-2002
			CN	1447958 A	08-10-2003
			EP	1310934 A1	14-05-2003
			EP	2339650 A1	29-06-2011
			EP	2341530 A1	06-07-2011
			EP	2343737 A1	13-07-2011
			JP	3906653 B2	18-04-2007
			JP	2002261335 A	13-09-2002
			KR	20030019580 A	06-03-2003
			KR	20080070758 A	30-07-2008
			KR	20080070759 A	30-07-2008
			KR	20080070760 A	30-07-2008
			TW	502463 B	11-09-2002
			US	2002096994 A1	25-07-2002
			US	2004115849 A1	17-06-2004
			US	2007087644 A1	19-04-2007
			US	2009103292 A1	23-04-2009
			WO	0207132 A1	24-01-2002

JP 2002217454	A	02-08-2002	NONE		

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES INV. H01L33/58 H01L25/075 H01L27/15 H01L33/08 ADD.		
Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC		
B. RECHERCHIERTE GEBIETE Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole) H01L G09F		
Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen		
Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe) EPO-Internal, WPI Data		
C. ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 2014/084775 A1 (KOBORI ISAMU [JP]) 27. März 2014 (2014-03-27) Absätze [0001] - [0012], [0052] - [0073]; Abbildungen 1-13 -----	1,3-5, 8-12, 16-18
X	WO 2016/016461 A1 (INFINILED LTD [IE]) 4. Februar 2016 (2016-02-04) das ganze Dokument -----	1-8, 10-15,18
X	US 2002/096994 A1 (IWAUFUCHI TOSHIAKI [JP] ET AL) 25. Juli 2002 (2002-07-25) Absätze [0001] - [0071], [0175] - [0187]; Abbildungen 4-12 -----	16,17
X	JP 2002 217454 A (MATSUSHITA ELECTRIC IND CO LTD) 2. August 2002 (2002-08-02) Absätze [0051] - [0061]; Abbildungen 4, 5 -----	1,3-5, 8-12,15, 18
☐ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen ☒ Siehe Anhang Patentfamilie		
* Besondere Kategorien von angegebenen Veröffentlichungen : "A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist "E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist "L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt) "O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht "P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist "T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist "X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden "Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist "&" Veröffentlichung, die Mitglied derselben Patentfamilie ist		
Datum des Abschlusses der internationalen Recherche		Absendedatum des internationalen Recherchenberichts
28. Juni 2017		05/07/2017
Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Bevollmächtigter Bediensteter Saynova, Desislava

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2017/061345

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung	Mitglied(er) der Patentfamilie		Datum der Veröffentlichung
US 2014084775	A1	27-03-2014	CN	103682058 A	26-03-2014
			JP	6017904 B2	02-11-2016
			JP	2014063033 A	10-04-2014
			US	2014084775 A1	27-03-2014

WO 2016016461	A1	04-02-2016	EP	3175483 A1	07-06-2017
			KR	20170039687 A	11-04-2017
			WO	2016016461 A1	04-02-2016

US 2002096994	A1	25-07-2002	AU	7274001 A	30-01-2002
			CN	1447958 A	08-10-2003
			EP	1310934 A1	14-05-2003
			EP	2339650 A1	29-06-2011
			EP	2341530 A1	06-07-2011
			EP	2343737 A1	13-07-2011
			JP	3906653 B2	18-04-2007
			JP	2002261335 A	13-09-2002
			KR	20030019580 A	06-03-2003
			KR	20080070758 A	30-07-2008
			KR	20080070759 A	30-07-2008
			KR	20080070760 A	30-07-2008
			TW	502463 B	11-09-2002
			US	2002096994 A1	25-07-2002
			US	2004115849 A1	17-06-2004
			US	2007087644 A1	19-04-2007
			US	2009103292 A1	23-04-2009
			WO	0207132 A1	24-01-2002

JP 2002217454	A	02-08-2002	KEINE		
