

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4802143号
(P4802143)

(45) 発行日 平成23年10月26日(2011.10.26)

(24) 登録日 平成23年8月12日(2011.8.12)

(51) Int. Cl. F I
G02B 6/30 (2006.01) G O 2 B 6/30
G02B 6/122 (2006.01) G O 2 B 6/12 A

請求項の数 11 (全 15 頁)

(21) 出願番号	特願2007-148649 (P2007-148649)	(73) 特許権者	000004226
(22) 出願日	平成19年6月4日(2007.6.4)		日本電信電話株式会社
(65) 公開番号	特開2008-299295 (P2008-299295A)		東京都千代田区大手町二丁目3番1号
(43) 公開日	平成20年12月11日(2008.12.11)	(74) 代理人	110001243
審査請求日	平成21年7月15日(2009.7.15)		特許業務法人 谷・阿部特許事務所
		(74) 復代理人	100129171
			弁理士 柿沼 健一
		(74) 代理人	100077481
			弁理士 谷 義一
		(74) 代理人	100115624
			弁理士 濱中 淳宏
		(72) 発明者	荒武 淳
			東京都千代田区大手町二丁目3番1号 日 本電信電話株式会社内

最終頁に続く

(54) 【発明の名称】 光部品

(57) 【特許請求の範囲】

【請求項1】

オプティカルベンチと、前記オプティカルベンチのチップ搭載面と離間して当該搭載面の所定の位置に搭載され加重を加えて固定される2つの分岐導波路を含むY分岐導波路回路が作製されたチップとを備えた光部品であって、

前記オプティカルベンチの前記チップ搭載面に作製された位置決め用の突起部若しくは窪み部と、前記オプティカルベンチの前記突起部若しくは窪み部と嵌合する前記チップに形成された位置決め用の窪み部若しくは突起部とからなる嵌合部が形成され、

前記嵌合部とは別に、前記加重により前記オプティカルベンチ若しくは前記チップに変形が生じたときに初めて前記オプティカルベンチ若しくは前記チップと接触する1つまたは複数の変形防止用手段が、前記2つの分岐導波路の中央に相当する位置に、前記オプティカルベンチ若しくは前記チップに形成されたことを特徴とする光部品。

【請求項2】

オプティカルベンチと、前記オプティカルベンチのチップ搭載面と離間して当該搭載面の所定の位置に搭載され加重を加えて固定される、複数段のY分岐導波路回路を含む導波路回路パターンが作製されたチップとを備えた光部品であって、

前記オプティカルベンチの前記チップ搭載面に作製された位置決め用の突起部若しくは窪み部と、前記オプティカルベンチの前記突起部若しくは窪み部と嵌合する前記チップに形成された位置決め用の窪み部若しくは突起部とからなる嵌合部が形成され、

前記嵌合部とは別に、前記加重により前記オプティカルベンチ若しくは前記チップに変

形が生じたときに初めて前記オプティカルベンチ若しくは前記チップと接触する1つまたは複数の変形防止用手段が、前記導波路回路パターンにおける前記複数段のY分岐導波路回路の対称性を有する位置に相応する位置に、前記オプティカルベンチ若しくは前記チップに形成されたことを特徴とする光部品。

【請求項3】

前記変形防止用手段は、前記オプティカルベンチ若しくはチップと材料的に連続せず、個別に作製されたスペーサーであることを特徴とする請求項1または2に記載の光部品。

【請求項4】

前記変形防止用手段は、前記オプティカルベンチの前記チップ搭載面に作製された変形防止用窪み部あるいは変形防止用突起部と、前記オプティカルベンチの前記変形防止用窪み部あるいは変形防止用突起部に対応する前記チップに作製された変形防止用突起若しくは変形防止用窪み部とからなることを特徴とする請求項1または2に記載の光部品。

10

【請求項5】

前記変形防止用突起部の高さが、位置決め用の前記突起部の高さよりも低いことを特徴とする請求項4に記載の光部品。

【請求項6】

前記変形防止用突起部の幅が、位置決め用の前記突起部の幅よりも小さいことを特徴とする請求項4に記載の光部品。

【請求項7】

前記変形防止用窪み部の幅が、位置決め用の前記窪み部の幅よりも大きいことを特徴とする請求項4の光部品。

20

【請求項8】

前記変形防止用窪み部の深さが、位置決め用の前記窪み部の深さよりも深いことを特徴とする請求項4の光部品。

【請求項9】

前記変形防止用手段は、前記チップが前記オプティカルベンチの前記搭載面の所定の位置に搭載され前記オプティカルベンチ若しくはチップに変形が生じない状態で固定されたときに、前記変形防止用手段と前記チップ若しくはオプティカルベンチと間隔が1 μm以下となるように形成されたことを特徴とする請求項1乃至8のいずれかに記載の光部品。

【請求項10】

前記変形防止用手段が、前記嵌合部の2つを結ぶ直線上に形成されたことを特徴とする請求項1乃至9のいずれかに記載の光部品。

30

【請求項11】

前記変形防止用手段が前記チップに作製された導波路回路パターンから100 μm以上離れて形成されたことを特徴とする請求項1乃至10のいずれかに記載の光部品。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光学部品に関し、光ファイバ、発光素子、受光素子、フィルタ素子および導波路回路素子などの光素子（チップ）が実装される基板（オプティカルベンチ）と当該光素子とを高効率かつ高信頼に実装させる光部品に関する。

40

【背景技術】

【0002】

高度情報化社会実現のため、高速・大容量の光通信システムが求められている。光通信システム構築のために、現在光ファイバ網の敷設が進んでいる。そこでは、WDM（Wave length Division Multiplexing）技術を用いたシステムの高速・大容量化が行われている。

【0003】

WDMでは、導波路回路素子とファイバやLD-PPDなどの光素子との結合が重要であり、通常光結合状態をモニターして位置合わせを行うアクティブアライメントと呼ばれる

50

方法で実装される。しかしアライメント工程にコストがかかることから、個々の光部品の光結合効率をモニターしないで機械的精度で実装するパッシブアライメントと呼ばれる技術が光部品の低コスト化には有望である。

【 0 0 0 4 】

パッシブアライメントによる実装例としては、Si基板に作成したV溝などの窪み構造にチップに作成した突起構造を嵌合させる嵌合構造を用いた位置合わせ方法がある（例えば、非特許文献1参照）。

【 0 0 0 5 】

このパッシブアライメントによる実装は、オプティカルベンチにチップを搭載し、オプティカルベンチのV溝部とチップの突起部の位置を合わせて、チップに加重をかけることでチップが安定する位置に高精度に移動することで、チップ間における光結合をメカニカルに実現する。また、パッシブアライメントによる実装では、チップに加重をかけた状態でオプティカルベンチとチップを接着剤等により固定する。このようなパッシブアライメントにより光部品を実装する場合、窪み構造を有するオプティカルベンチおよび突起構造を有するチップが一般的に用いられている。

10

【 0 0 0 6 】

【非特許文献1】Jin Tae Kim, et al, "Passive Alignment Method of Polymer PLC Devices by Using a Hot Embossing Technique", IEEE Photonics Technology Letters, Vol. 16, No. 7, p.1664, July 2004

【発明の開示】

20

【発明が解決しようとする課題】

【 0 0 0 7 】

上記のように、オプティカルベンチにチップを搭載する際、正確な位置合わせを行うためには材料破壊が起きない程度の加重を与えなければならない。

【 0 0 0 8 】

しかしながら、例えば、導波路を作成したチップには反りがあり、その過重によりチップの反り量が変化することがあった。また、オプティカルベンチとチップとを接着するための接着剤が硬化する際の収縮によってチップが変形し、光学特性の劣化につながるがあった。

【 0 0 0 9 】

30

また、チップが変形した状態で接着・固定を行なうと、チップが元の形に戻ろうとする復元力が働き、オプティカルベンチとチップとの接着面に剥離を生じさせる原因となっており、信頼性に問題があった。

【 0 0 1 0 】

図1に、従来構造における、オプティカルベンチ10とチップ20との位置合わせ用の嵌合構造の断面図を示す。オプティカルベンチ10の窪み部(V溝)(11, 12)にチップ20の突起部(21, 22)を嵌合させることで、オプティカルベンチ10の所望の位置にチップ20を固定させることができる。例えば、チップ20は、チップ20の端面に隣接してオプティカルベンチに搭載された光ファイバや他のチップからの光がチップ20へ図1に示す断面に対して垂直に入射するように若しくは断面と垂直な面に対して水平に入射するようにオプティカルベンチ10に固定される。

40

【 0 0 1 1 】

チップ20の正確な位置合わせを行なうには、チップ20にはある程度の加重をかける必要がある。しかし、その加重が大きいと図2に示すようにチップ20が変形を起し、チップの入出力部、すなわち光ファイバや別のチップとの間の光結合部において軸ズレが生じたり、チップの反りによる光学特性が変化したりすることがあった。

【 0 0 1 2 】

本発明はこのような課題を解決するためになされたもので、パッシブアライメントにより、例えば導波路回路素子などのチップがオプティカルベンチに搭載され接着固定された光部品であっても、チップの光学特性若しくはチップ間の光結合特性が損なわれない光

50

部品を提供することにある。

【課題を解決するための手段】

【0013】

本発明は、このような目的を達成するために、請求項1の発明は、オプティカルベンチと、前記オプティカルベンチのチップ搭載面と離間して当該搭載面の所定の位置に搭載され加重を加えて固定される2つの分岐導波路を含むY分岐導波路回路が作製されたチップとを備えた光部品であって、前記オプティカルベンチの前記チップ搭載面に作製された位置決め用の突起部若しくは窪み部と、前記オプティカルベンチの前記突起部若しくは窪み部と嵌合する前記チップに形成された位置決め用の窪み部若しくは突起部とからなる嵌合部が形成され、前記嵌合部とは別に、前記加重により前記オプティカルベンチ若しくは前記チップに変形が生じたときに初めて前記オプティカルベンチ若しくは前記チップと接触する1つまたは複数の変形防止用手段が、前記2つの分岐導波路の中央に相当する位置に、前記オプティカルベンチ若しくは前記チップに形成されたことを特徴とする。

10

請求項2に記載の発明は、オプティカルベンチと、前記オプティカルベンチのチップ搭載面と離間して当該搭載面の所定の位置に搭載され加重を加えて固定される、複数段のY分岐導波路回路を含む導波路回路パターンが作製されたチップとを備えた光部品であって、前記オプティカルベンチの前記チップ搭載面に作製された位置決め用の突起部若しくは窪み部と、前記オプティカルベンチの前記突起部若しくは窪み部と嵌合する前記チップに形成された位置決め用の窪み部若しくは突起部とからなる嵌合部が形成され、前記嵌合部とは別に、前記加重により前記オプティカルベンチ若しくは前記チップに変形が生じたときに初めて前記オプティカルベンチ若しくは前記チップと接触する1つまたは複数の変形防止用手段が、前記導波路回路パターンにおける前記複数段のY分岐導波路回路の対称性を有する位置に相応する位置に、前記オプティカルベンチ若しくは前記チップに形成されたことを特徴とする。

20

【0014】

請求項3に記載の発明は、前記変形防止用手段は、前記オプティカルベンチ若しくはチップと材料的に連続せず、個別に作製されたスペーサーであることを特徴とする。

【0015】

請求項4に記載の発明は、前記変形防止用手段は、前記オプティカルベンチの前記チップ搭載面に作製された変形防止用窪み部あるいは変形防止用突起部と、前記オプティカルベンチの前記変形防止用窪み部あるいは変形防止用突起部に対応する前記チップに作製された変形防止用突起若しくは変形防止用窪みとからなることを特徴とする。

30

【0016】

請求項5に記載の発明は、前記変形防止用突起部の高さが、位置決め用の前記突起部の高さよりも低いことを特徴とする。

【0017】

請求項6に記載の発明は、前記変形防止用突起部の幅が、位置決め用の前記突起部の幅よりも小さいことを特徴とする。

【0018】

請求項7に記載の発明は、前記変形防止用窪み部の幅が、位置決め用の前記窪み部の幅よりも大きいことを特徴とする。

40

【0019】

請求項8に記載の発明は、前記変形防止用窪み部の深さが、位置決め用の前記窪み部の深さよりも深いことを特徴とする。

【0020】

請求項9に記載の発明は、前記変形防止用手段は、前記チップが前記オプティカルベンチの前記搭載面の所定の位置に搭載され前記オプティカルベンチ若しくはチップに変形が生じない状態で固定されたときに、前記変形防止用手段と前記チップ若しくはオプティカルベンチと間隔が1 μ m以下となるように形成されたことを特徴とする。

【0021】

50

請求項 10 に記載の発明は、前記変形防止用手段が、前記嵌合部の 2 つを結ぶ直線上に形成されたことを特徴とする。

【0022】

請求項 11 に記載の発明は、前記変形防止用手段が前記チップに作製された導波路回路パターンから 100 μm 以上離れて形成されたことを特徴とする。

【発明の効果】

【0023】

以上説明したように、本発明によれば、パッシブアライメントによりオプティカルベンチにチップを高精度で固定する際に、オプティカルベンチ若しくはチップが一定以上変形することが防止され、チップの光学特性若しくはチップ間の光結合特性を大きく劣化させることなく実装することが可能となる。

10

【発明を実施するための最良の形態】

【0024】

以下、図面を参照して本発明にかかる光部品の実施形態を詳細に説明する。なお、以下では説明する図面で、同一機能を有するものは同一符号を付け、その繰り返しの説明は略す。

【0025】

また、以下の例では、光素子（本明細書中、チップともいう。）としての導波路回路素子をシリコンなどの基板（本明細書中、オプティカルベンチともいう。）に実装する際に、チップ上に作製された矩形若しくは台形状等の突起部を、オプティカルベンチ上に作製された窪み部に嵌合させ、基板とチップとを押し付け合うことで高精度な位置合わせが行われる光部品について説明する。しかしながら、本発明は、チップに形成された窪み部と、基板に形成された突起部により、嵌合構造を実現する光部品であっても同様の効果が得られることはいうまでもない。

20

【0026】

（第一の実施形態）

図 3 を参照して、チップ側にチップの変形を防止する変形防止手段を備えた場合の光部品の第一の実施形態を説明する。図 3 は、本実施形態の光部品におけるオプティカルベンチ 10 とチップ 20 との位置合わせ用の嵌合部の断面図を示す。

【0027】

チップ 20 は、オプティカルベンチ 10 のチップ搭載面に対向する面に、2 つの突起部 21 および 22 を備える。さらに、チップ 20 は、突起部 21 と突起部 22 との間に、チップ 20 の変形を防止する変形防止手段として、矩形若しくは台形状等の変形防止用突起部 23 を備える。変形防止用突起部 23 は、チップ 20 と連続して一体化されて作製されている。

30

【0028】

オプティカルベンチ 10 は、チップ搭載面を有し、チップ 20 の突起部 21 および 22 にそれぞれ対応する 2 つの窪み部（V溝）11 および 12 をチップ搭載面に備える。

【0029】

図 3 に示すように、チップ 20 は、オプティカルベンチ 10 のチップ搭載面との間に隙間をもって実装される。窪み部 11 と突起部 21 および窪み部 12 と突起部 22 は、チップ 20 をオプティカルベンチ 10 に固定する際に接触して、チップ 20 をオプティカルベンチ 10 の予め定められた位置に正確に実装するための嵌合部を構成する。

40

【0030】

また、変形防止用突起部 23 は、チップ 20 をオプティカルベンチ 10 に固定する際に加えられる加重によりチップ 20 に変形が生じた際に、オプティカルベンチ 10 に接触して、チップ 20 のさらなる変形を抑止する変形抑止機能を提供するように構成されている。

【0031】

図 4 は、パッシブアライメントの工程における加重の様子を示す。突起部 21 および

50

22の間に作製された変形防止用突起部23は、位置合わせ用の嵌合部には影響を与えず位置決め精度が保たれるように、かつ、チップに加重がかかり変形が生じた場合にはオプティカルベンチ10のチップ搭載面にすぐさま接触してチップの過剰な変形を防ぐように構成されている。

【0032】

本発明によれば、変形防止用突起部23によりチップの過剰な変形が防止され、チップの入出力部における軸ズレや、変形に伴う光学特性の変化を防ぐことができる。

【0033】

図3を参照して説明した本実施形態では、チップ20側に変形防止手段として変形防止用突起部23を持たせたが、図5に示すようにオプティカルベンチ10側に変形防止手段として変形防止用突起部15を持たせてもよい。

10

【0034】

また、本実施形態では、チップ20側にチップと連続した変形防止用突起部23を持たせたが、図6に示すようにチップ20とは独立した部材で矩形若しくは台形状等のスペーサー24を作製し、これを変形防止手段としてチップ20に後工程で固定し、その後チップ20をオプティカルベンチ10に実装してもよい。

【0035】

また、図5に示す変形例では、オプティカルベンチ10側にオプティカルベンチと連続した変形防止用突起部15を持たせたが、図7に示すようにオプティカルベンチ10とは独立した部材で矩形若しくは台形状等のスペーサー14を作製し、これを変形防止手段としてオプティカルベンチ10に後工程で固定し、その後チップ20を実装してもよい。

20

【0036】

図6および7に示す実施形態では、スペーサー(24, 14)をチップ20やオプティカルベンチ10の作製工程(主に半導体プロセス)とは別の工程で作製することができる。スペーサー(24, 14)の位置決めは簡易な機械的位置合わせ精度(例えば、10 μ m)もあれば十分なことから、より低コストに大量にスペーサーを作製し、後工程でチップ20やオプティカルベンチ10に適用できる利点がある。

【0037】

スペーサー(24, 14)の材質は加重に対して変形を伴う材質でなければ金属、半導体、ガラス、硬質プラスチックなど特にその材料を限定しないが、チップ20若しくはオプティカルベンチ10と同じ材質であると、接着強度を保ち、より信頼性の高い光部品を実現する点で有利である。

30

【0038】

(第二の実施形態)

次に、図8を参照して、本発明にかかる光部品の第二の実施形態を説明する。チップ20には位置合わせ用の突起部21および22とは別に変形防止用突起部23を作製する。オプティカルベンチ10側には突起部21および22にそれぞれ対応する位置合わせ用の窪み部11および12を作製するとともに、窪み部11および12とは別に変形防止用突起部23に対応する変形防止用窪み部13を作製する。

【0039】

チップ20側の変形防止用突起部23とオプティカルベンチ側の変形防止用窪み部13とは、チップ20をオプティカルベンチ10へ搭載して加重しない状態では接触しておらず、加重によりチップ20若しくはオプティカルベンチ10に変形が生じた場合に初めて変形防止用突起部23が変形防止用窪み部13に接触し、チップ20の過剰な変形を防ぐように構成されている。

40

【0040】

チップ20をオプティカルベンチ10へ搭載して加重しない状態において、変形防止用突起部23と変形防止用窪み部13とが接触しないためには、次のいずれかの条件を満たしていればよい。

【0041】

50

1) 位置あわせ用の窪み部 1 1 および 1 2 の幅 W_1 および深さ d_1 が変形防止用窪み部 1 3 の幅 W_2 および深さ d_2 に等しく、位置あわせ用の突起部 2 1 および 2 2 の幅 w_1 が変形防止用突起部 2 3 の幅 w_2 に等しく、かつ位置あわせ用の突起部 2 1 および 2 2 の高さ h_1 が変形防止用突起部 2 3 の高さ h_2 よりも高い ($W_1 = W_2$ 、 $d_1 = d_2$ 、 $w_1 = w_2$ かつ $h_1 > h_2$)

【0042】

2) 位置あわせ用の窪み部 1 1 および 1 2 の幅 W_1 および深さ d_1 が変形防止用窪み部 1 3 の幅 W_2 および深さ d_2 に等しく、位置あわせ用の突起部 2 1 および 2 2 の高さ h_1 が変形防止用突起部 2 3 の高さ h_2 に等しく、かつ変形防止用突起部 2 3 の幅 w_2 が位置あわせ用の突起部 2 1 および 2 2 の幅 w_1 よりも狭い (すなわち、 $W_1 = W_2$ 、 $d_1 = d_2$ 、 $h_1 = h_2$ かつ $w_2 < w_1$)

10

【0043】

3) 位置あわせ用の突起部 2 1 および 2 2 の幅 w_1 および高さ h_1 が変形防止用突起部 2 3 の幅 w_2 および高さ h_2 に等しく、位置あわせ用の窪み部 1 1 および 1 2 の幅 W_1 が変形防止用窪み部 1 3 の幅 W_2 に等しくかつ位置あわせ用の窪み部 1 1 および 1 2 の深さ d_1 が変形防止用窪み部 1 3 の深さ d_2 よりも浅い ($w_1 = w_2$ 、 $h_1 = h_2$ 、 $W_1 = W_2$ かつ $d_2 > d_1$)

【0044】

4) 位置あわせ用の突起部 2 1 および 2 2 の幅 w_1 および高さ h_1 が変形防止用突起部 2 3 の幅 w_2 および高さ h_2 に等しく、位置あわせ用の窪み部 1 1 および 1 2 の深さ d_1 が変形防止用窪み部 1 3 の深さ d_2 に等しい、かつ位置あわせ用の窪み部 1 1 および 1 2 の幅 W_1 が変形防止用窪み部 1 3 の幅 W_2 よりも狭い ($w_1 = w_2$ 、 $h_1 = h_2$ 、 $d_1 = d_2$ かつ $W_2 > W_1$)

20

【0045】

上記 4 つの条件は少なくとも 1 つが達成されていればよいが、チップを半導体プロセスにより作製する場合には、1) のように互いに高さの異なる位置あわせ用の突起部 2 1 および 2 2 と変形防止用突起部 2 3 とを作製することは多段階エッチングなど複数の工程を踏む必要があることから 1) の条件よりも 2) の条件を満たす方が作製上容易である。また、オプティカルベンチ 1 0 としてシリコンを用い、窪み部 1 1 から 1 3 として結晶面を利用したウエットエッチングによる V 溝を採用するならば、3) と 4) は同義となる。

30

【0046】

以上、2 つの実施例について言及したが、いずれの実施例の場合も、チップ 2 0 をオプティカルベンチ 1 0 へ搭載して加重しない状態におけるチップ 2 0 の変形防止用突起部 2 3 とオプティカルベンチの変形防止用窪み部 1 3 とのギャップ (距離) G は $1 \mu\text{m}$ 以下であることが望ましい。チップの反りが $1 \mu\text{m}$ 変化することによりチップの光学特性の劣化につながるからである。例えば、図 4 を参照すると、オプティカルベンチ 1 0 に搭載された光ファイバからの光が、チップ 2 0 の変形防止用突起部 2 3 の付近へ図 4 に示す断面に対して垂直に入射する場合、チップの中央部にある導波路コア位置はチップの変形量そのまま光軸ずれ量となる。シングルモードファイバとスポットサイズの適合する導波路との光結合において、 $1 \mu\text{m}$ の光軸ずれは通信波長 $1.55 \mu\text{m}$ で 0.1 dB 以上の損失を生むことになる。また、突起部 2 1 側の端面から入射して突起部 2 1 側の端面へ導波するように入射する場合にも、チップ 1 0 の下向きの反りが端面の浮きに繋がることから、光結合損を増大することになる。したがって、チップ 1 0 の変形を $1 \mu\text{m}$ 以下とすることで、光ファイバとチップ 1 0 との間の光結合損の増大を防止することが望ましい。

40

【0047】

また、上記 2 つの実施例では位置合わせ用の 2 つの嵌合部の間に変形防止用スペーサー (1 4, 2 4) や変形防止用突起部 (1 5, 2 3) を設けたが、位置合わせ用の突起部 (2 1, 2 2) がチップ 1 0 の中央近くにある場合には、変形防止用スペーサーや突起部は位置合わせ用の突起部よりもチップ 2 0 の外周寄りの位置にあっても良く、特にその位置を限定するものではない。

50

【 0 0 4 8 】

ただし、オプティカルベンチ 10 とチップ 20 の高精度な位置合わせを行なうためには、位置合わせ用の嵌合部はチップ 20 の外周に近いところに配置する方が有利である。また、位置合わせ用の突起部同士の間地点はチップ 20 の変形により最も変異量が大きくなる部位である。

【 0 0 4 9 】

そこで、図 9 に示すように変形防止用突起部 (A , B , C) の位置を位置合わせ用の突起部 21 - 1 ~ 21 - 3 および 22 のうちの任意の 2 つを結ぶ直線上に配置することが望ましい。

【 0 0 5 0 】

図 9 は、変形防止用突起部 A は、チップ 20 の長辺に作製された位置合わせ用の突起部 21 - 1 と 22 との間に配置され、変形防止用突起部 B は、チップ 20 の短辺に作製された位置合わせ用の突起部 21 - 3 と 22 との間に配置され、変形防止用突起部 C はチップ 20 の対角に作製された位置合わせ用の突起部 21 - 2 と 22 との間に配置した例を示す。いずれの場合も、配置はノッチ間を直線上の間地点に近い部分であるほどその効果が高い。

【 0 0 5 1 】

また、変形防止用突起部の位置がチップに形成された導波路パターンに近いと、マイクロベントによる損失特性等の発生など、導波路特性に影響を与える恐れがある。したがって、図 10 に示すように、変形防止用突起部と導波路パターンとの最近接距離を L としたとき、 $L = 100 \mu\text{m}$ の部分に変形防止用突起部を配置すべきである。

【 0 0 5 2 】

以上、オプティカルベンチおよびチップの変形を防止する変形防止手段としての変形防止用突起部の構成例を説明したが、これらのより具体的な実施例を図 11 乃至 16 を参照してさらに説明する。

【 0 0 5 3 】

図 11 は、シリコン製のオプティカルベンチ (本明細書中、シリコンベンチともいう。) 10 に、チップ 20 としての 1×8 光スプリッタ (本明細書中、スプリッタチップともいう。) をパッシブアラインメントにより実装する場合を例示する。

【 0 0 5 4 】

入力側単心ファイバおよび出力側多心 (8 心) ファイバはシリコンベンチ 10 に作製された V 溝に位置を合わせて固定される。また、スプリッタチップ 20 は、スプリッタチップ 20 に作成された位置合わせ用の突起部 21 - 1 ~ 3 および 22 がそれぞれ、シリコンベンチ 10 に作製された窪み部 (V 溝) 11 - 1 ~ 3 および 12 に嵌合するように加重が加えられ固定される。この実装の際にスプリッタチップ 20 に作製された変形防止用突起部 23 (図 12 ないし 16) がスプリッタチップ 20 の変形を防ぐ。

【 0 0 5 5 】

スプリッタチップ 20 のように導波方向に長いチップの場合、長辺方向の変形が起こり易い。そこで図 12 のように、スプリッタチップ 20 の長辺方向に作製された位置合わせ用突起部 21 - 1 および 22 ならびに 21 - 2 および 21 - 3 の中間地点にそれぞれ変形防止用突起部 23 - 2 および 23 - 1 を配置する。図 12 に示すように、スプリッタチップ 20 における光の導波方向が当該チップの長辺方向となる場合、図 12 に示すように、最もスプリッタチップ 20 の変形が大きくなると考えられる位置合わせ用突起部の中間地点に、変形防止用突起部を配置すると光学特性への影響が小さい。しかしながら、チップ 20 に作製される光回路構成によっては $L = 100 \mu\text{m}$ となる範囲で、必ずしも中間点である必要はない。

【 0 0 5 6 】

例えば、図 13 のように、位置合わせ用突起部 21 および 22 に近接する位置にそれぞれ変形防止用突起部 23 を配置することも可能である。また、図 14 に示すように、変形防止用突起部 23 を位置合わせ用突起部 21 および 22 の位置よりもチップ 20 の縁側へ

10

20

30

40

50

配列することも可能である。

【 0 0 5 7 】

図 1 5 に、スプリッタチップ 2 0 の導波路パターンにおける導波路間に相当する位置に変形防止用突起部 2 3 を配置した例を示す。図 1 5 に示すように、チップ 2 0 の大きく変形する恐れのある部分が導波路パターンを含む場合であっても、 $L = 100 \mu\text{m}$ の範囲で変形防止用突起部 2 3 を配置することができる。図 1 5 は、入力側単心ファイバからの光が最初に Y 分岐された後に導波する 2 つの導波路の中央に相当する位置に、1 つの変形防止用突起部 2 3 を配置した例を示している。しかしながら、図 1 6 のように、複数段の Y 分岐回路により入力側単心ファイバからの光を 8 つの光に分岐する 1×8 光スプリッタの場合、任意の段の Y 分岐回路における出力側の 2 つの導波路の中央に相当する位置にそれぞれ変形防止用突起部 2 3 を配置することも可能で、特にその数は限定されない。ただし、光学特性の劣化を防止する観点から、何れも光回路（導波路パターン）の対称性に準じた配列にすることが望ましい。

10

【 0 0 5 8 】

以上、本発明に係る光部品の例を 1×8 スプリッタを例にしてより具体的に説明したが、オプティカルベンチに搭載されるチップに作製される光回路はスプリッタに限らず AWG（アレイ導波路回折格子）、MZ（マッハツェンダ）回路などでもよく、その機能を限定するものではない。また、上記では搭載する素子を光導波回路としたが、同様の位置合わせ用の突起部と変形防止用突起部を設けることのできる素子であれば、レンズや回折格子・ビームスプリッタのようなバルク光学素子とすることも可能であるし、LD（半導体レーザーダイオード）や PD（受光素子）などのアクティブデバイスでもよく、その種類を限定しない。

20

【 図面の簡単な説明 】

【 0 0 5 9 】

【 図 1 】従来構造におけるオプティカルベンチとチップとが嵌合構造により位置合わせされている状態の断面図。

【 図 2 】従来構造においてオプティカルベンチとチップとが位置合わせされるため、チップに加重がかけられて変形が起きている状態の断面図。

【 図 3 】チップ側に変形防止用突起部を持つ構造で、オプティカルベンチとチップとが位置合わせされた状態の断面図。

30

【 図 4 】チップ側に変形防止用突起部を持ち、オプティカルベンチとチップとが位置合わせされるために加重がかけられた状態の断面図。

【 図 5 】オプティカルベンチ側に変形防止用突起部を持つ構造で、オプティカルベンチとチップとが位置合わせされた状態の断面図。

【 図 6 】変形防止用のスペーサーがチップ側に接着・固定された構造で、オプティカルベンチとチップとが位置合わせされた状態の断面図。

【 図 7 】変形防止用のスペーサーがオプティカルベンチ側に接着・固定された構造で、オプティカルベンチとチップとが位置合わせされた状態の断面図。

【 図 8 】チップ側に変形防止用突起部が作製されており、それと嵌合するための変形防止用窪み部（溝）がオプティカルベンチ側に作製されている構造で、オプティカルベンチとチップとが位置合わせされた状態の断面図。

40

【 図 9 】2 つの位置合わせ用の突起部を結ぶ直線上に変形防止用突起部が配置されている状態を示す図。

【 図 1 0 】変形防止用突起部とチップ上の導波路パターンとの位置関係を示す図。

【 図 1 1 】本発明に係る光部品の実施例を示す図。

【 図 1 2 】位置あわせ用の突起部の長辺方向の中間点に変形防止用突起部を対称に配列した実施例を示す図。

【 図 1 3 】位置あわせ用の突起部の近接部に変形防止用突起部を対称に配列した実施例を示す図。

【 図 1 4 】位置あわせ用突起部が導波路入出力の近傍に配列された実施例を示す図。

50

【図15】変形防止用突起部が回路中にある実施例を示す図。

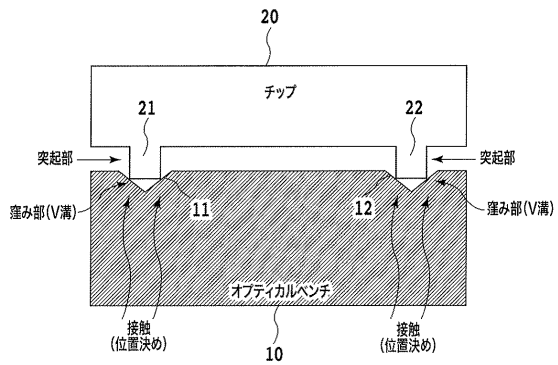
【図16】変形防止用突起部が回路中に複数ある実施例を示す図。

【符号の説明】

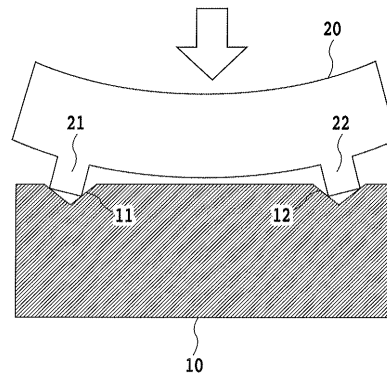
【0060】

- 10 オプティカルベンチ
- 11, 12 位置決め用の窪み部
- 13 変形防止用窪み部
- 14 変形防止用スペーサー
- 15 変形防止用の突起部
- 20 チップ
- 21, 22 位置決め用の突起部
- 23 変形防止用突起部
- 24 変形防止用スペーサー

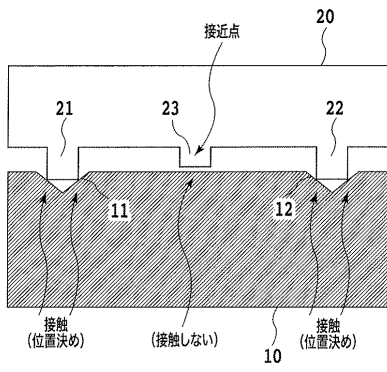
【図1】



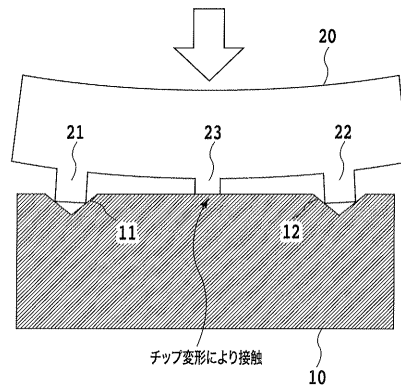
【図2】



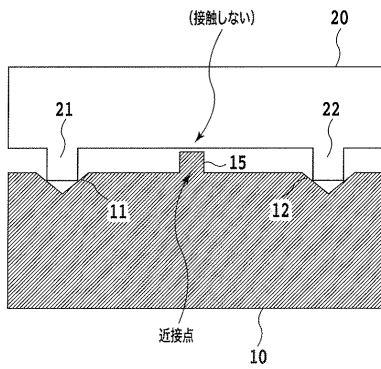
【図3】



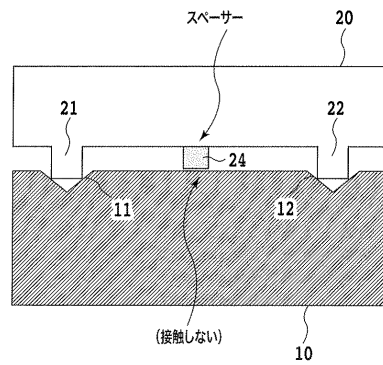
【図4】



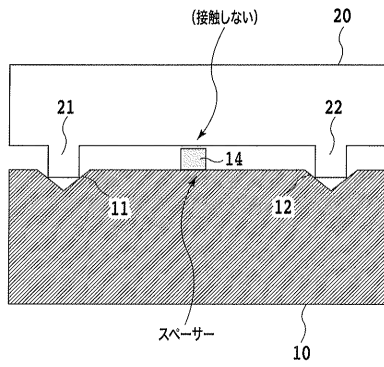
【図5】



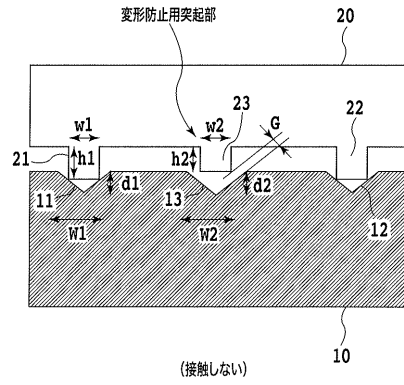
【図6】



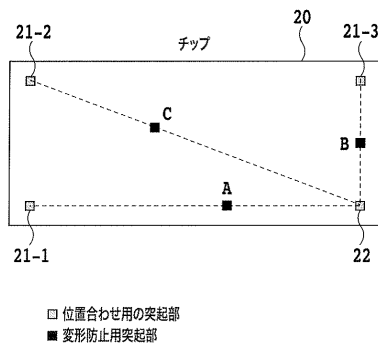
【図7】



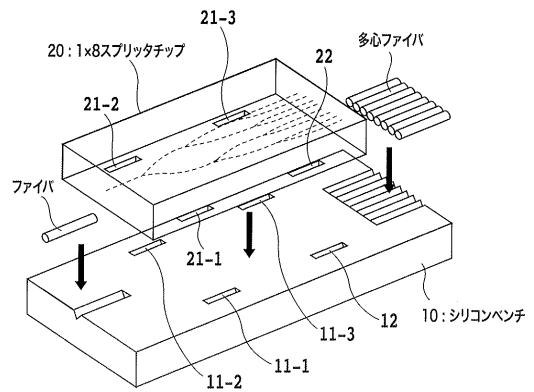
【図8】



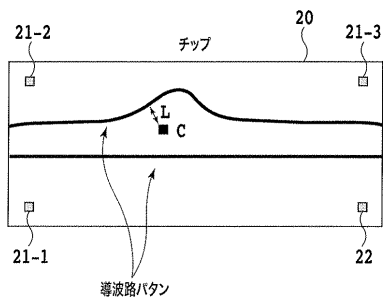
【図9】



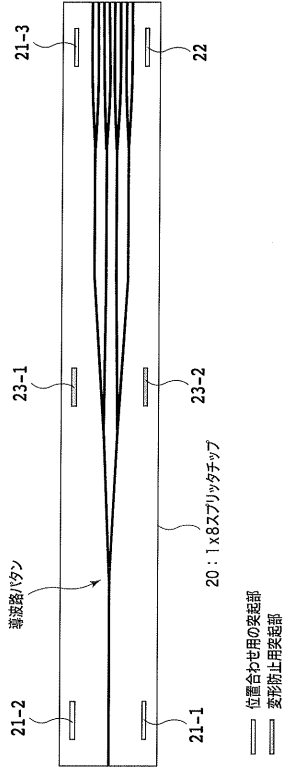
【図11】



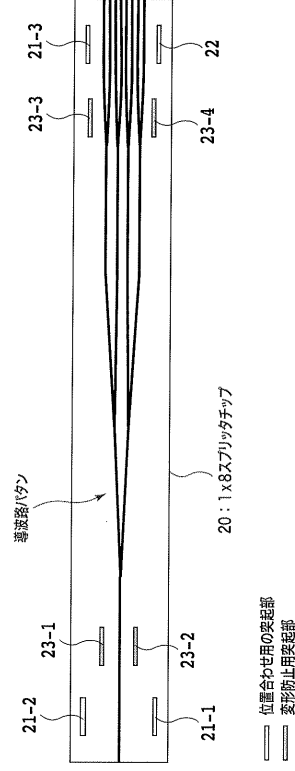
【図10】



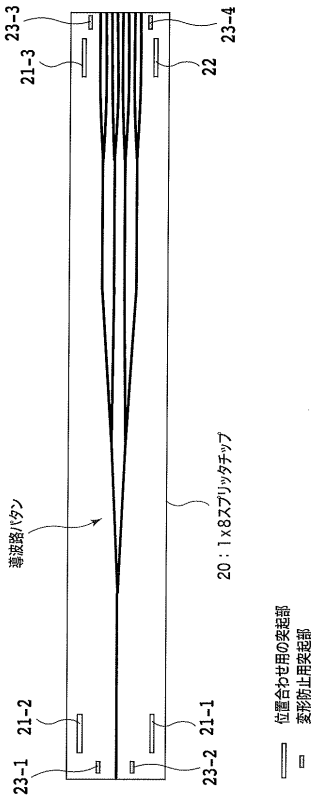
【図 1 2】



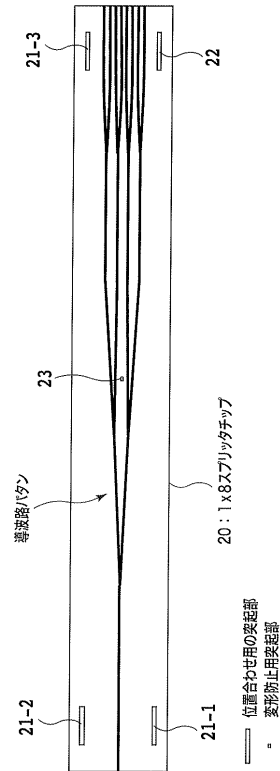
【図 1 3】



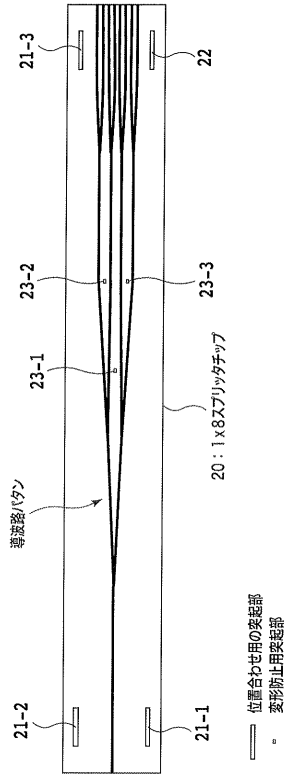
【図 1 4】



【図 1 5】



【図16】



フロントページの続き

- (72)発明者 石井 元速
東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内
- (72)発明者 井上 靖之
東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内

審査官 井上 徹

- (56)参考文献 特開2006-337853(JP,A)
特開平06-169135(JP,A)
実開昭62-045883(JP,U)

- (58)調査した分野(Int.Cl., DB名)
G02B 6/12 - 6/14、6/26、6/30 - 6/34、6/42、
H05K 7/14