

公告本

410452

申請日期 88.4.28

案號：88106798

類別：

H01L 23/495

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	以背面相黏接雙晶片半導體封裝件及其製法
	英文	410452
二、 發明人	姓名 (中文)	1. 黃建屏 2. 江連成 3. 蔡文達
	姓名 (英文)	1. 2. 3.
	國籍	1. 中華民國 2. 中華民國 3. 中華民國
	住、居所	1. 新竹縣竹東鎮康莊街26巷8號 2. 台中市大雅路473號 3. 台中縣潭子鄉大豐路三段123號
三、 申請人	姓名 (名稱) (中文)	1. 矽品精密工業股份有限公司
	姓名 (名稱) (英文)	1.
	國籍	1. 中華民國
	住、居所 (事務所)	1. 台中縣潭子鄉大豐路三段123號
	代表人 姓名 (中文)	1. 林鐘隸
	代表人 姓名 (英文)	1.



五、發明說明 (1)

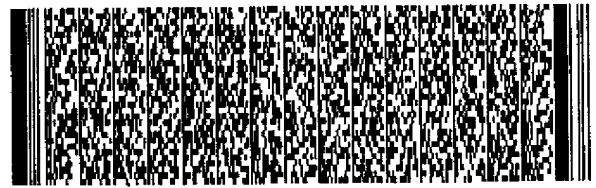
[發明之領域]

本發明係關於一種半導體封裝件，尤指一種封裝膠體內包覆有雙晶片以提升積體電路密度、記憶容量與處理速度之半導體封裝件。

[先前技藝說明]

為因應電子產品輕薄短小化的趨勢，半導體裝置須朝低成本、高性能及小體積之方向發展，但除了在半導體裝置之製造成本、性能與體積上的改進外，使電子產品能輕薄短小化之因素尚須慮及不能因提升性能而增加所使用之印刷電路板(PCB)的面積，甚且須能進而縮小印刷電路板的面積。因而有效的解決之道即在使半導體裝置中裝設有兩個或更多晶片，以增加積體電路密度、記憶容量與處理速度。

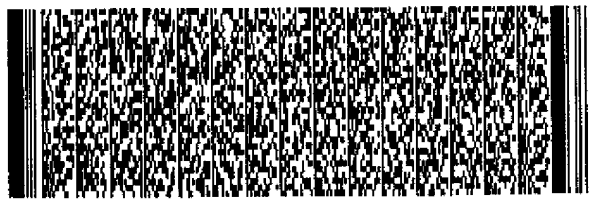
美國專利第5,793,108號案即揭示一種具有多晶片之半導體裝置。如第8圖所示，該種習知之半導體裝置係在一導電架100之晶片座101上黏貼一不導電膠片110，以供一第一晶片120之正面121與藉之黏接至該晶片座101上，並以金線150導電連接至第一晶片120正面121上之鉑墊123與導線架100之導腳102的第一表面102a上；接而，在第一晶片120之背面122上塗佈一層不導電膠130，以與一第二晶片140之背面142黏接。接著即以金線160導電連接第二晶片140正面141上之鉑墊143與導腳102的第二表面102b，以使第一晶片120與第二晶片140藉導腳102與外界導電地連結。然後，以封裝膠體170將第一晶片120，第二晶片140



五、發明說明 (2)

及導腳102靠近該第一晶片120與第二晶片140之部份包覆，俾防止外界之水氣與污染源入侵至第一晶片120與第二晶片140上。上述之第一晶片120與第二晶片140之正面(121與141)係指半導體晶片上佈設有電子電路與電子元件之表面。

該習知半導體裝置之第一晶片120為能藉金線150與導腳102導電連接，須將其正面121佈設有鐳墊123之區域外露出晶片座101，如第8圖所示，即晶片座101與第一晶片120黏接面須小於第一晶片120之正面121的面積，惟第二晶片140黏接至第一晶片120上後，該第二晶片140之鐳墊143佈設區域的下方無晶片座101之支撐面呈懸空狀態，故在金線160之鐳線作業時，參照第9圖，第二晶片140僅在與晶片座101投影方向之區域上獲致治具180之支撐，加以晶片本身質脆，往往易導致金線160無法良好地與鐳墊143鐳接，或甚而導致晶片本身於鐳墊143與123佈設區域上之裂損(Crack)，而影響製成品的良率。再者，該第一晶片120之正面121係與晶片座101以面與面接觸之方式黏接，即會因黏接面積大且兩者之熱膨脹係數不同而易於封裝製程之溫差變化下產生脫層(Delamination)現象，而降低製成品之信賴性。同時，由於第一晶片120之正面121係與晶片座101以面與面接觸之方式黏接，作為黏接介質之不導電膠片(Insulative Film)110所需之大小即須足以涵蓋該晶片座101，如此，將使製造成本提高，並會因大面積之不導電膠片110黏貼至晶片座101或第一晶片120上時，不



五、發明說明 (3)

易使不導電膠片110與晶片座101間以及不導電膠片110與第一晶片120間的空氣完全排出，而造成黏接面間存有氣泡(Void)，導致氣泡在高溫環境的作業時，會因氣泡中之空氣受熱膨脹而產生氣爆(Popcorn)。此外，是種習知半導體裝置應用於薄型產品時，晶片座101之底面與封裝模具之模穴底面(未圖示)間之距離較小，使注膠時流經晶片座101下方之封裝樹脂模流易吸收封裝模具之模穴底面上之熱量，導致模流黏度上升而使流速變慢，所以，往往令晶片座101下方之空間無法為封裝樹脂完全充填而形成氣泡(Void)或間隙，致而在後續製程之高溫作業中產生氣爆的問題。

[發明之概述]

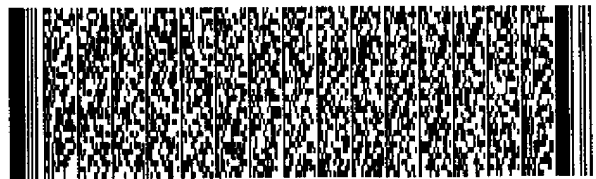
本發明之目的即在提供一種具有雙晶片之半導體封裝件及其製法，以能降低製造成本，避免晶片於鐳線作業時有裂損及鐳接品質不佳的情況發生，並能防止晶片與晶片座間之黏接處出現脫層，以及封裝樹脂能完全充填於晶片座下方而不致有氣泡形成。

為達成上述目的，本發明之雙晶片之半導體封裝件係包括：

一具有正面與背面之第一晶片，於該第一晶片之正面至少一邊緣部位上佈設有複數個鐳墊；

一具有正面與背面之第二晶片，於該第二晶片之正面至少一邊緣部位上佈設有複數個鐳墊；

一黏結於該第一晶片與第二晶片背面間之膠黏層



五、發明說明 (4)

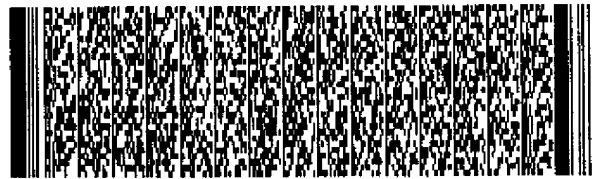
，以黏接該第一晶片及第二晶片；

一由複數支第一導腳與第二導腳，以及位於該第一導腳與第二導腳間之至少二相隔開之支撐條片所構成之導線架，該第一及第二導腳分別具有靠近支撐條片之內導腳以及遠離該支撐條片之外導腳；而該支撐條片則係藉一不導電膠片與該第一晶片之正面黏接，令該第一晶片上之鐳墊與支撐條片相隔開外，並令該第二晶片正面上佈設有鐳墊之區域為該第一晶片與至少一支撐條片所支撐，且該位於第二晶片正面上佈設有鐳墊之區域下方的支撐條片之面積不小於第二晶片正面上佈設有鐳墊之區域；

用以分別導電連接該第一晶片與第二晶片至該第一導腳與第二導腳之至少一者的複數導電元件；以及

用以包覆該第一晶片、第二晶片，支撐條片，導電元件及第一導腳與第二導腳之內導腳的封裝膠體。

本發明之導線架中所設之複數支撐條片係彼此間隔開，且第一晶片正面上所設之鐳墊須位於支撐條片與第一晶片黏接區域外，故第一晶片之正面僅有部分面積與支撐條片相黏接，由於兩者間之黏接面積遠較前述之習知半導體裝置為少，所以封裝製程中因溫差變化所產生之脫層問題得能減除；且用以黏接第一晶片與支撐條片之不導電膠片僅須少量使用，故除能降低製造成本外，且不導電膠片與第一晶片間或其與支撐條片間之黏接不致有氣泡(Void)存在，同時，不導電膠片使用之面積小，亦能降低因不導電膠片之吸溼特性，導致水分殘留而發生氣爆的可能性。



五、發明說明 (5)

此外，支撐條片能對第二晶片正面上佈設有鐳墊之區域提供良好的支撐性，亦能提升導電元件與鐳墊間之鐳接的信賴性，並得避免晶片於鐳線作業時發生裂損。

在本發明之一較佳具體實施例中，該第一晶片與第二晶片係為如快閃記憶體(Flash Memory)或具類似功能之半導體晶片，故僅須分別佈設一排鐳墊於第一晶片正面相對於該第一導腳之側緣以及第二晶片正面相對於該第二導腳之側緣上；由於第一晶片與第二晶片上，只單邊設有鐳墊，所以支撐條片僅需有一者在與第一晶片黏接後，係位於該第二晶片正面上佈設有鐳墊之區域下方即可。

在本發明之另一較佳具體實施例中，該第一晶片得為快閃記憶體類之半導體晶片，而第二晶片則為如ASIC類之晶片。當第二晶片正面相對之兩側緣上設有鐳墊時，該第二晶片至少在第一導腳延伸至第二導腳之方向上的長度須小於第一晶片，以使該第二晶片上佈設有鐳墊之區域下方均有支撐條片之支撐，俾於第二晶片與第一導腳與第二導腳之鐳線作業時不致導致晶片之裂損，並確保鐳接之品質。

本發明之再一較佳具體實施例中，該第一晶片與第二晶片得俱為如ASIC類之晶片，在其正面上相對於第一導腳與第二導腳之側緣部位上分別設有鐳墊；由於該第一晶片與第二晶片均須雙邊鐳線，且第二晶片上佈設有鐳墊之區域下方須為支撐條片所支撐，故該第一晶片與第二晶片之位於相對於該第一導腳以及第二導腳側上的鐳墊須呈錯位



五、發明說明 (6)

之關係，因而，該第二晶片至少在第一導腳延伸至第二導腳之方向上的長度須小於第一晶片。

本發明之特點及功效將以下述之具體實施例佐以圖式進一步詳予說明。

[圖式簡單說明]

第1圖係本發明第一實施例之正視圖；

第2圖係第1圖沿2-2線之剖視圖；

第3圖係本發明第一實施例所使用之導線架之正視圖；

第4A至4G圖係本發明第一實施例之封裝製程之示意圖；

第5圖係本發明第二實施例所使用之導線架之正視圖；

第6圖係本發明第三實施例之剖視圖；

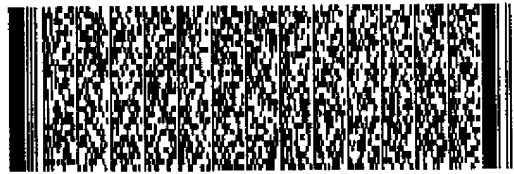
第7圖係本發明第四實施例之剖視圖；

第8圖係美國專利第5,793,108號案之半導體裝置之剖視圖；以及

第9圖係美國專利第5,793,108號案之半導體裝置於進行第二晶片之鐸線作業的動作示意圖。

[具體實施之詳細說明]

如第1及2圖所示，本發明第一實施例之半導體封裝件主要係由一具有多數之第一導腳30，多數之第二導腳31以及位於該第一導腳30與第二導腳31間之二相隔間之支撐條片32a、32b，黏接於該支撐條片32a、32b上之第一晶片4，黏接於該第一晶片4上之第二晶片5，用以導電連接該第一晶片4至第一導腳30之第一金線6，用以導電連接該第二晶片5至第二導腳31之第二金線7，以及包覆該第一晶片

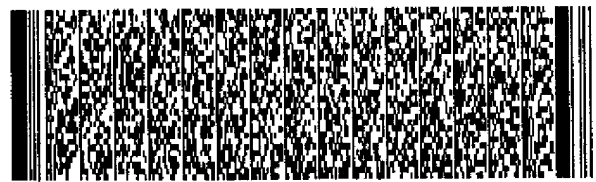


五、發明說明 (7)

4，第二晶片5，第一金線6，第二金線7，支撐條片32a、32b以及第一導腳30與第二導腳31靠近該第一晶片4與第二晶片5之部分的封裝膠體8所構成者。

如第2圖所示，該第一晶片4具有其上佈設有電子電路與電子元件之正面40以及相對於該正面40之背面41，該正面40相對於該第一導腳30之側緣上並佈設有一排由如銅等導電金屬製成之鐸墊42，以將金線6鐸接至該鐸墊42與第一導腳30上，俾使該第一晶片4與第一導腳30導電地連接。該第一晶片4之正面40係藉分別貼附於該支撐條片32a、32b上之不導電膠片(Insulative Tape or Film)9黏接至該支撐條片32a、32b上。該種不導電膠片9多係以聚亞醯胺(Polyimide)樹脂或類似材料製成，本身具有適當之彈性(Elasticity)，俾在進行該第二晶片5與第一晶片4之黏接作業時，由第二晶片5向下傳遞至第一晶片4之黏貼壓力會為該不導電膠片9緩衝釋除，而得保護該第一晶片4之正面40不致受損。相同的，該第二晶片5亦具有其上佈設有電子電路與電子元件之正面50以及相對於該正面50之背面51，該正面50相對於第二導腳31之側緣上並佈設有一排鐸墊52，以將金線7鐸接至該鐸墊52與第二導腳31上，俾使該第二晶片5與第二導腳31導電地連接。同時，該第二晶片5係藉一塗佈於第一晶片4之背面41上之膠黏層10與第一晶片4黏結，黏結之方式為第一晶片4與第二晶片5之背面41與51相對黏接。

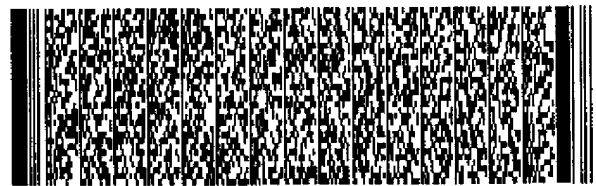
該第一晶片4由於正面40僅有部份與支撐條片32a、32b



五、發明說明 (8)

黏接，故兩者間之黏接部位上發生脫層之可能性得大幅降低；且因支撐條片32a、32b之總面積遠小於第一晶片4之面積，所以，使用之不導電膠片9的量即能減少而令製造成本降低；同時，由於僅使用小面積之不導電膠片9黏結該第一晶片4與支撐條片32a、32b，因而，不導電膠片9與第一晶片4間以及不導電膠片9與支撐條片32a、32b間不致形成有氣泡等問題產生。

如第3圖所示，該第一導腳30係形成有包覆於封裝膠體8內之內導腳30a及外露出該封裝膠體30b，同理，該第二導腳31亦形成有包覆於封裝膠體8內之內導腳31a及外露出該封裝膠體8之外導腳31b而該導線架3上之支撐條片32a、32b則固接至框架33(該框架33係在封裝作業完成後予以切除)上，故第一晶片4與該支撐條片32a、32b黏接後，該第一晶片4得為支撐條片32a、32b適當地支撐住。但該第二晶片5上佈設鐳墊52之區域須與支撐條片32b相對應，以使第二晶片5上佈設鐳墊52之區域得為第一晶片4及支撐條片32b所支撐，俾在鐳接金線7於該鐳墊52上時不致造成第一晶片4及/或第二晶片5之裂損，並能確保鐳接品質；因而，該支撐條片32b須位於該第二晶片5上佈設鐳墊52之區域下方，且其面積須足以涵蓋之，然而，為使該第二晶片5上佈設鐳墊52之區域取得較佳之支撐性，則可使支撐條片32b之面積適當增加，或可如第2圖所示者，得向該第二導腳31延伸一適當距離。同時，由於該支撐條片32a與32b間相隔一距離使該黏接至該支撐條片32a、32b上之第一晶片

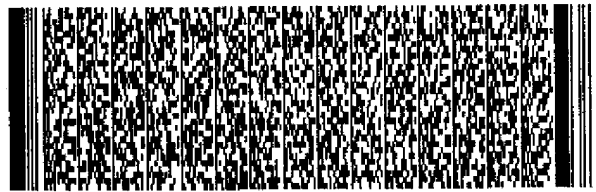


五、發明說明 (9)

4與第二晶片5完成鐳線後之結構體置於封裝模具之模穴(未圖示)中以進行模壓封膠作業時，位於該第一晶片4正面40下方之部位能提供模流較大之流通空間，故使該第一晶片4正面40下方之部位能為封裝樹脂完全填充而不致有氣泡(Void)的形成。此外，該導線架3設置之支撐條片得至少有兩條，各支撐條片之寬度亦可不同，且相鄰支撐條片間之距離得視需要而有所差異。

如第4A至4G圖所示者為本發明第一實施例之封裝製程之示意圖。本發明第一實施例之半導體封裝件之製程係依下列步驟實施；首先，如第4A圖所示，將二不導電膠片9分別黏貼至導線架3之支撐條片32a、32b上；該不導電膠片9毋須完全覆蓋住支撐條片32a或32b，只要能使與隨後黏接至該不導電膠片9上之第一晶片4與支撐條片32a及32b穩固地接合即可。

接而，如第4B圖所示，將該第一晶片4之正面40貼接至該不導電膠片9上，使該第一晶片4藉不導電膠片9與支撐條片32a及32b黏接，但兩者黏接之相對位置須使該支撐條片32b位於隨後黏接至第一晶片4上之第二晶片5正面50上佈設有鐳墊52之區域的下方，並足以適當涵蓋該區域為原則，以在對該鐳墊52進行鐳線作業時，該鐳墊52所在之區域獲致良好之支撐，而不致造成第一晶片4及/或第二晶片5之裂損，並得確保鐳接之品質；同時，令該支撐條片32a所在位置能讓第一晶片4正面40上之鐳墊42外露，以利鐳線作業。

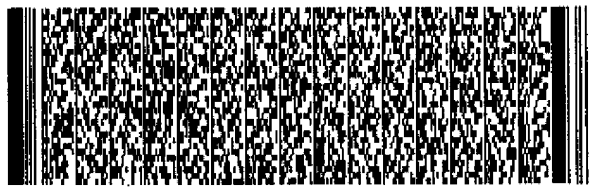


五、發明說明 (10)

第三，如第4C圖所示，第一晶片4與支撐條片32a、32b黏接完成後，即將該導線架3置於一加熱塊(Heat Block)11上，並將該第一導腳30以夾具12夾固於該加熱塊11上，以避免該導線架3於鐳線作業時發生震動而影響至鐳接之品質。接著，以傳統之鐳線機13將第一金線6鐳接至該第一晶片4正面40上之鐳墊42與第一導腳30之內導腳30a，即可使第一晶片4藉該第一導腳30之外導腳30b與外界導電地連接。由於第一晶片4置於加熱塊11上時係以其背面41與之接觸而正面40朝上，故在鐳線作業時，該第一晶片4之正面40不致觸及加熱塊11之表面，因而無受損或受污染之虞。

第四，如第4D圖所示，該已完成第一晶片4與導線架3之鐳線作業的結構體係須先予以翻轉，使第一晶片4之背面41朝上，然後在該背面41上塗覆一膠黏層10，使為一夾頭(Collet)14挾持住之第二晶片5，能將第二晶片5之背面51貼黏至該膠黏層10上，而令該第一晶片4與第二晶片5以背面41貼黏至背面51之方式相黏接。黏接作業完成後，該第二晶片5正面50上佈設有鐳墊52之區域即位於該支撐條片32b之上方並獲致穩固的支撐。由於該第一晶片4與支撐條片32a、32b間黏設有具彈性之不導電膠片9，在第二晶片5黏接至第一晶片4之作業時，該不導電膠片9具有之彈性得對該第一晶片4提供一緩衝作用，故該第一晶片4之正面40不致因受壓而損壞。

第五，如第4E圖所示，將第一晶片4與第二晶片5完成



五、發明說明 (11)

黏接之結構體置於另一加熱塊15上，以進行該第二晶片5與導線架3之鐳線作業。在以鐳線機13將第二金線7鐳接至該第二晶片5正面50上之鐳墊52與第二導腳31之內導腳31a時，由於該鐳墊52為支撐條片32b穩固支撐住，故無第一晶片4及/或第二晶片5會裂損或鐳接品質不佳之虞。

第六，如第4F圖所示，完成鐳線之結構體係置入一封裝模具之模穴(未圖示)中以進行模壓作業，俟封裝樹脂充滿模穴後即可形成一包覆該第一晶片4，第二晶片5，第一金線6，第二金線7，支撐條片32a、32b以及內導腳30a、31a之封裝膠體8。封裝膠體8固化成形後，須進行去渣與剪切(Trim)作業，以將封裝樹脂渣料去除，並切除導線架3之框架33及連結各導腳間之擊條(Dam Bar)34，而讓各導腳成彼此分離狀態。由於去渣與剪切作業俱同於習知製程，故在此不另贅述。

最後，如第4G圖所示，將各導電腳彎折成所欲之形狀，即完成本發明半導體封裝件之封裝製程。該第一晶片4與第二晶片5即得藉該第一導腳30之外導腳30b及第二導腳31之外導腳31b與外界導電地連接。

再參照第5圖，其所示者為本發明之導線架的另一實施例。該導線架23結構上大致同於前述之導線架3，其不同處在於該兩支撐條片232a、232b間復連接有一對橋接片235，以提升該兩支撐條片232a、232b之平面度，使該第一晶片24與支撐條片232a、232b之黏接品質更佳。

如第6圖所示者為本發明第三實施例，其結構大致同於



五、發明說明 (12)

前述之第一實施例，惟該第二晶片5'係使用如ASIC之類的半導體晶片，故在第二晶片5'之正面50'分別對應至該第一導腳30'與第二導腳31'之側緣上設有相對之兩排鐸墊52a'、52b'，以藉第二金線7'分別鐸接至該第一導腳30'之內導腳30a'及第二導腳31'之內導腳31a'上。此時，為使該第二晶片5'上佈設有鐸墊52a'、52b'之區域下方有支撐條片32a'、32b'之支撐而不致懸空，該支撐條片32a'與32b'即須分別對應於該第二晶片5'上佈設有鐸墊52a'、52b'之區域，但由於該第一晶片4'之鐸墊42'須與該支撐條片32a'相隔開，故該第二晶片5'在第一導腳30'向第二導腳31'延伸之方向上的長度即須小於該第一晶片4'。至於該第一晶片4'與第二晶片5'在該支撐條片32a'或32b'長度延伸方向上的長度關係則無特殊限定。

如第7圖所示者為本發明第四實施例，其結構大致上與前述之第一實施例無異，惟該第一晶片4"與第二晶片5"俱使用如ASIC之類的半導體晶片，因而該第一晶片4"與第二晶片5"之正面40"與50"上均須佈設兩排相對之鐸墊42a"、42b"與52a"、52b"，使該第一晶片4"與第二晶片5"均得藉第一金線6"與第二金線7"同時與第一導腳30"與第二導腳31"導電地連接。如同前述實施例中所述，為使該第二晶片5"上佈設有鐸墊52a"、52b"之區域得分別為支撐條片32a"、32b"所支撐，且第一晶片4"之鐸墊42a"、42b"與該支撐條片32a"、32b"間隔開，該第二晶片5"於第一導腳30"朝第二導腳31"延伸之方向上的長度即須小於第一晶片



五、發明說明 (13)

4"，但該第一晶片4"與第二晶片5"在該支撐條片32a"或32b"長度延伸方向上的長度則毋須特殊限定。

上述之具體實施例僅係用以詳細說明本發明之特點及功效，而非用以限定本發明之可實施範圍，在未脫離本發明所揭示之技術範疇與精神下，任何運用本發明所完成之等效改變及修飾，均應仍為本發明下揭之申請專利範圍所涵蓋。

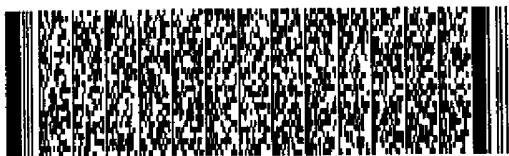
[圖式符號之簡單說明]

10	膠黏層	11	加熱塊
12	夾具	13	鐳線機
14	夾頭	15	加熱塊
100	導電架	101	晶片座
102	導腳	102a	第一表面
102b	第二表面	110	不導電膠
120	第一晶片	121	正面
122	背面	123	鐳墊
130	不導電膠	140	第二晶片
141	正面	142	背面
143	鐳墊	150、160	金線
170	封裝膠體	180	治具
23	導線架	24	第一晶片
232a、232b	支撐條片	3	導線架
30、30'、30"	第一導腳	30a	內導腳
30b	封裝膠體	31、31'、31"	第二導腳



五、發明說明 (14)

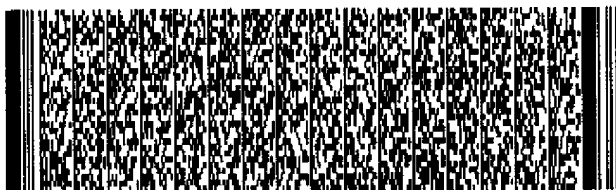
31a	內導腳	31b	外導腳
32a、32a'、32a"、32b、32b'、32b"			支撐條片
33	框架	34	繫條
4、4'、4"	第一晶片	40、40"	正面
41	背面	42、42a"、42b"	鉅墊
5、5'、5"	第二晶片	50、50"	正面
51	背面	52、52a"、52b"	鉅墊
6、6"	第一金線	7、7"	第二金線
8	封裝膠體	9	不導電膠片



四、中文發明摘要 (發明之名稱：以背面相黏接雙晶片半導體封裝件及其製法)

一種以背面相黏接之雙晶片半導體裝件及其製法，係包括由多數導腳與至少二支撐條片所構成之導線架，以供第一晶片之正面黏接至該導線架之支撐條片上，在該第一晶片之鐳墊與該導線架之導腳以鐳線導電連接後，即可將一第二晶片之背面與第一晶片之背面相黏接，並以鐳線導電連接該第二晶片之鐳墊與導腳，鐳線完成後，便以由封裝樹脂固化成型之封裝膠體包覆該第一晶片、第二晶片、支撐條片及部分之導腳；由於該支撐條片與第一晶片正面黏接之部位係至少涵蓋第二晶片正面上供鐳線鐳接用之鐳墊的佈設區域，該第二晶片之鐳墊因有第一晶片與支撐條片之良好支撐，故在鐳線作業時不致發生晶片之裂損，並得能提升製成品之產品信賴性。

英文發明摘要 (發明之名稱：)



六、申請專利範圍

1. 一種具有以背面相黏接之雙晶片之半導體封裝件，係包括：

一具有正面與背面之第一晶片，於該第一晶片之正面至少一邊緣部位上佈設有複數個鐳墊；

一具有正面與背面之第二晶片，於該第二晶片之正面至少一邊緣部位上佈設有複數個鐳墊，且該第二晶片係以其背面黏接至該第一晶片之背面上；

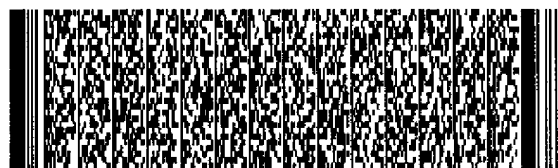
一由複數支第一導腳與第二導腳，以及位於該第一導腳與第二導腳間之至少二隔開之支撐件所構成的導線架，該第一及第二導腳分別形成有靠近該支撐件之內導腳以及遠離該支撐件之外導腳而該支撐件則係藉不導電膠片與該第一晶片之正面黏接，使該第一晶片上之鐳墊與支撐件相隔開，並令該第二晶片正面上佈設有鐳墊之區域，為該第一晶片與至少一支撐件所支撐，且使該位於之第二晶片正面上佈設有鐳墊之區域下方的支撐件之面積不小於該第二晶片正面上佈設有鐳墊之區域；

用以分別導電連接該第一晶片與第二晶片至該第一導腳與第二導腳之至少一者的複數導電元件；以及

用以包覆該第一晶片、第二晶片、支撐件、導電元件及第一導腳與第二導腳之內導腳的封裝膠體。

2. 如申請專利範圍第1項之半導體封裝件，其中，該不導電膠片係以具彈性之不導電樹脂材料製成者。

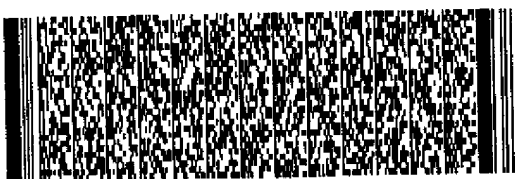
3. 如申請專利範圍第2項之半導體封裝件，其中，該不導



六、申請專利範圍

電膠片係聚亞醯胺樹脂膠片(Polyimide Tape)。

4. 如申請專利範圍第1項之半導體封裝件，其中，該導電元件係導電金屬材料製成之鐳線。
5. 如申請專利範圍第1項之半導體封裝件，其中，該相鄰支撐件間復連設有複數橋接片。
6. 如申請專利範圍第1項之半導體封裝件，其中，該支撐件與第一晶片正面黏接之面積係小於該第一晶片之面積。
7. 如申請專利範圍第1項之半導體封裝件，其中，該第二晶片正面上設有分別對應於該第一導腳與第二導腳之兩排鐳墊時，該第二晶片至少須於該第一導腳朝第二導腳延伸之方向上的長度小於該第一晶片。
8. 如申請專利範圍第1項之半導體封裝件，其中，該第一晶片與第二晶片之背面間係有一不導電膠黏層，以黏結兩者。
9. 如申請專利範圍第1項之半導體封裝件，其中，該第一晶片與第二晶片之背面間係有一銀膠膠粘層，以黏接兩者。
10. 一種半導體封裝件之製法，係包括下列步驟：
 準備一由複數第一導腳與第二導腳，以及位於該第一導腳與第二導腳間之至少二相隔離之支撐件所構成的導線架；
 將一具有正面與背面且該正面至少一側緣部位上設有多數鐳墊的第一晶片黏接至該導線架之支撐件上



六、申請專利範圍

，其黏接之相對位置須使用隨後與該第一晶片黏接之第二晶片上佈設有鐳墊之區域，得為該第一晶片與至少一支撐件所支撐，並令該第一晶片上之鐳墊與該支撐件相隔開；

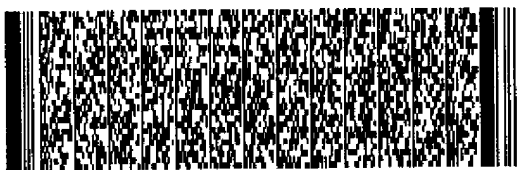
導電連接該第一晶片與該第一導腳及第二導腳之至少一者；

使一具有正面與背面且該正面至少一側緣部位上設有多數鐳墊的第二晶片黏接至該第一晶片上，其中，該第二晶片係以其背面與該第一晶片之背面相黏接；

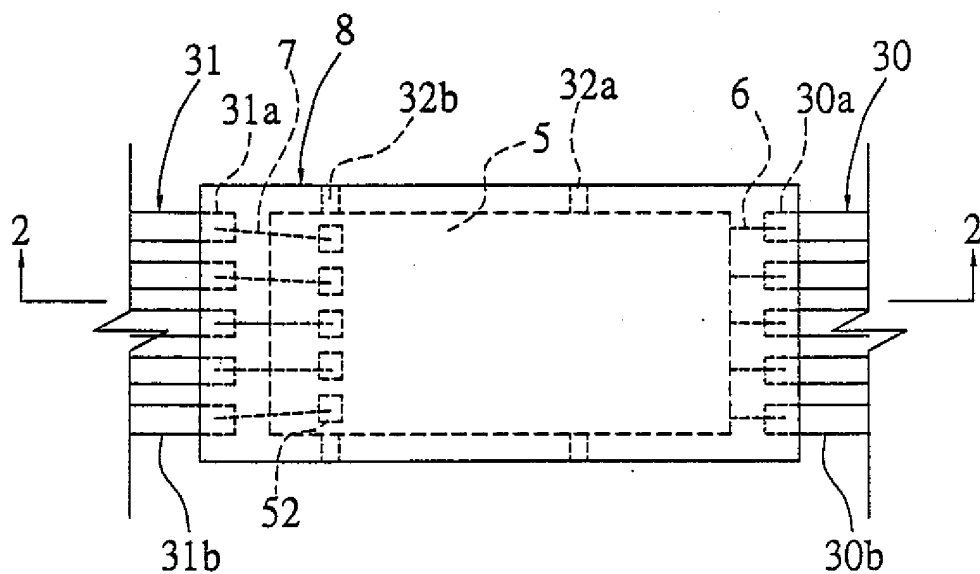
導電連接該第二晶片與該第一導腳及第二導腳之至少一者；以及

以封裝樹脂包覆該第一晶片、第二晶片、支撐件及該第一導腳與第二導腳靠近該第一晶片與第二晶片之部份。

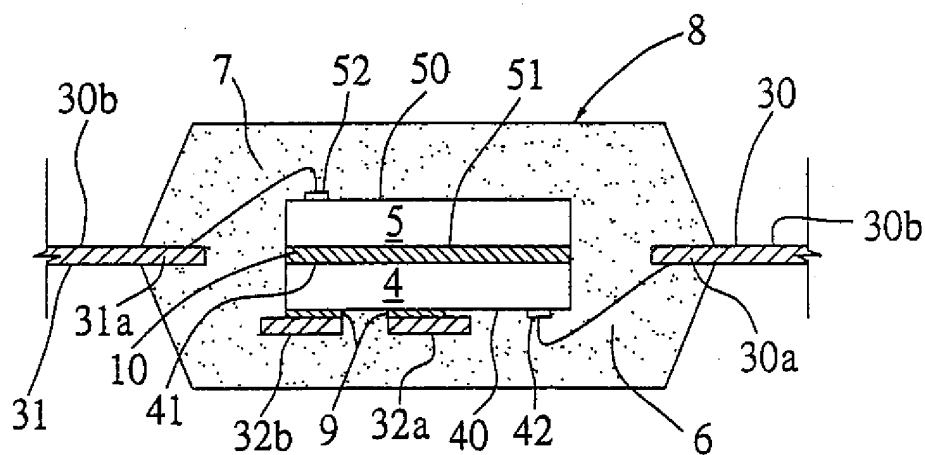
11. 如申請專利範圍第10項之製法，其中，該第一晶片係藉一不導電膠片與該支撐件黏接。
12. 如申請專利範圍第11項之製法，其中，該不導電膠片係由具彈性之不導電樹脂材料所製成者。
13. 如申請專利範圍第12項之製法，其中，該不導電膠片係聚亞醯胺樹脂膠片。
14. 如申請專利範圍第10項之製法，其中，該兩相部鄰之支撐件間復連設有複數橋接片。
15. 如申請專利範圍第11項之製法，其中，該支撐件與該第一晶片正面黏接之面積係小於該第一晶片之面積。



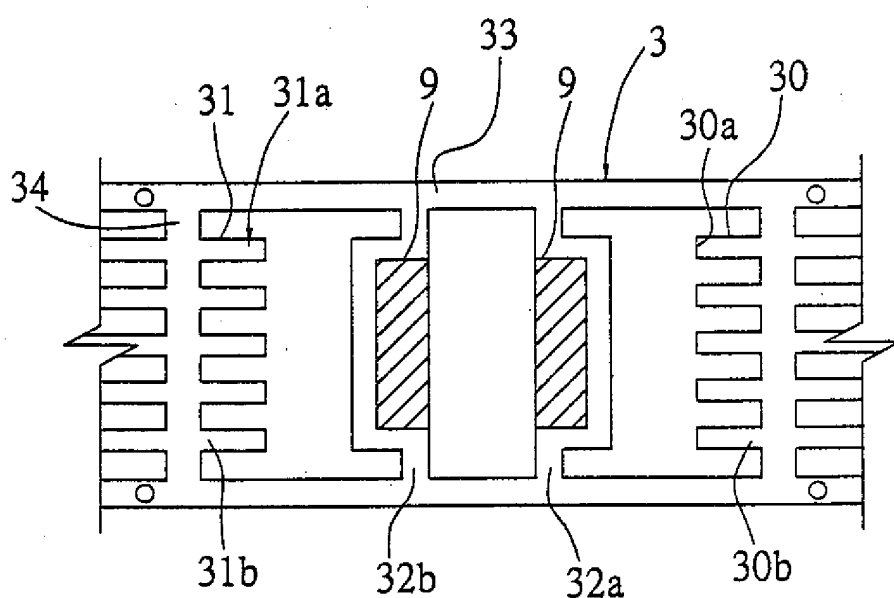
圖式



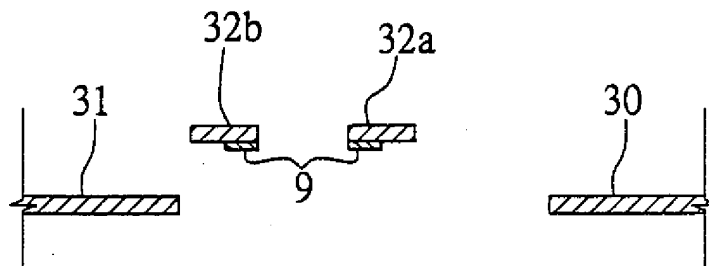
第 1 圖



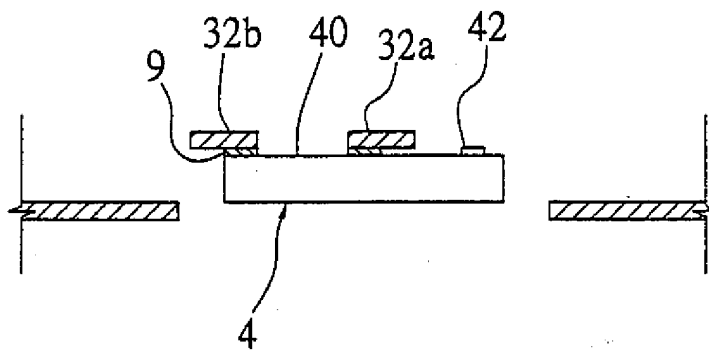
第 2 圖



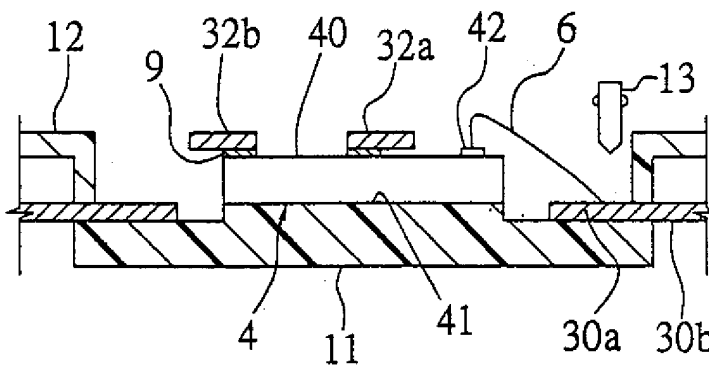
第 3 圖



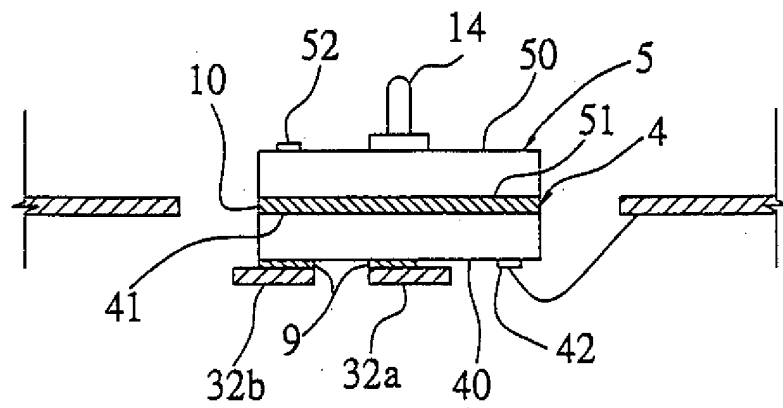
第 4A 圖



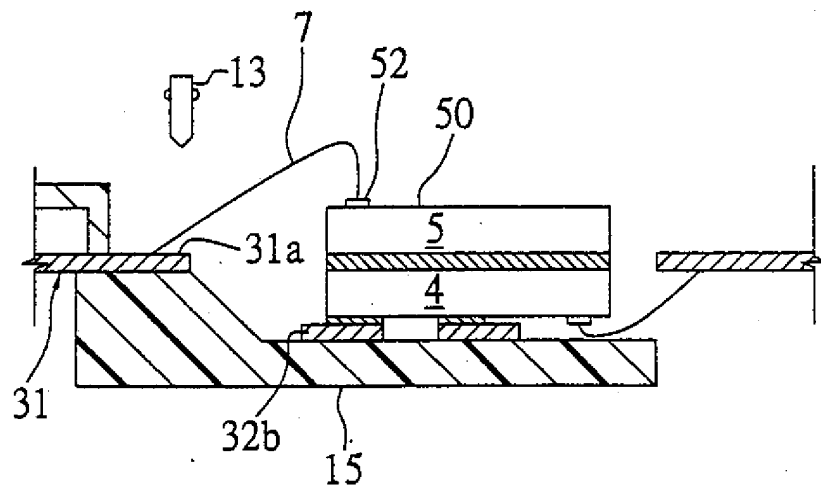
第 4B 圖



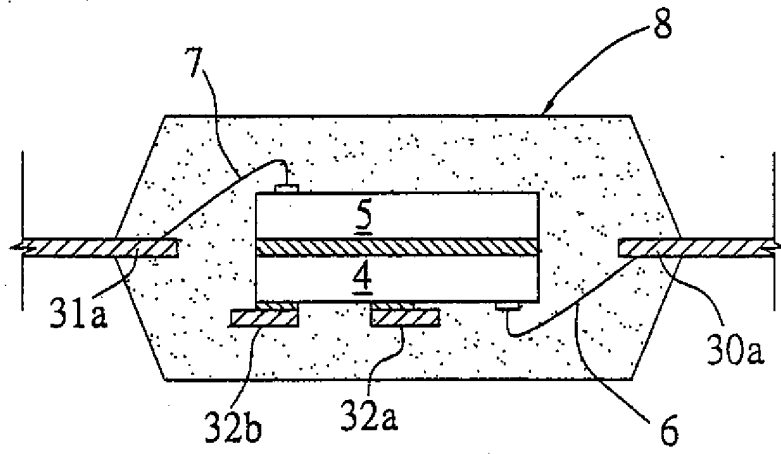
第 4C 圖



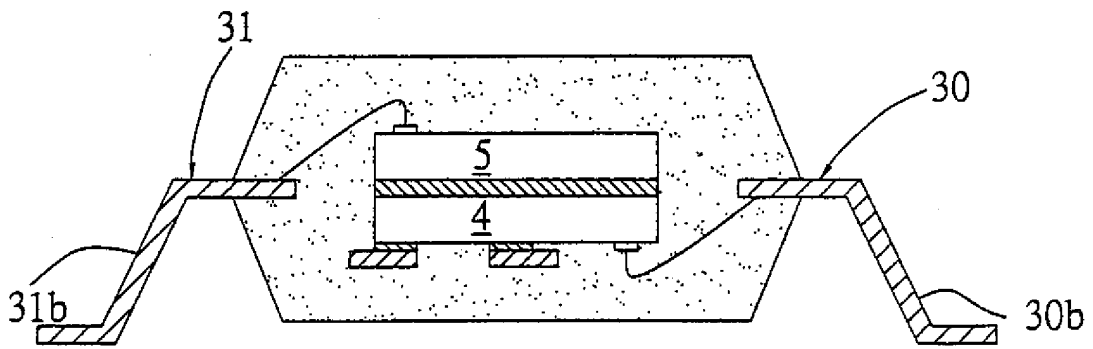
第 4D 圖



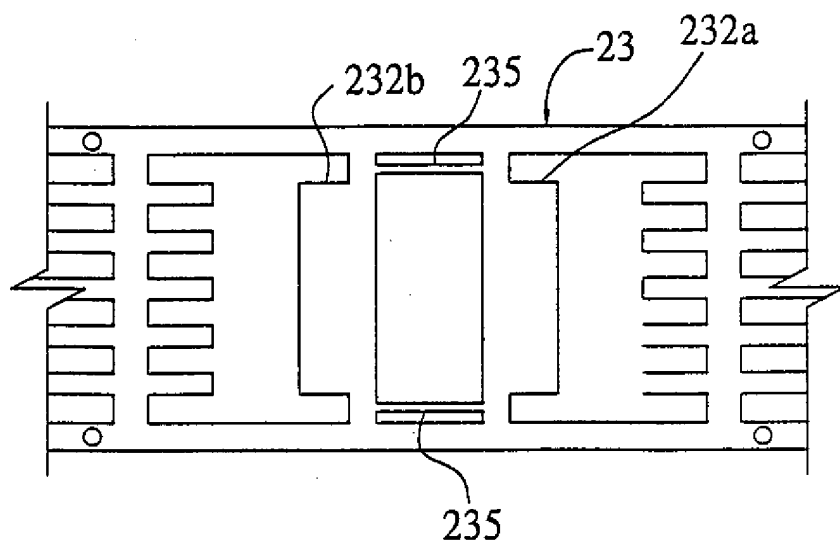
第 4E 圖



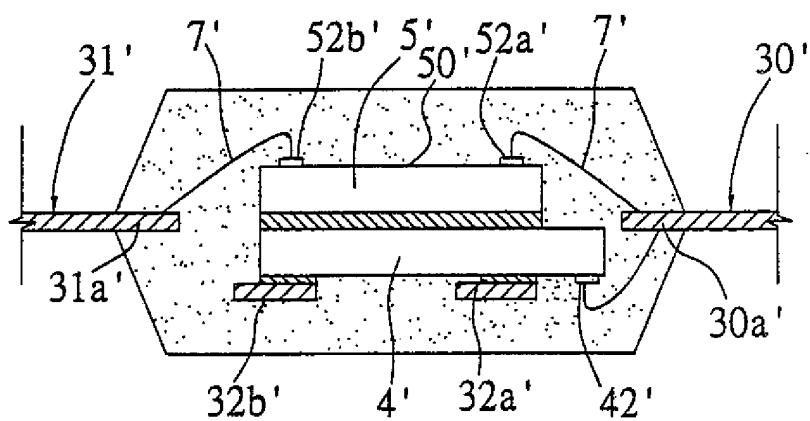
第 4F 圖



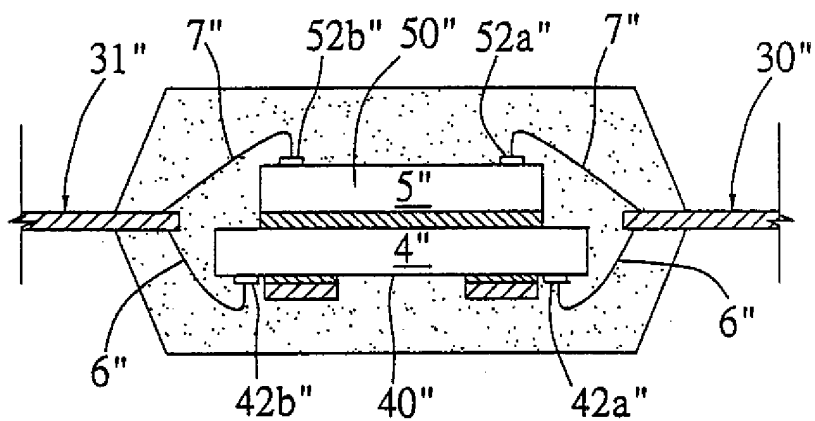
第 4G 圖



第 5 圖

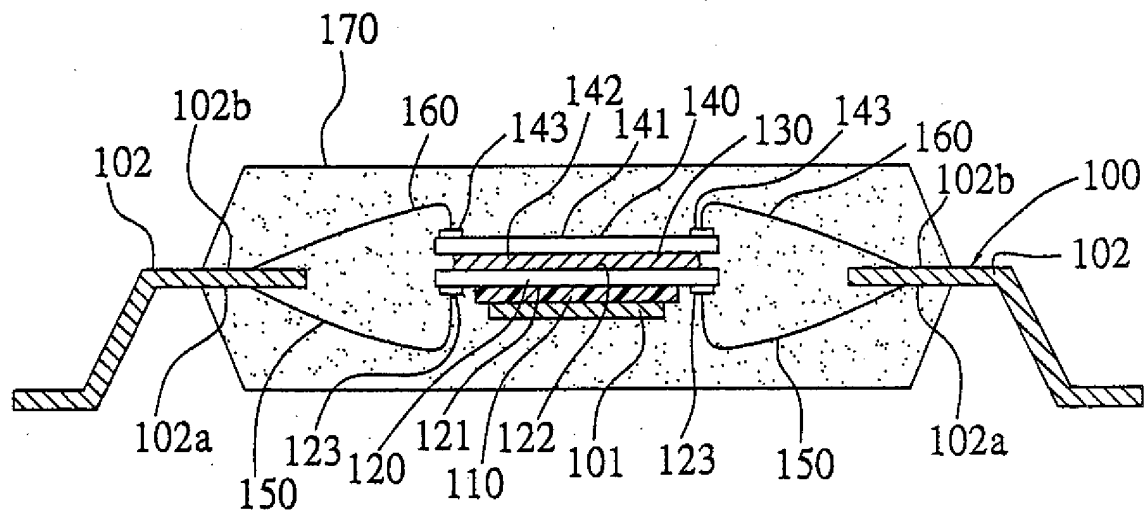


第 6 圖

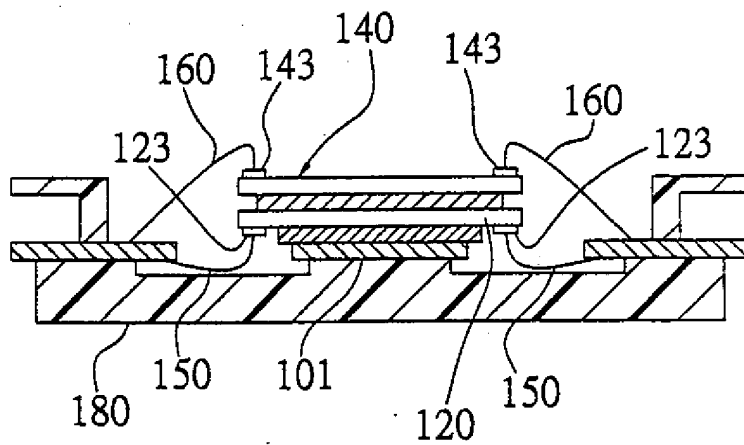


第 7 圖

410452



第 8 圖



第 9 圖