

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 4 月 30 日 (30.04.2020)



(10) 国际公布号
WO 2020/082602 A1

- (51) 国际专利分类号:
H04R 3/00 (2006.01) **H04M 1/725** (2006.01)
- (21) 国际申请号: PCT/CN2018/125554
- (22) 国际申请日: 2018 年 12 月 29 日 (29.12.2018)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201811253271.2 2018 年 10 月 25 日 (25.10.2018) CN
- (71) 申请人: 歌尔股份有限公司 (GOERTEK INC.)
[CN/CN]; 中国山东省潍坊市高新区东方路 268 号, Shandong 261031 (CN)。
- (72) 发明人: 王中镇 (WANG, Zhongzhen); 中国山东省潍坊市高新区东方路 268 号, Shandong 261031 (CN)。 杨培 (YANG, Pei); 中国山东省潍坊市高新区东方路 268 号, Shandong 261031 (CN)。 黄旭伟 (HUANG, Xuwei); 中国山东省潍坊市高新区东方路 268 号, Shandong 261031 (CN)。 何茂雷 (HE, Maolei); 中国山东省潍坊市高新区东方路 268 号, Shandong 261031 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,

CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告 (条约第 21 条 (3))。

(54) Title: AUDIO PROCESSING SYSTEM AND AUDIO DEVICE

(54) 发明名称: 一种音频处理系统及音频设备



图 1

AA Audio input module
BB First-in first-out buffer module
CC Audio processing module
DD Audio output module

(57) Abstract: Disclosed are an audio processing system and an audio device. The audio processing system comprises an audio processing module, a first-in first-out buffer module, multiple audio input modules and multiple audio output modules, wherein the first-in first-out buffer module is configured to read audio data input by the multiple audio input modules and perform buffering; and the audio processing module is configured to read audio data buffered by the first-in first-out buffer module for tuning processing, and output the processed audio data via the audio output modules.

(57) 摘要: 本发明公开了一种音频处理系统及音频设备, 该音频处理系统包括音频处理模块、先入先出缓存模块、多个音频输入模块、及多个音频输出模块, 先入先出缓存模块被设置为读取多个音频输入模块输入的音频数据, 并进行缓存; 音频处理模块被设置为读取先入先出缓存模块缓存的音频数据进行调音处理, 并将处理后的音频数据通过音频输出模块进行输出。



WO 2020/082602 A1

一种音频处理系统及音频设备

5 技术领域

本发明涉及音频处理技术领域，更具体地，本发明涉及一种音频处理系统及音频设备。

背景技术

10 随着电子产品的飞速发展，人们已经习惯通过音频设备来播放手机等电子设备发送的音频数据。

在现有的音频设备中，音频设备可以通过音频处理系统将接收到的音频数据传输至内部的功率放大器、播放芯片、数字处理芯片、微处理器等模块中。

15 但是，现有的音频处理系统中通常仅包括一个音频输入模块和一个音频输出模块，不支持多种格式的音频数据的输入输出。

发明内容

20 本发明实施例的一个目的是提供一种至少能够解决上述问题之一的新的技术方案。

根据本发明的第一方面，提供了一种音频处理系统，包括音频处理模块、先入先出缓存模块、多个音频输入模块、及多个音频输出模块，所述先入先出缓存模块被设置为读取所述多个音频输入模块输入的音频数据，并进行缓存；所述音频处理模块被设置为读取所述先入先出缓存模块缓存的音频数据进行调音处理，并将处理后的音频数据通过所述音频输出模块进行输出。

可选的，所述音频处理系统还包括与每一所述音频输入模块一一对应的输入循环缓冲模块，所述输入循环缓冲模块被设置为将对应的音频输入

模块输入的音频数据进行缓冲，以供所述先入先出缓存模块读取。

可选的，所述音频处理系统还包括与每一所述音频输出模块一一对应的输出循环缓冲模块，所述输出循环缓冲模块被设置为将所述处理后的音频数据进行缓冲，以供对应的音频输出模块进行输出。

5 可选的，每一所述循环缓冲模块被设置为通过乒乓缓冲机制来缓冲对应的音频数据。

可选的，所述多个音频输入模块包括至少一个 I2S 音频输入模块，所述音频处理系统还包括与每一个所述 I2S 音频输入模块一一对应的输入直接内存存取模块，所述输入直接内存存取模块被设置为将对应的 I2S 音频
10 输入模块输入的音频数据传输至所述输入循环缓冲模块。

可选的，所述多个音频输出模块包括至少一个 I2S 音频输出模块，所述音频处理系统还包括与每一个所述 I2S 音频输出模块一一对应的输出直接内存存取模块，所述输出直接内存存取模块被设置为将所述输出循环缓冲模块缓冲的音频数据传输至对应的 I2S 音频输出模块。

15 可选的，所述多个音频输入模块包括 I2S 音频输入模块、USB 音频输入模块、光纤音频输入模块、Wi-Fi 音频输入模块、和/或蓝牙音频输入模块；所述多个音频输出模块包括 I2S 音频输出模块、USB 音频输出模块、光纤音频输出模块、Wi-Fi 音频输出模块、和/或蓝牙音频输出模块。

20 可选的，所述调音处理包括音效处理、降噪处理、和/或音量控制处理。

可选的，所述多个音频输入模块的类型相同，所述调音处理还包括对多个相同类型的音频输入模块输入的音频数据进行混音处理。

根据本发明的第二方面，提供了一种音频设备，其特征在于，包括根据本发明第一方面所述的音频处理系统。

25 在本发明的实施例中，通过在音频处理系统中设置先入先出缓存模块、多个音频输入模块、和多个音频输出模块，可以使得该音频处理系统能够兼容多种音频数据格式，使得任意格式的音频数据的输入和输出之间能够匹配。而且，还可以同时输入和输出音频数据。

通过以下参照附图对本发明的示例性实施例的详细描述，本发明的其

它特征及其优点将会变得清楚。

附图说明

被结合在说明书中并构成说明书的一部分的附图示出了本发明的实施例，并且连同其说明一起用于解释本发明的原理。

5 图 1 示出了本发明的一个实施例的音频处理系统的方框原理图。

图 2 示出了本发明的另一个实施例的音频处理系统的方框原理图。

图 3 示出了本发明的再一个实施例的音频处理系统的方框原理图

具体实施方式

10 现在将参照附图来详细描述本发明的各种示例性实施例。应注意到：除非另外具体说明，否则在这些实施例中阐述的部件和步骤的相对布置、数字表达式和数值不限制本发明的范围。

以下对至少一个示例性实施例的描述实际上仅仅是说明性的，决不作为对本发明及其应用或使用的任何限制。

15 对于相关领域普通技术人员已知的技术、方法和设备可能不作详细讨论，但在适当情况下，所述技术、方法和设备应当被视为说明书的一部分。

在这里示出和讨论的所有例子中，任何具体值应被解释为仅仅是示例性的，而不是作为限制。因此，示例性实施例的其它例子可以具有不同的值。

20 应注意到：相似的标号和字母在下面的附图中表示类似项，因此，一旦某一项在一个附图中被定义，则在随后的附图中不需要对其进行进一步讨论。

<音频处理系统>

25 图 1 为本发明的一个实施例的音频处理系统的方框原理图。该音频处理系统可以是用于音频设备中。该音频设备例如可以是手机、平板电脑、MP3、音箱、笔记本电脑等电子产品。该音频设备中还可以包括功率放大器、播放芯片、数字处理芯片、微处理器等其他功能模块。

根据图 1 所示，该音频处理系统可以包括音频处理模块 U1、先入先出

缓存模块 U2、多个音频输入模块 U3、及多个音频输出模块 U4。其中，先入先出缓存模块 U2 被设置为读取多个音频输入模块 U3 输入的音频数据，并进行缓存。音频处理模块 U1 被设置为读取先入先出缓存模块 U2 缓存的音频数据进行调音处理，并将处理后的音频数据通过音频输出模块 U4 输出。

音频输入模块 U3 可以是用于与其他电子设备进行连接，以使得该音频处理系统可以通过该音频输入模块 U3 接收其他电子设备发送的音频数据。音频输入模块 U3 还可以是与音频设备的麦克风连接，以使得该音频处理系统可以通过该音频输入模块 U3 接收麦克风采集的音频数据。

音频输出模块 U4 可以是用于与音频设备内的功率放大器、播放芯片、数字处理芯片、微处理器等其他功能模块连接，以使得该音频处理系统通过音频输出模块 U4 将处理后的音频数据输出至其他功能模块进行相应的处理。音频输出模块 U4 还可以是用于与其他电子设备进行连接，以使得该音频处理系统可以通过该音频输出模块 U4 将处理后的音频数据输出至其他电子设备。

多个音频输入模块 U3 可以包括 I2S 音频输入模块、USB 音频输入模块、光纤音频输入模块、Wi-Fi 音频输入模块、和/或蓝牙音频输入模块等类型。多个音频输入模块 U3 的类型可以相同，也可以不同。

多个音频输出模块 U4 可以包括 I2S 音频输出模块、USB 音频输出模块、光纤音频输出模块、Wi-Fi 音频输出模块、和/或蓝牙音频输出模块等类型。多个音频输出模块的类型可以相同，也可以不同。

先入先出 (First In/First-Out, FIFO) 是一种传统的按序执行方法，先进入的指令先完成并引退，跟着才执行第二条指令。先入先出缓存模块 U2 分为写入专用区和读取专用区。读操作与写操作可以异步进行，写入区上写入的数据按照写入的顺序从读取端的区中读出，类似于吸收写入端与读出端速度差的一种缓冲器。先入先出缓存模块 U2 可以对连续的音频数据流进行缓存，防止在进机和存储操作时丢失数据。先入先出缓存模块 U2 还可以将音频数据集中起来进行进机和存储，可避免频繁的总线操作，减轻 CPU 的负担。

在系统设计中，以增加数据传输率、处理大量数据流、匹配具有不同传输率的系统为目的而广泛使用先入先出存储器，从而提高了系统性能。先入先出缓存模块 U2 可以是一个先入先出的双口缓冲器，即第一个进入其内的数据第一个被移出，其中一个存储器的输入口，另一个口是存储器的输出口。

在本实施例中，先入先出缓存模块 U2 可以隔离音频输入模块 U3 和音频输出模块 U4，使得不同传输速率的音频输入模块 U3 和音频输出模块 U4 之间的速率能够匹配。而且，还可以防止出现音频数据的溢出和/或欠载的问题。这样，音频数据就可以正常地同时输入和输出。可以避免出现断音和/或异音等问题。

音频处理模块 U1 对读取的音频数据进行的调音处理，例如可以包括音效处理、降噪处理、和/或音量控制处理。

在多个音频输入模块中包含至少两个相同类型的音频输入模块时，调音处理还包括对至少两个相同类型的音频输入模块输入的音频数据进行混音处理。

在本发明的实施例中，通过在音频处理系统中设置先入先出缓存模块、多个音频输入模块、和多个音频输出模块，可以使得该音频处理系统能够兼容多种音频数据格式，使得任意格式的音频数据的输入和输出之间能够匹配。而且，还可以同时输入和输出音频数据。

在一个例子中，如图 2 所示，该音频处理系统还可以包括与每一音频输入模块 U3 一一对应的输入循环缓冲模块 U5。输入循环缓冲模块 U5 被设置为将对应音频输入模块 U3 输入的音频数据进行缓冲，以供先入先出缓存模块 U2 读取。

具体的，输入循环缓冲模块 U5 可以是连接在对应的音频输入模块 U3 和先入先出缓冲模块之间。

进一步地，如图 2 所示，该音频处理系统还可以包括与每一音频输出模块一一对应的输出循环缓冲模块 U6。输出循环缓冲模块 U6 被设置为将处理后的音频数据进行缓冲，以供对应的音频输出模块 U4 进行输出。

具体的，该输出循环缓冲模块 U6 可以是连接在音频处理模块 U1 和对

应的音频输出模块 U4 之间。

在一个例子中，每一循环缓冲模块被设置为通过乒乓缓冲机制来缓冲对应的音频数据，包括：输入循环缓冲模块 U5 可以通过乒乓缓冲机制来缓冲对应的音频输入接口 U3 输入的音频数据，以供先入先出缓存模块 U2 读取；输出循环缓冲模块 U6 可以通过乒乓缓冲机制缓冲音频处理模块 U1 处理后的音频数据，以供对应的音频输出模块 U4 读取。

具体的，可以是输入循环缓冲模块 U5 先将对应的音频输入接口 U3 输入的音频数据写入第一缓冲区；在第一缓冲区写满的情况下，产生中断，输入循环缓冲模块 U5 将对应的音频输入接口 U3 输入的音频数据写入第二缓冲区，同时，先入先出缓存模块 U2 从第一缓冲区的第一个字节开始读取音频数据；在第二缓冲区写满的情况下，产生中断，输入循环缓冲模块 U5 将对应的音频输入接口 U3 输入的音频数据写入第一缓冲区，同时，先入先出缓存模块 U2 从第二缓冲区的第一个字节开始读取音频数据。输入循环缓冲模块 U5 依次循环缓存音频数据。

输出循环缓冲模块 U6 可以是先将音频处理模块 U1 处理后的音频数据写入第三缓冲区；在第三缓冲区写满的情况下，产生中断，输出循环缓冲模块 U6 将处理后的音频数据写入第四缓冲区，同时，对应的音频输出模块 U4 从第三缓冲区的第一个字节开始读取音频数据；在第四缓冲区写满的情况下，产生中断，输出循环缓冲模块 U6 将处理后的音频数据写入第三缓冲区，同时，对应的音频输出模块 U4 从第四缓冲区的第一个字节开始读取音频数据。输出循环缓冲模块 U6 依次循环缓存音频数据。

在本实施例中，每个音频输入模块具有一一对应的输入循环缓冲模块，每个音频输出模块具有一一对应的输出循环缓冲模块，可以提升音频数据的吞吐率。

在一个例子中，如图 3 所示，多个音频输入模块中可以包括至少一个 I2S 音频输入模块 U3-1。由于通过 I2S 音频输入模块 U3-1 输入的音频数据是串行的，因此，为了避免音频数据丢失，该音频处理系统还包括与每一个 I2S 音频输入模块 U3-1 一一对应的输入直接内存存取模块 U7，输入直接内存存取模块 U7 被设置为将对应的 I2S 音频输入模块 U3-1 输入的音频

数据传输至输入循环缓冲模块 U5。

输入直接内存存取模块 U7 是通过直接内存存取的方式来传输音频数据的。直接内存存取 (Direct Memory Access, DMA) 是所有现代电脑的重要特征，它允许不同速度的硬件装置来沟通，而不需要依赖于 CPU 的大量中断负载。否则，CPU 需要从来源把每一片段的资料复制到暂存器，然后把它们再次写回到新的地方。在这个时间中，CPU 对于其他的工作来说就无法使用。DMA 传输是将数据从一个地址空间复制到另外一个地址空间。当 CPU 初始化这个传输动作，传输动作本身是由输入直接内存存取模块 U7 来实行和完成。典型的例子就是移动一个外部内存的区块到芯片内部更快的内存区。这样的操作并没有让处理器工作拖延，反而可以被重新排程去处理其他的工作。

类似的，如图 3 所示，多个音频输出模块可以包括至少一个 I2S 音频输出模块 U4-1。那么，音频处理系统还可以包括与每一个 I2S 音频输出模块 U4-1 一一对应的输出直接内存存取模块 U8，输出直接内存存取模块 U8 被设置为将输出循环缓冲模块 U6 缓冲的音频数据传输至对应的 I2S 音频输出模块 U4-1。

输出直接内存存取模块 U8 也是通过直接内存存取的方式来传输音频数据的。

在本实施例中，每一个 I2S 音频输入模块具有一一对应的输入直接内存存取模块，来实现对应的 I2S 音频输入模块与输入循环缓冲模块之间的音频数据的传输。每一个 I2S 音频输出模块具有一一对应的输出直接内存存取模块，来实现对应的 I2S 音频输出模块与输出循环缓冲模块之间的音频数据的传输。这样，可以减轻 CPU 的负载，提升数据吞吐率。

而对于其他类型的音频输入模块，例如是 USB 音频输入模块 U3-2、Wi-Fi 音频输入模块和蓝牙音频输入模块，由于本身可以并行传输，因此，USB 音频输入模块 U3-2、Wi-Fi 音频输入模块和蓝牙音频输入模块与对应的输入循环缓冲模块之间可以不需要连接输入直接内存存取模块。

类似的，对于其他类型的音频输出模块，例如是 USB 音频输出模块 U4-2、Wi-Fi 音频输出模块和蓝牙音频输出模块，由于本身可以并行传输，

因此，USB 音频输出模块 U4-2、Wi-Fi 音频输出模块和蓝牙音频输出模块与对应的输出循环缓冲模块之间可以不需要连接输出直接内存存取模块。

〈例子〉

在如图 3 所示的实施例中，USB 音频输入模块 U3-2、及 USB 音频输出模块 U4-2 可以是用于与其他电子设备连接。I2S 音频输入模块 U3-1 例如可以是用于与其他电子设备或者是音频设备的麦克风连接。I2S 音频输出模块 U4-1 可以是用于与音频设备内的其他功能模块连接。

例子 1

通过本实施例的音频处理系统，可以通过 I2S 音频输入模块 U3-1 或者 USB 音频输入模块 U3-2 输入从电子设备输入的音乐数据。音频处理系统中的音频处理模块 U1 可以对该音乐数据进行 EQ(Equalizer, 均衡器)/DRC (Dynamic Range Control, 动态范围控制) 等音效处理后，经由 I2S 音频输出模块 U4-1 输出给音频设备内的其他功能模块，例如可以是功率放大器、播放芯片、或者数字处理芯片等。

音频处理系统中的音频处理模块 U1 还可以对两个 I2S 音频输入模块 U3-1 输入的音乐数据进行混音处理后，经由 I2S 音频输出模块 U4-1 输出给音频设备内的其他功能模块。

例子 2

通过本实施例的音频处理系统，可以通过两个 I2S 音频输入模块 U3-1 输入麦克风采集的语音数据。音频处理系统中的音频处理模块 U1 可以对该语音数据进行回声消除、降噪等处理后，可以经由 I2S 音频输出模块 U4-1 输出给音频设备内的其他功能模块，也可以经由 USB 音频输出模块 U4-2 输出给其他电子设备。

例子 3

通过本实施例的音频处理系统，可以通过 USB 音频输入模块 U3-2 输入电子设备中的麦克风采集的语音数据。音频处理系统中的音频处理模块 U1 可以对该语音数据进行音量控制、EQ/DRC 等音效处理后，经由 I2S 音频输出模块 U4-1 输出给音频设备内的其他功能模块。

〈音频设备〉

本发明还提供了一种音频设备，可以包括前述的音频处理系统。该音频设备例如可以是手机、平板电脑、MP3、音箱、笔记本电脑等电子产品。

5 本说明书中的各个实施例均采用递进的方式描述，上述各实施例主要重点描述与其他实施例的不同之处，但本领域技术人员应当清楚的是，上述各实施例可以根据需要单独使用或者相互结合使用。以上所描述的系统实施例仅仅是示意性的，其中作为分离部件说明的模块可以是或者也可以不是物理上分开的。

10 虽然已经通过示例对本发明的一些特定实施例进行了详细说明，但是本领域的技术人员应该理解，以上示例仅是为了进行说明，而不是为了限制本发明的范围。本领域的技术人员应该理解，可在不脱离本发明的范围和精神的情况下，对以上实施例进行修改。本发明的范围由所附权利要求来限定。

权利要求书

1、一种音频处理系统，其特征在于，包括音频处理模块、先入先出缓存模块、多个音频输入模块、及多个音频输出模块，所述先入先出缓存模块被设置为读取所述多个音频输入模块输入的音频数据，并进行缓存；
5 所述音频处理模块被设置为读取所述先入先出缓存模块缓存的音频数据进行调音处理，并将处理后的音频数据通过所述音频输出模块进行输出。

2、根据权利要求 1 所述的音频处理系统，其特征在于，所述音频处理系统还包括与每一所述音频输入模块一一对应的输入循环缓冲模块，所述输入循环缓冲模块被设置为将对应的音频输入模块输入的音频数据进行缓冲，以供所述先入先出缓存模块读取。
10

3、根据权利要求 1 所述的音频处理系统，其特征在于，所述音频处理系统还包括与每一所述音频输出模块一一对应的输出循环缓冲模块，所述输出循环缓冲模块被设置为将所述处理后的音频数据进行缓冲，以供对应的音频输出模块进行输出。
15

4、根据权利要求 2 或 3 所述的音频处理系统，其特征在于，每一所述循环缓冲模块被设置为通过乒乓缓冲机制来缓冲对应的音频数据。
20

5、根据权利要求 2 所述的音频处理系统，其特征在于，所述多个音频输入模块包括至少一个 I2S 音频输入模块，所述音频处理系统还包括与每一个所述 I2S 音频输入模块一一对应的输入直接内存存取模块，所述输入直接内存存取模块被设置为将对应的 I2S 音频输入模块输入的音频数据传输至所述输入循环缓冲模块。
25

6、根据权利要求 3 所述的音频处理系统，其特征在于，所述多个音频输出模块包括至少一个 I2S 音频输出模块，所述音频处理系统还包括与

每一个所述 I2S 音频输出模块一一对应的输出直接内存存取模块，所述输出直接内存存取模块被设置为将所述输出循环缓冲模块缓冲的音频数据传输至对应的 I2S 音频输出模块。

5 7、根据权利要求 1 所述的音频处理系统，其特征在于，所述多个音频输入模块包括 I2S 音频输入模块、USB 音频输入模块、光纤音频输入模块、Wi-Fi 音频输入模块、和/或蓝牙音频输入模块；所述多个音频输出模块包括 I2S 音频输出模块、USB 音频输出模块、光纤音频输出模块、Wi-Fi 音频输出模块、和/或蓝牙音频输出模块。

10

8、根据权利要求 1 所述的音频处理系统，其特征在于，所述调音处理包括音效处理、降噪处理、和/或音量控制处理。

9、根据权利要求 1 所述的音频处理系统，其特征在于，所述多个音频输入模块的类型相同，所述调音处理还包括对多个相同类型的音频输入模块输入的音频数据进行混音处理。

15

10、一种音频设备，其特征在于，包括根据权利要求 1-9 中任一项所述的音频处理系统。

20

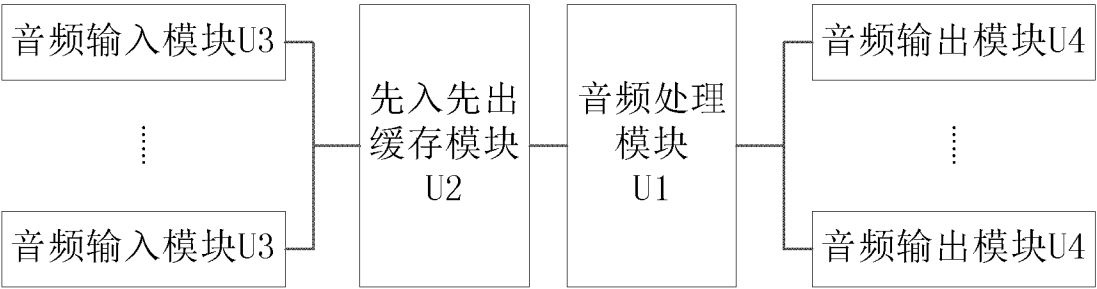


图 1

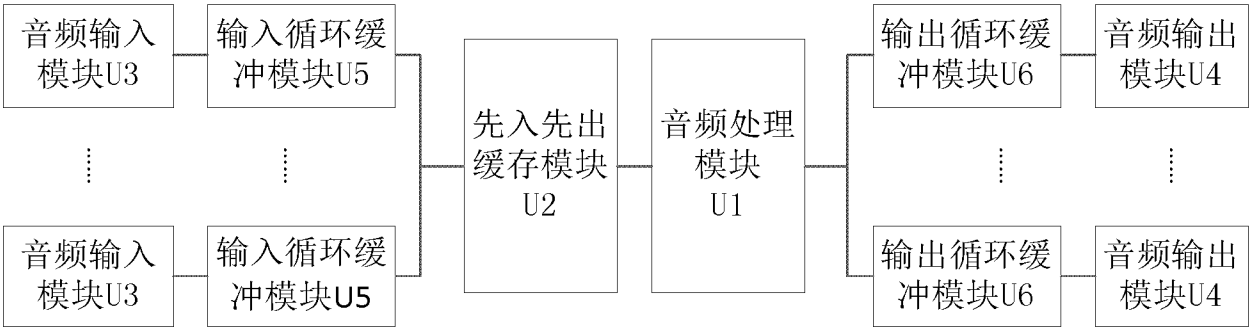


图 2

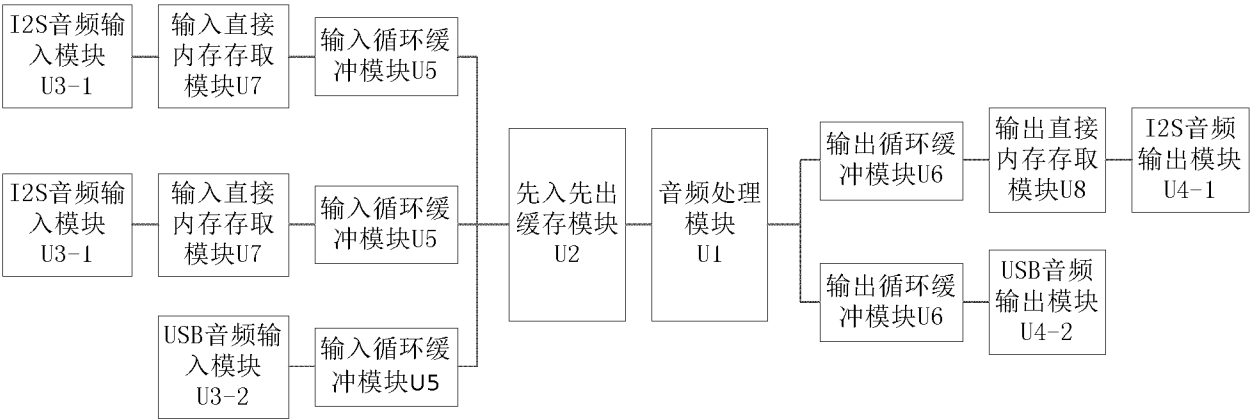


图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/125554

A. CLASSIFICATION OF SUBJECT MATTER

H04R 3/00(2006.01)i; H04M 1/725(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04R; H04M; G11B; G06F; H04N

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT, CNKI: 音频, 处理, 先输入先输出, 先入先出, FIFO, 调音, 缓存. VEN: audio, sound, process+, FIFO, buffer w memory, tun+, attune+.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 106030440 A (AMAZON TECHNOLOGIES, INC.) 12 October 2016 (2016-10-12) claims 1-15, and description, paragraphs [0011]-[0033]	1-10
A	CN 106325804 A (ZTE MICROELECTRONICS TECHNOLOGY CO., LTD.) 11 January 2017 (2017-01-11) entire document	1-10
A	JP 2009289306 A (ALPINE KK) 10 December 2009 (2009-12-10) entire document	1-10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

10 May 2019

Date of mailing of the international search report

29 May 2019

Name and mailing address of the ISA/CN

State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2018/125554

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	106030440	A	12 October 2016	WO	2017005010	A1	12 January 2017
CN	106325804	A	11 January 2017	JP	2016535312	A	10 November 2016
				US	2015066494	A1	05 March 2015
				WO	2015034723	A1	12 March 2015
				EP	3028111	A1	08 June 2016
				US	9633669	B2	25 April 2017
				EP	3028111	A4	05 April 2017
JP	2009289306	A	10 December 2009	None			

国际检索报告

国际申请号

PCT/CN2018/125554

A. 主题的分类 H04R 3/00 (2006.01) i; H04M 1/725 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类														
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) H04R; H04M; G11B; G06F; H04N 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNABS, CNTXT, CNKI: 音频, 处理, 先输入先输出, 先入先出, FIFO, 调音, 缓存。 VEN: audio, sound, process+, FIFO, buffer w memory, tun+, attune+.														
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 106030440 A (亚马逊技术公司) 2016年 10月 12日 (2016 - 10 - 12) 权利要求1-15, 说明书第[0011]-[0033]段</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>CN 106325804 A (深圳市中兴微电子技术有限公司) 2017年 1月 11日 (2017 - 01 - 11) 全文</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>JP 2009289306 A (ALPINE KK) 2009年 12月 10日 (2009 - 12 - 10) 全文</td> <td>1-10</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 106030440 A (亚马逊技术公司) 2016年 10月 12日 (2016 - 10 - 12) 权利要求1-15, 说明书第[0011]-[0033]段	1-10	A	CN 106325804 A (深圳市中兴微电子技术有限公司) 2017年 1月 11日 (2017 - 01 - 11) 全文	1-10	A	JP 2009289306 A (ALPINE KK) 2009年 12月 10日 (2009 - 12 - 10) 全文	1-10
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求												
X	CN 106030440 A (亚马逊技术公司) 2016年 10月 12日 (2016 - 10 - 12) 权利要求1-15, 说明书第[0011]-[0033]段	1-10												
A	CN 106325804 A (深圳市中兴微电子技术有限公司) 2017年 1月 11日 (2017 - 01 - 11) 全文	1-10												
A	JP 2009289306 A (ALPINE KK) 2009年 12月 10日 (2009 - 12 - 10) 全文	1-10												
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。														
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件														
国际检索实际完成的日期 2019年 5月 10日		国际检索报告邮寄日期 2019年 5月 29日												
ISA/CN的名称和邮寄地址 中国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 胡向莉 电话号码 86-10-62411489												

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/125554

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	106030440	A	2016年 10月 12日	WO	2017005010	A1	2017年 1月 12日
CN	106325804	A	2017年 1月 11日	JP	2016535312	A	2016年 11月 10日
				US	2015066494	A1	2015年 3月 5日
				WO	2015034723	A1	2015年 3月 12日
				EP	3028111	A1	2016年 6月 8日
				US	9633669	B2	2017年 4月 25日
				EP	3028111	A4	2017年 4月 5日
JP	2009289306	A	2009年 12月 10日	无			