

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6543938号  
(P6543938)

(45) 発行日 令和1年7月17日(2019.7.17)

(24) 登録日 令和1年6月28日(2019.6.28)

(51) Int.Cl.

F I

G O 1 C 19/5776 (2012.01)

G O 1 C 19/5776

H O 3 B 5/20 (2006.01)

H O 3 B 5/20

A

H O 3 B 5/04 (2006.01)

H O 3 B 5/04

E

請求項の数 18 (全 41 頁)

(21) 出願番号 特願2015-10021 (P2015-10021)  
 (22) 出願日 平成27年1月22日 (2015.1.22)  
 (65) 公開番号 特開2016-133469 (P2016-133469A)  
 (43) 公開日 平成28年7月25日 (2016.7.25)  
 審査請求日 平成30年1月16日 (2018.1.16)

(73) 特許権者 000002369  
 セイコーエプソン株式会社  
 東京都新宿区新宿四丁目1番6号  
 (74) 代理人 100104710  
 弁理士 竹腰 昇  
 (74) 代理人 100090479  
 弁理士 井上 一  
 (74) 代理人 100124682  
 弁理士 黒田 泰  
 (72) 発明者 田中 敦嗣  
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内  
 (72) 発明者 樋口 哲平  
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

最終頁に続く

(54) 【発明の名称】 回路装置、電子機器、移動体及び物理量検出装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

物理量トランスデューサーからのフィードバック信号を受けて、前記物理量トランスデューサーを駆動する駆動回路と、

発振回路を有し、前記発振回路によりクロック信号を生成するクロック信号生成回路と、

前記クロック信号に基づく動作信号により動作する回路を有し、前記物理量トランスデューサーからの検出信号が入力される検出回路と、

前記発振回路の発振周波数を  $f_{os}$  とし、前記物理量トランスデューサーの駆動周波数を  $f_{dr}$  とし、 $i$  を1以上の整数とし、 $j$  を1以上の整数とし、前記動作信号の周波数を  $f_{os}/i$  とした場合に、 $j \times f_{dr} = f_{os}/i$ 、且つ、 $f_{os}/i > f_{dr}$  となるように前記発振周波数  $f_{os}$  を調整する周波数調整値を記憶する記憶部と、

を含むことを特徴とする回路装置。

【請求項2】

請求項1において、

前記記憶部は、

$k$  を1以上の整数とした場合に、 $j \times f_{dr} = k \times f_{os}/i$  が、 $k=1$  のときに成り立ち、且つ、 $k$  が2以上の整数のときに成り立つように、前記発振周波数  $f_{os}$  を調整する前記周波数調整値を記憶することを特徴とする回路装置。

【請求項3】

10

20

請求項 2 に記載の回路装置において、

$j \times f_{dr} = k \times f_{os} / i$  が成り立つときの前記発振周波数を干渉周波数とし、複数の前記干渉周波数のうち隣り合う干渉周波数を第 1 の干渉周波数、第 2 の干渉周波数とした場合に、

前記記憶部は、

前記第 1 の干渉周波数と前記第 2 の干渉周波数との間の周波数に前記発振周波数を設定する前記周波数調整値を記憶することを特徴とする回路装置。

【請求項 4】

物理量トランスデューサーからのフィードバック信号を受けて、前記物理量トランスデューサーを駆動する駆動回路と、

発振回路を有し、前記発振回路によりクロック信号を生成するクロック信号生成回路と

、  
前記クロック信号に基づく動作信号により動作する回路を有し、前記物理量トランスデューサーからの検出信号が入力される検出回路と、

前記発振回路の発振周波数を  $f_{os}$  とし、前記物理量トランスデューサーの駆動周波数を  $f_{dr}$  とし、 $i$  を 1 以上の整数とし、 $j$  を 1 以上の整数とし、 $k$  を 1 以上の整数とし、前記動作信号の周波数を  $f_{os} / i$  とした場合に、 $j \times f_{dr} = \frac{k \times f_{os}}{i}$  となるように前記発振周波数  $f_{os}$  を調整する周波数調整値を記憶する記憶部と、

を含み、

$j \times f_{dr} = k \times f_{os} / i$  が成り立つときの前記発振周波数を干渉周波数とし、複数の前記干渉周波数のうち隣り合う干渉周波数を第 1 の干渉周波数、第 2 の干渉周波数とした場合に、

前記記憶部は、

前記第 1 の干渉周波数と前記第 2 の干渉周波数との間の周波数に前記発振周波数を設定する前記周波数調整値を記憶することを特徴とする回路装置。

【請求項 5】

請求項 3 又は 4 に記載の回路装置において、

前記第 2 の干渉周波数と隣り合う干渉周波数を第 3 の干渉周波数とし、

前記第 1 の干渉周波数と前記第 2 の干渉周波数との間の周波数範囲を第 1 の周波数範囲とし、

前記第 2 の干渉周波数と前記第 3 の干渉周波数との間の周波数範囲を第 2 の周波数範囲とした場合に、

前記記憶部は、

前記第 1 の周波数範囲及び前記第 2 の周波数範囲のうち広い方の周波数範囲に前記発振周波数を設定する前記周波数調整値を記憶することを特徴とする回路装置。

【請求項 6】

請求項 1 乃至 5 のいずれか一項に記載の回路装置において、

前記検出回路には、前記物理量トランスデューサーである第 1 の物理量トランスデューサーからの第 1 の検出信号と、第 2 の物理量トランスデューサーからの第 2 の検出信号が入力されることを特徴とする回路装置。

【請求項 7】

請求項 6 に記載の回路装置において、

前記第 1 の物理量トランスデューサーの前記駆動周波数を第 1 の駆動周波数  $f_{dr1}$  とし、前記第 2 の物理量トランスデューサーの前記駆動周波数を第 2 の駆動周波数  $f_{dr2}$  とし、 $m$  を 1 以上の整数とした場合に、

前記記憶部は、

$j \times f_{dr1} = f_{os} / i$ 、且つ、 $m \times f_{dr2} = f_{os} / i$  となるように前記発振周波数  $f_{os}$  を調整する周波数調整値を記憶することを特徴とする回路装置。

【請求項 8】

請求項 6 又は 7 に記載の回路装置において、

前記検出回路は、

前記第 1 の検出信号に対応する第 1 の入力信号と前記第 2 の検出信号に対応する第 2 の入力信号のサンプリング動作を、前記動作信号であるサンプリングクロック信号に基づいて行う A/D 変換回路を含むことを特徴とする回路装置。

【請求項 9】

請求項 1 乃至 8 のいずれか一項に記載の回路装置において、

前記回路部は、

前記動作信号である動作クロック信号に基づいて、デジタルフィルタ処理を行うデジタル信号処理部を含むことを特徴とする回路装置。

【請求項 10】

請求項 1 乃至 9 のいずれか一項に記載の回路装置において、

前記記憶部は不揮発性メモリであることを特徴とする回路装置。

【請求項 11】

第 1 の物理量トランスデューサからの第 1 のフィードバック信号を受けて、前記第 1 の物理量トランスデューサを駆動し、第 2 の物理量トランスデューサからの第 2 のフィードバック信号を受けて、前記第 2 の物理量トランスデューサを駆動する駆動回路と、

発振回路を有し、前記発振回路によりクロック信号を生成するクロック信号生成回路と、

前記クロック信号に基づく動作信号により動作する回路を有し、前記第 1 の物理量トランスデューサからの第 1 の検出信号と前記第 2 の物理量トランスデューサからの第 2 の検出信号が入力される検出回路と、

を含み、

前記発振回路の発振周波数を  $f_{os}$  とし、前記第 1 の物理量トランスデューサの駆動周波数を第 1 の駆動周波数  $f_{dr1}$  とし、前記第 2 の物理量トランスデューサの駆動周波数を第 2 の駆動周波数  $f_{dr2}$  とし、 $i$  を 1 以上の整数とし、 $j$  を 1 以上の整数とし、 $m$  を 1 以上の整数とし、前記動作信号の周波数を  $f_{os}/i$  とした場合に、

$j \times f_{dr1} = f_{os}/i$ 、且つ、 $m \times f_{dr2} = f_{os}/i$ 、且つ、 $f_{os}/i > f_{dr1}$ 、且つ、 $f_{os}/i > f_{dr2}$  となるように前記発振周波数  $f_{os}$  が調整されていることを特徴とする回路装置。

【請求項 12】

請求項 11 に記載の回路装置において、

前記駆動回路は、

第 3 の物理量トランスデューサからの第 3 のフィードバック信号を受けて、前記第 3 の物理量トランスデューサを駆動し、

前記検出回路には、

前記第 3 の物理量トランスデューサからの第 3 の検出信号が入力され、

前記第 3 の物理量トランスデューサの駆動周波数を第 3 の駆動周波数  $f_{dr3}$  とし、 $p$  を 1 以上の整数とした場合に、

$j \times f_{dr1} = f_{os}/i$ 、 $m \times f_{dr2} = f_{os}/i$ 、且つ、 $p \times f_{dr3} = f_{os}/i$  となるように前記発振周波数  $f_{os}$  が調整されていることを特徴とする回路装置。

【請求項 13】

請求項 12 において、

$k$  を 1 以上の整数とし、 $n$  を 1 以上の整数とし、 $q$  を 1 以上の整数とした場合に、

$j \times f_{dr1} = k \times f_{os}/i$ 、 $m \times f_{dr2} = n \times f_{os}/i$ 、且つ、 $p \times f_{dr3} = q \times f_{os}/i$  となるように前記発振周波数  $f_{os}$  が調整されていることを特徴とする回路装置。

【請求項 14】

請求項 1 乃至 13 のいずれか一項に記載の回路装置を含むことを特徴とする電子機器。

【請求項 15】

10

20

30

40

50

請求項 1 乃至 13 のいずれか一項に記載の回路装置を含むことを特徴とする移動体。

【請求項 16】

物理量トランスデューサーと回路装置を有する物理量検出装置の製造方法であって、  
前記物理量トランスデューサーからのフィードバック信号を受けて、前記物理量トランスデューサーを駆動する駆動回路と、発振回路を有し、前記発振回路によりクロック信号を生成するクロック信号生成回路と、前記クロック信号に基づく動作信号により動作する回路を有し、前記物理量トランスデューサーからの検出信号が入力される検出回路と、を含む前記回路装置を製造する工程と、

前記発振回路の発振周波数を  $f_{os}$  とし、前記物理量トランスデューサーの駆動周波数を  $f_{dr}$  とし、 $i$  を 1 以上の整数とし、 $j$  を 1 以上の整数とし、前記動作信号の周波数を  $f_{os}/i$  とした場合に、 $j \times f_{dr} = f_{os}/i$ 、且つ、 $f_{os}/i > f_{dr}$  となるように前記発振周波数  $f_{os}$  を調整する周波数調整工程と、

を含むことを特徴とする物理量検出装置の製造方法。

【請求項 17】

第 1、第 2 の物理量トランスデューサーと回路装置を有する物理量検出装置の製造方法であって、

前記第 1 の物理量トランスデューサーからの第 1 のフィードバック信号を受けて、前記第 1 の物理量トランスデューサーを駆動し、前記第 2 の物理量トランスデューサーからの第 2 のフィードバック信号を受けて、前記第 2 の物理量トランスデューサーを駆動する駆動回路と、発振回路を有し、前記発振回路によりクロック信号を生成するクロック信号生成回路と、前記クロック信号に基づく動作信号により動作する回路を有し、前記第 1 の物理量トランスデューサーからの第 1 の検出信号と前記第 2 の物理量トランスデューサーからの第 2 の検出信号が入力される検出回路と、を含む前記回路装置を製造する工程と、

前記発振回路の発振周波数を  $f_{os}$  とし、前記第 1 の物理量トランスデューサーの駆動周波数を第 1 の駆動周波数  $f_{dr1}$  とし、前記第 2 の物理量トランスデューサーの前記駆動周波数を第 2 の駆動周波数  $f_{dr2}$  とし、 $i$  を 1 以上の整数とし、 $j$  を 1 以上の整数とし、 $m$  を 1 以上の整数とし、前記動作信号の周波数を  $f_{os}/i$  とした場合に、 $j \times f_{dr1} = f_{os}/i$ 、且つ、 $m \times f_{dr2} = f_{os}/i$ 、且つ、 $f_{os}/i > f_{dr1}$ 、且つ、 $f_{os}/i > f_{dr2}$  となるように前記発振周波数  $f_{os}$  を調整する周波数調整工程と、

を含むことを特徴とする物理量検出装置の製造方法。

【請求項 18】

物理量トランスデューサーと回路装置を有する物理量検出装置の製造方法であって、  
前記物理量トランスデューサーからのフィードバック信号を受けて、前記物理量トランスデューサーを駆動する駆動回路と、発振回路を有し、前記発振回路によりクロック信号を生成するクロック信号生成回路と、前記クロック信号に基づく動作信号により動作する回路を有し、前記物理量トランスデューサーからの検出信号が入力される検出回路と、を含む前記回路装置を製造する工程と、

前記発振回路の発振周波数を  $f_{os}$  とし、前記物理量トランスデューサーの駆動周波数を  $f_{dr}$  とし、 $i$  を 1 以上の整数とし、 $j$  を 1 以上の整数とし、 $k$  を 1 以上の整数とし、前記動作信号の周波数を  $f_{os}/i$  とした場合に、 $j \times f_{dr} = k \times f_{os}/i$  となるように前記発振周波数  $f_{os}$  を調整する周波数調整工程と、

を含み、

$j \times f_{dr} = k \times f_{os}/i$  が成り立つときの前記発振周波数を干渉周波数とし、複数の前記干渉周波数のうち隣り合う干渉周波数を第 1 の干渉周波数、第 2 の干渉周波数とした場合に、

前記周波数調整工程では、

前記第 1 の干渉周波数と前記第 2 の干渉周波数との間の周波数に前記発振周波数を調整することを特徴とする物理量検出装置の製造方法。

【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、回路装置、電子機器、移動体及び物理量検出装置の製造方法等に関する。

## 【背景技術】

## 【0002】

従来より、物理量トランスデューサーからの検出信号に基づいて物理量を検出する回路装置が知られている。ジャイロセンサーを例にとれば、回路装置は物理量として角速度等を検出する。ジャイロセンサーは、例えばデジタルカメラ、スマートフォン等の電子機器や車、飛行機等の移動体に組み込まれ、検出された角速度等の物理量を用いて、手振れ補正、姿勢制御、GPS自律航法等が行われる。ジャイロセンサーの回路装置の従来技術としては例えば特許文献1、特許文献2に開示される技術が知られている。

10

## 【先行技術文献】

## 【特許文献】

## 【0003】

【特許文献1】特開2008-139287号公報

【特許文献2】特開2009-162645号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0004】

特許文献1の従来技術では、検出回路を、物理量トランスデューサーを駆動する駆動回路の駆動信号に基づく信号により動作させているが、駆動信号の駆動周波数はそれほど高くない(例えば50~150kHz)。このため、例えば検出回路にA/D変換回路やDSP部(デジタル信号処理部)などの物理量の検出用の回路を設けた場合に、これらの回路の高速動作の実現が難しいという問題がある。

20

## 【0005】

この場合に、発振回路を有するクロック信号生成回路を回路装置に設け、このクロック信号生成回路により高速のクロック信号を生成する手法を採用すれば、これらの回路の高速動作の実現が可能になる。

## 【0006】

しかしながら、この手法を採用すると、物理量トランスデューサーを駆動する駆動信号の駆動周波数成分が、クロック信号生成回路により生成されたクロック信号に基づく信号により動作する回路に対して影響を及ぼし、検出性能が劣化する可能性がある。

30

## 【0007】

なお、特許文献2には、回路装置にCR発振回路を設け、このCR発振回路により異常検知回路のクロック信号を生成する手法が開示されているが、特許文献2においてクロック信号に基づく信号により動作する回路は、A/D変換回路やDSP部などの物理量の検出用の回路ではない。

## 【0008】

本発明の幾つかの態様によれば、物理量トランスデューサーの駆動周波数成分が、クロック信号生成回路により生成されたクロック信号に基づく信号により動作する回路を有する検出回路に対して影響を及ぼすことによって発生する検出性能の劣化を低減できる回路装置、電子機器、移動体及び物理量検出装置の製造方法等を提供できる。

40

## 【課題を解決するための手段】

## 【0009】

本発明は、上述の課題の少なくとも一部を解決するためになされたものであり、以下の形態または態様として実現することが可能である。

## 【0010】

本発明の一態様は、物理量トランスデューサーからのフィードバック信号を受けて、前記物理量トランスデューサーを駆動する駆動回路と、発振回路を有し、前記発振回路によりクロック信号を生成するクロック信号生成回路と、前記クロック信号に基づく動作用信

50

号により動作する回路を有し、前記物理量トランスデューサーからの検出信号が入力される検出回路と、前記発振回路の発振周波数を  $f_{os}$  とし、 $i$  を 1 以上の整数とし、 $j$  を 1 以上の整数とし、前記動作用信号の周波数を  $f_{os}/i$  とした場合に、 $j \times f_{dr} = f_{os}/i$  となるように前記発振周波数  $f_{os}$  を調整する周波数調整値を記憶する記憶部と、を含む回路装置に係する。

【0011】

本発明の一態様によれば、フィードバック信号を受けた駆動回路により物理量トランスデューサーが駆動され、物理量トランスデューサーからの検出信号が検出回路に入力される。また発振回路を有するクロック信号生成回路により生成されたクロック信号に基づく動作用信号により、検出回路の回路が動作する。そして、発振回路の発振周波数を  $f_{os}$  とし、動作用信号の周波数を  $f_{os}/i$  とした場合に、 $j \times f_{dr} = f_{os}/i$  となるように発振周波数  $f_{os}$  を調整する周波数調整値が、記憶部に記憶される。このようにすれば、記憶部に記憶された周波数調整値を用いて、駆動周波数の高調波成分や基本波成分と動作用信号の周波数成分との干渉を避けた周波数に、発振周波数を設定できるようになる。これにより、物理量トランスデューサーの駆動周波数成分が、クロック信号に基づく信号により動作する回路に対して影響を及ぼすことによって発生する検出性能の劣化を低減することが可能になる。

10

【0012】

また本発明の一態様では、前記記憶部は、 $k$  を 1 以上の整数とした場合に、 $j \times f_{dr} = k \times f_{os}/i$  が、 $k = 1$  のときに成り立ち、且つ、 $k$  が 2 以上の整数のときに成り立つように、前記発振周波数  $f_{os}$  を調整する前記周波数調整値を記憶してもよい。

20

【0013】

このようにすれば、 $j \times f_{dr} = k \times f_{os}/i$  が成り立つ干渉周波数のうち、 $k = 1$  の場合の干渉周波数のみならず、 $k = 2$  の場合の干渉周波数についても、これを避けた周波数に発振周波数を設定して、検出性能の劣化等を低減できるようになる。

【0014】

また本発明の一態様では、 $j \times f_{dr} = k \times f_{os}/i$  が成り立つときの前記発振周波数を干渉周波数とし、複数の前記干渉周波数のうち隣り合う干渉周波数を第 1 の干渉周波数、第 2 の干渉周波数とした場合に、前記記憶部は、前記第 1 の干渉周波数と前記第 2 の干渉周波数との間の周波数に前記発振周波数を設定する前記周波数調整値を記憶してもよい。

30

【0015】

このようにすれば、第 1 の干渉周波数と第 2 の干渉周波数との間の周波数に発振周波数を設定できるようになる。これにより、干渉周波数を避けた周波数への発振周波数の設定が、例えば温度変化等により発振周波数が変動した場合等にも維持できるようになり、検出性能の劣化等を更に効果的に低減できるようになる。

【0016】

また本発明の一態様では、前記第 2 の干渉周波数と隣り合う干渉周波数を第 3 の干渉周波数とし、前記第 1 の干渉周波数と前記第 2 の干渉周波数との間の周波数範囲を第 1 の周波数範囲とし、前記第 2 の干渉周波数と前記第 3 の干渉周波数との間の周波数範囲を第 2 の周波数範囲とした場合に、前記記憶部は、前記第 1 の周波数範囲及び前記第 2 の周波数範囲のうち広い方の周波数範囲に前記発振周波数を設定する前記周波数調整値を記憶してもよい。

40

【0017】

このようにすれば、第 1、第 2 の周波数範囲のうち、より広い方の周波数範囲に発振周波数が設定されるようになるため、例えば温度変化等により発振周波数が変動した場合等にも、発振周波数が干渉周波数に一致してしまう事態を、より効果的に抑制できるようになる。

【0018】

また本発明の一態様では、前記検出回路には、前記物理量トランスデューサーである第

50

1の物理量トランスデューサーからの第1の検出信号と、第2の物理量トランスデューサーからの第2の検出信号が入力されてもよい。

【0019】

このようにすれば第1、第2の物理量トランスデューサーの第1、第2の検出信号に基づいて、第1の物理量トランスデューサーに対応する第1の物理量と、第2の物理量トランスデューサーに対応する第2の物理量の検出が可能になる。

【0020】

また本発明の一態様では、前記第1の物理量トランスデューサーの前記駆動周波数を第1の駆動周波数 $f_{dr1}$ とし、前記第2の物理量トランスデューサーの前記駆動周波数を第2の駆動周波数 $f_{dr2}$ とし、 $m$ を1以上の整数とした場合に、前記記憶部は、 $j \times f_{dr1} - f_{os} / i$ 、且つ、 $m \times f_{dr2} - f_{os} / i$ となるように前記発振周波数 $f_{os}$ を調整する周波数調整値を記憶してもよい。

10

【0021】

このようにすれば、第1の駆動周波数及び第2の駆動周波数の高調波成分や基本波成分と、動作信号の周波数成分との干渉を避けた周波数に、発振周波数を設定できるようになる。これにより、第1の物理量トランスデューサーの第1の駆動周波数成分と、第2の物理量トランスデューサーの第2の駆動周波数成分とが、クロック信号に基づく信号により動作する回路に対して影響を及ぼすことによって発生する検出性能の劣化を低減することが可能になる。

【0022】

20

また本発明の一態様では、前記検出回路は、前記第1の検出信号に対応する第1の入力信号と前記第2の検出信号に対応する第2の入力信号のサンプリング動作を、前記動作信号であるサンプリングクロック信号に基づいて行うA/D変換回路を含んでもよい。

【0023】

このようにすれば、クロック信号生成回路により生成されたクロック信号に基づくサンプリングクロック信号を、A/D変換回路に供給して、第1、第2の検出信号に対応する第1、第2の入力信号のサンプリング動作を、A/D変換回路に行わせることが可能になる。

【0024】

また本発明の一態様では、前記回路部は、前記動作信号である動作クロック信号に基づいて、デジタルフィルタ処理を行うデジタル信号処理部を含んでもよい。

30

【0025】

このようにすれば、クロック信号生成回路により生成されたクロック信号に基づく動作クロック信号を、デジタル信号処理部に供給して、デジタル信号処理部に各種のデジタル信号処理を行わせることが可能になる。

【0026】

また本発明の一態様では、前記記憶部は不揮発性メモリーであってもよい。

【0027】

このようにすれば、例えば回路装置の電源投入時等に不揮発性メモリーから周波数調整値を読み出して、発振回路の発振周波数を調整し、駆動周波数の高調波成分や基本波成分と動作信号の周波数成分との干渉を避けた周波数に、発振周波数を設定できるようになる。

40

【0028】

また本発明の他の態様は、第1の物理量トランスデューサーからの第1のフィードバック信号を受けて、前記第1の物理量トランスデューサーを駆動し、第2の物理量トランスデューサーからの第2のフィードバック信号を受けて、前記第2の物理量トランスデューサーを駆動する駆動回路と、発振回路を有し、前記発振回路によりクロック信号を生成するクロック信号生成回路と、前記クロック信号に基づく動作信号により動作する回路を有し、前記第1の物理量トランスデューサーからの第1の検出信号と前記第2の物理量トランスデューサーからの第2の検出信号が入力される検出回路と、を含み、前記発振回路

50

の発振周波数を  $f_{os}$  とし、前記第 1 の物理量トランスデューサーの駆動周波数を第 1 の駆動周波数  $f_{dr1}$  とし、前記第 2 の物理量トランスデューサーの駆動周波数を第 2 の駆動周波数  $f_{dr2}$  とし、 $i$  を 1 以上の整数とし、 $j$  を 1 以上の整数とし、 $m$  を 1 以上の整数とし、前記動作信号の周波数を  $f_{os}/i$  とした場合に、 $j \times f_{dr1} = f_{os}/i$ 、且つ、 $m \times f_{dr2} = f_{os}/i$  となるように前記発振周波数  $f_{os}$  が調整されている回路装置に係する。

#### 【0029】

本発明の他の態様によれば、第 1、第 2 のフィードバックを信号を受けた駆動回路により第 1、第 2 の物理量トランスデューサーが駆動され、第 1、第 2 の物理量トランスデューサーからの第 1、第 2 の検出信号が検出回路に入力される。また発振回路を有するクロック信号生成回路により生成されたクロック信号に基づく動作信号により、検出回路の回路が動作する。そして、発振回路の発振周波数を  $f_{os}$  とし、動作信号の周波数を  $f_{os}/i$  とし、第 1、第 2 の物理量トランスデューサーの駆動周波数を第 1、第 2 の駆動周波数  $f_{dr1}$ 、 $f_{dr2}$  とした場合に、 $j \times f_{dr1} = f_{os}/i$ 、且つ、 $m \times f_{dr2} = f_{os}/i$  となるように発振周波数  $f_{os}$  が調整される。このようにすれば、第 1、第 2 の物理量トランスデューサーの第 1、第 2 の駆動周波数の高調波成分や基本波成分と、動作信号の周波数成分との干渉を避けた周波数に、発振周波数を設定できるようになる。これにより、第 1、第 2 の物理量トランスデューサーの第 1、第 2 の駆動周波数成分が、クロック信号に基づく信号により動作する回路に対して影響を及ぼすことによって発生する検出性能の劣化を低減することが可能になる。

#### 【0030】

また本発明の他の態様では、前記駆動回路は、第 3 の物理量トランスデューサーからの第 3 のフィードバック信号を受けて、前記第 3 の物理量トランスデューサーを駆動し、前記検出回路には、前記第 3 の物理量トランスデューサーからの第 3 の検出信号が入力され、前記第 3 の物理量トランスデューサーの駆動周波数を第 3 の駆動周波数  $f_{dr3}$  とし、 $p$  を 1 以上の整数とした場合に、 $j \times f_{dr1} = f_{os}/i$ 、 $m \times f_{dr2} = f_{os}/i$ 、且つ、 $p \times f_{dr3} = f_{os}/i$  となるように前記発振周波数  $f_{os}$  が調整されていてもよい。

#### 【0031】

このようにすれば、第 1、第 2、第 3 の物理量トランスデューサーの第 1、第 2、第 3 の駆動周波数の高調波成分や基本波成分と、動作信号の周波数成分との干渉を避けた周波数に、発振周波数を設定できるようになる。これにより、第 1、第 2、第 3 の物理量トランスデューサーの第 1、第 2、第 3 の駆動周波数成分が、クロック信号に基づく信号により動作する回路に対して影響を及ぼすことによって発生する検出性能の劣化を低減することが可能になる。

#### 【0032】

また本発明の他の態様では、 $k$  を 1 以上の整数とし、 $n$  を 1 以上の整数とし、 $q$  を 1 以上の整数とした場合に、 $j \times f_{dr1} = k \times f_{os}/i$ 、 $m \times f_{dr2} = n \times f_{os}/i$ 、且つ、 $p \times f_{dr3} = q \times f_{os}/i$  となるように前記発振周波数  $f_{os}$  が調整されていてもよい。

#### 【0033】

このようにすれば、 $j \times f_{dr1} = k \times f_{os}/i$ 、 $m \times f_{dr2} = n \times f_{os}/i$ 、 $p \times f_{dr3} = q \times f_{os}/i$  が成り立つ干渉周波数のうち、 $k = 1$ 、 $n = 1$ 、 $q = 1$  の場合の干渉周波数のみならず、 $k = 2$ 、 $n = 2$ 、 $q = 2$  の場合の干渉周波数についても、これを避けた周波数に発振周波数を設定して、検出性能の劣化等を低減できるようになる。

#### 【0034】

本発明の他の態様は、上記のいずれかに記載の回路装置を含む電子機器に係する。

#### 【0035】

本発明の他の態様は、上記のいずれかに記載の回路装置を含む移動体に係する。



## 【0036】

また本発明の他の態様は、物理量トランスデューサーと回路装置を有する物理量検出装置の製造方法であって、前記物理量トランスデューサーからのフィードバック信号を受けて、前記物理量トランスデューサーを駆動する駆動回路と、発振回路を有し、前記発振回路によりクロック信号を生成するクロック信号生成回路と、前記クロック信号に基づく動作信号により動作する回路を有し、前記物理量トランスデューサーからの検出信号が入力される検出回路と、を含む前記回路装置を製造する工程と、前記発振回路の発振周波数を  $f_{os}$  とし、 $i$  を1以上の整数とし、 $j$  を1以上の整数とし、前記動作信号の周波数を  $f_{os}/i$  とした場合に、 $j \times f_{dr} = f_{os}/i$  となるように前記発振周波数  $f_{os}$  を調整する周波数調整工程と、を含む物理量検出装置の製造方法に係する。

10

## 【0037】

本発明の他の態様によれば、発振周波数を  $f_{os}$  とし、動作信号の周波数を  $f_{os}/i$  とした場合に、 $j \times f_{dr} = f_{os}/i$  となるように、周波数調整工程により発振周波数  $f_{os}$  が調整される。このようにすれば、駆動周波数の高調波成分や基本波成分と動作信号の周波数成分との干渉を避けた周波数に、発振周波数を設定でき、検出性能の劣化が低減された物理量検出装置の製造が可能になる。

## 【0038】

また本発明の他の態様は、第1、第2の物理量トランスデューサーと回路装置を有する物理量検出装置の製造方法であって、前記第1の物理量トランスデューサーからの第1のフィードバック信号を受けて、前記第1の物理量トランスデューサーを駆動し、前記第2の物理量トランスデューサーからの第2のフィードバック信号を受けて、前記第2の物理量トランスデューサーを駆動する駆動回路と、発振回路を有し、前記発振回路によりクロック信号を生成するクロック信号生成回路と、前記クロック信号に基づく動作信号により動作する回路を有し、前記第1の物理量トランスデューサーからの第1の検出信号と前記第2の物理量トランスデューサーからの第2の検出信号が入力される検出回路と、を含む前記回路装置を製造する工程と、前記発振回路の発振周波数を  $f_{os}$  とし、前記第1の物理量トランスデューサーの駆動周波数を第1の駆動周波数  $f_{dr1}$  とし、前記第2の物理量トランスデューサーの前記駆動周波数を第2の駆動周波数  $f_{dr2}$  とし、 $i$  を1以上の整数とし、 $j$  を1以上の整数とし、 $m$  を1以上の整数とし、前記動作信号の周波数を  $f_{os}/i$  とした場合に、 $j \times f_{dr1} = f_{os}/i$ 、且つ、 $m \times f_{dr2} = f_{os}/i$  となるように前記発振周波数  $f_{os}$  を調整する周波数調整工程と、を含む物理量検出装置の製造方法に係する。

20

30

## 【0039】

本発明の他の態様によれば、発振周波数を  $f_{os}$  とし、動作信号の周波数を  $f_{os}/i$  とし、第1、第2の駆動周波数を  $f_{dr1}$ 、 $f_{dr2}$  とした場合に、 $j \times f_{dr1} = f_{os}/i$ 、且つ、 $m \times f_{dr2} = f_{os}/i$  となるように、周波数調整工程により発振周波数  $f_{os}$  が調整される。このようにすれば、第1、第2の物理量トランスデューサーの第1、第2の駆動周波数の高調波成分や基本波成分と、動作信号の周波数成分との干渉を避けた周波数に、発振周波数を設定でき、検出性能の劣化が低減された物理量検出装置の製造が可能になる。

40

## 【図面の簡単な説明】

## 【0040】

【図1】本実施形態の回路装置の構成例。

【図2】図2(A)～図2(C)は、干渉周波数を避けた周波数に発振周波数を設定する手法の説明図。

【図3】クロック信号生成回路の構成例。

【図4】本実施形態の回路装置、電子機器、ジャイロセンサー（物理量検出装置）の構成例。

【図5】本実施形態の回路装置の詳細な構成例。

【図6】クロック信号に基づく動作信号による検出回路の動作の説明図。

50

【図 7】干渉周波数についての説明図。

【図 8】干渉周波数を避けた周波数に発振周波数を設定する手法の説明図。

【図 9】多軸ジャイロセンサーの場合の回路装置の構成例。

【図 10】多軸ジャイロセンサーの場合の干渉周波数についての説明図。

【図 11】干渉周波数を避けた周波数に発振周波数を設定する手法の説明図。

【図 12】本実施形態の発振周波数設定手法を説明するフローチャート。

【図 13】本実施形態の発振周波数設定手法の説明図。

【図 14】本実施形態の発振周波数設定手法の説明図。

【図 15】クロック信号生成回路の詳細な構成例。

【図 16】図 16 ( A ) は電源電圧固定時の発振周波数の温度特性、図 16 ( B ) は電源電圧生成回路により生成された電源電圧の温度特性を示す図。 10

【図 17】発振周波数の変動率の温度特性を示す図。

【図 18】本実施形態の物理量検出装置の製造方法を説明するフロー図。

【図 19】発振周波数の粗調整である第 1 の周波数調整についての説明図。

【図 20】発振周波数の微調整である第 2 の周波数調整についての説明図。

【図 21】検出回路の詳細な構成例。

【図 22】移動体の一具体例としての自動車の構成を概略的に示す概念図。

【発明を実施するための形態】

【 0 0 4 1 】

以下、本発明の好適な実施の形態について詳細に説明する。なお以下に説明する本実施形態は特許請求の範囲に記載された本発明の内容を不当に限定するものではなく、本実施形態で説明される構成の全てが本発明の解決手段として必須であるとは限らない。 20

【 0 0 4 2 】

#### 1. 回路装置

図 1 に本実施形態の回路装置（検出装置）の基本的な構成例を示す。本実施形態の回路装置は、駆動回路 30 と、検出回路 60 と、記憶部 130 と、クロック信号生成回路 150 を含む。この回路装置と物理量トランスデューサー 18 により物理量検出装置（センサーデバイス）が構成される。なお本実施形態の回路装置、物理量検出装置は図 1 の構成に限定されず、その構成要素の一部を省略したり、他の構成要素を追加するなどの種々の変形実施が可能である。 30

【 0 0 4 3 】

駆動回路 30 は、物理量トランスデューサー 18 からのフィードバック信号 D I を受けて、物理量トランスデューサー 18 を駆動する。例えば駆動回路 30 は、物理量トランスデューサー 18 からのフィードバック信号 D I を受けて、矩形波や正弦波の駆動信号 D Q を物理量トランスデューサー 18 に出力する。これにより物理量トランスデューサー 18 は一定の駆動周波数で駆動されるようになり、例えば駆動周波数に応じた周波数で振動等するようになる。

【 0 0 4 4 】

記憶部 130 は発振周波数の周波数調整値を記憶する。例えば記憶部 130 は不揮発性メモリーにより構成できる。不揮発性メモリーとしては、例えば E P R O M、E E P R O M、或いはフラッシュメモリーなどを用いることができる。E P R O M としては、例えば O T P（ワンタイム P R O M）などを用いることができ、O T P としては、例えば M O N O S（Metal-Oxide-Nitride-Oxide-Silicon）などを用いることができる。なお記憶部 130 として不揮発性メモリー以外の記憶装置（例えばヒューズを用いた記憶装置等）を採用してもよい。 40

【 0 0 4 5 】

クロック信号生成回路 150 は、発振回路 190 を有し、この発振回路 190 によりクロック信号を生成する。即ち発振回路 190 の発振動作によりクロック信号を生成する。発振回路 190 としては、抵抗と容量を用いて発振する C R 発振回路などを用いることができる。 50

## 【 0 0 4 6 】

検出回路 6 0 には、物理量トランスデューサ 1 8 からの検出信号が入力される。そして検出回路 6 0 は、物理量トランスデューサ 1 8 からの検出信号に基づいて物理量（所望信号）の検出処理を行う。また検出回路 6 0 は、クロック信号生成回路 1 5 0 により生成されたクロック信号に基づく動作用信号により動作する回路を有する。図 1 では、クロック信号に基づく動作用信号により動作する回路として、A / D 変換回路 1 0 0 と D S P 部 1 1 0（デジタル信号処理部）が、検出回路 6 0 に設けられている。

## 【 0 0 4 7 】

なお、クロック信号に基づく動作用信号により動作する回路は、これらの回路には限定されない。例えば動作用信号により動作する回路として、A / D 変換回路 1 0 0 と D S P 部 1 1 0 の一方のみを設けてもよいし、A / D 変換回路 1 0 0 と D S P 部 1 1 0 とは異なる物理量の検出用の回路を設けてもよい。

10

## 【 0 0 4 8 】

またクロック信号に基づく動作用信号は、クロック信号を分周した信号であってもよいし、クロック信号と同一周波数の信号（クロック信号自体又はクロック信号をバッファリングした信号）であってもよい。

## 【 0 0 4 9 】

例えば図 1 では、クロック信号に基づく動作用信号は、A / D 変換回路 1 0 0 のサンプリングクロック信号や D S P 部 1 1 0 の動作クロック信号である。これらのサンプリングクロック信号、動作クロック信号は、クロック信号を分周した信号である。例えば A / D 変換回路 1 0 0 は、動作用信号であるサンプリングクロック信号に基づいて、入力信号のサンプリング動作を行う。そして、サンプリングクロック信号に基づいてサンプリングされた信号の A / D 変換を行う。また D S P 部 1 1 0 は、動作用信号である動作クロック信号に基づいて、デジタル信号処理を行う。例えばデジタル信号処理として、デジタルフィルタ処理（ローパスフィルタ処理等）を行う。或いは各種のデジタル補正処理を行う。

20

## 【 0 0 5 0 】

ここで発振回路 1 9 0 の発振周波数を  $f_{os}$  とし、 $i$ 、 $j$  を 1 以上の整数とし、サンプリングクロック信号等の動作用信号の周波数を  $f_{os} / i$  としたとする。 $i = 2$  の場合は、 $i$  はクロック信号の分周比に相当し、 $f_{os} / i$  は、分周比  $i$  で分周されたサンプリングクロック信号等の動作用信号の周波数になる。

30

## 【 0 0 5 1 】

この場合に本実施形態では、記憶部 1 3 0 は、 $j \times f_{dr} = f_{os} / i$  となるように発振周波数  $f_{os}$  を調整する周波数調整値を記憶する。換言すれば、記憶部 1 3 0 に記憶された周波数調整値により、 $j \times f_{dr}$  と  $f_{os} / i$  とが異なるように、発振周波数  $f_{os}$  が設定されている。更に望ましくは、 $k$  を 1 以上の整数とした場合に、記憶部 1 3 0 は、 $j \times f_{dr} = k \times f_{os} / i$  となるように発振周波数  $f_{os}$  を調整する周波数調整値を記憶する。例えば、 $j \times f_{dr} = k \times f_{os} / i$  が、 $k = 1$  のときに成り立ち、且つ、 $k$  が 2 以上の整数のときに成り立つように、発振周波数  $f_{os}$  を調整する周波数調整値を記憶する。即ち、干渉周波数を避けた周波数に発振周波数  $f_{os}$  を設定するための周波数調整値を、記憶部 1 3 0 は記憶する。後述する図 3 の可変容量回路 1 9 7 により発振周波数を調整する場合には、可変容量回路 1 9 7 の容量調整値が周波数調整値になり、この容量調整値が記憶部 1 3 0 に記憶される。

40

## 【 0 0 5 2 】

ここで記憶部 1 3 0 は例えば不揮発性メモリである。この場合には、この不揮発性メモリに周波数調整値が書き込まれて記憶される。こうすることで、回路装置の電源投入時等に、記憶部 1 3 0 である不揮発性メモリから周波数調整値が読み出され、この周波数調整値により発振回路 1 9 0 の発振周波数の調整が行われるようになる。即ち、干渉周波数を避けた周波数に発振周波数が設定され、当該発振周波数で発振する発振回路 1 9 0 によりクロック信号が生成される。そして、このクロック信号に基づくサンプリングクロ

50

ック信号や動作クロック信号に基づいて、検出回路 60 の A / D 変換回路 100 や DSP 部 110 が動作するようになる。

【0053】

図 2 ( A ) ~ 図 2 ( C ) は干渉周波数を避けた周波数に発振周波数を設定する本実施形態の手法の説明図である。

【0054】

図 2 ( A ) では、横軸は発振周波数であり、縦軸が検出値ばらつき（角速度コードばらつき等）を示している。図 2 ( A ) では、 $f_{in1}$ 、 $f_{in2}$ 、 $f_{in3}$  が干渉周波数であり、これらの干渉周波数では、検出回路 60 の検出値ばらつきが発生している。例えば後述するように、本実施形態の回路装置の構成では、駆動周波数成分（高調波成分、基本波成分）が、駆動回路 30 側から検出回路 60 側に回り込んでしまう事態が発生する。そして駆動周波数成分のノイズが乗った入力信号が、A / D 変換回路 100 に入力される。この場合に A / D 変換回路 100 が、クロック信号を分周したサンプリングクロック信号でサンプリングすると、駆動周波数成分とサンプリング周波数成分とが一致する干渉周波数において、検出値ばらつきが生じ、検出回路 60 の検出性能が劣化する。

【0055】

例えば図 2 ( A ) に示すように、干渉周波数は  $j \times f_{dr} = f_{os} / i$  が成り立つときの発振周波数である。即ち、干渉周波数を  $f_{in}$  とすると、 $f_{os} = f_{in}$  の場合に、 $j \times f_{dr} = f_{os} / i$  の関係式が成り立つ。例えば図 2 ( A ) において、 $f_{in1}$ 、 $f_{in2}$ 、 $f_{in3}$  が干渉周波数であり、 $f_{os} = f_{in1}$ 、 $f_{in2}$ 、 $f_{in3}$  の場合に、各々、 $j \times f_{dr} = f_{os} / i = f_{in1} / i$ 、 $j \times f_{dr} = f_{os} / i = f_{in2} / i$ 、 $j \times f_{dr} = f_{os} / i = f_{in3} / i$  の干渉条件が成り立っている。

【0056】

そして図 2 ( A ) に示すように、本実施形態では、干渉周波数  $f_{in1}$ 、 $f_{in2}$ 、 $f_{in3}$  を避けた周波数に、発振周波数  $f_{os}$  が設定される。例えば発振周波数  $f_{os} = f_{os1}$  は、干渉周波数  $f_{in1}$  と  $f_{in2}$  の中間の周波数であり、発振周波数  $f_{os} = f_{os2}$  は、干渉周波数  $f_{in2}$  と  $f_{in3}$  の中間の周波数である。

【0057】

このように本実施形態では、 $j \times f_{dr} = f_{os} / i$  が成り立つ干渉周波数  $f_{in1}$ 、 $f_{in2}$ 、 $f_{in3}$  を避けた周波数に発振周波数  $f_{os}$  を設定する。即ち、 $j \times f_{dr} = f_{os} / i$  となるように発振周波数  $f_{os}$  が調整され、その周波数調整値が記憶部 130 に記憶される。このように干渉周波数を避けた周波数に発振周波数を設定することで、検出値ばらつきの発生による検出回路 60 の検出性能の劣化を低減できるようになる。

【0058】

図 2 ( B ) においても、横軸は発振周波数であり、縦軸が検出値ばらつきを示している。図 2 ( B ) では、 $f_{in1} \sim f_{in3}$ 、 $f_{in4} \sim f_{in8}$  が干渉周波数であり、これらの干渉周波数では、検出回路 60 の検出値ばらつきが発生している。そして干渉周波数  $f_{in1} \sim f_{in3}$  では、検出値ばらつきが大きく、干渉周波数  $f_{in4} \sim f_{in8}$  では、 $f_{in1} \sim f_{in3}$  に比べて、検出値ばらつきは小さい。

【0059】

そして図 2 ( B ) では、干渉周波数は、 $j \times f_{dr} = k \times f_{os} / i$  が成り立つときの発振周波数である。即ち、図 2 ( A ) は、 $j \times f_{dr} = k \times f_{os} / i$  の干渉条件において、 $k = 1$  となる場合である。一方、図 2 ( B ) は、 $j \times f_{dr} = k \times f_{os} / i$  の干渉条件において、 $k = 1$  となる場合及び  $k = 2$  となる場合である。 $k = 1$  となる場合の干渉周波数が  $f_{in1} \sim f_{in3}$  であり、これらの干渉周波数では、検出値ばらつきは大きい。一方、 $k = 2$  となる場合の干渉周波数が  $f_{in4} \sim f_{in8}$  であり、これらの干渉周波数では、 $f_{in1} \sim f_{in3}$  に比べて、検出値ばらつきは小さい。

【0060】

そして図 2 ( B ) に示すように、本実施形態では、干渉周波数  $f_{in1} \sim f_{in3}$ 、 $f_{in4} \sim f_{in8}$  を避けた周波数に、発振周波数  $f_{os}$  が設定される。例えば発振周波数

10

20

30

40

50

$f_{os} = f_{os3}$  は、干渉周波数  $f_{in5}$  と  $f_{in2}$  の中間の周波数である。干渉周波数  $f_{in5}$  と  $f_{in2}$  の間の周波数範囲は、他の干渉周波数のペア間の周波数範囲よりも広い周波数範囲になっている。

#### 【0061】

このように本実施形態では、 $j \times f_{dr} = k \times f_{os} / i$  が成り立つ干渉周波数  $f_{in1} \sim f_{in3}$ 、 $f_{in3} \sim f_{in8}$  を避けた周波数に発振周波数  $f_{os}$  を設定する。即ち、 $j \times f_{dr} = k \times f_{os} / i$  となるように発振周波数  $f_{os}$  が調整され、その周波数調整値が記憶部 130 に記憶される。これにより検出値ばらつきの発生による検出回路 60 の検出性能の劣化を低減できるようになる。

#### 【0062】

例えば、 $j \times f_{dr} = k \times f_{os} / i$  が成り立つときの発振周波数  $f_{os}$  を干渉周波数とし、複数の干渉周波数のうち隣り合う干渉周波数を第1の干渉周波数、第2の干渉周波数としたとする。例えば図2(B)では、第1の干渉周波数は  $f_{in5}$  であり、第2の干渉周波数は  $f_{in2}$  である。この場合に記憶部 130 は、第1の干渉周波数  $f_{in2}$  と第2の干渉周波数  $f_{in5}$  の間の周波数に発振周波数  $f_{os} = f_{os3}$  を設定する周波数調整値を記憶する。即ち、その周波数  $f_{os3}$  に発振周波数  $f_{os}$  を設定するための周波数調整値が、記憶部 130 に記憶される。

#### 【0063】

図2(A)においても、第1の周波数  $f_{in1}$  と第2の周波数  $f_{in2}$  の間の周波数に発振周波数  $f_{os} = f_{os1}$  が設定され、その周波数  $f_{os1}$  に発振周波数  $f_{os}$  を設定するための周波数調整値が記憶部 130 に記憶される。或いは、第1の周波数  $f_{in2}$  と第2の周波数  $f_{in3}$  の間の周波数に発振周波数  $f_{os} = f_{os2}$  が設定され、その周波数  $f_{os2}$  に発振周波数  $f_{os}$  を設定するための周波数調整値が記憶部 130 に記憶される。図2(A)では、 $f_{in1}$  と  $f_{in2}$  の間の周波数範囲の方が、 $f_{in2}$  と  $f_{in3}$  の間の周波数範囲よりも広い場合、 $f_{in1}$  と  $f_{in2}$  の間の周波数である  $f_{os1}$  に、発振周波数  $f_{os}$  を設定することが望ましい。

#### 【0064】

また図2(C)では、複数の干渉周波数  $f_{ina}$ 、 $f_{inb}$ 、 $f_{inc}$ 、 $f_{ind}$ 、 $f_{ine}$  は、 $j \times f_{dr} = k \times f_{os} / i$  が成り立つときの発振周波数である。これらの複数の干渉周波数  $f_{ina} \sim f_{ine}$  のうち隣り合う干渉周波数を、第1の干渉周波数  $f_{ina}$ 、第2の干渉周波数  $f_{inb}$  とする。また第2の干渉周波数  $f_{inb}$  と隣り合う干渉周波数を第3の干渉周波数  $f_{inc}$  とする。そして第1の干渉周波数  $f_{ina}$  と第2の干渉周波数  $f_{inb}$  の間の周波数範囲を第1の周波数範囲 FG1 とし、第2の干渉周波数  $f_{inb}$  と第3の干渉周波数  $f_{inc}$  の間の周波数範囲を第2の周波数範囲 FG2 とする。

#### 【0065】

この場合に本実施形態では、第1の周波数範囲 FG1 と第2の周波数範囲 FG2 のうち広い方の周波数範囲に発振周波数を設定する。即ち、記憶部 130 は、第1、第2の周波数 FG1、FG2 のうち広い方の周波数範囲に発振周波数を設定する周波数調整値を記憶する。

#### 【0066】

例えば図2(C)では、第2の周波数範囲 FG2 に比べて第1の周波数範囲 FG1 の方が周波数範囲が広い。従って、この場合には、第1の周波数範囲 FG1 内に発振周波数  $f_{os} = f_{osab}$  が設定される。そして、発振周波数  $f_{os} = f_{osab}$  に設定するための周波数調整値が、記憶部 130 に記憶される。

#### 【0067】

より具体的には、図2(C)において、隣合う干渉周波数の周波数範囲 FG1、FG2、FG3、FG4 のうち、最も広い周波数範囲が検索され、その最も広い周波数範囲に発振周波数が設定される。例えば図2(C)では、周波数範囲 FG1 ~ FG4 の中で、周波数範囲 FG1 が最も広い周波数範囲になっている。従って、この場合には周波数範囲 FG1 に発振周波数  $f_{os} = f_{osab}$  を設定する周波数調整値が求められ、この周波数調整

10

20

30

40

50

値が記憶部 130 に記憶されることになる。

【0068】

図3にクロック信号生成回路150の構成例を示す。図3では、図1の発振回路190がCR発振回路170により実現されている。なおクロック信号生成回路150は図3の構成に限定されず、その構成要素の一部を省略したり、他の構成要素を追加するなどの種々の変形実施が可能である。

【0069】

電圧生成回路160は電源電圧VDOSを生成して、CR発振回路170に供給する。例えば後述するように仕事関数差に基づく電源電圧VDOSを生成して供給する。

【0070】

CR発振回路170は、キャパシターCと、可変抵抗回路196と、可変容量回路197と、増幅回路180（バッファ回路）を有する。CR発振回路170は、電源電圧VDOSが供給されて動作して、クロック信号CLK（発振信号）を生成する。具体的にはCR発振回路170は、キャパシターと抵抗で構成されるRC回路を用いて、信号を入力に帰還して発振信号を生成する。そして、生成された発振信号を波形整形した信号がクロック信号CLKとして出力される。

【0071】

増幅回路180（反転増幅回路）はインバーター回路IV0、IV1、IV2を有する。インバーター回路IV1の出力は、キャパシターCを介して、増幅回路180の入力ノードNIに帰還される。インバーター回路IV2の出力は、可変抵抗回路196（R）を介して、増幅回路180の入力ノードNIに帰還される。インバーター回路IV0の入力が増幅回路180の入力になる。

【0072】

インバーター回路IV2から出力される発振信号はインバーター回路IV3により波形整形されて、矩形波のクロック信号CLKとして出力される。例えば発振信号は、立ち上がりエッジ及び立ち下がりエッジが鈍った波形となっている。インバーター回路IV3は、このような波形の発振信号を、立ち上がりエッジ及び立ち下がりエッジが急峻な矩形波に、波形整形する。なお、インバーター回路IV3の後段に分周回路を設け、クロック信号CLKを分周することで得られた1又は複数のクロック信号を出力するようにしてもよい。

【0073】

このように図3では、図1の発振回路190がCR発振回路170により実現される。そしてCR発振回路170の可変抵抗回路196が、第1の周波数調整部として機能し、発振周波数の第1の周波数調整が実現される。この可変抵抗回路196は、増幅回路180の信号を増幅回路180の入力ノードNIに帰還する抵抗回路になっている。

【0074】

またCR発振回路170の可変容量回路197が、第2の周波数調整部として機能し、発振周波数の第2の周波数調整が実現される。この可変容量回路197は、増幅回路180の出力ノードNQに設けられる。即ち、可変容量回路197の容量の一端が増幅回路180の出力ノードNQに接続される。

【0075】

なお可変抵抗回路196や可変容量回路197の接続構成は図3に限定されず、種々の変形実施が可能である。例えば図3では、増幅回路180の最終段のインバーター回路IV2の出力を、可変抵抗回路196を介して増幅回路180の入力ノードNIに帰還している。しかし、例えば増幅回路180の1段目のインバーター回路IV0の出力を、可変抵抗回路196を介して増幅回路180の入力ノードNIに帰還する構成にしてもよい。また可変容量回路197の接続位置も図3の位置に限定されず、RC回路の容量値を変更できる接続構成であれば、種々の変形実施が可能である。

【0076】

例えば図3では、物理量トランスデューサー18と回路装置とが接続される前において

10

20

30

40

50

、C R 発振回路 170 の発振周波数が、第 1 の周波数調整部として機能する可変抵抗回路 196 により調整される。即ち、可変抵抗回路 196 は、その抵抗値が可変に調整可能な回路になっており、可変抵抗回路 196 の抵抗値を変化させることで、R C 回路の抵抗値が変化して、C R 発振回路 170 の発振周波数が調整される。

【0077】

一方、物理量トランスデューサ 18 と回路装置とが接続された状態において、C R 発振回路 170 の発振周波数が、第 2 の周波数調整部として機能する可変容量回路 197 により調整される。即ち、可変容量回路 197 は、その容量値が可変に調整可能な回路になっており、可変容量回路 197 の容量値を変化させることで、R C 回路の容量値が変化して、発振回路 170 の発振周波数が調整される。

10

【0078】

このようにすることで、物理量トランスデューサ 18 と回路装置とが接続される前の状態での、発振周波数の第 1 の周波数調整（粗調整）と、物理量トランスデューサ 18 と回路装置とが接続された状態での、発振周波数の第 2 の周波数調整（微調整）を実現できる。

【0079】

ここで、可変抵抗回路 196（広義には第 1 の周波数調整部）が行う第 1 の周波数調整は、例えば発振回路 190 の発振周波数の粗調整である。可変容量回路 197（広義には第 2 の周波数調整部）が行う第 2 の周波数調整は、例えば発振周波数の微調整である。例えば第 2 の周波数調整は第 1 の周波数調整よりも調整分解能が高い。また例えば第 1 の周波数調整の調整範囲は広く、第 2 の周波数調整の調整範囲は第 1 の周波数調整の調整範囲よりも狭い。

20

【0080】

例えば回路装置のチップは半導体ウェハをダイシングすることで形成される。この回路装置と物理量トランスデューサ 18 は、物理量検出装置（センサデバイス）のパッケージに収納される。そして回路装置の端子と物理量トランスデューサ 18 の端子とが金属製のワイヤ等により電氣的に接続される。即ち、物理量検出装置は、パッケージと、物理量トランスデューサ 18 と、物理量トランスデューサ 18 に接続されて物理量トランスデューサ 18 と共にパッケージに収納される回路装置（半導体チップ）と、により構成される。可変抵抗回路 196 が行う第 1 の周波数調整は、このような回路装置と物理量トランスデューサ 18 の接続前に行われる発振周波数の調整である。一方、可変容量回路 197 が行う第 2 の周波数調整は、回路装置と物理量トランスデューサ 18 の接続後に行われる発振周波数の調整である。

30

【0081】

例えば第 1 の周波数調整は、半導体ウェハの状態での検査において行われる。例えば、複数の回路装置が形成された半導体ウェハが製造され、この半導体ウェハの状態で、テスターにより各回路装置のパッドへのプロービングが行われて、各回路装置の検査が実行される。そして、この検査において、例えば各回路装置の発振周波数が測定され、可変抵抗回路 196 による発振周波数の調整（粗調整）が行われる。この発振周波数の調整は、例えば後述するヒューズカットなどにより実現できる。なお第 1 の周波数調整は、回路装置と物理量トランスデューサ 18 の接続前に行われるものであればよく、このような半導体ウェハの状態で行われる発振周波数の調整には限定されない。

40

【0082】

このようにして第 1 の周波数調整が行われた後、半導体ウェハのダイシングが行われ、各回路装置のチップが分離される。そして、回路装置と物理量トランスデューサ 18 がパッケージに収納される共に電氣的に接続されて、物理量検出装置が製造される。この物理量検出装置のモジュール検査において、可変容量回路 197 による第 2 の周波数調整が行われる。即ち、粗調整であった第 1 の周波数調整に対して、微調整の第 2 の周波数調整が行われる。具体的には、例えば後述するように、駆動周波数が測定され、干渉周波数を避けた周波数に、発振回路 190 の発振周波数を設定する第 2 の周波数調整が行われる

50

。

## 【 0 0 8 3 】

例えば物理量トランスデューサー 1 8 により物理量を検出するこれまでの回路装置では、検出回路 6 0 が有する回路において、物理量トランスデューサー 1 8 の駆動周波数に起因する干渉により検出性能が劣化する可能性があった。即ち、検出回路 6 0 は、クロック信号生成回路 1 5 0 により生成されたクロック信号に基づく信号（サンプリングクロック信号、動作クロック信号）により動作する回路である A / D 変換回路 1 0 0 や D S P 部 1 1 0 を有する。そして、これらの回路を有する検出回路 6 0 に対して、物理量トランスデューサー 1 8 の駆動周波数に起因する干渉の影響が及び、検出回路 6 0 の検出性能の劣化等が生じる可能性がある。例えば回路装置に物理量トランスデューサー 1 8 が接続されると、駆動回路 3 0 の駆動周波数成分と、検出回路 6 0 の動作周波数との干渉により、検出回路 6 0 の検出性能が劣化する場合がある。

10

## 【 0 0 8 4 】

この点、本実施形態によれば、物理量トランスデューサー 1 8 と回路装置が接続された後にも、可変容量回路 1 9 7 による発振周波数の第 2 の周波数調整が可能になる。従って、この第 2 の周波数調整により、発振回路 1 9 0 の発振周波数を微調整することで、物理量トランスデューサー 1 8 の駆動周波数に起因する干渉による検出回路 6 0 の検出性能の劣化を低減することが可能になる。

## 【 0 0 8 5 】

例えば、検出回路 6 0 側へ駆動周波数成分が回り込むと、図 2 ( A ) ~ 図 2 ( C ) で説明したように、駆動周波数成分と、クロック信号に基づく動作信号（サンプリングクロック信号等）の周波数成分とが一致してしまうという干渉周波数の問題が生じる。このような干渉周波数の問題が生じると、検出回路 6 0 の検出値ばらつき等が発生し、検出性能が劣化する。

20

## 【 0 0 8 6 】

本実施形態によれば、このような場合にも、可変容量回路 1 9 7 による周波数調整（第 2 の周波数調整）により、干渉周波数を避けた周波数に発振周波数を設定することが可能になり、上記のような検出性能の劣化を低減できる。具体的には図 2 ( A )、図 2 ( B ) で説明したように、 $j \times f_{dr} \quad k \times f_{os} / i$  ( $j \times f_{dr} \quad f_{os} / i$ ) となるように、発振周波数  $f_{os}$  を調整する周波数調整値が求められ、記憶部 1 3 0 に記憶される。即ち、 $j \times f_{dr} \quad k \times f_{os} / i$  に設定する周波数調整値として、可変容量回路 1 9 7 の容量調整値が求められ、この容量調整値が記憶部 1 3 0 に記憶される。そして、回路装置の電源投入時等には、例えば不揮発性メモリーである記憶部 1 3 0 から、容量調整が読み出されて、可変容量回路 1 9 7 の容量値が調整される。このようにすることで、干渉周波数を避けた周波数に発振周波数を設定することが可能になる。

30

## 【 0 0 8 7 】

特に駆動回路 3 0 により物理量トランスデューサー 1 8 を駆動する場合には、物理量トランスデューサー 1 8 の素子ばらつきにより、駆動周波数にもばらつきが生じる。このため、駆動周波数成分に基づく干渉周波数にもばらつきによる変動が生じる。また発振回路 1 9 0 の発振周波数も、温度変化により変動する。このように駆動周波数や発振周波数が変動した場合にも、本実施形態によれば、粗調整である可変抵抗回路 1 9 6 による第 1 の周波数調整の後に、微調整である可変容量回路 1 9 7 による第 2 の周波数調整を行うことで、干渉周波数を避けた周波数への発振周波数の設定が容易になるという利点がある。

40

## 【 0 0 8 8 】

また本実施形態では、発振回路 1 9 0 を有するクロック信号生成回路 1 5 0 を回路装置に設け、生成されたクロック信号に基づく動作信号により、検出回路 6 0 の A / D 変換回路 1 0 0 や D S P 部 1 1 0 を動作させている。従って、駆動回路 3 0 の駆動信号に基づく信号によりこれらの回路を動作させる場合に比べて、回路の高速動作を実現できる。

## 【 0 0 8 9 】

即ち、従来では、駆動回路 3 0 の駆動信号に基づく信号により、検出回路 6 0 の回路を

50



動作させており、駆動信号の周波数はそれほど高くないため（例えば50～150kHz）、当該回路の高速動作を実現できなかった。例えばA/D変換回路100の高速なA/D変換動作や、DSP部110の高速なデジタル信号処理を実現できなかった。

#### 【0090】

この点、本実施形態では、クロック信号生成回路150の発振回路190により、例えば5MHz以上というような高速な原振クロックを生成し、この原振クロックを分周したサンプリングクロック信号や動作クロック信号を用いて、A/D変換回路100やDSP部110を動作させることができる。従って、これらの各回路での処理を高速に終了させたり、駆動信号に基づく信号では実現できなかった処理を実現することなどが可能になる。

10

#### 【0091】

そして、このような回路動作の高速化のために、クロック信号生成回路150のクロック信号に基づく動作用信号により、検出回路60の回路を動作させると、駆動信号に基づく信号により、検出回路60の回路を動作させる場合には発生していなかった問題が生じることが判明した。即ち図2（A）～図2（C）で説明したように、駆動信号の周波数成分と、サンプリングクロック信号等の動作用信号の周波数成分との干渉の問題が生じ、検出回路60の検出性能の劣化等の問題を招く。

#### 【0092】

この点、本実施形態では、物理量トランスデューサ18と回路装置の接続前の第1の周波数調整に加えて、物理量トランスデューサ18と回路装置の接続後の第2の周波数調整が可能になっている。そして、可変容量回路197による第2の周波数調整により、 $j \times f_{dr} \quad k \times f_{os} / i$ となるように、発振周波数 $f_{os}$ を調整する周波数調整値（容量調整値）が求められ、記憶部130に記憶される。従って、物理量トランスデューサ18と回路装置が接続されて、駆動回路30側から検出回路60側に駆動周波数成分が回り込むことで発生する干渉周波数の問題を、可変容量回路197による周波数調整により回避することが可能になる。従って、検出回路60の回路の高速動作を実現しながら、物理量トランスデューサ18の駆動周波数成分が、クロック信号に基づく信号により動作する回路に対して及ぼす悪影響についても、低減できるようになる。

20

#### 【0093】

##### 2. 電子機器、ジャイロセンサー、回路装置の詳細な構成

30

図4に、本実施形態の回路装置20、この回路装置20を含むジャイロセンサー510（広義には物理量検出装置）、このジャイロセンサー510を含む電子機器500の詳細な構成例を示す。

#### 【0094】

なお回路装置20、電子機器500、ジャイロセンサー510は図4の構成に限定されず、その構成要素の一部を省略したり、他の構成要素を追加するなどの種々の変形実施が可能である。また本実施形態の電子機器500としては、デジタルカメラ、ビデオカメラ、スマートフォン、携帯電話機、カーナビゲーションシステム、ロボット、ゲーム機、時計、健康器具、或いは携帯型情報端末等の種々の機器を想定できる。また以下では、物理量トランスデューサが圧電型の振動片（振動ジャイロ）であり、センサーがジャイロセンサーである場合を例にとり説明するが、本発明はこれに限定されない。例えばシリコン基板などから形成された静電容量検出方式の振動ジャイロや、角速度情報と等価な物理量や角速度情報以外の物理量を検出する物理量トランスデューサ等にも本発明は適用可能である。

40

#### 【0095】

電子機器500はジャイロセンサー510と処理部520を含む。またメモリー530、操作部540、表示部550を含むことができる。処理部520（CPU、MPU等）はジャイロセンサー510等の制御や電子機器500の全体制御を行う。また処理部520は、ジャイロセンサー510により検出された角速度情報（広義には物理量）に基づいて処理を行う。例えば角速度情報に基づいて、手ぶれ補正、姿勢制御、GPS自律航法な

50

どのための処理を行う。メモリー 530 (ROM、RAM等)は、制御プログラムや各種データを記憶したり、ワーク領域やデータ格納領域として機能する。操作部 540はユーザーが電子機器 500を操作するためのものであり、表示部 550は種々の情報をユーザーに表示する。

#### 【0096】

ジャイロセンサー 510 (物理量検出装置)は、振動片 10と回路装置 20を含む。図 4の振動片 10 (広義には物理量トランスデューサー)は、水晶などの圧電材料の薄板から形成される音叉型の圧電振動片であり、駆動用振動片 11、12と、検出用振動片 16、17を有する。駆動用振動片 11、12には駆動端子 2、4が設けられ、検出用振動片 16、17には検出端子 6、8が設けられている。

10

#### 【0097】

回路装置 20は、駆動回路 30、検出回路 60、記憶部 130、制御部 140、クロック信号生成部 150を含む。なお、これらの構成要素の一部を省略したり、他の構成要素を追加するなどの種々の変形実施が可能である。

#### 【0098】

駆動回路 30は、駆動信号 (駆動電圧)を出力して振動片 10を駆動する。そして振動片 10からフィードバック信号を受け、これにより振動片 10を励振させる。検出回路 60は、駆動信号により駆動される振動片 10から検出信号 (検出電流、電荷)を受け、検出信号から、振動片 10に印加された物理量に応じた所望信号 (コリオリ力信号)を検出 (抽出)する。

20

#### 【0099】

具体的には、駆動回路 30からの交流の駆動信号 (駆動電圧)が駆動用振動片 11の駆動端子 2に印加される。すると逆圧電効果によって駆動用振動片 11が振動を開始し、音叉振動により駆動用振動片 12も振動を開始する。この時、駆動用振動片 12の圧電効果によって発生する電流 (電荷)が、駆動端子 4からフィードバック信号として駆動回路 30にフィードバックされる。これにより振動片 10を含む発振ループが形成される。

#### 【0100】

駆動用振動片 11、12が振動すると、検出用振動片 16、17が図 4に示す方向に振動速度  $v$  で振動する。すると、検出用振動片 16、17の圧電効果によって発生する電流 (電荷)が、検出信号 (第 1、第 2の検出信号)として検出端子 6、8から出力される。すると、検出回路 60は、この振動片 10からの検出信号を受け、コリオリ力に応じた信号である所望信号 (所望波)を検出する。即ち、検出軸 19を中心に振動片 10 (ジャイロセンサー)が回転すると、振動速度  $v$  の振動方向と直交する方向にコリオリ力  $F_c$  が発生する。例えば検出軸 19を中心に回転したときの角速度を  $\omega$  とし、振動片の質量を  $m$  とし、振動片の振動速度を  $v$  とすると、コリオリ力は  $F_c = 2m \cdot v \cdot \omega$  と表される。従って検出回路 60が、コリオリ力に応じた信号である所望信号を検出することで、ジャイロセンサーの回転角速度  $\omega$  を求めることができる。そして求められた角速度  $\omega$  を用いることで、処理部 520は、手振れ補正、姿勢制御、或いは GPS 自律航法等のための種々の処理を行うことができる。

30

#### 【0101】

制御部 140は、クロック信号生成回路 150からのクロック信号に基づいて、各種の制御処理を行う。例えばクロック信号 (クロック信号を分周した信号)に基づいて駆動回路 30及び検出回路 60を制御する。

40

#### 【0102】

また制御部 140は、記憶部 130への周波数調整値の書き込み処理 (記憶処理)や、記憶部 130からの周波数調整値の読み出し処理も行う。

#### 【0103】

クロック信号生成回路 150は、パワーオンリセット解除によって動作イネーブル状態に設定されて、制御部 140に対してクロック信号を供給する。そしてクロック信号の供給によって動作を開始した制御部 140が、駆動回路 30、検出回路 60を起動して、こ

50

これらの回路の動作を開始させる。

【0104】

検出回路60はA/D変換回路100とDSP部110を有する。A/D変換回路100は、クロック信号生成回路150からのクロック信号に基づくサンプリングクロック信号により、入力信号のサンプリング動作を行って、A/D変換を実行する。例えばアナログの検出信号(所望信号)をデジタル信号(デジタルデータ)に変換する。DSP部110は、A/D変換回路100からのデジタル信号を受け、デジタル信号に対してデジタル信号処理を行う。このDSP(Digital Signal Processing)部110は、クロック信号生成回路150からのクロック信号に基づく動作クロック信号により動作して、フィルタ処理等の各種のデジタル信号処理を実行する。

10

【0105】

なお図4では、振動片10が音叉型である場合の例を示しているが、本実施形態の振動片10はこのような構造に限定されない。例えばT字型やダブルT字型等であってもよい。また振動片10の圧電材料は水晶以外であってもよい。

【0106】

図5に本実施形態の回路装置20の更に詳細な構成例を示す。回路装置20は、振動片10(物理量トランスデューサー)からのフィードバック信号DIを受けて、振動片10を駆動する駆動回路30と、振動片10からの検出信号IQ1、IQ2を受けて、所望信号を検出する検出回路60を含む。また回路装置20は、制御部140、クロック信号生成回路150を含む。更に、電源電圧VDDが入力される電源端子TVDDと、レギュレータ回路22と、バッファ回路24を含むことができる。

20

【0107】

電源端子TVDDには、例えば外部電源電圧VDDが入力される。この電源電圧VDDはレギュレータ回路22やバッファ回路24に供給される。電源端子TVDDは例えば回路装置(ICチップ)におけるパッドである。

【0108】

レギュレータ回路22は、電源端子TVDDから供給される電源電圧VDDを降圧する電圧調整を行う。そして電圧調整により得られたレギュレート電源電圧VDDLを、動作電源電圧として駆動回路30及び検出回路60に供給する。またレギュレータ回路22は、レギュレート電源電圧VDDLを制御部140、クロック信号生成回路150に供給する。例えば外部からの電源電圧VDDとして2.7V~3.3Vの電圧が供給された場合に、レギュレータ回路22は、この電源電圧VDDを降圧する電圧調整を行って、例えば1.8Vの一定電圧のレギュレート電源電圧VDDLを駆動回路30、検出回路60、制御部140、クロック信号生成回路150に供給する。

30

【0109】

そして図3に示すクロック信号生成回路150の電圧生成回路160は、このレギュレート電源電圧VDDLに基づいて電源電圧VDOSを生成する。例えばレギュレート電源電圧VDDLを更に降圧した電源電圧VDOSを生成する。

【0110】

バッファ回路24には、電源電圧VDDが供給される。この電源電圧VDDはバッファ回路24の高電位側電源電圧として用いられる。そしてバッファ回路24は、駆動回路30からの駆動信号DQを受けて、駆動信号DQの振幅を増加させた高振幅の駆動信号(増幅駆動信号)DQBを振動片10(物理量トランスデューサー)に出力する。例えば駆動信号DQの振幅を第1の振幅とした場合に、第1の振幅よりも大きい第2の振幅の駆動信号DQBを振動片10に出力する。この場合に駆動信号DQ、DQBは矩形波の信号であってもよいし、正弦波の信号であってもよい。

40

【0111】

駆動回路30は、振動片10からのフィードバック信号DIが入力される増幅回路32と、自動ゲイン制御を行うゲイン制御回路40と、駆動信号DQを振動片10に出力する駆動信号出力回路50を含む。また同期信号SYCを検出回路60に出力する同期信号出

50

力回路 52 を含む。なお、駆動回路 30 の構成は図 5 に限定されず、これらの構成要素の一部を省略したり、他の構成要素を追加するなどの種々の変形実施が可能である。

#### 【0112】

増幅回路 32 (I/V 変換回路) は、振動片 10 からのフィードバック信号 DI を増幅する。例えば振動片 10 からの電流の信号 DI を電圧の信号 DV に変換して出力する。この増幅回路 32 は、キャパシター、抵抗素子、演算増幅器などにより実現できる。

#### 【0113】

駆動信号出力回路 50 は、増幅回路 32 による増幅後の信号 DV に基づいて、駆動信号 DQ を出力する。例えば駆動信号出力回路 50 が、矩形波 (又は正弦波) の駆動信号を出力する場合には、駆動信号出力回路 50 はコンパレータ等により実現できる。

10

#### 【0114】

ゲイン制御回路 40 (AGC) は、駆動信号出力回路 50 に制御電圧 DS を出力して、駆動信号 DQ の振幅を制御する。具体的には、ゲイン制御回路 40 は、信号 DV を監視して、発振ループのゲインを制御する。例えば駆動回路 30 では、ジャイロセンサーの感度を一定に保つために、振動片 10 (駆動用振動片) に供給する駆動電圧の振幅を一定に保つ必要がある。このため、駆動振動系の発振ループ内に、ゲインを自動調整するためのゲイン制御回路 40 が設けられる。ゲイン制御回路 40 は、振動片 10 からのフィードバック信号 DI の振幅 (振動片の振動速度  $v$ ) が一定になるように、ゲインを可変に自動調整する。このゲイン制御回路 40 は、増幅回路 32 の出力信号 DV を全波整流する全波整流器や、全波整流器の出力信号の積分処理を行う積分器などにより実現される。

20

#### 【0115】

同期信号出力回路 52 は、増幅回路 32 による増幅後の信号 DV を受け、同期信号 SYC (参照信号) を検出回路 60 に出力する。この同期信号出力回路 52 は、正弦波 (交流) の信号 DV の 2 値化処理を行って矩形波の同期信号 SYC を生成するコンパレータや、同期信号 SYC の位相調整を行う位相調整回路 (移相器) などにより実現できる。

#### 【0116】

検出回路 60 は、増幅回路 61、同期検波回路 81、A/D 変換回路 100、DSP 部 110 を含む。増幅回路 61 は、振動片 10 からの第 1、第 2 の検出信号 IQ1、IQ2 を受けて、差動の信号増幅や電荷 - 電圧変換を行う。同期検波回路 81 は、駆動回路 30 からの同期信号 SYC に基づいて同期検波を行う。A/D 変換回路 100 は、同期検波後の信号の A/D 変換を行う。DSP 部 110 は A/D 変換回路 100 からのデジタル信号に対してデジタルフィルタ処理やデジタル補正処理などのデジタル信号処理を行う。

30

#### 【0117】

制御部 140 は、回路装置 20 の制御処理を行う。この制御部 140 は、ロジック回路 (ゲートアレイ等) やプロセッサ等により実現できる。回路装置 20 での各種のスイッチ制御やモード設定等はこの制御部 140 により行われる。

#### 【0118】

##### 3. 干渉周波数

振動片 10 を駆動して角速度等の物理量を検出する回路装置においては、振動片 10 の駆動周波数と、検出回路 60 の A/D 変換回路 100 のサンプリングクロック信号等 (動作信号) との干渉により検出性能が劣化する可能性がある。例えば、駆動周波数成分と A/D 変換回路 100 のサンプリング周波数成分とが一致する干渉周波数において、角速度コードのばらつき等が発生し、検出性能が劣化する。

40

#### 【0119】

なお、本実施形態では、駆動周波数の基本波成分 (基本周波数成分) や高調波成分 (高調波周波数成分) を、駆動周波数成分と呼び、A/D 変換回路 100 のサンプリング周波数の基本周波数成分及び高調波周波数成分を、サンプリング周波数成分と呼ぶこととする。

#### 【0120】

図 6 は、検出回路 60 に供給される A/D 変換回路 100 のサンプリングクロック信号

50

やDSP部110の動作クロック信号についての説明図である。

【0121】

図6に示すように、振動片10は駆動周波数 $f_{dr}$ で駆動される。また同期検波回路81は、この駆動周波数 $f_{dr}$ の同期信号に基づいて同期検波処理を行う。この駆動周波数 $f_{dr}$ には、振動片10の個体差によるばらつきがある。

【0122】

ここで、本実施形態の比較例の手法として、検出回路60のA/D変換回路100やDSP部110等についても、駆動周波数 $f_{dr}$ の駆動信号に基づく信号により動作させる手法が考えられる。しかしながら、この比較例の手法では、駆動周波数 $f_{dr}$ が例えば100KHz程度である場合に、駆動信号に基づく信号は100KHz以下となるため、A/D変換回路100やDSP部110の高速動作を実現できない。

10

【0123】

このため本実施形態では、発振回路190を有するクロック信号生成回路150を設け、生成されたクロック信号に基づく動作用信号により、A/D変換回路100やDSP部110等を動作させる手法を採用している。例えば図6では、発振周波数 $f_{os}$ のクロック信号を $i$ 分周し、分周により得られたサンプリング周波数 $f_{sm} = f_{os} / i$ のサンプリングクロック信号に基づいて、A/D変換回路100を動作させる。また、発振周波数 $f_{os}$ のクロック信号を分周することにより得られたクロック周波数 $f_{dsp}$ の動作クロック信号に基づいて、DSP部110を動作させる。

【0124】

20

このような本実施形態の回路装置においては、駆動信号の周波数との干渉を原因とする角速度コードのばらつきの問題が発生する可能性がある。

【0125】

図7は干渉周波数についての説明図である。図7の横軸は発振周波数であり、縦軸は角速度コードばらつきの大きさを示したものである。駆動周波数成分と検出回路60側の動作周波数との干渉を原因とする角速度コードばらつきの問題が生じる。

【0126】

例えば発振回路190の発振周波数を $f_{os}$ とし、 $i$ 、 $j$ 、 $k$ を1以上の整数とし、サンプリングクロック信号等の動作用信号の周波数を $f_{os} / i$ とする。 $i = 2$ の場合は、 $i$ はクロック信号の分周比に相当し、 $f_{os} / i$ は、分周比 $i$ で分周されたサンプリングクロック信号等の動作用信号の周波数になる。

30

【0127】

この場合に干渉周波数は $j \times f_{dr} = k \times f_{os} / i$ が成り立つときの発振周波数である。即ち、干渉周波数を $f_{in}$ とすると、 $f_{os} = f_{in}$ の場合に、 $j \times f_{dr} = k \times f_{os} / i$ の関係式が成り立つ。

【0128】

例えば図7のI1に示す干渉周波数では、 $1 \times f_{dr} = f_{sm} = f_{os} / i$ が成り立っている。例えばI1の干渉周波数を $f_{os} = f_{in1}$ とすると、 $1 \times f_{dr} = f_{os} / i = f_{in1} / i$ が成り立つ。これは $j \times f_{dr} = k \times f_{os} / i$ の関係式(干渉条件)において、 $j = 1$ 、 $k = 1$ の場合に相当する。

40

【0129】

またI2に示す干渉周波数では、 $2 \times f_{dr} = f_{sm} = f_{os} / i$ が成り立っている。例えばI2に示す干渉周波数を $f_{os} = f_{in2}$ とすると、 $2 \times f_{dr} = f_{os} / i = f_{in2} / i$ が成り立つ。これは $j \times f_{dr} = k \times f_{os} / i$ の関係式において、 $j = 2$ 、 $k = 1$ の場合に相当する。

【0130】

またI3に示す干渉周波数では、 $3 \times f_{dr} = f_{sm} = f_{os} / i$ が成り立っている。例えばI3に示す干渉周波数を $f_{os} = f_{in3}$ とすると、 $3 \times f_{dr} = f_{os} / i = f_{in3} / i$ が成り立つ。これは $j \times f_{dr} = k \times f_{os} / i$ の関係式において、 $j = 3$ 、 $k = 1$ の場合に相当する。

50

## 【 0 1 3 1 】

I 4 に示す干渉周波数では、 $3 \times f_{dr} = 2 \times f_{sm} = 2 \times f_{os} / i$  が成り立っている。例えば I 4 に示す干渉周波数を  $f_{os} = f_{in4}$  とすると、 $3 \times f_{dr} = 2 \times f_{os} / i = 2 \times f_{in4} / i$  が成り立つ。これは  $j \times f_{dr} = k \times f_{os} / i$  の関係式において、 $j = 3$ 、 $k = 2$  の場合に相当する。

## 【 0 1 3 2 】

I 5 に示す干渉周波数では、 $5 \times f_{dr} = 2 \times f_{sm} = 2 \times f_{os} / i$  が成り立っている。例えば I 5 に示す干渉周波数を  $f_{os} = f_{in5}$  とすると、 $5 \times f_{dr} = 2 \times f_{os} / i = 2 \times f_{in5} / i$  が成り立つ。これは  $j \times f_{dr} = k \times f_{os} / i$  の関係式において、 $j = 5$ 、 $k = 2$  の場合に相当する。

10

## 【 0 1 3 3 】

このように干渉周波数においては、 $j \times f_{dr} = k \times f_{sm} = k \times f_{os} / i$  の関係式で表される干渉条件が成り立つ。ここで、 $j \times f_{dr}$  は、駆動周波数  $f_{dr}$  の高調波成分 ( $j = 2$ ) や基本波成分 ( $j = 1$ ) に相当する。また  $f_{sm} = f_{os} / i$  は、A/D変換回路 100 のサンプリング周波数 (広義には動作信号の周波数) である。従って、干渉条件である  $j \times f_{dr} = k \times f_{os} / i$  は、駆動周波数  $f_{dr}$  の高調波成分 ( $j = 2$ ) や基本波成分 ( $j = 1$ ) が、サンプリング周波数  $f_{os} / i$  の  $k$  倍に一致するという条件になる。

## 【 0 1 3 4 】

なお、図 7 に示す干渉周波数での角速度コードばらつきは、A/D変換回路 100 の入力信号に混入した不要信号の周波数成分 (駆動周波数成分) が、A/D変換回路 100 のサンプリング動作により、信号帯域に折り返すことなどが原因で発生する。従って、干渉周波数での角速度コードばらつきは、実際には、 $j \times f_{dr}$  と  $k \times f_{sm}$  とが完全に一致する場合ではなく、 $j \times f_{dr}$  と  $k \times f_{sm}$  の周波数差  $f$  が十分に小さい場合に、顕著に現れる。具体的には、周波数差  $f$  が、所望信号の周波数帯域である信号帯域の周波数 (例えば  $200\text{Hz} \sim 10\text{Hz}$ ) よりも低い場合には、周波数差  $f$  による折り返しノイズが信号帯域に現れるため、角速度コードばらつき (揺れ) の問題が生じることになる。周波数差  $f$  が大きい場合には、DSP部 110 の帯域制限用のローパスフィルタにより、折り返しノイズは十分に低減されるため、角速度コードばらつきも発生しないようになる。このように、本実施形態において避けるべき干渉周波数は、所与の周波数幅 (信号帯域幅、 $f$ ) を有するものと言うことができる。

20

30

## 【 0 1 3 5 】

そして本実施形態では、発振回路 190 の発振周波数を、このような干渉周波数を避けた周波数に設定する手法を採用している。即ち、発振周波数を  $f_{os}$  とし、 $i$ 、 $j$  を 1 以上の整数とし、動作信号の周波数を  $f_{os} / i$  とした場合に、 $j \times f_{dr} = f_{os} / i$  となるように発振周波数  $f_{os}$  を設定する。動作信号の周波数  $f_{os} / i$  は、A/D変換回路 100 のサンプリングクロック信号や DSP部 110 の動作クロック信号 (出力データレート) の周波数である。

## 【 0 1 3 6 】

このように、 $j \times f_{dr} = f_{os} / i$  となるように発振周波数  $f_{os}$  を設定すれば、図 7 の I 1、I 2、I 3 に示す干渉周波数を避けた周波数に、発振周波数  $f_{os}$  を設定できるようになる。従って、I 1、I 2、I 3 に示す大きな値の角速度コードばらつきの発生を低減できるようになり、検出性能の劣化を低減できる。

40

## 【 0 1 3 7 】

更に本実施形態では、 $k$  を 1 以上の整数とした場合に、 $j \times f_{dr} = k \times f_{os} / i$  となるように発振周波数  $f_{os}$  を設定することが望ましい。即ち、図 7 の I 1、I 2、I 3 に示すような  $k = 1$  の場合の干渉周波数のみならず、I 4、I 5 に示すような  $k = 2$  の場合の干渉周波数についても避けた周波数に、発振周波数  $f_{os}$  を設定する。このようにすれば、I 1、I 2、I 3 に示すような大きな値の角速度コードばらつきの発生のみならず、I 4、I 5 に示すような比較的小さな値の角速度コードばらつきの発生についても抑制

50

できるようになる。

【0138】

そして本実施形態では、このような  $j \times f_{dr} - k \times f_{os} / i$  となる発振周波数  $f_{os}$  の調整を、図3の可変容量回路197の容量値の調整等により実現している。そして、発振周波数の周波数調整値（容量調整値）を記憶部130に記憶する。

【0139】

例えば駆動信号に基づく信号により、検出回路60の回路を動作させる比較例の手法では、図7に示すような干渉周波数の問題は生じない。

【0140】

これに対して本実施形態では、検出回路60の回路の高速動作を実現するために、発振回路190を有するクロック信号生成回路160を設け、生成されたクロック信号に基づく動作信号により、検出回路60の回路（A/D変換回路、DSP部）を動作させている。そして駆動信号の駆動周波数と、発振回路190の発振周波数とは、別個独立のものであり、相関性がない。このため図7に示すような干渉周波数の問題が発生してしまう。そして、このような干渉周波数の問題を解消するために、本実施形態では以下に説明するような発振周波数の調整手法を採用している。

【0141】

図8は本実施形態の発振周波数の調整手法の説明図である。図8において横軸は駆動周波数であり、縦軸は周波数調整のターゲット発振周波数である。

【0142】

図8においてIL1、IL2は図7で説明した干渉周波数のラインである。この干渉周波数ラインIL1、IL2上では、角速度コードばらつきの問題が発生する。また図8では、振動片Aと振動片Bの例が示されている。振動片Aと振動片Bとは、駆動周波数（ティピカル値）が異なっている。例えば回路装置とペアとなってパッケージに組み込まれる振動片として、2種類の振動片A、Bがある。駆動周波数が異なる振動片A、Bを用いることで例えば多軸ジャイロセンサーにおける軸間干渉の低減等も可能になる。

【0143】

図8に示すように振動片A、Bの駆動周波数には個体差があり、振動片Aの駆動周波数はRDAの範囲でばらつき、振動片Bの駆動周波数はRDBの範囲でばらつく。RDAは、振動片Aの駆動周波数のティピカル値  $f_{da}$  を中心とする駆動周波数のばらつきの範囲である。RDBは、振動片Bの駆動周波数のティピカル値  $f_{db}$  を中心とする駆動周波数のばらつき範囲である。

【0144】

そして、回路装置に振動片Aと振動片Bのいずれが接続されたかに応じて（いずれの振動片と回路装置とで物理量検出装置が構成されたかに応じて）、図8のRCAの範囲の粗調整を行う。この粗調整は、図3の電圧生成回路160が供給する電源電圧VDO5の電圧調整により実現する。図8では電源電圧VDO5の電圧調整により、例えば500KHz / ステップでの発振周波数の粗調整が可能になる。

【0145】

例えば回路装置に接続される振動片が振動片A（広義には第1の物理量トランスデューサー）である場合には、電圧生成回路160は電源電圧VDO5として第1の電圧を供給する。一方、回路装置に接続される振動片が、振動片Aとは駆動周波数が異なる振動片B（広義には第2の物理量トランスデューサー）である場合には、電圧生成回路160は電源電圧VDO5として第1の電圧と異なる第2の電圧を供給する。

【0146】

具体的には、振動片Aは振動片Bに比べて駆動周波数が低い。このため、回路装置に振動片Aが接続されて物理量検出装置が構成される場合には、振動片Aの低い駆動周波数に対応して、発振周波数の調整範囲も低い周波数範囲に設定することが望ましい。従って、振動片Aが接続される場合には、電圧生成回路160は、電源電圧VDO5として、第2の電圧に比べて低い第1の電圧を、CR発振回路170（広義には発振回路190）に供

10

20

30

40

50

給する。こうすることで、C R 発振回路 170 の発振周波数が低くなり、振動片 A の低い駆動周波数に対応して、発振周波数の調整範囲を低い周波数範囲に設定できるようになる。

#### 【0147】

一方、振動片 B は振動片 A に比べて駆動周波数が高い。このため、回路装置に振動片 B が接続されて物理量検出装置が構成される場合には、振動片 B の高い駆動周波数に対応して、発振周波数の調整範囲も高い周波数範囲に設定することが望ましい。従って、振動片 B が接続される場合には、電圧生成回路 160 は、電源電圧 V D O S として、第 1 の電圧に比べて高い第 2 の電圧を、C R 発振回路 170 に供給する。こうすることで、C R 発振回路 170 の発振周波数が高くなり、振動片 B の高い駆動周波数に対応して、発振周波数の調整範囲を高い周波数範囲に設定できるようになる。

10

#### 【0148】

また図 8 において、V L A は振動片 A の場合の発振周波数の調整ラインであり、V L B は振動片 B の場合の発振周波数の調整ラインである。例えば振動片 A が回路装置に接続された場合には、調整ライン V L A を用いて発振周波数を調整する。この調整ライン V L A は、干渉周波数ライン I L 1 と I L 2 の中間に設定されるラインである。

#### 【0149】

図 8 の R D A に示すように、振動片 A の駆動周波数には個体差によるばらつきが存在する。一方、振動片 A に回路装置が接続されて、物理量検出装置としてパッケージされた状態においては、駆動周波数を測定することで、振動片 A の駆動周波数を一意に特定できる。そして測定された駆動周波数が  $f_{dr} = f_{d1}$  である場合には、図 8 に示すように、 $f_{dr} = f_{d1}$  と調整ライン V L A とから、ターゲット発振周波数  $f_{t1}$  を求める。例えば  $f_{dr} = f_{d1}$  のラインと調整ライン V L A の交点から、ターゲット発振周波数  $f_{t1}$  を求めることができる。そして発振周波数が  $f_{os} = f_{t1}$  に設定されるように、可変容量回路 196 により周波数調整を行う。即ち可変容量回路 197 の容量値を調整する。

20

#### 【0150】

また、測定された駆動周波数が  $f_{dr} = f_{d2}$  である場合には、 $f_{dr} = f_{d2}$  と調整ライン V L A とから、ターゲット発振周波数  $f_{t2}$  を求める。そして発振周波数が  $f_{os} = f_{t2}$  に設定されるように、可変容量回路 197 により周波数調整を行う。

#### 【0151】

30

同様に、図 8 の R D B に示すように、振動片 B の駆動周波数には個体差によるばらつきが存在するが、振動片 B に回路装置が接続された状態においては、駆動周波数を測定することで、振動片 B の駆動周波数を一意に特定できる。そして測定された駆動周波数が  $f_{dr} = f_{d3}$  である場合には、 $f_{dr} = f_{d3}$  と調整ライン V L B とから、ターゲット発振周波数  $f_{t3}$  を求める。そして発振周波数が  $f_{os} = f_{t3}$  に設定されるように、可変容量回路 197 により周波数調整を行う。

#### 【0152】

以上のようにすることで本実施形態では、干渉周波数を避けた周波数に発振周波数  $f_{os}$  を設定できるようになる。即ち、 $j \times f_{dr} - k \times f_{os} / i$  となるように発振周波数  $f_{os}$  を設定できる。

40

#### 【0153】

そして図 8 に示すように、発振周波数の調整ライン V L A、V L B は干渉周波数ライン I L 1、I L 2 の中間に位置する。従って、後述する図 17 のように、温度変化によって発振周波数が変動した場合にも、図 7 で説明した干渉周波数による角速度コードばらつきの発生を低減できるようになる。例えば駆動周波数が  $f_{dr} = f_{d1}$  である場合には、温度変化による発振周波数の変動が、周波数範囲 R S 1 内に収まっていれば、干渉周波数ライン I L 1、I L 2 との干渉を回避できる。駆動周波数が  $f_{dr} = f_{d2}$  である場合には、温度変化による発振周波数の変動が、周波数範囲 R S 2 内に収まっていれば、干渉周波数ライン I L 1、I L 2 との干渉を回避できる。 $f_{dr} = f_{d3}$  の場合も同様である。

#### 【0154】

50



#### 4. 多軸ジャイロセンサー

次に多軸ジャイロセンサーにおける本実施形態の発振周波数設定手法について説明する。図9は、複数の軸回りでの回転角速度の検出を行う多軸ジャイロセンサーに用いられる回路装置20の構成例である。この構成例の回路装置20は、複数の振動片10-1、10-2、10-3の駆動及び検出を行う。ここで、例えば、振動片10-1は、X軸（広義には第1の軸）の回りでの回転角速度を検出するための振動片である。振動片10-2は、Y軸（広義には第2の軸）の回りでの回転角速度を検出するための振動片である。振動片10-3は、Z軸（広義には第3の軸）の回りでの回転角速度を検出するための振動片である。

##### 【0155】

図9では、回路装置20の検出回路60には、振動片10-1（広義には第1の物理量トランスデューサー）からの第1の検出信号と、振動片10-2（広義には第2の物理量トランスデューサー）からの第2の検出信号が入力される。また検出回路60には、振動片10-3（広義には第3の物理量トランスデューサー）からの第3の検出信号が入力される。そして検出回路60には、振動片10-1用の回路として、増幅回路61-1、同期検波回路81-1、フィルター部90-1、A/D変換器ADCXが設けられている。また検出回路60には、振動片10-2用の回路として、増幅回路61-2、同期検波回路81-2、フィルター部90-2、A/D変換器ADCYが設けられる。また振動片10-3用の回路として、増幅回路61-3、同期検波回路81-3、フィルター部90-3、A/D変換器ADCZが設けられている。

##### 【0156】

検出回路60のA/D変換回路100（ADCX～ADCZ）は、クロック信号生成回路150からのクロック信号を分周したサンプリング周波数 $f_{sm} = f_{os} / i_1$ のサンプリングクロック信号に基づいて、入力信号のサンプリング動作を行う。具体的には、A/D変換回路100（ADCX、ADCY）は、振動片10-1からの第1の検出信号に対応する第1の入力信号と、振動片10-2からの第2の検出信号に対応する第2の入力信号のサンプリング動作を、動作信号であるサンプリングクロック信号に基づいて行う。またA/D変換回路100（ADCZ）は、振動片10-3からの第3の検出信号に対応する第3の入力信号のサンプリング動作を、サンプリングクロック信号に基づいて行う。

##### 【0157】

検出回路60のDSP部110は、クロック信号を分周したクロック周波数 $f_{dsp} = f_{os} / i_2$ の動作クロック信号に基づいて、A/D変換回路100（ADCX～ADCZ）からのデジタル信号に対するデジタル信号処理を行う。

##### 【0158】

なお図9では駆動回路の構成については図示を省略しているが、実際には、振動片10-1用、振動片10-2用、振動片10-3用の駆動回路が設けられている。この場合に、駆動回路は、振動片10-1（第1の物理量トランスデューサー）からの第1のフィードバック信号を受けて、振動片10-1を駆動し、振動片10-2（第2の物理量トランスデューサー）からの第2のフィードバック信号を受けて、振動片10-2を駆動する。また駆動回路は、振動片10-3（第3の物理量トランスデューサー）からの第3のフィードバック信号を受けて、振動片10-3を駆動する。

##### 【0159】

また増幅回路61-1～61-3、同期検波回路81-1～81-3、フィルター部90-1～90-3、A/D変換器ADCX～ADCZの構成・動作については、図4、図5の増幅回路61、同期検波回路81、A/D変換回路100、フィルター部90、DSP部110と同様であるため、詳細な説明は省略する。また図9のA/D変換回路110では、振動片10-1～振動片10-3用に別個にA/D変換器ADCX～ADCZが設けられているが、1つのA/D変換器による時分割処理で、振動片10-1～振動片10-3の検出信号についてのA/D変換を行ってもよい。また図9では、多軸ジャイロセンサーが3

10

20

30

40

50

軸のジャイロセンサーである場合について示したが、多軸ジャイロセンサーは2軸のジャイロセンサーであってもよい。この場合には例えば振動片10-1、10-2に対応する検出回路60の各回路や駆動回路を設ければよい。

#### 【0160】

多軸ジャイロセンサーでは、いわゆる軸間干渉が問題になる。図9では、この軸間干渉の影響を低減するために振動片10-1、10-2、10-3の駆動周波数を異ならせている。具体的には、不図示の駆動回路により、X軸用の振動片10-1については駆動周波数 $f_{dr1}$ で駆動する。Y軸用の振動片10-2については $f_{dr1}$ と異なる駆動周波数 $f_{dr2}$ で駆動する。Z軸用の振動片10-3については $f_{dr1}$ 及び $f_{dr2}$ の両方と異なる駆動周波数 $f_{dr3}$ で駆動する。このように各軸の駆動周波数を異ならせることで、軸間干渉の影響を低減して、検出性能の低下を低減できるようになる。

10

#### 【0161】

そして本実施形態では、このように振動片10-1（第1の物理量トランスデューサー）の駆動周波数を第1の駆動周波数 $f_{dr1}$ とし、振動片10-2（第2の物理量トランスデューサー）の駆動周波数を第2の駆動周波数 $f_{dr2}$ とした場合に、 $j \times f_{dr1} \times f_{os} / i$ 、且つ、 $m \times f_{dr2} \times f_{os} / i$ となるように発振周波数 $f_{os}$ を調整する。ここで、 $i$ 、 $j$ 、 $m$ は1以上の整数である。具体的には本実施形態では、記憶部130は、 $j \times f_{dr1} \times f_{os} / i$ 、且つ、 $m \times f_{dr2} \times f_{os} / i$ となるように発振周波数 $f_{os}$ を調整する周波数調整値を記憶する。更に望ましくは、 $k$ 、 $n$ を1以上の整数とした場合に、 $j \times f_{dr1} \times k \times f_{os} / i$ 、且つ、 $m \times f_{dr2} \times n \times f_{os} / i$ となるように発振周波数 $f_{os}$ を調整して、記憶部130に記憶する。この記憶部130への記憶処理は図4の制御部140により行われる。

20

#### 【0162】

また本実施形態では、振動片10-3（第3の物理量トランスデューサー）の駆動周波数を第3の駆動周波数 $f_{dr3}$ とした場合に、 $j \times f_{dr1} \times f_{os} / i$ 、 $m \times f_{dr2} \times f_{os} / i$ 、且つ、 $p \times f_{dr3} \times f_{os} / i$ となるように発振周波数 $f_{os}$ を調整する。ここで、 $p$ は1以上の整数である。具体的には本実施形態では、記憶部130は、 $j \times f_{dr1} \times f_{os} / i$ 、 $m \times f_{dr2} \times f_{os} / i$ 、且つ、 $p \times f_{dr3} \times f_{os} / i$ となるように発振周波数 $f_{os}$ を調整する周波数調整値を記憶する。更に望ましくは、 $k$ 、 $n$ 、 $q$ を1以上の整数とした場合に、 $j \times f_{dr1} \times k \times f_{os} / i$ 、 $m \times f_{dr2} \times n \times f_{os} / i$ 、且つ、 $p \times f_{dr3} \times q \times f_{os} / i$ となるように発振周波数 $f_{os}$ を調整して、記憶部130に記憶する。

30

#### 【0163】

図10は、多軸ジャイロセンサーにおける干渉周波数を説明する図である。図10の横軸は発振周波数であり、縦軸は角速度コードばらつきを示したものである。図7の1軸のジャイロセンサーの場合に比べて、図10の多軸ジャイロセンサーでは、駆動周波数成分とサンプリング周波数成分（動作信号の周波数成分）が一致する干渉周波数が多く発生する。即ち、多くの干渉周波数において角速度コードばらつきが発生している。これは、図9に示すように、多軸ジャイロセンサーでは、軸間干渉の低減のために、各振動片10-1、10-2、10-3の駆動周波数 $f_{dr1}$ 、 $f_{dr2}$ 、 $f_{dr3}$ を異ならせているからである。

40

#### 【0164】

例えば図11は多軸ジャイロセンサーにおける発振周波数の調整手法の説明図である。図11において横軸は駆動周波数であり、縦軸は発振周波数である。

#### 【0165】

図11においてIM1、IM2、IM3は、図10の干渉周波数のラインである。RSXは、X軸用である振動片10-1において、干渉周波数を避けることができる周波数範囲である。RSYは、Y軸用である振動片10-2において、干渉周波数を避けることができる周波数範囲である。RSZは、Z軸用である振動片10-3において、干渉周波数を避けることができる周波数範囲である。X軸、Y軸、Z軸の駆動周波数 $f_{dr1}$ 、 $f_{dr2}$ 、 $f_{dr3}$ を異ならせている。

50

$r_2$ 、 $f_{dr3}$ が異なるため、干渉周波数を避けることができる周波数範囲 $RSX$ 、 $RSY$ 、 $RSZ$ も異なった周波数範囲になる。従って、 $X$ 軸、 $Y$ 軸、 $Z$ 軸の全てについての干渉周波数を避けるためには、これらの周波数範囲 $RSX$ 、 $RSY$ 、 $RSZ$ の重複範囲である周波数範囲 $RSXYZ$ に、発振周波数を設定する必要がある。即ち、図7、図8の1軸のジャイロセンサーの場合に比べて、干渉周波数を避けた発振周波数の設定は、厳しい条件となる。

#### 【0166】

図11において、 $X$ 軸用の振動片10-1の駆動周波数を $f_{dr1}$ とした場合に、 $j \times f_{dr1} = f_{os} / i$ となるように発振周波数 $f_{os}$ を調整することで、 $X$ 軸用の周波数範囲 $RSX$ 内に入るように発振周波数を設定できる。また $Y$ 軸用の振動片10-2の駆動周波数を $f_{dr2}$ とした場合に、 $m \times f_{dr2} = f_{os} / i$ となるように発振周波数 $f_{os}$ を調整することで、 $Y$ 軸用の周波数範囲 $RSY$ 内に入るように発振周波数を設定できる。また $Z$ 軸用の振動片10-3の駆動周波数を $f_{dr3}$ とした場合に、 $p \times f_{dr3} = f_{os} / i$ となるように発振周波数 $f_{os}$ を調整することで、 $Z$ 軸用の周波数範囲 $RSZ$ 内に入るように発振周波数を設定できる。

#### 【0167】

従って、 $X$ 軸、 $Y$ 軸、 $Z$ 軸の全てについての干渉周波数を避けるためには、 $j \times f_{dr1} = f_{os} / i$ 、 $m \times f_{dr2} = f_{os} / i$ 、且つ、 $p \times f_{dr3} = f_{os} / i$ となるように発振周波数 $f_{os}$ が調整すればよい。このようにすれば、周波数範囲 $RSX$ 、 $RSY$ 、 $RSZ$ の重複範囲である周波数範囲 $RSXYZ$ 内に入るように、発振周波数を設定できる。これにより、 $X$ 軸、 $Y$ 軸、 $Z$ 軸の全てについての干渉周波数を避けた周波数に発振周波数を設定することが可能になる。この結果、多軸ジャイロセンサーにおいて、角速度コードばらつきが発生して検出性能が劣化してしまう事態を、効果的に抑制できるようになる。

#### 【0168】

さて、図11の周波数範囲 $RSXYZ$ に示すように、多軸ジャイロセンサーにおいて干渉周波数を避けた発振周波数の設定は、1軸のジャイロセンサーに比べて厳しい条件となる。そこで本実施形態では図12に示す発振周波数設定手法で、多軸ジャイロセンサーにおける発振周波数の調整を実現している。

#### 【0169】

図12の発振周波数設定手法では、まず、 $X$ 軸用、 $Y$ 軸用、 $Z$ 軸用の振動片10-1、10-2、10-3の駆動周波数を測定する(ステップS11)。具体的には、振動片10-1、10-2、10-3と回路装置が接続されて、物理検出装置としてモジュール化された状態で、振動片10-1、10-2、10-3の駆動周波数を測定する。即ち、振動片10-1、10-2、10-3の駆動周波数には、振動片の個体差によるばらつきがある。例えば図11の $RSX$ 、 $RSY$ 、 $RSZ$ の周波数範囲で、振動片10-1、10-2、10-3の駆動周波数はばらつく。そこで、この駆動周波数のばらつきの影響を無くすために、図12のステップS11に示すように、物理検出装置のモジュールの状態で、 $X$ 軸、 $Y$ 軸、 $Z$ 軸用の振動片10-1、10-2、10-3の駆動周波数を実測する。

#### 【0170】

例えば図13において、縦軸は駆動周波数であり、横軸は発振周波数であり、 $IM1 \sim IM3$ は干渉周波数のラインである。そして図13では、 $X$ 軸、 $Y$ 軸、 $Z$ 軸の駆動周波数 $f_{dr1}$ 、 $f_{dr2}$ 、 $f_{dr3}$ が測定されている。

#### 【0171】

次に、干渉周波数を数式化した干渉式を用いて、 $X$ 軸、 $Y$ 軸、 $Z$ 軸の各々について、干渉する発振周波数を算出する(ステップS12)。これは図13において、 $X$ 軸の駆動周波数 $f_{dr1}$ のライン $LFX$ 、 $Y$ 軸の駆動周波数 $f_{dr2}$ のライン $LFY$ 、 $Z$ 軸の駆動周波数 $f_{dr3}$ のライン $LFZ$ の各々と、干渉式を表す干渉周波数のライン $IM1 \sim IM3$ との交点を算出することに相当する。なお、干渉式を表す干渉周波数のライン $IM1 \sim IM3$ は、多数の物理検出装置のサンプルを測定することで、予め求めておく。

## 【 0 1 7 2 】

次に、干渉する発振周波数のヒストグラムを作成する（ステップ S 1 3）。即ち、ステップ S 1 2 で算出された発振周波数のヒストグラムを作成する。図 1 4 は、このようにして作成されたヒストグラムの例である。図 1 4 の横軸は発振周波数であり、算出された発振周波数の頻度である。

## 【 0 1 7 3 】

次に、ステップ S 1 3 で作成されたヒストグラムを用いて、隣合う干渉周波数の間の周波数範囲のうち、最も広い周波数範囲の中央値になるように、発振周波数を調整する（ステップ S 1 4）。具体的には図 3 の可変容量回路 1 9 7 により発振周波数を調整する。

## 【 0 1 7 4 】

例えば図 1 4 のヒストグラムにおいて、隣合う干渉周波数  $f_{ina}$ 、 $f_{inb}$  の間の周波数範囲は F G 1 であり、隣合う干渉周波数  $f_{inb}$ 、 $f_{inc}$  の間の周波数範囲は F G 2 であり、隣合う干渉周波数  $f_{inc}$ 、 $f_{ind}$  の間の周波数範囲は F G 3 である。そして、これらの周波数範囲 F G 1、F G 2、F G 3 のうち、最も広い周波数範囲は F G 2 である。従って、この場合には周波数範囲 F G 2 の中央値になるように、発振周波数が設定される。そして、この発振周波数に設定するための周波数調整値が、不揮発性メモリーである記憶部 1 3 0 に記憶される。即ち、この発振周波数に設定するための可変容量回路 1 9 7 の容量調整値が、記憶部 1 3 0 に記憶される。そして物理検出装置の動作時には、この容量調整値が記憶部 1 3 0 から読み出され、読み出された容量調整に基づいて可変容量回路 1 9 7 の容量値が調整される。こうすることで、図 1 4 の周波数範囲 F G 2 の中央値の発振周波数で、C R 発振回路 1 7 0 を発振させることが可能になる。

## 【 0 1 7 5 】

以上のような周波数設定手法を採用することで、図 1 1 の R S X Y Z に示すように、干渉周波数を回避できる周波数範囲が狭くなる多軸ジャイロセンサーにおいても、角速度コードばらつき等の不具合の発生を抑制できる周波数に、発振周波数を調整することが可能になる。特に本実施形態では、図 1 4 に示すように、隣合う干渉周波数の間の周波数範囲が最も広い周波数範囲 F G 2 の中央値に発振周波数を設定している。従って、後述する図 1 7 に示すように温度変化に伴い発振周波数が変動した場合にも、発振周波数が干渉周波数に一致して角速度コードばらつき等の不具合が発生してしまう事態を、効果的に抑制することが可能になる。

## 【 0 1 7 6 】

## 5. クロック信号生成回路の詳細な構成

次に図 1 5 を用いてクロック信号生成回路 1 5 0 の詳細な構成例を説明する。図 1 5 には、電圧生成回路 1 6 0 や、C R 発振回路 1 7 0 を構成する増幅回路 1 8 0、可変抵抗回路 1 9 6 及び可変容量回路 1 9 7 の詳細な構成例が示されている。

## 【 0 1 7 7 】

電圧生成回路 1 6 0 は演算増幅器 O P A、抵抗素子 R B 1、R B 2、R B 3、スイッチ素子 S B 1、S B 2 を有する。抵抗素子 R B 1、R B 2、R B 3 は、電源電圧 V D O S の出力ノードと V S S のノードの間に直列接続される。演算増幅器 O P A の反転入力端子（第 1 の端子）は、演算増幅器 O P A の出力ノードに接続される。演算増幅器 O P A の非反転入力端子（第 2 の端子）は、スイッチ素子 S B 1 を介して抵抗素子 R B 1 と R B 2 の接続ノードに接続されると共に、スイッチ素子 S B 2 を介して抵抗素子 R B 2 と R B 3 の接続ノードに接続される。演算増幅器 O P A の反転入力端子と非反転入力端子の間には、仕事関数差に基づく電圧が発生している。

## 【 0 1 7 8 】

図 8 で説明した電源電圧に基づく粗調整（R C A）は、スイッチ素子 S B 1、S B 2 のオン・オフ制御により実現される。例えば回路装置に振動片 A が接続される場合には、スイッチ素子 S B 2 をオンにして、スイッチ素子 S B 1 をオフにする。こうすることで、電源電圧 V D O S が低い第 1 の電圧に設定されて、C R 発振回路 1 7 0 の発振周波数は低くなる。これにより図 8 の調整ライン V L A での発振周波数の調整が可能になる。

## 【 0 1 7 9 】

一方、回路装置に振動片 B が接続される場合には、スイッチ素子 S B 1 をオンにして、スイッチ素子 S B 2 をオフにする。こうすることで、電源電圧 V D O S が高い第 2 の電圧に設定されて、C R 発振回路 1 7 0 の発振周波数は高くなる。これにより調整ライン V L B での発振周波数の調整が可能になる。

## 【 0 1 8 0 】

増幅回路 1 8 0 は、N A N D 回路 N A、インバーター回路 I V 1、I V 2 を有する。インバーター回路 I V 1 の出力は、キャパシター C を介して、増幅回路 1 8 0 の入力ノード N I に帰還される。インバーター回路 I V 2 の出力は、可変抵抗回路 1 9 6 を介して、増幅回路 1 8 0 の入力ノード N I に帰還される。N A N D 回路 N A の第 1 の入力、増幅回路 1 8 0 の入力になり、N A N D 回路 N A の第 2 の入力にはイネーブル信号 E N が入力される。イネーブル信号 E N が H レベルになると C R 発振回路 1 7 0 が動作イネーブル状態に設定され、イネーブル信号 E N が L レベルになると動作ディスエーブル状態に設定される。

10

## 【 0 1 8 1 】

可変抵抗回路 1 9 6 は、直列接続される複数の抵抗素子 R 1 ~ R 6 と、複数の抵抗素子 R 1 ~ R 6 の各抵抗素子に対して各ヒューズ素子が並列に接続される複数のヒューズ素子 F U 1 ~ F U 6 ( 広義にはスイッチ素子 ) を有する。例えばヒューズ素子 F U 1 は抵抗素子 R 1 と並列に接続され、ヒューズ素子 F U 2 は抵抗素子 R 2 と並列に接続される。ヒューズ素子 F U 3 ~ F U 6 と抵抗素子 R 3 ~ R 6 の接続構成も同様である。また可変抵抗回路 1 9 6 は、複数の抵抗素子 R 1 ~ R 6 に直列接続される基準抵抗素子 R 7 を有する。即ち、複数の抵抗素子 R 1 ~ R 6 及び基準抵抗素子 R 7 は、増幅回路 1 8 0 の出力ノード N Q と入力ノード N I との間に直列接続される。

20

## 【 0 1 8 2 】

可変容量回路 1 9 7 は、可変容量素子 C V 1 ~ C V 4 と容量制御電圧出力回路 B C 1 ~ B C 4 を有する。可変容量素子 C V 1 ~ C V 4 の一端は、増幅回路 1 8 0 の出力ノード N Q に接続され、他端は容量制御電圧出力回路 B C 1 ~ B C 4 の出力に接続されている。可変容量素子 C V 1 ~ C V 4 は、容量制御電圧出力回路 B C 1 ~ B C 4 が出力した容量制御電圧により容量が変化する素子である。可変容量素子 C V 1 ~ C V 4 は例えばバリキャップ ( バラクター ) などにより実現できる。可変容量回路 1 9 7 は、例えばバイナリーに重みづけられた可変容量素子のアレイにより実現することができ、この場合には容量制御電圧による制御はハイレベルとローレベルの 2 値制御になる。この可変容量回路 1 9 7 によれば例えば 3 0 K H z / ステップでの発振周波数の微調整が可能になる。

30

## 【 0 1 8 3 】

電圧生成回路 1 6 0 は、トランジスタの仕事関数差に基づいて、例えば負の温度特性 ( 第 1 の温度特性 ) を有する電源電圧 V D O S を生成して、C R 発振回路 1 7 0 の増幅回路 1 8 0 の電源として供給する。例えば電圧生成回路 1 6 0 ( レギュレーター回路 ) には高電位側の電源電圧 V D D L と低電位側の電源電圧 V S S ( G N D ) が供給される。そして電圧生成回路 1 6 0 は、第 1 のトランジスタと、第 1 のトランジスタとはゲート電極の導電性が異なる第 2 のトランジスタを有する。例えば第 1 のトランジスタのゲート電極が N 型である場合には、第 2 のトランジスタのゲート電極は P 型となっている。そして電圧生成回路 1 6 0 は、第 1、第 2 のトランジスタの仕事関数差に対応する電圧を、電源電圧 V D O S として供給する。即ち、異種ゲートの仕事関数差に基づく電源電圧 V D O S を供給する。仕事関数差に基づく電源電圧 V D O S は、例えば負の温度特性を有しており、温度が上昇すると電源電圧 V D O S は低くなる。

40

## 【 0 1 8 4 】

一方、C R 発振回路 1 7 0 の発振周波数は、電源電圧 V D O S が固定電圧 ( 一定 ) の場合には正の温度特性を有する。即ち、電源電圧 V D O S が固定となる条件では、温度が上昇すると発振周波数は高くなる。

## 【 0 1 8 5 】

50

例えばNAND回路NAやインバーター回路IV1、IV2の各回路の信号遅延の影響を除外した場合のCR発振回路170の発振周波数を $f_0$ とする。するとCR発振回路170の発振周波数 $f_0$ は、一般的には下式(1)のように表される。

【0186】

$$f_0 = 1 / (2 \cdot 2 \times C \times R) \quad (1)$$

本実施形態では、抵抗R(R1~R7)として負の温度特性の抵抗を使用している。例えば抵抗R(R1~R7)としてポリシリコン抵抗等を使用する。ポリシリコン抵抗は負の温度特性を有するため、温度が上昇すると抵抗Rの抵抗値は低くなる。従って、温度が上昇すると、発振周波数 $f_0 = 1 / (2 \cdot 2 \times C \times R)$ は高くなる。即ち、NAND回路等の各回路の信号遅延の影響を除外した発振周波数 $f_0$ は正の温度特性を有する。

10

【0187】

またNAND回路NA、インバーター回路IV1、IV2の各回路を構成するMOSのトランジスタのしきい値電圧は負の温度特性を有しており、温度が上昇するとしきい値電圧は低下する。しきい値電圧が低下すると、NAND回路等の各回路での信号の遅延時間は短くなり、CR発振回路170の発振周波数は上昇する。例えば各回路の負荷容量をCLとし、ドレイン電流をIDとし、電源電圧をVDOSとし、所定係数をkとすると、各回路での遅延時間は下式(2)のように表すことができる。

【0188】

$$t_d = k \{ (CL \times VDOS) / ID \} \quad (2)$$

上式(2)より、温度が上昇して、しきい値電圧が低下すると、ドレイン電流IDが増加することで、遅延時間 $t_d$ は短くなり、電源電圧VDOSが固定の場合の発振周波数は上昇する。

20

【0189】

図16(A)は、電源電圧VDOSが固定の場合の発振周波数の温度特性(シミュレーション結果)を示す図である。上述したように、温度が上昇すると、抵抗R(R1~R7)の抵抗値が低くなって $f_0 = 1 / (2 \cdot 2 \times C \times R)$ が高くなると共に、NAND回路等の各回路の遅延時間 $t_d$ が短くなる。従って、図16(A)に示すように、電源電圧VDOSが固定の場合のCR発振回路170の発振周波数は、温度が上昇すると高くなり、正の温度特性を有する。

【0190】

30

図16(B)は、電源電圧VDOSの温度特性(シミュレーション結果)を示す図である。上述したように本実施形態では、電圧生成回路160が、トランジスタの仕事関数差に基づいて負の温度特性の電源電圧VDOSを生成する。従って、図16(B)に示すように、電源電圧VDOSは温度が上昇すると減少し、負の温度特性を有する。

【0191】

図17は、CR発振回路170の発振周波数の変動率(実機測定結果)を示す図である。本実施形態では、図16(A)のように電源電圧VDOSが固定の場合に発振周波数が正の温度特性を有するCR発振回路170に対して、図16(B)に示すように負の温度特性の電源電圧VDOSを供給する。このようにすれば、CR発振回路170の単体での発振周波数が持つ正の温度特性(図16(A))を、電源電圧VDOSの負の温度特性(図16(B))で打ち消すことが可能になる。これにより図17に示すように、温度変動に対する発振周波数の変動率を低く抑えることができる。このように本実施形態によれば、発振周波数の適正な温度補償が可能になり、温度変動に対する周波数の変動率が低いクロック信号を供給できるようになる。

40

【0192】

次に可変抵抗回路196を用いた発振周波数の調整手法について説明する。発振周波数の調整については、半導体ウェハプロセスによるトランジスタや抵抗などの素子ばらつきに対して、可変抵抗回路196を用いて所望の発振周波数に調整することを目的としている。

【0193】

50

図15の可変抵抗回路196の抵抗素子R1～R6の抵抗値は例えばバイナリーで重み付けされている。例えばR1～R6の各抵抗素子は、1又は複数のユニット抵抗により構成されている。例えばR1は $2^0 = 1$ 個の抵抗ユニットで構成され、R2は直列接続された $2^1 = 2$ 個の抵抗ユニットにより構成され、R3は直列接続された $2^2$ 個の抵抗ユニットにより構成される。同様に、R4、R5、R6は、各々、直列接続された $2^3$ 個、 $2^4$ 個、 $2^5$ 個の抵抗ユニットにより構成される。従って、ユニット抵抗の抵抗値をRUとすると、R1の抵抗値は $2^0 \times RU (= RU)$ 、R2の抵抗値は $2^1 \times RU (= 2 \times RU)$ 、R3の抵抗値は $2^2 \times RU$ 、R4の抵抗値は $2^3 \times RU$ 、R5の抵抗値は $2^4 \times RU$ 、R6の抵抗値は $2^5 \times RU$ に設定される。

【0194】

一方、R7は、基準となる発振周波数を設定するための基準抵抗素子であり、R7の抵抗値である基準抵抗値をRBとすると、RBは例えばR6と同程度の抵抗値に設定できる。このように設定することで、可変抵抗回路196の抵抗値を所定範囲内（例えば $RB \sim RB + RU \times (2^6 - 1)$ の範囲）で可変に設定できるようになる。

【0195】

図15に示すように、FU1～FU6の各ヒューズ素子は、R1～R6の各抵抗素子と並列に設けられている。そしてヒューズカット前においては、全てのヒューズ素子FU1～FU6が非カット状態となっている。従って、可変抵抗回路196の抵抗値は、R7の基準抵抗値RB（正確には、RB + ヒューズ素子等の寄生抵抗値）に設定される。そして、この状態でCR発振回路170の発振周波数が計測される。計測された発振周波数をfrとすると、例えば下式(3)に示すようにfrの一次式で表されるトリミング式によりヒューズ値が計算される。なおa、bは定数である。

【0196】

$$\text{ヒューズ値} = a \times fr + b \quad (3)$$

計算されたヒューズ値に基づいて、ヒューズ素子FU1～FU6のいずれをカット（トリミング）するかが決定される。例えばトリミング式で計算されたヒューズ値に基づいて、ヒューズFU1、FU3、FU4、FU5がカットされたとする。この場合には、可変抵抗回路196の抵抗値は、 $RB + R1 + R3 + R4 + R5 (+ \text{寄生抵抗値})$ になる。

【0197】

具体的にはヒューズ値（整数に変換した後のヒューズ値）をバイナリー表現のデータに変換することで、カットするヒューズ素子を決定できる。例えばヒューズ値 =  $1 = 2^0$ であれば、ヒューズ素子FU1をカットし、ヒューズ値 =  $2 = 2^1$ であれば、ヒューズ素子FU2をカットする。また、ヒューズ値 =  $3 = 2^0 + 2^1$ であれば、ヒューズ素子FU1及びFU2をカットし、ヒューズ値 =  $4 = 2^2$ であれば、ヒューズ素子FU3をカットし、ヒューズ値 =  $5 = 2^0 + 2^2$ であれば、ヒューズ素子FU1及びFU3をカットする。即ち、ヒューズFU1がバイナリー表現のヒューズ値のLSBに相当し、ヒューズFU2がLSBの次のビットに相当し、ヒューズFU3がその次のビットに相当する。同様にヒューズFU6はバイナリー表現のヒューズ値のMSBに相当する。そしてヒューズ値のLSBが1であれば、ヒューズFU1をカットし、0であればカットしない。LSBの次のビットが1であれば、ヒューズFU2をカットし、0であればカットしない。

【0198】

## 6. 物理量検出装置の製造方法

次に物理量トランスデューサーと回路装置を有する物理量検出装置の製造方法（発振周波数の調整方法）について図18のフロー図を用いて説明する。

【0199】

まず、半導体ウェハー（回路装置）を製造する（ステップS1）。即ち、公知の製造方法により、半導体ウェハーの基板（シリコン基板）に、回路装置（半導体チップ）を構成するトランジスタや抵抗素子や容量素子等の回路素子や、配線を形成する。即ち、成膜、現像、露光、レジスト塗布、エッチング、レジスト剥離、不純物注入等の製造工程により回路素子や配線を形成し、これにより複数の回路装置が形成された半導体ウェハーが製

10

20

30

40

50

造される。

#### 【 0 2 0 0 】

次に半導体ウェハの状態での検査を行う（ステップ S 2）。具体的には、各回路装置の発振回路 1 9 0 の発振周波数を測定する（ステップ S 3）。例えば半導体ウェハの回路装置へのプロービングを行って、発振周波数を測定する。そして発振周波数をターゲット発振周波数に設定する周波数調整値を求める（ステップ S 4）。例えば周波数調整値としてヒューズ値を求める。そして求められた周波数調整値（ヒューズ値）に基づいて、ヒューズをカットする（ステップ S 5）。即ち、ヒューズ値で特定されるヒューズ素子をカットする。このようにして半導体ウェハでの検査が行われた後、半導体ウェハのダイシングが行われて、回路装置のチップが製造される。

10

#### 【 0 2 0 1 】

次に、振動片 1 0（物理量トランスデューサー）と回路装置（IC）のパッケージング後の検査を行う（ステップ S 6）。即ち、振動片 1 0 と回路装置を接続してパッケージに収納することで構成される物理量検出装置のモジュール検査を行う。具体的には、まず駆動周波数を測定する（ステップ S 7）。つまり、回路装置と接続された振動片 1 0 の駆動周波数の実測値を測定する。そして、干渉周波数を避けた発振周波数に設定する周波数調整値を求める（ステップ S 8）。

#### 【 0 2 0 2 】

即ち図 8 で説明したように、測定された駆動周波数（ $f_{d1}$ 、 $f_{d2}$ 、 $f_{d3}$ ）を用いて、干渉周波数を避けることができるターゲット発振周波数（ $f_{t1}$ 、 $f_{t2}$ 、 $f_{t3}$ ）を求める。そして、求められたターゲット発振周波数に設定するための周波数調整値を求める。具体的には、ターゲット発振周波数に設定するための周波数調整値として、可変容量回路 1 9 7 の容量調整値を求める。そして、求められた周波数調整値（容量調整値）を記憶部 1 3 0 に記憶する（ステップ S 9）。例えば記憶部 1 3 0 は不揮発性メモリーであり、この不揮発性メモリーに周波数調整値を書き込む。こうすることで、回路装置の電源投入時等に、記憶部 1 3 0 である不揮発性メモリーから周波数調整値が読み出され、この周波数調整値により発振回路 1 9 0 の発振周波数の調整が行われるようになる。具体的には、周波数調整値である容量調整値に基づいて、可変容量回路 1 9 7 の容量値が調整されることで、干渉周波数を避けた周波数に発振周波数が設定される。

20

#### 【 0 2 0 3 】

以上のように本実施形態の製造方法では、駆動回路 3 0、検出回路 6 0、記憶部 1 3 0、クロック信号生成回路 1 5 0 等を有する回路装置が製造される（図 1 8 のステップ S 1）。そして、発振回路 1 9 0 の発振周波数を  $f_{os}$  とし、サンプリングクロック信号等の動作信号の周波数を  $f_{os}/i$  とした場合に、 $j \times f_{dr} = f_{os}/i$  となるように発振周波数  $f_{os}$  を調整する（ステップ S 7、S 8）。更に望ましくは、 $j \times f_{dr} = k \times f_{os}/i$  となるように周波数調整が行われる。なお図 9 で説明した多軸ジャイロセンサーでは、 $j \times f_{dr1} = f_{os}/i$ 、 $m \times f_{dr2} = f_{os}/i$ 、且つ、 $p \times f_{dr3} = f_{os}/i$  となるように発振周波数  $f_{os}$  が調整される。更に望ましくは、 $j \times f_{dr1} = k \times f_{os}/i$ 、 $m \times f_{dr2} = n \times f_{os}/i$ 、且つ、 $p \times f_{dr3} = q \times f_{os}/i$  となるように発振周波数  $f_{os}$  が調整される。

30

40

#### 【 0 2 0 4 】

より具体的には本実施形態の製造方法では、振動片 1 0（物理量トランスデューサー）と回路装置とが接続される前において、発振回路 1 9 0 の発振周波数を調整する第 1 の周波数調整が行われる（ステップ S 3、S 4、S 5）。この第 1 の周波数調整は可変抵抗回路 1 9 6（第 1 の周波数調整部）により行われる。例えば図 1 9 に、第 1 の周波数調整での周波数調整値（ヒューズ値）と発振周波数の関係を示す。図 1 9 に示すように、第 1 の周波数調整では、発振周波数の調整範囲は広いが、発振周波数の調整ステップは粗く、発振周波数の粗調整を実現できる。

#### 【 0 2 0 5 】

次に、振動片 1 0 と回路装置とが接続された状態において、発振回路 1 9 0 の発振周波

50



数を調整する第2の周波数調整が行われる（ステップS7、S8）。この第2の周波数調整は可変容量回路197（第2の周波数調整部）により行われる。例えば図20に、第2の周波数調整での周波数調整値（容量調整値）と発振周波数の関係を示す。図20に示すように、第2の周波数調整では、発振周波数の調整範囲は狭いが、発振周波数の調整ステップは細かく、発振周波数の微調整を実現できる。

#### 【0206】

以上のようにすることで、本実施形態によれば、振動片の駆動周波数成分が、クロック信号に基づく信号により動作する回路に対して影響を及ぼすことによって発生する検出性能の劣化を、低減できる物理量検出装置の製造が可能になる。

#### 【0207】

##### 7. 検出回路

図21に検出回路60の詳細な構成例を示す。図21は全差動スイッチングミキサー方式の検出回路60の例である。

#### 【0208】

Q/V変換回路62、64（電荷-電圧変換回路）には振動片10からの差動の第1、第2の検出信号IQ1、IQ2が入力される。そしてQ/V変換回路62、64は振動片10で発生した電荷（電流）を電圧に変換する。これらのQ/V変換回路62、64は帰還抵抗を有する連続型の電荷-電圧変換回路である。

#### 【0209】

ゲイン調整アンプ72、74は、Q/V変換回路62、64の出力信号QA1、QA2をゲイン調整して増幅する。ゲイン調整アンプ72、74は、いわゆるプログラマブルゲインアンプであり、設定されたゲインで信号QA1、QA2を増幅する。例えばA/D変換回路100の電圧変換範囲に適合する振幅の信号に増幅する。

#### 【0210】

スイッチングミキサー80は、駆動回路30からの同期信号SYCに基づいて差動の同期検波を行うミキサーである。具体的にはスイッチングミキサー80では、ゲイン調整アンプ72の出力信号QB1が第1の入力ノードNI1に入力され、ゲイン調整アンプ74の出力信号QB2が第2の入力ノードNI2に入力される。そして駆動回路30からの同期信号SYCにより差動の同期検波を行って、差動の第1、第2の出力信号QC1、QC2を第1、第2の出力ノードNQ1、NQ2に出力する。このスイッチングミキサー80により、前段の回路（Q/V変換回路、ゲイン調整アンプ）が発生したノイズ（1/fノイズ）などの不要信号が高周波帯域に周波数変換される。また、コリオリ力に応じた信号である所望信号が直流信号に落とし込まれる。

#### 【0211】

フィルター92には、スイッチングミキサー80の第1の出力ノードNQ1からの第1の出力信号QC1が入力される。フィルター94には、スイッチングミキサー80の第2の出力ノードNQ2からの第2の出力信号QC2が入力される。これらのフィルター92、94は、例えば不要信号を除去（減衰）して所望信号を通過させる周波数特性を有するローパスフィルターである。例えばスイッチングミキサー80により高周波帯域に周波数変換された1/fノイズ等の不要信号は、フィルター92、94により除去される。またフィルター92、94は、例えばパッシブ素子（抵抗素子、キャパシター等）で構成されるパッシブフィルターである。

#### 【0212】

A/D変換回路100は、フィルター92からの出力信号QD1とフィルター94からの出力信号QD2を受けて、差動のA/D変換を行う。具体的には、A/D変換回路100は、フィルター92、94をアンチエイリアシング用のフィルター（前置きフィルター）として、出力信号QD1、QD2のサンプリングを行ってA/D変換を行う。そして本実施形態では、フィルター92からの出力信号QD1及びフィルター94からの出力信号QD2は、アクティブ素子を介さずにA/D変換回路100に入力される。

#### 【0213】

10

20

30

40

50

A / D 変換回路 100 としては、例えばデルタシグマ型や逐次比較型などの種々の方式の A / D 変換回路を採用できる。デルタシグマ型を採用する場合には、例えば 1 / f ノイズ低減のための C D S (Correlated double sampling) やチョッパーの機能などを有し、例えば 2 次のデルタシグマ変調器などにより構成される A / D 変換回路を用いることができる。また逐次比較型を採用する場合には、例えば D A C の素子ばらつきよる S / N 比の劣化を低減する D E M (Dynamic Element Matching) の機能などを有し、容量 D A C 及び逐次比較制御ロジックにより構成される A / D 変換回路を用いることができる。

#### 【0214】

D S P 部 110 は、各種のデジタル信号処理を行う。例えば D S P 部 110 は、所望信号のアプリケーションに応じた帯域制限のデジタルフィルタ処理や、A / D 変換回路 100 等により発生したノイズを除去するデジタルフィルタ処理を行う。また、ゲイン補正 (感度調整)、オフセット補正などのデジタル補正処理を行う。

#### 【0215】

なお本実施形態の回路装置 20 は全差動スイッチングミキサー方式の構成には限定されない。例えば離散型 Q / V 変換回路と当該離散型 Q / V 変換回路にダイレクトに接続される A / D 変換回路からなるダイレクトサンプリング方式の構成など、種々の構成を採用できる。

#### 【0216】

図 22 に本実施形態の回路装置 20 を含む移動体の例を示す。本実施形態の回路装置 20 は、例えば、車、飛行機、バイク、自転車、或いは船舶等の種々の移動体に組み込むことができる。移動体は、例えばエンジンやモーター等の駆動機構、ハンドルや舵等の操舵機構、各種の電子機器を備えて、地上や空や海上を移動する機器・装置である。図 22 は移動体の具体例としての自動車 206 を概略的に示している。自動車 206 には、振動片 10 と回路装置 20 を有するジャイロセンサー 510 (センサー) が組み込まれている。ジャイロセンサー 510 は車体 207 の姿勢を検出することができる。ジャイロセンサー 510 の検出信号は車体姿勢制御装置 208 に供給されることができる。車体姿勢制御装置 208 は例えば車体 207 の姿勢に応じてサスペンションの硬軟を制御したり個々の車輪 209 のブレーキを制御したりすることができる。その他、こういった姿勢制御は二足歩行ロボットや航空機、ヘリコプター等の各種の移動体において利用されることができる。姿勢制御の実現にあたってジャイロセンサー 510 は組み込まれることができる。

#### 【0217】

なお、上記のように本実施形態について詳細に説明したが、本発明の新規事項および効果から実体的に逸脱しない多くの変形が可能であることは当業者には容易に理解できるであろう。従って、このような変形例はすべて本発明の範囲に含まれるものとする。例えば、明細書又は図面において、少なくとも一度、より広義または同義な異なる用語 (物理量検出装置、物理量トランスデューサー等) と共に記載された用語 (ジャイロセンサー、振動片等) は、明細書又は図面のいかなる箇所においても、その異なる用語に置き換えることができる。また、回路装置や物理量検出装置や電子機器や移動体の構成、振動片の構造等も、本実施形態で説明したものに限定されず、種々の変形実施が可能である。

#### 【符号の説明】

#### 【0218】

O P A 演算増幅器、C キャパシター、N A N A N D 回路、  
I V 0 ~ I V 3 インバーター回路、R 1 ~ R 7、R B 1 ~ R B 3 抵抗素子、  
R 7 基準抵抗素子、F U 1 ~ F U 6 ヒューズ素子、C V 1 ~ C V 4 可変容量素子、  
B C 1 ~ B C 4 容量制御電圧出力回路、  
10、10-1 ~ 10-3 振動片、18 物理量トランスデューサー、20 回路装置、  
22 レギュレーター回路、24 バッファ回路、30、駆動回路、  
32 増幅回路 (I / V 変換回路)、40 ゲイン制御回路、52 同期信号出力回路、  
60 検出回路、61、61-1 ~ 61-3 増幅回路、62、64 Q / V 変換回路、  
72、74 ゲイン調整アンプ、80 スwitching ミキサー、

10

20

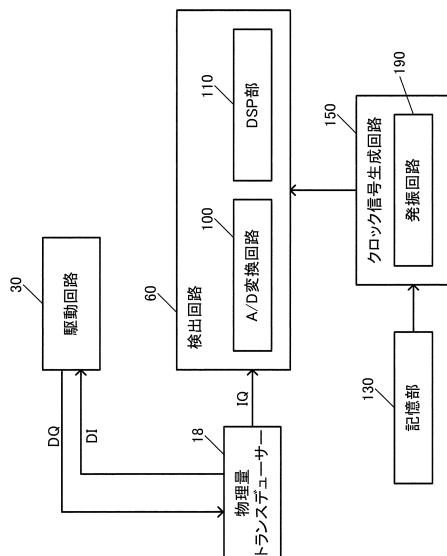
30

40

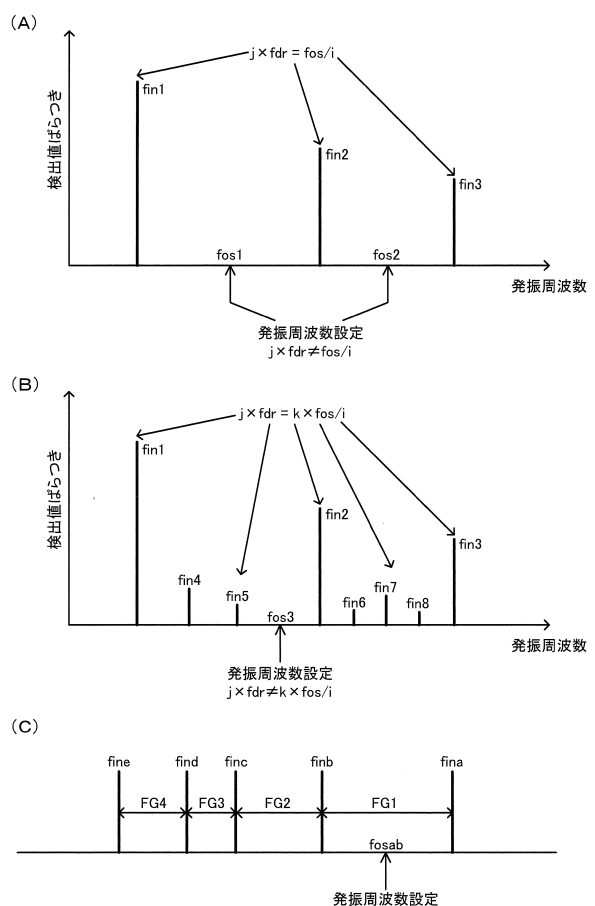
50

81、81-1～81-3 同期検波回路、90、90-1～90-3 フィルター部、  
 92、94 フィルター、100 A/D変換回路、110 DSP部、  
 130 記憶部、140 制御部、150 クロック信号生成回路、  
 160 電圧生成回路、170 CR発振回路、180 増幅回路、190 発振回路、  
 196 可変抵抗回路、197 可変容量回路、  
 206 移動体(自動車)、207 車体、208 車体姿勢制御装置、209 車輪、  
 500 電子機器、510 ジャイロセンサー、520 処理部、530 メモリー、  
 540 操作部、550 表示部

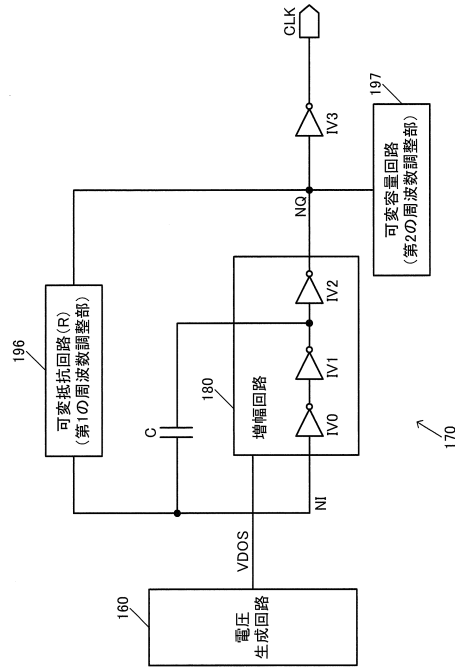
【図1】



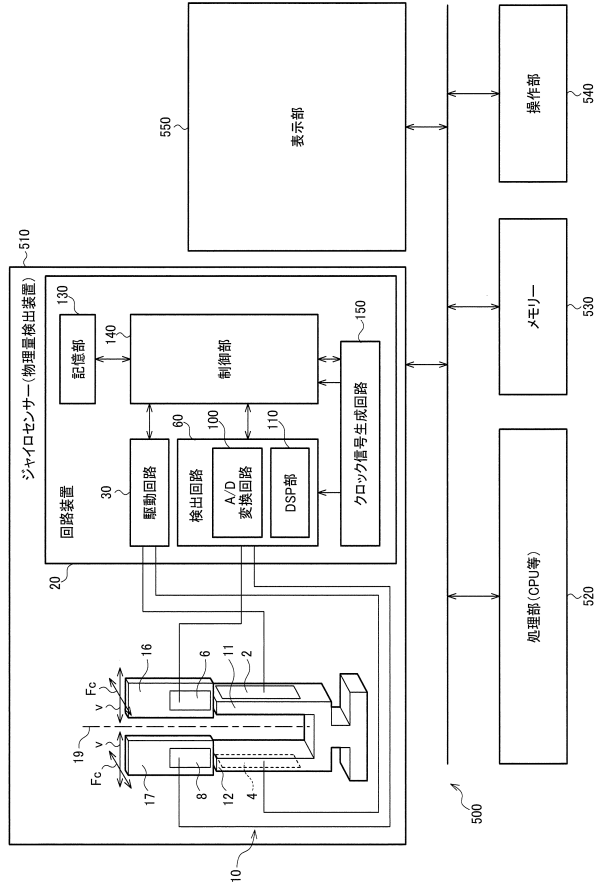
【図2】



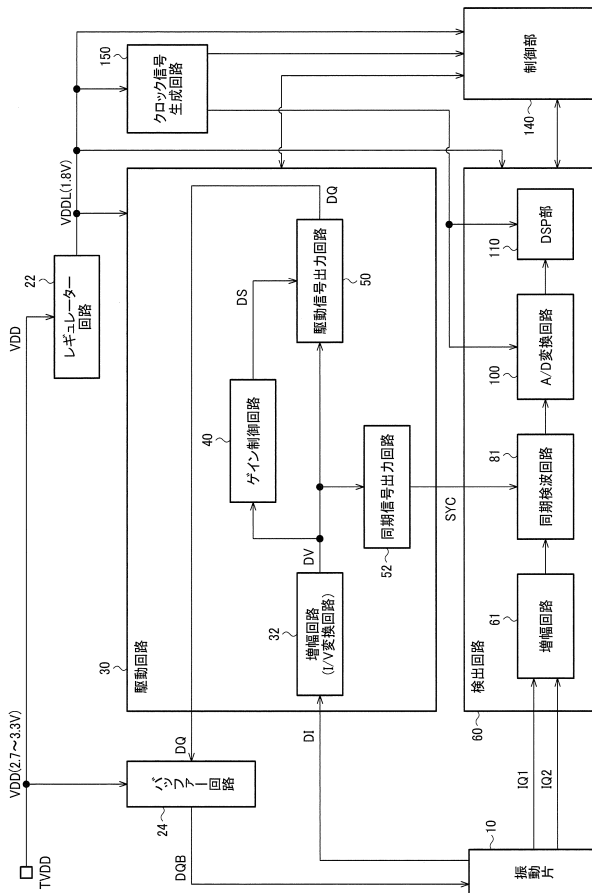
【図3】



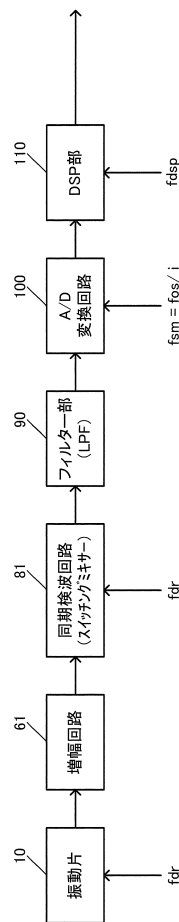
【図4】



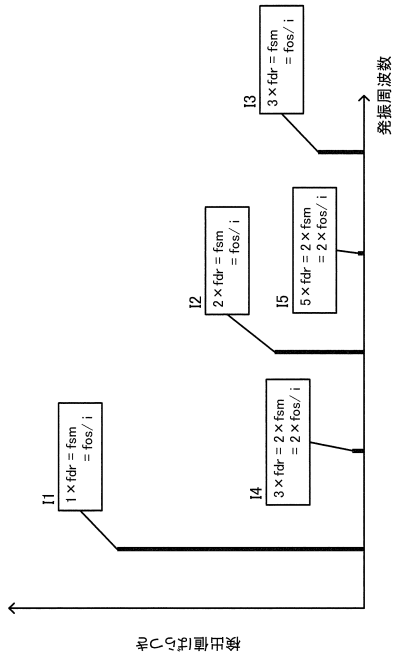
【図5】



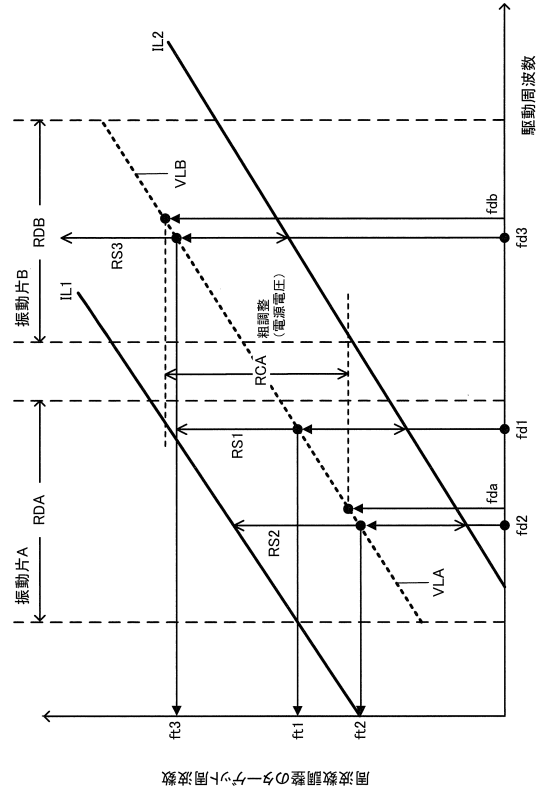
【図6】



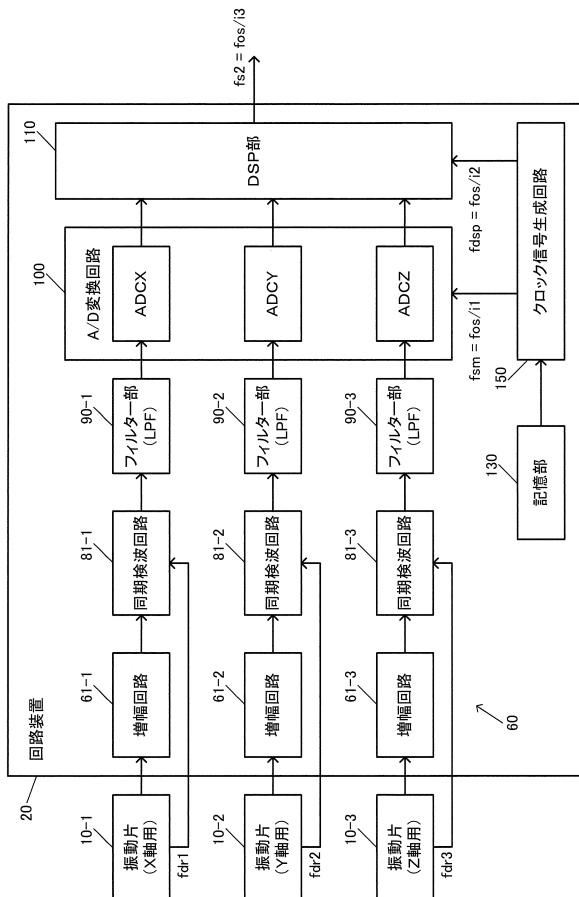
【図 7】



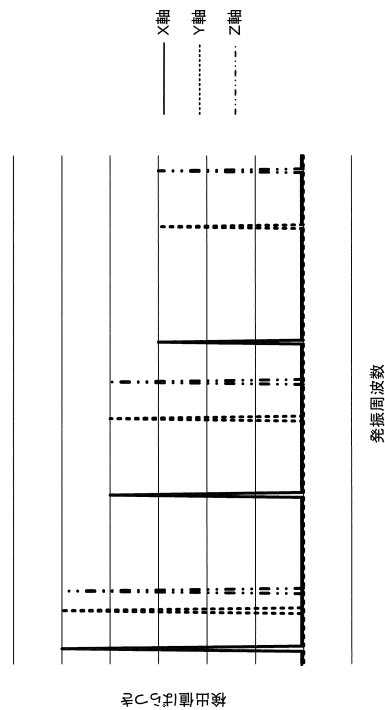
【図 8】



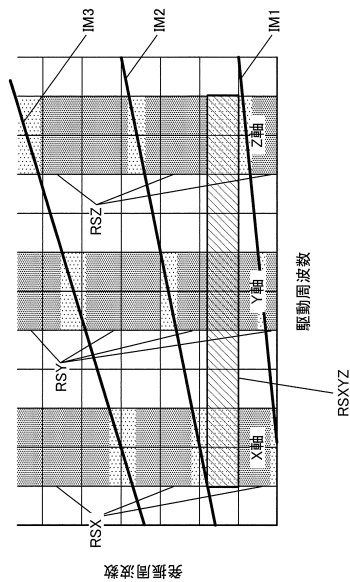
【図 9】



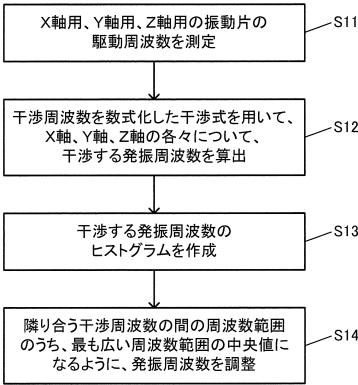
【図 10】



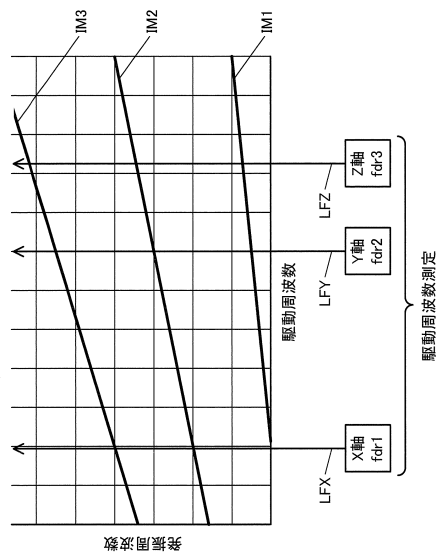
【図 1 1】



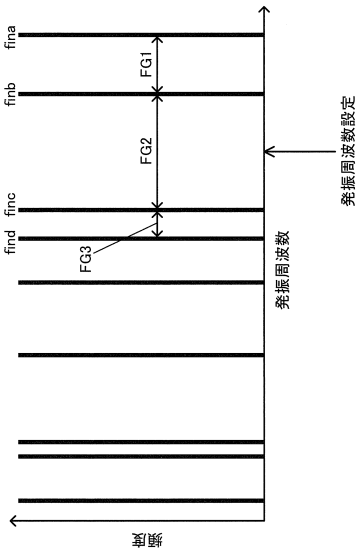
【図 1 2】



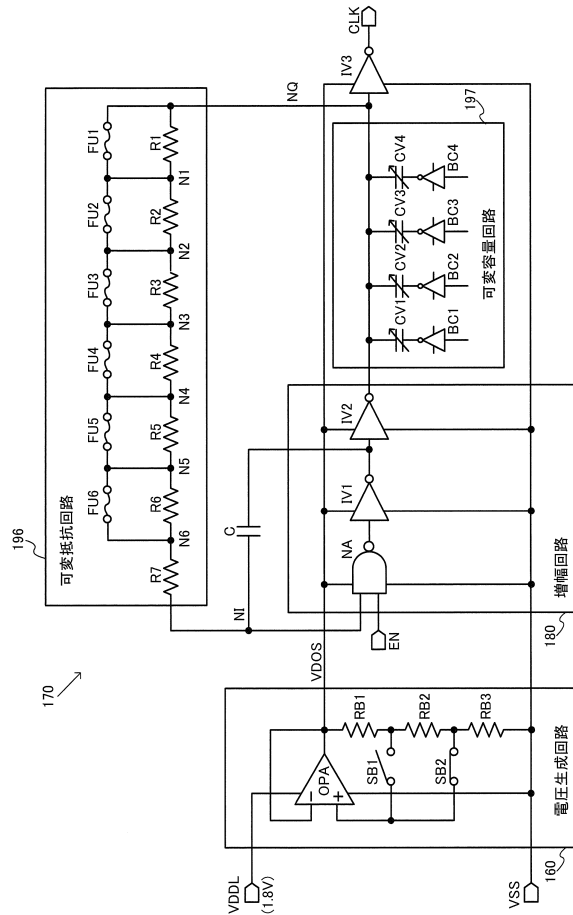
【図 1 3】



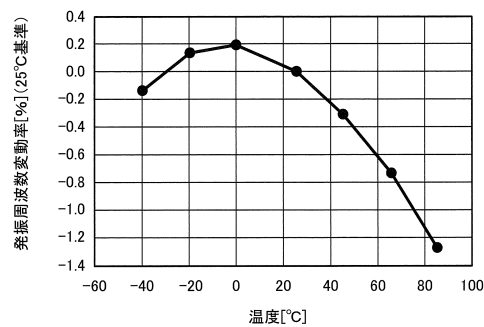
【図 1 4】



【図15】

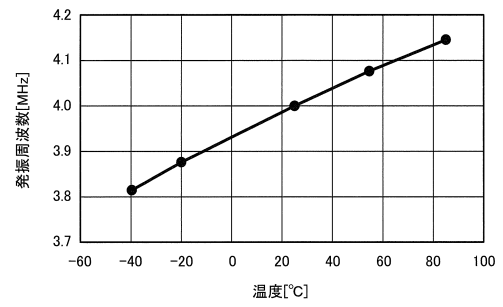


【図17】

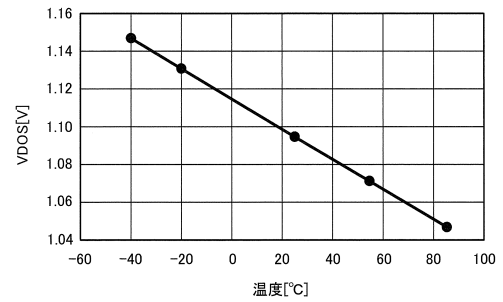


【図16】

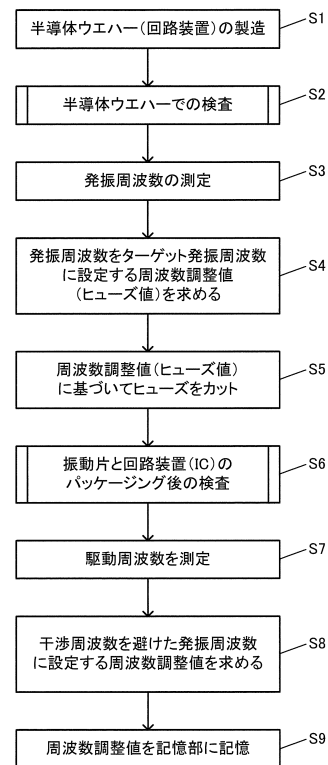
(A) VDOS固定



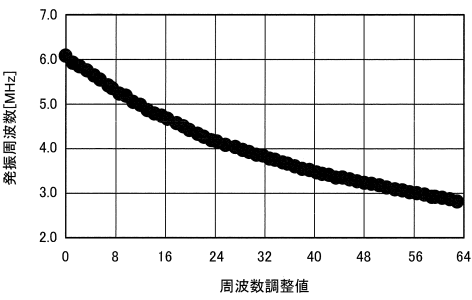
(B)



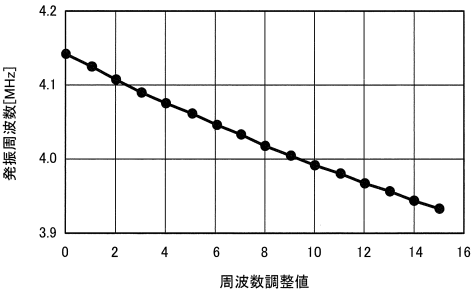
【図18】



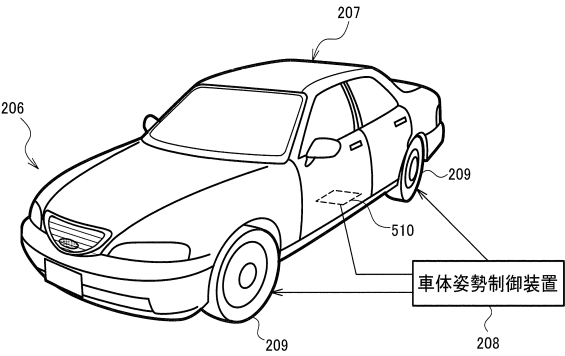
【図 19】



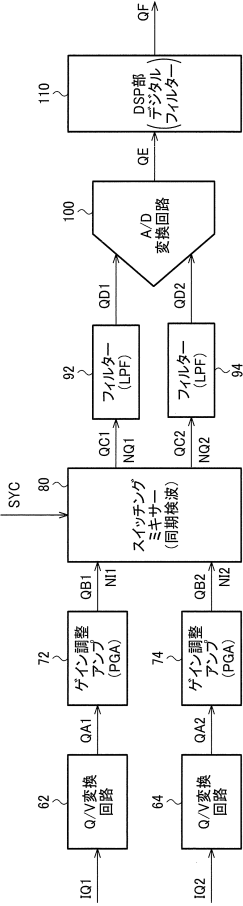
【図 20】



【図 22】



【図 21】





---

フロントページの続き

審査官 國田 正久

(56)参考文献 特開 2 0 1 1 - 0 6 9 6 2 8 ( J P , A )  
国際公開第 2 0 0 6 / 1 2 9 7 1 2 ( W O , A 1 )  
特開 2 0 0 5 - 3 2 6 2 8 5 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

G 0 1 C 1 9 / 5 7 7 6

H 0 3 B 5 / 0 4

H 0 3 B 5 / 2 0