

[19] 中华人民共和国国家知识产权局

[51] Int. Cl<sup>7</sup>

H03H 9/05

H03H 9/10



## [12] 发明专利申请公开说明书

[21] 申请号 03814933.8

[43] 公开日 2005 年 8 月 31 日

[11] 公开号 CN 1663120A

[22] 申请日 2003.5.7 [21] 申请号 03814933.8

[30] 优先权

[32] 2002.6.25 [33] DE [31] 10228328.1

[86] 国际申请 PCT/DE2003/001465 2003.5.7

[87] 国际公布 WO2004/001963 德 2003.12.31

[85] 进入国家阶段日期 2004.12.24

[71] 申请人 埃普科斯股份有限公司

地址 德国慕尼黑

[72] 发明人 A·普尔扎卡

[74] 专利代理机构 中国专利代理(香港)有限公司

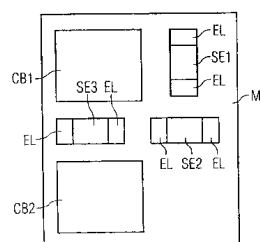
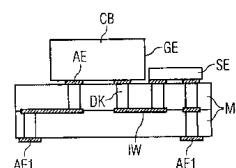
代理人 苏娟 胡强

权利要求书 3 页 说明书 6 页 附图 2 页

[54] 发明名称 具有一个多层衬底的电子组件和制造方法

[57] 摘要

本发明提出了一种高集成度的电子组件，该组件由至少一个芯片组件(CB)尤其是由一个用声波工作的滤波器和由一个多层衬底(MS)组成，该多层衬底包括阻抗变换(IW)的集成电路元件和其他集成电路元件，并作为芯片组件的支撑基板使用，且在其顶面布置有分立电路元件(SE)。本发明的组件可在一个紧凑组件中实现多信号处理功能，特别是可把一个布置在该多层衬底上的芯片组件的特性阻抗变到另一个预先给定的值。



ISSN 1008-4274

1. 电子组件，包括：
  - 一个多层衬底 (MS)，
  - 至少一个带外触点 (AE) 的芯片组件 (CB)，所述至少一个芯
- 5 片组件 (CB) 布置在多层衬底 (MS) 的顶面，其特征为，  
在多层衬底 (MS) 内布置了至少一个集成阻抗变换器 (IW)，其中所述至少一个芯片组件 (CB) 与所述至少一个集成阻抗变换器 (IW) 电连接。
2. 按权利要求 1 的组件，
- 10 所述至少一个芯片组件 (CB) 的外触点 (AE) 是 SMD 触点。
3. 按权利要求 1 或 2 的组件，  
多层衬底 (MS) 除了该阻抗变换器外，包括至少一个另外的集成的无源或有源电路元件。
4. 按权利要求 1 至 3 至少一项的组件，
- 15 所述至少一个芯片组件 (CB) 包括至少一个滤波电路。
5. 按权利要求 1 至 4 至少一项的组件，  
所述至少一个芯片组件 (CB) 包括至少一个用声表面波工作的谐振器。
6. 按权利要求 1 至 5 至少一项的组件，
- 20 所述至少一个芯片组件 (CB) 包括至少一个用声体积波工作的谐振器。
7. 按权利要求 1 至 6 至少一项的组件，  
所述至少一个芯片组件 (CB) 包括一个微波陶瓷滤波器。
8. 按权利要求 1 至 7 至少一项的组件，
- 25 所述至少一个芯片组件 (CB) 是一个 LC 芯片滤波器。
9. 按权利要求 1 至 8 至少一项的组件，  
所述至少一个芯片组件 (CB) 是一个带状滤波器。
10. 按权利要求 1 至 9 至少一项的组件，  
至少一个分立的无源或有源电路元件 (SE) 布置在多层衬底 (MS)
- 30 的顶面。
11. 按权利要求 1 至 10 至少一项的组件，  
至少一个布置在该多层衬底顶面的分立电路元件 (SE) 形成一个

高频开关、一个匹配电路、一个阻抗变换器、一个天线开关、一个二极管开关、一个高通滤波器、一个低通滤波器、一个带通滤波器、一个带阻滤波器、一个功率放大器、一个同向双工器、一个双工器、一个耦合器、一个定向耦合器、一个存储元件、一个平衡不平衡变换器或一个混频器的一部分。

5 12. 按权利要求 1 至 11 至少一项的组件，

布置在多层衬底顶面的至少一个分立电路元件 (SE) 形成一个高频开关、一个同向双工器或一个双工器的一部分，且所述的开关元件连接所述至少一个芯片组件 (CB) 和一根天线。

10 13. 按权利要求 1 至 12 至少一项的组件，

在多层衬底 (MS) 内集成的至少一个开关元件形成一个高频开关、一个匹配电路、一个天线开关、一个二极管开关、一个高通滤波器、一个低通滤波器、一个带通滤波器、一个带阻滤波器、一个功率放大器、一个同向双工器、一个双工器、一个耦合器、一个定向耦合器、一个存储元件、一个平衡不平衡变换器或一个混频器的至少一部分。

15 14. 按权利要求 13 的组件，

在多层衬底内集成的匹配电路的至少一部分是在该多层衬底顶面上的一根或多根印制线，用于事后的精确匹配。

15 15. 按权利要求 1 至 14 至少一项的组件，

20 多层衬底 (MS) 包括多个匹配电路。

16. 按权利要求 1 至 15 至少一项的组件，

多层衬底 (MS) 含有陶瓷层。

17. 按权利要求 1 至 16 至少一项的组件，

多层衬底 (MS) 含有由硅或氧化硅制成的层。

25 18. 按权利要求 1 至 17 至少一项的组件，

多层衬底 (MS) 含有由一种有机材料例如塑料或层压板制成的层。

19. 按权利要求 1 至 18 至少一项的组件，

所述至少一个芯片组件 (CB) 的至少一个输入端和/或输出端用来引导一个不对称的信号。

30 20. 按权利要求 1 至 19 至少一项的组件，

所述至少一个芯片组件 (CB) 的至少一个输入端和/或输出端用来引导一个对称信号。

21. 按权利要求 1 至 20 至少一项的组件，  
所述至少一个芯片组件 (CB) 的接地与至少部分集成在该多层衬底中的匹配电路对整个组件的中线接地连接，这个匹配电路包括至少一个由一个线圈、一个电容器或一段导线选出的元件。
- 5 22. 按权利要求 1 至 21 至少一项的组件，  
布置在多层衬底 (MS) 顶面的所述至少一个芯片组件 (CB) 和所述至少一个分立电路元件 (SE) 都是 SMD 元件 (表面安装结构元件)。
23. 按权利要求 1 至 22 至少一项的组件，  
所述至少一个芯片组件 (CB) 包括一个带外触点 (AE) 的外壳 (GE)。
- 10 24. 按权利要求 1 至 23 至少一项的组件，  
所述至少一个芯片组件 (CB) 用压焊丝与多层衬底 (MS) 连接。
25. 按权利要求 1 至 23 至少一项的组件，  
所述至少一个芯片组件 (CB) 用倒装芯片技术与多层衬底 (MS) 连接。
- 15 26. 按权利要求 23 至 25 至少一项的组件的制造方法，包括下列步骤：  
- 将一个芯片装入一个外壳 (GE) 中；  
- 将该外壳安装到一个多层衬底 (MS) 上。
27. 按权利要求 26 的方法，  
20 所述至少一个分立电路元件 (SE) 被安装到多层衬底 (MS) 的顶面。
28. 按权利要求 27 的方法，  
所述至少一个芯片组件 (CB) 和所述至少一个电路元件 (SE) 以相同的方式固定到多层衬底 (MS) 的顶面。
- 25 29. 按权利要求 26 至 28 至少一项的方法，  
所述至少一个布置在多层衬底表面的芯片组件 (CB) 或所述至少一个电路元件 (SE) 用一种浇注材料进行机械稳定。

## 具有一个多层衬底的电子组件和制造方法

5 本发明涉及一种带有一个芯片组件尤其是一个滤波器和一个多层衬底的电子组件或模块以及一种在多层衬底上安装芯片组件的方法。

电子模块是一个高度集成的组件，它包括一个或多个在一个多层衬底内单片集成的电路并满足例如移动通信系统终端设备的不同功能。

10 一个电子模块例如可实现一个天线开关、同向双工器、双工器、耦合器等等的功能。

一个模块除集成电路外可含有一或多个芯片组件以及分立的电路或组件，它们布置在带集成电路元件的多层衬底的顶面。

15 在一个芯片组件的输出端上常常需要有一个对称信号。为此，可把一个平衡不平衡变换器直接集成在芯片组件的结构中或用一个具有由分立输入端或输出端与一个由分立的单个元件组成的平衡不平衡变换器串接的芯片组件。这种平衡不平衡变换器可设计成紧凑的单个模块。

20 为了达到较高的集成度，可在一个共同的介质衬底上布置具有前置和后置功能块的芯片组件。当 SAW 滤波器 (SAW=声表面波) 共同与一个天线开关的电路元件布置在一个多层的陶瓷衬底上时，用这种方式可获得例如定时双工系统的前端模块如 GSM 900/1800/1900。其中天线开关的电路元件可部分地集成在多层衬底上。

25 为了通带范围的最佳信号传输，需要芯片组件的输出阻抗完全匹配下一级的输入阻抗，或需要一个芯片组件的输入阻抗完全匹配前一级的输出阻抗。亦即这些芯片组件需要一个电匹配网络来匹配其电路环境。这种匹配网络可包括电感、电容和延迟线并主要用来匹配外部环境的一个组件的阻抗。一个匹配网络可设计成具有多个分立的单个元件是众所周知的，其中芯片组件与这些分立的单个元件一起被焊接在一块印制板上。

30 众所周知，一个具有包括集成匹配元件的（例如陶瓷）多层衬底的 SAW 元件可用倒装芯片方法或用丝焊法固定和电连接，例如参见文献 US 5, 459, 368。除一个或多个 SAW 芯片外，可在衬底的顶面布置其

他的无源或有源分立电路元件。但这种组件的制作费时又费钱，因为 SAW 芯片或所谓的电路元件用不同的连接技术与衬底进行电连接。

如果一个芯片组件例如连接在一个 LNA（低噪声放大器）之前或两个 LNA 之间的一个接收支路中时，则产生的终端阻抗值通常地在 50 和 200 欧姆之间。如果前级和后级的阻抗为已知，则原则上可这样实现该芯片组件，使其输入或输出阻抗相当于需要的值。对迄今为止的已知芯片组件来说，在用任一个预先给定的输入或输出阻抗（例如 25, 50, 200 欧姆）时整个组件都必须重新研制。

但元件的可获得的终端阻抗的范围常常（尤其是在 SAW 元件时）是有限的。

此外，可用外部的、用分立的单个元件制成的阻抗变换器。在这种情况下将增加占地面积。由于必要的连触点，还会影响整个结构的可靠性。

本发明的目的是提出一种高度集成的组件，它包括一个芯片组件、一个与之电连接的多层衬底和一个阻抗变换器。

根据本发明，这个目的是通过一个具有权利要求 1 所述特征的组件来实现的。本发明的诸多有利方案可从其他各项权利要求中得到。

本发明提出这样一个电子组件，它包括 a) 一个多层衬底、b) 带外触点的至少一个芯片组件和 c) 至少一个（单片）集成在多层衬底内的阻抗变换器。其中所述至少一个芯片组件布置在该多层衬底的顶面并与集成的阻抗变换器电连接。

所谓一个芯片组件是指一个具有电子结构的“裸”芯片或一个具有这种结构的封装芯片。

所谓阻抗变换器本发明指的是一种电子电路，该电路满足阻抗变换，亦即把一个表征一个芯片组件或同类全部芯片组件的实际阻抗值变到一个预先给定的额定值。其中不但涉及实际阻抗值和额定阻抗值之间的大的差别（例如从 50 至 200 欧姆的阻抗倍增），而且还涉及实际阻抗值和额定阻抗值之间的小于 100%、但至少 5% 的相当小的差别（例如阻抗由 46 变到 50 欧姆）。而在本专利申请中，所谓匹配或阻抗匹配是指一个最大为 5% 的要求的阻抗变化，以便例如补偿制造引起的失配。

本发明组件的一个优点在于，阻抗变换所需的阻抗变换器不象公

知的解决方案那样，布置在一块印制板上，而是集成在多层衬底内，这个同一的多层衬底支撑一个芯片组件。在这种布置情况下，总的占地面积是特别少的，因为是在垂直方向内实施集成的。一个紧凑的、包括具有集成阻抗变换器的多层衬底的块保证了需要的阻抗变换并可按标准进行预制。这个块可把按标准待制备的芯片组件的特性实际阻抗简单而快速地变换成另一个所需的输出阻抗值。这样就避免了整个芯片组件的新研制。并由此避免了相关的时间和费用损失。

在一个有利的实施例中，本发明的组件还可包括一或多个分立的无源或有源电路元件，且所述的电路元件被布置在多层衬底的顶面。

分立的无源或有源电路元件可构成下列电路的至少一部分：一个高频开关、一个匹配电路、一个天线开关、一个二极管开关、一个晶体管开关、一个高通滤波器、一个低通滤波器、一个带通滤波器、一个带阻滤波器、一个功率放大器、一个前置放大器、一个低噪声放大器、一个同向双工器、一个双工器、一个耦合器、一个定向耦合器、一个存储元件、一个平衡不平衡交换器、一个混频器或一个振荡器的至少一部分。

集成的电路元件例如可实现一个作为双工器构成的本发明组件的接收或发射通路中的一根天线和带通滤波器之间的电连接，并附加地可用于滤波器电性能的改善、一般和尤其可用于接收端口和发射端口的绝缘改善。

集成电路元件最好布置在一片多层陶瓷例如 LTTC 陶瓷（=低温共烧陶瓷）内。这种 LTTC 型陶瓷允许网络元件的高集成密度。另一种方案是，一个多层衬底可包括由 HTCC 陶瓷（=高温共烧陶瓷）、硅和别的半导体（例如 GaAs、SiGe、氧化硅、别的氧化物）或有机材料（例如层压板或塑料）组成的层。

多层衬底既具有顶面上的内部电连接来与至少一个芯片组件和必要时与至少一个分立电路元件连接，又具有底面上的外电极来建立该组件与一块外部的印制板例如一个终端设备的印制板的电连接。

下面结合一些实施例及其附图来详细说明本发明。其中附图只作说明用，没有按真实比例画出。相同的元件用相同的参考符号表示。

图 1 表示用示意横截面示出的一个本发明组件的原理结构（图 1a）和本发明一个组件的俯视图（图 1b）；

图 2 表示具有一个集成线圈和一个集成电容器的一个本发明组件的一个有利的实施例。

图 1a 所示的组件作为具有一个多层衬底 MS 的多层组件构成，在该多层衬底的顶面至少布置一个芯片组件 CB。该芯片组件或者是一个带电子结构的“裸”芯片，或者是一个带外壳 GE 的芯片。此外，该芯片组件可含有一个带集成无源或有源电路元件的多层衬底。

本发明所谓的一个无源或有源电路元件是特指一个电感、一个电容、一根延迟线、一个电阻、一只二极管或一只晶体管。此外，一个分立的无源或有源电路元件在这里可包括在一个紧凑的组件中的上述无源或有源元件的任一组合。

作为“裸”芯片构成的芯片组件可用压焊丝或倒装芯片技术固定在多层衬底上或与该处集成的电路元件电连接。此外，一个芯片组件的外触点 AE 可以是 SMD 触点（SMD=表面安装结构/器件）。

芯片组件可包括一个或多个用声表面波或声体积波工作的谐振器，即 SAW 谐振器或 BAW 谐振器或 FBAR 谐振器（SAW=声表面波，BAW=声体积波，FBAR=薄膜声体积波谐振器）。

芯片组件可以是一个具有一或多个滤波电路的芯片（滤波芯片），例如 SAW 元件如 SAW 滤波器、BAW 滤波器、LC（电感电容）芯片滤波器、带状滤波器或微波陶瓷滤波器。

至少一个芯片组件 CD 与一个集成在多层衬底 MS 内的阻抗变换器 IW 电连接。此外，该多层衬底可含有至少一个另外的集成电路元件。另一种可能性是，上一次提到的多个集成电路元件组成下列电路的一部分：一个高频开关、一个匹配电路、一个天线开关、一个二极管开关、一个晶体管开关、一个高通滤波器、一个低通滤波器、一个带通滤波器、一个带阻滤波器、一根延迟线、一个低噪声放大器、一个前置放大器、一个同向双工器、一个双工器、一个耦合器、一个定向耦合器、一个存储器、一个平衡不平衡变换器、一个混频器或一个振荡器的一部分。

其中集成电路元件最好按一种公知的方式设计成多层衬底的各层（衬底层）之内、之上或之间的印制线或任意成型的金属表面、设计成多层衬底内的垂直镀覆通孔 DK 或这些元件的组合。集成电路元件的一部分—例如一个匹配电路的至少一部分—可在多层衬底的顶面构

成，以便事后例如通过部分去掉存在的印制线或通过补加分立的电路元件进行精确匹配。

在多层衬底顶面布置的多个芯片组件可具有一个共同的阻抗变换器或一个共同的匹配电路或单个阻抗变换器或单个匹配电路。

- 5 多层衬底可包括由陶瓷、硅、氧化物（例如氧化硅）或有机材料组成的各层。

在多层衬底底面的本发明组件的外电极 AE1 可以是 SMD 触点。

此外，在图 1a 的多层衬底 MS 的顶面可看见至少一个分立的无源或有源电路元件 SE。

- 10 图 1b 表示具有两个芯片组合 CB1 和 CB2 以及三个分立电路元件 SE1、SE2 和 SE3 的一个本发明组件的俯视图。分立电路元件具有电极 EL。

- 15 本发明的一个组合可具有一或多个信号输入或信号输出，每个信号输入或信号输出本身可以是对称或不对称的。在对称信号输入或信号输出的情况中，可在两根对称信号线之间添加一个线圈和/或电容器作为另外的基本元件。

- 20 在另一个有利的实施例中，在具有一个集成阻抗变换器的多层衬底（例如一个 LTCC 或 HTCC 多层陶瓷）的表面上布置了一个封装的芯片元件（例如一个 SAW 芯片，下面叫住 SAW 滤波器）。这个阻抗变换器由一个串联电感组成，该串联电带连接在芯片元件或 SAW 滤波器的输出端并连接该输出端与多层衬底底面的一个外电极。该外电极用来把整个组件焊接在一块印制板上。该串联电感通过制图的印制线或印制线段 LA（如图 2 所示）来实现，该印制线段位于一个适合焊接芯片元件或 SAW 滤波器的电接触（芯片元件的外电极）下方。印制线通过
- 25 多层衬底的介质层相互隔开。其中图 2 左方示出的单个导线连接面 LE 的印制线用镀覆通孔 DK 这样相互连接，使其形成一个连续的线匝。这时芯片元件或 SAW 滤波器最好这样布置，使其输出电极直接通过外电极 AE1 位于多层衬底的底面。在用声波工作的芯片元件的情况下，该线匝这样布置在该芯片组件的下方，使该线匝不直接位于该芯片组件
- 30 的有源滤波器结构下方，否则就会产生不希望的电磁耦合而影响组件电性能。由于这个原因，特别是在多层衬底最上底层的阻抗变换器的其他集成元件也应尽可能布置在芯片组件的外触点下面和不直接布置

在芯片组件的有源结构下面。

低于多层衬底最下层内的一个接地屏蔽 GS 形成一个到位于上方的串联电感的线圈的电容，该串联电感表示一个集成线圈。从而感应镜像电流，这种电流降低集成线圈的电感值。通过在该线圈和下面的屏蔽层之间保持一个相当大的距离（例如在 100 微米宽的印制线时至少 150 微米）可获得较大的电感值。

在图 2 所示本发明组件的实施例中，其输出阻抗可从一个较高的阻抗值变换到一个较低的阻抗值。所根据的电路包括一个连接在该芯片组件输出端上的串联电感（线圈）和一个到接地的电容器。到接地的这个电容器是这样构成的：在芯片组件的一侧上，线圈头被分接出一根导线，该导线绝大部分用镀覆通孔 DK1 构成，所以该导线在多层衬底内垂直向下延伸并最终到达一块金属板 MP，该金属板例如通过只有一层介质层与接地屏蔽层 GS 隔开并与后者形成一个电容器。这个用参考符号 K 表示的元件在这里只用于说明。

在本发明的另一个有利实施例中，芯片组件具有一个对称的输出端。该对称输出端的两个触点最好直接地或对称地通过相应的外电极位于多层衬底的底面。集成线圈例如为集成阻抗变换器组成部分的串联线圈可在多层衬底内对称地或位移对称地绕制。

在组合组件的对称输出端的两个触点之间可连接一个在多层衬底内实现的电容。上述触点用镀覆通孔与平行布置在低层内的金属板连接。

在又一个实施例中，一个集成的阻抗变换器可含有一个连接到一个接地的线圈。在这种情况下，一方面该线圈的一端连接在一个例如布置在多层衬底下几层之一内的接地屏蔽面上，另一方面用一个镀覆通孔连接到该芯片组件的一个外电极上。

布置在多层衬底顶面上的至少一个芯片组件 CB 或一或多个开关元件 SE 可用一种浇注材料例如 Globtop 例如用环氧基浇注树脂进行机械稳定。

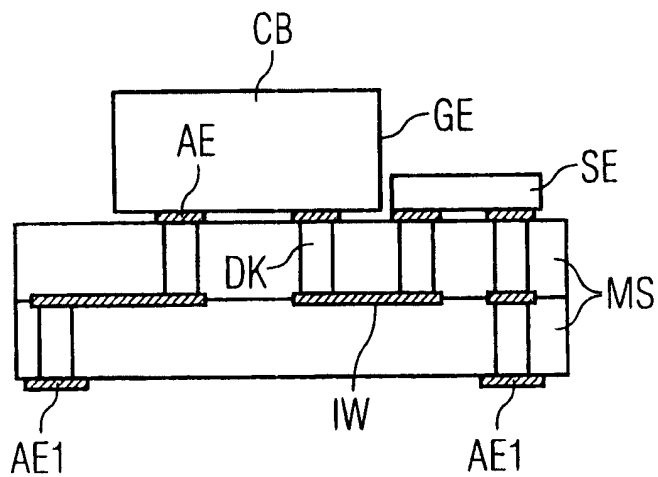


图 1A

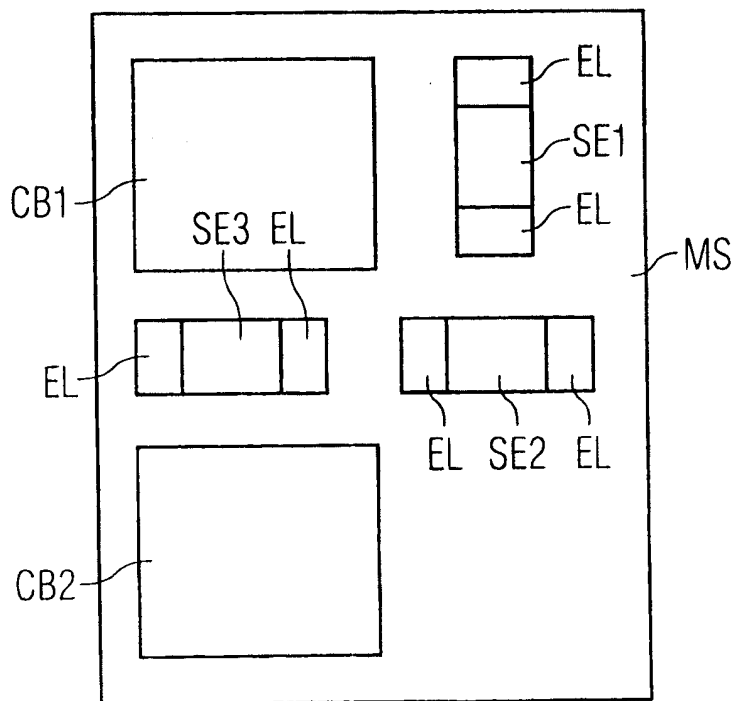


图 1B

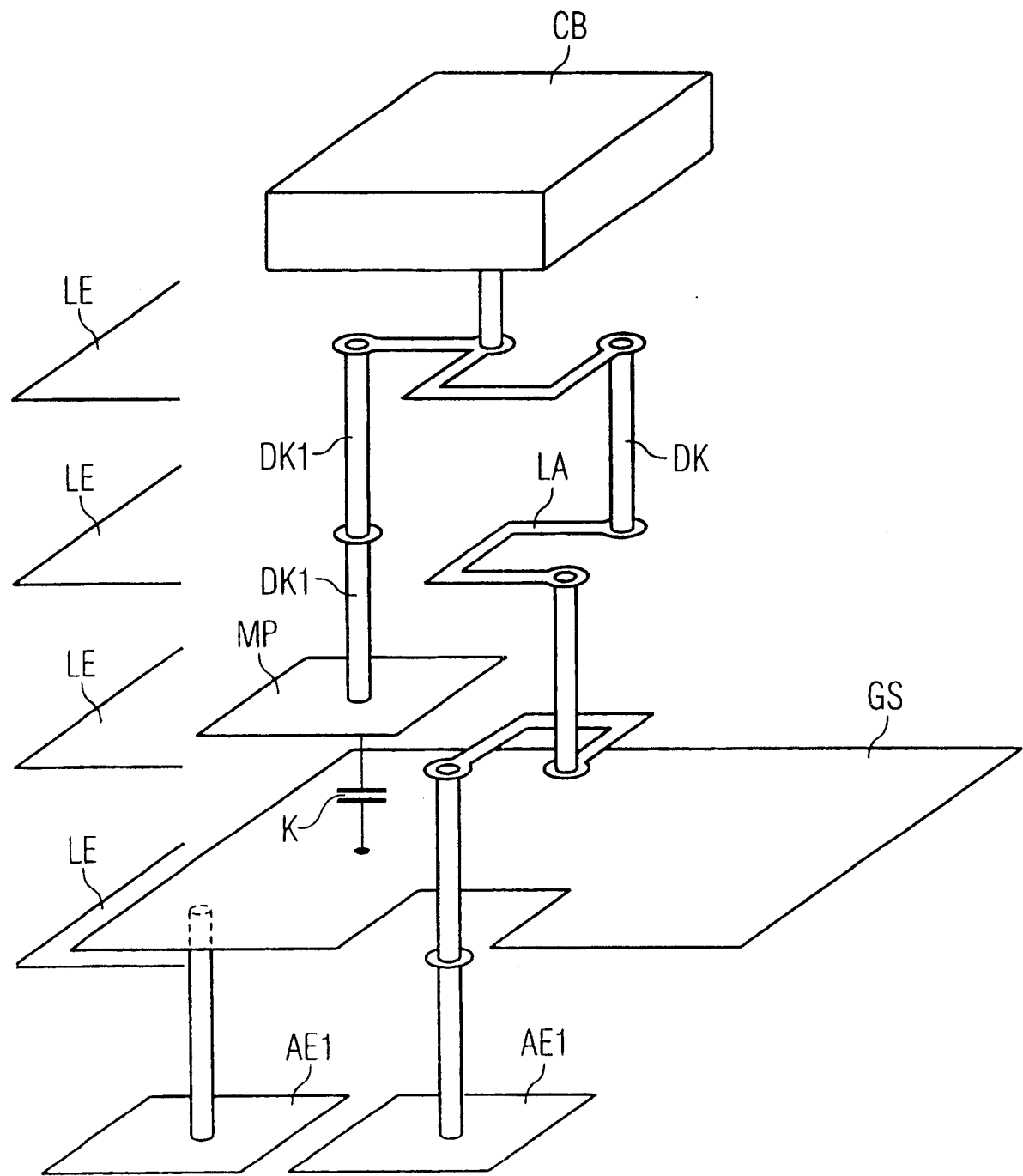


图 2