

# 公告本

406300

申請日期	87.6.9
案 號	87107092
類 別	H01L <sup>01</sup> / <sub>02</sub>

A4  
C4

(以上各欄由本局填註)

## 發明專利說明書

406300

一、發明名稱	中 文	介電氧化矽層與抗反射塗覆之同步沉積
	英 文	IN SITU DEPOSITION OF A DIELECTRIC OXIDE LAYER AND ANTI-REFLECTIVE COATING
二、發明人	姓 名	1. 陳大衛 2. 黃裘娣 3. 尤維芳
	國 籍	美國
三、申請人	住、居所	1. 美國加州福斯德市比爾林斯吉特巷 235 號 2. 美國加州洛杉磯圖斯雷若伊大街 16788 號 3. 美國加州山景城格瑞圖巷 1568 號
	姓 名 (名稱)	美商·應用材料股份有限公司
	國 籍	美國
	住、居所 (事務所)	美國加州聖大克勞拉市波爾斯大道 3050 號
	代 表 人 姓 名	瓊西 J. 史維尼

裝 訂 線

經濟部中央標準局員工消費合作社印製

406300

A6  
B6

(由本局填寫)

承辦人代碼：
大類：
I P C分類：

本案已向：

國(地區) 申請專利，申請日期： 案號： 有 無主張優先權

本案已向美國申請專利；申請日：1997年5月7日 案號：08/852,788 號

有關微生物已寄存於： 寄存日期： 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝  
訂  
線

## 五、發明說明( )

相關申請案：

本發明與以下的申請案有關：專利申請案第 08/672,888 號，名稱為 "METHOD AND APPARATUS FOR DEPOSITING ANTIRELECTIVE COATING"，發明人為 David Cheung, Joe Feng, Judy H. Huang, 及 Wai-Fan Yau；專利申請案第 16301-009310/AMAT-1084-P2 號，名稱為 "METHOD AND APPARATUS FOR DEPOSITING AN ETCH STOP LAYER"，發明人為 H. Huang, David Cheung, Wai-Fan Yau, 及 Chan-Lon Yang；專利申請案第 16301-016100/AMAT-1694 號，名稱為 "METHOD AND APPARATUS FOR APPLYING AN ANTIREFLECTIVE COATING USING REDUCED DEPOSITION RATES"，發明人為 David Cheung, Wai-Fan Yau, Joe Feng, Judy H. Huang, 及 Madhu Deshpande。所有這些申請案皆讓渡給本案的申請人 Applied Materials 公司，且藉由此參照而被併於本文中。

發明領域：

本發明係關於一種半導體基材的設備及處理。詳言之，本發明係關於介電層及抗反射塗覆的同步 (*in situ*) 沉積，及此等膜於基材處理期間的構圖 (*patterning*)。

發明背景：

雖然半導體裝置是在數十年以前才被引入，但裝置的

## 五、發明說明( )

大小已被顯著地減小。在這段期間內，積體電路大致上遵循著每兩年大小減小一半的定律(俗稱"Moore's Law")，這表示可放在一晶片上的裝置數目每兩年增加一倍。現今的半導體製造工廠一般所製造的特徵(feature)尺寸為 0.5 微米或甚至 0.35 微米，而明日的工廠將生產更小的特徵尺寸。

在此等裝置的製造中的一共同的步驟為藉由氣體的化學反應在一基材上形成一經過構圖的薄膜。當對該等薄膜構圖時，在線寬及其它關鍵尺寸上的波動被最小化是所想要的。在這些尺寸上的錯誤會導致裝致特性的改變或裝置的開路(open)/短路，因而對裝置的良率有不利的影響。因此，當特徵尺寸降低時，結構就必需以更高的精度來加以製造。其結果為，某些製造者現在需要將在構圖操作的尺寸基度上的變化控制在由設計人員所設定之尺寸的 5% 之內。

這些膜層通常是藉由將一被沉積的毯覆層的一部分蝕刻掉而形成的。現代的基材處理系統應用微影技術來對層膜構圖。典型地，此微影技術應用光阻劑或其它沉積於一晶圓上之光敏材料。一具有透明及不透明區以構成所需要的圖案之光罩(或簡稱為遮罩(mask))被置於該光阻劑上。當該光罩被曝光時，該透明的部分讓在該部分下的光阻劑被曝光，但在該光罩的不透明區中之區域則沒有被曝光。該光線在該光阻劑之被曝光的部分中引起化學反應(如，光溶解或聚合)。接著，一適當之化學物，化學蒸氣

## 五、發明說明( )

或離子轟擊處理被用來選擇性地攻擊該光阻劑之經反應的或未經反應的部分。該底下層以留下來之光阻劑圖案作為遮罩可接著被進一步處理。例如，該膜層可被摻雜或蝕刻，或實施其它的處理。

現代的微影技術通常都涉及使用已知的設備來作為步進器(stepper)，其被用來對光阻劑層遮罩及曝光。步進器通常使用單色(單波長)光線，讓它們能夠產生在細微形狀裝置的製造中所需之細微的圖案。然而，當一基材被處理時，基材之上表面之拓樸(topology)變成逐漸缺少平面性。此不平均的拓樸會造成該單色光的反射及折射，讓某些在該遮罩之不透明部分底下的光阻劑被曝光。其結果為，此不平均的表面拓樸會改變被轉換至該光阻劑層之遮罩圖案，因而改變隨後被製造之結構所需要的尺寸。

這些反射所會造成的一個現象為所習知的駐波。當一光阻劑層被沉積於一反射的底層上且曝露於單色光的照射下(如，深紫外線(UV)光)時，駐波會於該光阻劑層中被產生。在此一情形中，該被反射的光線會干擾入射光並在該光阻劑層的垂直方向上對光密度造成週期性的改變。駐波效應通常在現代步進器所使用深UV波長上的影響要曉在長波上的影響要來得大，因為材料，如氧化物，氮化物，矽聚合物，的表面在深UV波長下更會反射。在曝光期間，該光阻劑層中存在駐波會造成垂直壁上形成粗糙度，垂直壁是在構圖期間該光阻劑層的一部分被去除時形成的，該粗糙度會轉變為在線寬上，間隔上及其它關鍵尺寸上的改

## 五、發明說明( )

變。

一種有助於達成所需要的尺寸精確度的技術為使用一抗反射塗覆(ARC)。一ARC的光學特性為發生在內層界面上的反射被造小化。該ARC's的吸收指標為(在兩個方向上)被傳送之單色光線的量被最小化，因而衰減被傳送的入射光與其反射光兩者。該ARC的折射性及吸收性指標被固定在會造成任何反射的數值上。

在達到遮罩圖案精確地傳遞上同樣很重要的是，該被沉積的材料相對於被用來蝕刻一給定的層之蝕刻劑的反應性。一材料相對於另一材料對於一給定的蝕刻劑的反應性被稱為蝕刻選擇性。蝕刻選擇性通常是以該將被去除的材料的蝕刻率對於其它材料的蝕刻率的比例來表示。因此，一高的蝕刻選擇性通常是所想要的，因為一蝕刻劑應選擇性地只蝕刻該將被蝕刻之層之所要被蝕刻的區域且不會對已存在於該被處理的基材上之其它結構造成腐蝕。換言之，一具有高蝕刻選擇性的材料在其它材料的蝕刻期間可抵抗不經意的蝕刻。

例如，對於一蓋在上面之第二底層而言，當需要對第一層及第二層蝕刻不同的圖案時，一高蝕刻選擇性的第一層是所想要的。高蝕刻選擇性在此等情形中是所需要的因為在第二層被完全地蝕刻掉的區域中之底層不會被嚴重地腐蝕。如果第一層的蝕刻選擇性低的話，則該蝕刻操作將不只去除掉第二層之所想要蝕刻的區域，其同時會蝕刻掉在該等區域之下的第一層的部分。雖然在此情形下會由

## 五、發明說明( )

一小量的第一層被去除，但非長低的蝕刻選擇性會讓第一層實質上被蝕刻掉。

例如，高蝕刻選擇性在一波紋(damascene)處理中是所需要的。波紋為一珠寶工業上的用詞其被用在基材的處理上，用以表示一金屬化處理，其中接線是藉由在一平的介電層上形成溝槽(trough)圖案並用一層金屬毯覆該介電層的表面而被陷入該介電層中，藉此填滿溝槽。多出來的金屬(即，沒有填入溝槽中者)然後藉由化學機械研磨(CMP)而被去除。這與傳統上用來產生金屬接線的方式剛好相反，傳統方法首先在一介電層上形成金屬接線，然後用一或多層介電材料層毯覆於整個結構上。

波紋處理的一個優點為其不需要蝕刻該金屬層，提高了在金屬組成上之可調整性。例如，鋁-銅合金之乾蝕刻在銅的成分提高時變得很困難。當不需要蝕刻時，即可在該合金中添加更多的銅(或其它的元素)，藉此改善金屬對於電子遷移之免疫力。波紋構線(wiring)技術已被用於許多不同材料之構線上，包括了鈹-鋁合金，銅及銀。此外，所獲得之表面與那些由傳統的方法獲得之表面比起來更加平坦。

然而，如果該被形成圖案之介電層及底下的層於相同的速率下蝕刻(即，與介電層比起來，該底下的層具有較差的蝕刻選擇性)的話，則在圖案形成處理完成之前即會對底下的層造成損害。例如，這會發生在該被形成圖案之介電層底下之層本身為一具有相同成分之介電層的情形

## 五、發明說明( )

中，而這是常有的情況。如果沒有一機構可以讓蝕刻劑在一接近該二層的界面的位置停止的話，則此一處理即很難精確地加以控制。

此波紋方法的一個延伸為雙波紋技術。藉由使用一雙波紋技術，則只需要一平坦化步驟來形成短柱(即，插塞或接點)及接線。此方法提高了被如此作成之裝置的密度，性能，及可靠度。該方法的程序是以在兩個連續的遮罩步驟中界定在一平的絕緣體表面上之接點開口及接線的溝槽作為開始。該遮罩材料然後被蝕刻至一可將遮罩從溝槽區被去除掉，但仍在其它的部分留下足夠的遮罩材料之深度。接下來，該遮罩材料被去除，及該金屬層被沉積及研磨(如，藉由一平坦化技術如 CMP)。此研磨造成金屬的上表面與絕緣體的表面同一水平。

藉由以相同的材料來形成該插塞及接線，則介於不同的材料之間的界面被減少，提高了金屬化系統的可靠度。然而，再次地，底下的介電層的低蝕刻選擇性會造成問題。而且，問題在於產生此等結構所需之遮罩/蝕刻步驟數目。介電層必需被沉積，然後被遮罩及蝕刻數次。

因此，對於提供一種結構其可避免在該將被形成圖案之層的底下的層之所不想要的蝕刻是有其需求。而且，使用最小數量的處理步驟來產生此層亦是所想要的。此外，微影技處理亦可從一技術上獲得好處，構圖可藉由此技術而被更加精確地完成，如使用一 ARC 層。詳言之，此層應允許使用一波紋處理，藉此金屬接線可被精確地沉積且

## 五、發明說明( )

具有較佳的組成。最後，此一方法應允許對於被如此地沉積之層間的轉移有更精確的控制且不應需要中間的處理步驟，如清潔步驟等。

發明目的及概述：

本發明藉由提供應種用於沉積一介電層及一 ARC 的方法及設備，其不需要將該被處理的基材從該處理室中移出及不需要中間的處理步驟，如處理室清潔操作。此處理因而被稱為同步 (*in situ*) 處理。甚者，本發明之 ARC 可被用作為一蝕刻停止層(如，在一波紋處理中)用以在對位在該 ARC 上之層的構圖期間保護相關的介電層。

依據本發明之方法，一用於沉積一多層膜於一位在一處理室中之基材上的處理被加以描述。該處理以沉積一第一層於該基材上作為開始。接下來，一包括了含有矽的氣體，含有氮氣的氣體及，非必要性地，一含有氧氣的氣體之處理氣體被引入該處理室中。然後，能量被施加於該處理氣體上用以在該第一層上沉積一第二層。施加於處理氣體上之能量被保持一段時間。此時間的長度足以沉積一厚度的第二層，其能夠讓第二層降低在第三層內之入射的幅射能量的反射及折射。該第三層通常為一形成於該第二層上之光阻材料，該入射的幅射能量因而在該第三層內造成一反應。在整個處理期間，該基材被保持於該處理室之內。因為在沉積第一層及第二層之間不需要將基材從處理室中取出以進形，如室清潔處理等操作，之故，因而改善

## 五、發明說明( )

了產出率，降低了停機時間(downtime)及降低了污染。甚者，此同步處理允許對於第一層與第二層間之轉移的精確控制。

在本發明的另一態樣中，一基材處理系統被描述，其包括了數個組件。這些組件包括：一形成一室的殼體；一與該室連接之基材輸送系統；一與該室耦合之能量施加系統；一與該室連接之氣體分佈系統；一用來控制該氣體分佈系統，該基材輸送系統，及該能量施加系統之控制器；及一與該控制器相連接之記憶體，其包含一電腦可讀取的媒體，該媒體具有一電腦可讀取的程式藏於其內用以指示該基材處理系統在一置於該室之內的基材上沉積一多層的薄膜。

該電腦可讀取的程式促使該處理系統產生本發明之多層膜層，首先是藉由控制基材輸送系統將基材置於該室中及控制該氣體分佈系統將一含有矽之第一處理氣體及一含有氧氣之第二處理氣體引入該室中。接下來，該程式促使該能量施加系統將能量施加於該第一及第二處理氣體用以在該基材上沉積一第一層。一包含氮氣之第三處理氣體然後藉由該氣體分佈系統被引入該室中。然後，該程式讓該能量施加系統施加能量至該第一及第三處理氣體用以在該第一層上沉積一第二層。此能量的施加維持一夠長的時間用以讓第二層能夠沉積一特定的厚度。最後，該基材輸送系統將該基材從該室中取出。

該基材因而在整個程式的執行期間都保持在該室

## 五、發明說明( )

中。該特定的厚度讓該第二層能夠降低在一第三層中之入射幅射能量的反射及折射。該對於入射的幅射能敏感之第三層被形成於該第二層上。一圖案藉由使用該入射的幅射能量而被投射於該第三層上用以產生一被形成圖案的層。該入射的幅射能量在第三層中造成一反應，如光溶解/聚合反應其會發生於某些光阻劑中。該圖案被大體上從該被形成圖案的層轉換至該第二層上。

對於本發明之本質及優點的一進一步的瞭解可藉由參照說明書的其它部分及圖式而達到。

圖式簡單說明：

第 1A 及 1B 圖為依據本發明之一化學氣相沉積室之一實施例的垂直剖面圖；

第 1C 及 1D 圖為第 1A 圖中之 CVD 室的分解立體圖；

第 1E 圖為在一多室系統中之系統監視與 CVD 系統 10 的簡化圖；

第 1F 圖示出依據一特定實施例之系統控制軟體，電腦程式 70 之基礎控制結構之例示方塊圖；

第 2 圖為依據本發明之方法之沉積的介電層與 ARC 之處理的流程圖；

第 3 圖為沉積一使用依據本發明之方法所製造之介電層/ARC 結構的雙波紋結構的處理之流程圖；及

第 4A 至 4E 顯示依據第 3 圖之處理所製造之一結構在製造處理的不同點之簡化的剖面圖。

## 五、發明說明( )

圖號對照說明：

7	氣體源	8	氣體供應管線
9	氣體混合系統	10	CVD 系統
11	氣體分佈歧管	12	托盤
12a	平的表面	12b	舉升銷
13a	面板	13b	穿孔
15	處理室	15a	處理室壁
15b	室蓋總成	16	環形槽
17	排出充氣室	20	環形室蓋
21	橫向延伸部	23	排放路徑
24	截斷閥	25	排放出口
26	開口	32	馬達
34	系統控制器	36	控制線路
37	處理器	38	記憶體
44	射頻能量供應器	50a	CRT 監視器
50b	光筆	70	電腦程式
73	處理選擇器次程式	75	處理排序次程式
77a-c	反應室管理次程式	80	基材置放次程式
83	處理氣體控制次程式	85	壓力控制次程式
87	加熱器控制次程式	90	電漿控制次程式
400	金屬接線層	405,410	金屬線
430	第一 DARC/ES 層	440	金屬間介電質(IMD)
450	第二 DARC/ES 層	470	第三 DARC/ES 層
460	第二介電層	420	第一介電層

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

泉

## 五、發明說明 ( )

480,490 金屬線

發明詳細說明：I. 導論

在本發明的一較佳實施例中，一包含矽，氧及氮的抗反射塗覆(DARC)被同步(*in situ*)沉積於一包含矽，氧及一非必要的鹵素摻雜物之介電層上。這些層在不需要將基材從其所處之處理室中取出的情形下被沉積，減少了沉積此一結構所需要之處理步驟的數目並提供一原始圖案之更加精確的轉換。甚者，在此結構中之該DARC可在後續被施加之層的形成圖案期間作為蝕刻停止層，因而能夠使用像是雙波紋技術之接材處理。

依據本發明，一介電/DARC結構可藉由使用一電漿強化的化學氣相沉積(PECVD)技術而被沉積於一基材上。此技術可被用來沉積一介電/DARC結構，其是藉由促進大致上鄰近該基材的表面之兩個化學反應的每一個來實施。為了要沉積該介電層，一化學反應最好是在矽烷( $\text{SiH}_4$ )，氧化氮( $\text{N}_2\text{O}$ )及四氟化矽( $\text{SiF}_4$ )之間加以進行。為了要沉積該DARC，一化學反應最好是在一存在有一像是氦氣(He)的稀釋氣體之環境中之矽烷及氧化氮間被進行。氦氣亦可被用於該介電層的沉積。此外，一或多個包含氮氣的基材(如氨( $\text{NH}_3$ ))可被加入以調整該所獲得之DARC的光學特性。

雖然這些處理氣體是較佳的，但它們並非是可用於本發明之唯一的組合。例如，其它含矽的化合物，如四乙氧

40630C

## 五、發明說明( )

基矽烷(TEOS)及其它，其它的氧源如氧氣(O<sub>2</sub>)，臭氧(O<sub>3</sub>)及其它，及其它的氮源，亦可被使用，雖然會需要不同的處理條件。

## II. 舉例性之 CVD 系統

適於實施本發明之方法的一 CVD 系統被示於第 1A 及 1B 圖中，其為一具有一真空或處理室 15 之化學氣相沉積系統 10 的垂直剖面圖，該處理室具有一室壁 15a 及室蓋總成 15b。室壁 15a 及室蓋總成 15b 是以分解立體圖的形式示於第 1C 及 1D 圖中。

反應器 10 包括一氣體分佈歧管 11 用來將處理氣體分佈於一基材(未示出)上，該基材躺在一被置於該處理室的中心之被電阻式地加熱的托盤 12 上。在處理期間，該基材(如一半導體基材)被置於該托盤 12 的一平的(或稍微凸出)的表面 12a 上。該托盤 12，較佳地具有一陶瓷如鋁氮化物的表面，可在控制下被移動於一低的裝載/卸載位置(示於第 1A 圖中)與一緊鄰該歧管 11 之上面的處理位置(在第 1A 及 1B 圖中以虛線 14 表示)之間。一中心板(未示出)包括用來提供基材的位置的資訊的感應器。

沉積及載體氣體經由設有穿孔 13b(第 1D 圖)之傳統的圓形的氣體分佈面板 13a 而流入該室 15 中。更詳言之，沉積處理氣體經由一傳統之設有傳孔的擋板 42 及經由在氣體分佈面板 13a 的孔 13b 而通過入口歧管 11 流入該室 15(在第 1B 圖中以箭頭 40 表示)。在到達該歧管 11 之前，

## 五、發明說明 ( )

沉積及載體氣體從氣體源 7 經由氣體供應管 8 被輸入一氣體混合系統 9 中，氣體於該系統中被加以混合然後被送至歧管 11。通常，每一處理氣體之供應管線都包括 (i) 數個安全截斷閥 (未示出) 其可被自動地或手動地截斷流入該室中之處理氣體流。及 (ii) 質量流控制器 (MFCs) (亦未示出) 其測量通過該等氣體供應管路之氣體流。當有毒氣體被用於處理中時，數個安全截斷閥以傳統的架構被置於每一氣體供應管路上。

在該反應器 10 中所實施的沉積處理可以是一熱處理或一電漿蝕刻處理。在一電漿蝕刻處理中，一射頻能量供應器 44 在該氣體分佈面板 13a 與該托盤 12 之間施加電能以激勵該處理氣體混合物用以在介於該面板 13a 與該托盤 12 之間的圓柱形區域中形成一電漿。(此區域在本文中將被稱為 "反應區")。該電漿的構成物起反應用以在該被支撐於該托盤 12 上之半導體基材的表面上沉積一所需要的膜。射頻能量供應器 44 可以是一混合頻率射頻能量供應器其典型地在一 13.56MHz 的高射頻頻率 (RF1) 及在一 360kHz 的低射頻頻率 (RF2) 供應能量用以強化被引入該真空室 15 之反應物種的分解。

在一沉積處理期間，電漿加熱整個處理室 10，包括該室體環繞該排放路徑 23 及該截斷閥 24 的室壁。一熱液體可被循環通過室壁 15a 用以在電漿沒有被打開的時候，將室壁 15a 保持於一高溫下。用來加熱室壁 15a 之流體包括了典型的流體種類，即，水基的乙二醇或油基的熱傳導流

406300

## 五、發明說明( )

體。此加熱有利地降低或消除所不想要之反應產物的凝結並改善了處理氣體之揮發產物的消除及會凝結於冷的真空通道壁上並於沒有氣體流動的期間回流至該處理室中之污染物的消除。

包括反應產物在內之沒有沉積為一層之其餘的氣體混合物透過一真空幫浦(未示出)而從該室中被抽出。詳言之，該等氣體是經由環繞在該反應區周圍的環形槽 16 被排出並進入一環形的排出充氣室 17。環形的槽 16 及充氣室 17 是由介於室壁 15a 的頂部(包括上介電內襯 19)與圓形室蓋 20 的底部之間的間隙所界定的。該環形的槽 16 及充氣室 17 之 360° 的圓形對稱及均允性對於達到基材表面上之均勻處理氣體流用以在基材上沉積一均勻膜而言是很重要的。

該等氣體從該排放充器室 17 流過該排放充器室 17 的一橫向延伸的部分 21 的底下，通過一觀視孔(未示出)，經過一向下延伸的氣體路徑 23，通過一真空截斷閥 24(其本體與室壁 15a 的下部一體形成)，及進入到一排放出口 25 其連接至一外部的真空幫浦。

該托盤 12(最好是鋁)之基材支撐平台是使用一埋入式雙匝單迴圈加熱器元件來加熱，該元件被作成形成兩個平行同心圓的形狀。該加熱器元件的一外部與該支撐平台的周邊相鄰，而其內部則是在一具有一較小的半徑之同心圓的路徑上。到達該加熱器元件的線路通過托盤 12 的桿。

典型地，室內襯，氣體入口歧管面板，及許多其它的

## 五、發明說明 ( )

處理室硬體的每一者或任一者是由像是鋁，陽極化的鋁，或陶瓷材料所製成。此 CVD 設備的一個例子係描述於授予 Zhao 等人之美國專利第 5,558,717 號，名稱為 "CVD Processing Chamber" 中，其藉由參照而被併於本文中。

一舉升機構及馬達 32 在基材被一自動葉片(未示出)經由在該室 10 的側壁上之送入/取出開口 26 而送入該室及由其中取出時將托盤 12 及其基材舉升銷 12b 升起及降下。馬達 32 將托盤 12 升起及降下於一處理位置 14 與一基材裝載位置之間。馬達，閥或連接至該管線 8 的流量控制器，氣體輸送系統，節流閥，射頻能量供應器 44，及室與基材加熱系統都是由一系統控制器 34 透過控制線路 36 來控制的。控制器 34 依賴光感應器之回饋來決定活動的機械總成，如節流閥及托盤，的位置，該等活動的機械總成是由控制器 34 所控制的馬達來移動的。

在一較佳的實施例中，系統控制器 34 包括一硬碟機(記憶體 38)，一軟碟機(未示出)，及一處理器 37。該處理器 37 包括一單板電腦(SBC)，類比及數位輸入/輸出板，界面板及步進馬達控制器板。CVD 系統 10 之不同的部分符合 Versa Modular European (VME)標準，其界定板，卡槽，及連接器的尺寸及種類。該 VME 亦定義具有 16-位元資料匯流排及 24-位元位址匯流排。

系統控制器 34 控制該 CVD 系統 10 的所有活動。該系統控制器 34 執行系統控制軟體，其為一儲存在一電腦可讀取的媒體，如一記憶體 38，中的電腦程式。最好是，

## 五、發明說明 ( )

記憶體 38 為一硬碟機，但記憶體 38 亦可為其它種類的記憶體。該電腦程式包括了主控時機，氣體混合，處理室壓力，處理室溫度，RF 能量等級，接受器位置，及一特定處理之其它參數。儲存在其它記憶裝置，如軟碟機或其它適當的裝置，中之其它電腦程式亦可被用來操作控制器 34。

介於一使用者與該系統控制器 34 之間的界面是透過一 CRT 監視器 50a 及一光筆 50b，如第 1E 圖中所示，其為在一基材處理系統中之系統監視器及 CVD 系統的一簡化圖，該處理系統可包括一或多個處理室。在該較佳的實施例中，兩個監視器 50a 被使用，一個安裝在清潔室壁上供操作者使用及另一個裝在壁後供維修技師之用。兩個監視器 50a 圖時顯示相同的資訊，但只有一枝光筆 50b 可作用。光筆 50b 用一位在尖端部分之光學感應器來偵測由 CRT 監視器所發出的光。操作者點觸該顯示螢幕的一所需要的區並按下在光筆 50b 上的一按鈕來選取一特定的螢幕或功能。該被選取的區改變其反白的顏色，或一新的選單或螢幕被顯示，確定光筆與顯示螢幕之間的溝通。其它的裝置，如一鍵盤，滑鼠，或其它點選或溝通裝置亦可被額外地或取代地被使用以允許使用者與系統控制器 34 溝通。

沉積該薄膜的處理可使用一可被系統控制器 34 所執行之電腦程式來加以實施。該電腦程式碼可用任何電腦可讀取的程式語言，如 68000 組合語言，C，C++，或 Pascal

## 五、發明說明( )

來寫。適當的程式碼使用傳統的編輯器輸入到一單一的檔案中，或多個檔案中，並儲存或編入至電腦可讀取的媒體中，如該電腦的記憶體系統中。如果被輸入的碼為一高階語言的話，其即被編譯，所獲的的編譯碼然後與一預先編譯的視窗程式庫目標碼鏈結。該系統的使用者呼叫該目標碼以執行該經鏈結的編譯過的目標碼，造成電腦將該目標碼載入記憶體中，CPU從記憶體讀取並執行該目標碼以實施在該程式中所指定的工作。

第 1F 圖顯示該系統控制軟體，即一電腦程式 70，之邏輯控制結構的方塊圖。一使用者藉由該光筆界面輸入一處理組號碼及處理反應室號碼至一處理選擇器次程式 73 中一作為顯示在該 CRT 監視器上之一選單或螢幕的回應。處理組是執行特定的處理所需要之預定的處理參數，且是用預定的組號來定義。該處理選擇器次程式 73 確認 (i) 在一多反應室系統中之所需要的反應室，及 (ii) 操作該處理室所需要之處理參數組以實施所需要的處理。實施一特定處理之處理參數與處理條件有關，如處理氣體的成份及流率，溫度，壓力，電漿條件，如 RF 偏壓能量等級及磁場能量等級，冷卻氣體壓力，及反應室壁溫度，其係以菜單的方式提供給使用者。該菜單所選定的參數使用光筆/CRT 監視器界面而被輸入。監視該處理之訊號是由該系統控制器之類比輸入及數位輸入來提供及控制該處理之訊號在該 CVD 系統 10 的類比輸出及數位輸出板上被輸出。

## 五、發明說明( )

一製程排序器次程式 75 包括用來從該製程選擇器次程式 73 接受被指定之處理室及處理參數組，及用來控制不同的處理室的粗作之程式碼。多個使用者可輸入處理組號碼及處理室號碼，或一使用者可輸入多個處理組號碼及處理室號碼，該製程排序器次程式 75 可將被選取的處理以所需要的順序排好。較佳地，製程排序器次程式 75 包括一用來實施(i)監視該等處理室之操作以決定處理室是否被使用，(ii)決定那些處理是要在那些處理室中進行，(iii)根據一有空的處理室及將被實施之處理的種類來執行所需要的處理，的程式碼。監視處理室之傳統的方法可被使用，如詢訊(polling)。當在排那一個處理要被執行時，排序器次程式 75 可被設計成將被使用之處理室之目前的條件與一被選取之處理所需要的條件比較，或每一特定的使用者所輸入的要球的"年齡"，或一系統程式員想要包括進去以決定優先順序之任何其它相關因子，考慮進去。

在排序器次程式 75 決定那一個處理室及處理組的組合將於下一個被執行之後，該排序器次程式 75 藉由將該特定的處理組參數送至一處理室管理次程式 77a-c 來執行該處理組，其中處理室管理次程式 77a-c 根據由該排序器次程式 75 所決定的處理組來控制在處理室 15 內之多製程工作。例如，處理室管理次程式 77a 包括用來控制在該處理室 15 內之濺射及 CVD 處理操作的程式碼。處理室管理次程式 77a 亦控制不同處理室組件次程式的執行，其中組件次程式控制執行該被選取的處理組所必需之處理室組

## 五、發明說明( )

件的操作。處理室組件次程式的例子為基材置放次程式 80，處理氣體控制次程式 83，壓力控制次程式 85，加熱器控制次程式 87，及電漿控制次程式 90。熟悉此技藝者可瞭解的是其它的處理室控制次程式可根據那種製程將要於該處理室 15 內被實施而被加入。

在操作時，處理室管理次程式 77a 根據今被執行之特定的處理組來選擇性地排定或呼叫處理組件次程式。處理室管理次程式 77a 之排序使用一種與排序器次程式 75 在排定那一個處理室 15 及處理組將被執行時所用之方式相似的方式來實施。典型地，處理室管理次程式 77a 包括了監視不同的處理室組件，根據今被執行之處理的處理參數決定那些組件必需被操作，及執行一處理室組件次程式以作為監視及決定步驟之回應，等步驟。

特定的處理室組件次程式的操作將參照第 1F 圖被說明。基材置放次程式 80 包括用來控制將基材裝載於該托盤 12 上，及將該基材舉升至該處理室 15 內之一所需要的高度來控制介於該基材與該氣體分佈歧管 11 之間的空間之處理室組件之程式碼。當一基材被裝載於該處理室 15 內時，托盤 12 被降下來以接受該基材，之後該托盤 12 被舉升至該該處理室 15 內之一所需要的高度，用以在 CVD 處理期間將該基材保持在與該氣體分佈歧管 11 相距一第一距離或空間的位置處。在操作時，該基材置放次程式 80 控制該托盤 12 的移動以作為與該支撐高度相關由該處理室管理次程式 77a 傳過來之處理組參數的回應。

## 五、發明說明( )

處理氣體控制次程式 83 具有用來控制處理氣體成份及流率的程式碼。次程式 83 控制安全截流閥的開/關位制置，及升/降質量流控制器以獲得所需要的氣體流率。所有的尺理室組件次程式，包括處理氣體次程式 83，都是由處理室管理次程式 77a 所呼叫。次程式 83 接受來自於該處理室管理次程式與所需要的氣體流率相關之處理參數。典型地，處理氣體控制次程式 83 藉由打開氣體供應管路，並重複(i)讀取必需的質量流控制器，(ii)將讀取值與從處理室管理次程式 77a 接收來之所需要的流率比較，(iii)需要時調整氣體供應管路的流率，來操作的。甚者，處理氣體控制次程式 83 包括監視不安全之氣體流率，及在狀況被偵測到時啟動該安全截斷閥。

在某些處理中，一鈍氣，如氫氣，被流入到處理室 15 中，用以在反應處理氣體被引入處理室內之前穩定在處理室中之壓力。對於這些處理而言，處理氣體控制次程式 83 被程式成包括讓鈍氣流入處理室 15 中一段時間以穩定處理室內的壓力的步驟，然後上述的步驟被實施。

壓力控制次程式 85 包括用來藉由調整在該處理室 15 的排出部分中之節流閥的開口的大小來控制在處理室內的壓力的程式碼。節流閥的開口的大小被設定用以將該處理室的壓力控制在與總處理氣體流，處理室的大小，及該排放系統之抽泵設定壓力相關之所想要的等級。當壓力控制次程式 85 被呼叫，該所需要的或目標壓力即如一參數被從處理室管理次程式 77a 處接收到。壓力控制次程式 85

## 五、發明說明( )

操作以藉由讀取一或多個與處理室相連接之傳統的壓力計來測量處理室內的壓力，將測量值與目標壓力比較，從一對應於該目標壓力之被儲存的表中獲得比例，積分，及微分(PID)值，並根據由該壓力表中所獲得的 PID 值調整節流閥。或者，壓力控制次程式 85 可被寫成打開或關閉節流閥至一特定的開口大小來調整處理室 15 並獲得一想要的壓力。

加熱器控制次程式 87 包含一程式碼以控制用以加熱該基材之加熱單元之電流。該加熱器控制次程式 87 亦受該處理室管理次程式 77a 控制且接受一標的或設定值溫度參數。該加熱器控制次程式 87 藉由測量位於托盤 12 之熱耦合器之電壓輸出來測定溫度，將所測得溫度與設定值溫度比較，且增加或減少供應至該加熱單元之電流以獲得該設定值溫度。該溫度由所測得之電壓值經由在一儲存之轉化表中查知對應溫度，或使用四級多項式來計算該溫度來獲得。當一內置迴路被用以加熱托盤 12，該加熱器控制次程式 87 逐漸地控制供應至該迴路之電流之增加/減少。此外，一內建成敗(fail-safe)模式可被涵括以偵測製程安全依從性，且若該處理室 15 未適當設定該模式可關閉該加熱單元之運作。

電漿控制次程式 90 包括了設定施加於該處理室 15 中之處理電極之低頻及高頻 RF 能量等級，及用來設定所用之低頻 RF 頻率的程式碼。電漿控制次程式 90 亦包括用來開啟及設定/調整施加於本發明所使用之磁控管或其它微

## 五、發明說明( )

波源之能量等級的程式碼。該電漿控制次程式 90 與前述之處理室組件次程式相同地是由處理室管理次程式 77a 所呼叫的。

以上所述主要是作為舉例的目的。其它的設備，如電子環繞共振式(ECR)電漿 CVD 系統，或類此者，皆可使用本發明。此外，上述系統的變化，如在托盤設計，加熱器設計，射頻能量頻率，及射頻能量連接，上的變化及其它的變化都是可能的。例如，基材可用石英燈來加熱。應被瞭解的是，本發明並不局限於與任何特定的設備一起使用。

III. 沉積一介電/DARC 結構

第 2 圖為一流程圖，其顯示在依據本發明之一實施例的沉積一介電/DARC 結構所實施的步驟。該流程圖是依照第 1A 圖中之 PECVD 系統來作為例子加以描述。該處理是以將一介電層沉積於一被置於一真空室 15 中之基材的上表面上來作為開始。在步驟 210，該等被用來沉積該介電層之處理氣體被引入真空室 15。這些處理氣體最好是包括矽烷，氧化氮，及四氯化矽。矽烷最好是在一介於 10sccm 至 400sccm 的速率下被引入該真空室 15 中。氧化氮最好是在一介於 100sccm 至 3000sccm 的速率下被引入該真空室 15 中。四氯化矽最好是在一介於 10sccm 至 700sccm 的速率下被引入該真空室 15 中。

在該室中之環境參數然後於步驟 220 中被設定於適當

## 五、發明說明( )

的水準。當處理氣體被引入時，在真空室 15 中之壓力被保持於 2torr 至 10torr 之間。基材溫度被保持於 200 至 400 °C 之間。介於托盤 12 與面板 13a 之間的距離是在 200-650 米爾(mil)之間。供應射頻能量給歧管 11(及面板 13a)之射頻能量供應器 44 於步驟 220 被開啟用以從與該基材相鄰近之處理氣體中形成一受到控制的電漿。較佳地，射頻能量供應器 44 提供介於 55 瓦至 1200 瓦的射頻能量，其轉換為  $0.12\text{W}/\text{cm}^2$  至  $3.10\text{W}/\text{cm}^2$  的電漿濃度。前述的條件在整個 DARC 的沉積期間都被保持。在步驟 230 中，該電漿被保持一段時間其足以讓該介電層沉積達一所需要的厚度。

接下來，一依據本發明之 DARC 被沉積於該介電層上。在步驟 240，該等被用來沉積該介電層之處理氣體被引入真空室 15。這些處理氣體最好是包括矽烷，氧化氮，及氫。矽烷最好是在一介於 10sccm 至 300sccm 的速率下被引入該真空室 15 中。氧化氮最好是在一介於 10sccm 至 300sccm 的速率下被引入該真空室 15 中。氫最好是在一介於 100sccm 至 4000sccm 的速率下被引入該真空室 15 中。

在該室中之環境參數然後於步驟 250 中被設定於適當的水準。介於托盤 12 與面板 13a 之間的距離是在 200-650 米爾(mil)之間。當處理氣體被引入時，在真空室 15 中之壓力被保持於 2torr 至 10torr 之間。基材溫度被保持於 200 至 400°C 之間。供應射頻能量給歧管 11(及面板 13a)之射頻能量供應器 44 於步驟 230 被開啟用以從與該基材相鄰

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

錄

## 五、發明說明 ( )

近之處理氣體中形成一受到控制的電漿。較佳地，射頻能量供應器 44 提供介於 50 瓦至 500 瓦的射頻能量，其轉換為  $0.12\text{W}/\text{cm}^2$  至  $1.29\text{W}/\text{cm}^2$  的電漿濃度。前述的條件在整個 DARC 的沉積期間都被保持。在步驟 260 中，該電漿被保持一段時間其足以讓該介電層沉積達一介於 100 埃至 2000 埃之間的厚度。

介於兩層之間的轉換是由用來沉積該等層之化學物及與它們相關的處理參數來加以控制的。本發明的方法能夠藉由對於電漿，處理氣體流率，及其它處理參數的控制來對此轉換作精確的控制。較佳地，介於兩層之間的轉換是不連貫的 (abrupt)。這可藉由，例如，將在該介電層與該 DARC 的沉積之間的電漿加以消滅來達到。然而，該被處理的積材並沒有從該處理室中被取出。漸進式的轉換亦可被達成。例如，這可藉由改變處理氣體的流率而被達成。在一沉積氟矽酸鹽玻璃 (FSG) 介電層及一氧化氮矽 DARC 的處理中，四氯化矽的流率可被降低，而提高氮的流率用以從該介電層轉換至該 DARC。這可在該介電層與該 DC 之間產生一平順的轉換。此可調適性是因為本發明之方法的同步 (*in situ*) 本質而成為可能。

在本文中所描述之處理參數及其體引入速率是官於一由 Applied Materials 公司所製造適用於 8 吋基材之電阻式熱的 Centura DxZ 室的代表數值。此處理並不是要對本發明之方法有所限制。其它大小的室及由其它製造商所製造的室會具有不同的數值。如先前所提及的，其它的反應

## 五、發明說明( )

物(如 TESO)及處理參數(如,降低氮流率及提高氮的流率)可被用來沉積一被描述於本文中之介電/DARC 結構。例如,一 TEOS 及氧的組合可被用來沉積該介電層(詳言之,一氧化矽層),其被被摻雜一鹵素元素,如氟,用以改善該層之物理及電子特性。

本發明之同步處理提供了數個優點。在每個使用本方法之沉積之間,因為被使用於介電層及 DARC 的沉積中之化學物的關係,所以只有處理氣體及環境參數需要隨著所應用之處理而被改變。本發明之方法不需在每個沉積之間將基材取出或實施中間的步驟,如清潔操作。這促進了一更加穩定的處理,及改善了良率。使用較少的處理步驟則會讓設備磨損降低及消耗性成本降低。

此處理之同步的本質在與傳統的處理(其分別地沉積該二層,且需要實施中間的步驟如清潔操作)比較起來,可導致產出率的提高。例如,當單純地沉積一介電/DARC 結構時,在傳統方法於 40 片基材上製造此一結構的時間之內,本發明的方法可以處理 67 片的基材。當一完整的雙波紋結構被製造時,量者的差異就更大,即使用本發明可處理約 94 片的基材,而同一時間使用傳統的技術卻只能處理約 40 片的基材。

IV. 一介電/DARC 結構範例

第 3 圖示出在一雙波紋處理中被實施的步驟,且參照示於第 4A-4E 圖中之該結構在製造處理中之不同的點的

## 五、發明說明( )

垂直剖面圖來加以說明。藉由使用一雙波紋技術，其只需要實施一平坦化步驟來形成兩個短柱(即，插塞或接點)及接線，並提高了被如此作成之裝置的密度，性能，及可靠度。在此段落中被描述之雙波紋結構可於許多不同種類的結構上被製造，如一金屬接線層(在該例子中該等被形成的短柱被稱為插塞)或經過摻雜的區域俗稱為盆(在該例子中該等被形成的短柱被稱為接點)。該技術利用一 DARC 作為蝕刻停止層以促進介電材料之完全移除。此種層在本文中稱為一 DARC/蝕刻停止(DARC/ES)層。

在此例子中，該雙波紋結構是被製造於一金屬接線層 400(由埋在一第一介電層 420 中之金屬線 405 及 410 代表)如第 4A 圖中所示。該雙波紋處理是以在步驟 300 使用一適當的沉積方法，如先前所提及的 PECVD 處理，沉積一 DARC/ES 層 430 來開始。這被顯示於第 4A 圖中，其中第一 DARC/ES 層 430 被沉積於金屬接線層 400 上。

在步驟 310，該雙波紋結構的下個部分係使用本發明之同步(*in situ*)處理來沉積。首先，一介電層被沉積於之前被沉積的 DARC/ES 層上。這被顯示於第 4B 圖中，今屬間介電質(IMD)440 被沉積於該第一 DARC/ES 層 430 上。然後，一 DARC/ES 層被沉積於該 IMD440 上，作為同步處理的一部分。這被顯示於第 4B 圖中，一第二 DARC/ES 層 450 被沉積於該 IMD440 上。藉由使用本發明的方法，這些層可在不需要任何的中間步驟之下被沉積，因而提供了前述之優點。

## 五、發明說明 ( )

第二 DARC/ES 層 450 的沉積之後接著的是在步驟 320 中之光阻材料的施加及構圖用以形成一形成有圖案的光阻層(未示出)。被蝕刻於該光阻層上之圖案然後藉由一蝕刻操作(步驟 330)而被轉換至該 DARC/ES 層 450。此蝕刻操作應用了一特別適合只蝕刻 DARC/ES 材料(如四氯化矽或氧化氮化物)，藉此避免任何所不想要之 IMD440 蝕刻。該光阻層接下來被去除。圖案形成已被完成且光阻層已被去出之後的第二 DARC/ES 層 450 被示於第 4B 圖中。

除了其被用作為稍後處理步驟中之蝕刻停止層之外，第二 DARC/ES 層 450 層 450 亦在光阻層的構圖上提供改良的精確度。藉由降低被用來對該光阻層曝光之入射幅射能量的反射及折射，第二 DARC/ES 層 450 層降低了光阻材料之不經意的曝光。第二 DARC/ES 層 450 因而能夠作為抗反射塗覆及一蝕刻停止層兩者。

在步驟 340，本發明的方法再次被用來沉積一第二 D 介電層/DARC 層結構。如第 4C 圖中所示的，一第二介電層 460 被沉積於該第二 DARC/ES 層 450 上。依據本發明的方法，一 DARC/ES 層接著被沉積。這即被顯示於第 4C 圖中的第三 DARC/ES 層 470。該第三 DARC/ES 層 470 以一種與第二 DARC/ES 層 450 相同的方式同樣可被用作為後續處理的蝕刻停止層並改善該光阻層之構圖上之精確度。

接下來，在步驟 350 中一光阻材料層被施加且使用一遮罩來形成圖案用以形成一經過構圖的光阻層(未示出)。

## 五、發明說明 ( )

被蝕刻於該光阻層上之圖案然後藉由一蝕刻操作(步驟360)而被轉換至該 DARC/ES 層 470。此蝕刻操作應用了一特別適合只蝕刻 DARC/ES 材料(如四氮化三矽或氧化氮化物)。該光阻層接下來被去除。

在步驟 370，第二介電層 460 及 IMD440 被一蝕刻操作形成圖案，該蝕刻操作使用第一 DARC/ES 層 430 作為一遮罩層。第二 DARC/ES 層 450 及第三 DARC/ES 層 470 在此步驟中作為蝕刻停止層。此操作的結果可見於第 4D 圖中，其亦顯示出第三 DARC/ES 層 470 之構圖結果。第 4D 圖顯示蝕刻後的第二介電層 460 及 IMD440，並展示由該等 DARC/ES 層鎖提供的保護。該蝕刻操作應用了一特別適合蝕刻一介電材料的蝕刻劑。然而，該蝕刻劑對於該等 DARC/ES 層等影響很小。例如，第一 DARC/ES 層 430 對於金屬接線層 400，及特別是第一介電層 420 提供了實質上的保護。這是很重要的，因為第一介電層 420 對於這些蝕刻劑而言，與其它在上面的任何介電層一樣都是易受影響的。

接下來，該等 DARC/ES 層之被曝光的部分係使用一特別適合蝕刻 DARC/ES 材料的蝕刻劑來加以去除。一金屬層(由金屬線 480 及 490 來代表)然後於步驟 390 中被沉積及研磨(如，藉由一像是 CMP 的平坦化技術)。如第 4E 圖中所示，此研磨將過多的金屬去除，讓金屬的上表面與第三 DARC/ES 層 470 的上表面同一平面。或者，平坦化可持續直到第三 DARC/ES 層 470 被部分地去除為止。

## 五、發明說明( )

描述於本文中之該雙波紋處理是因為其變化學的本質而成為可能。被使用之蝕刻劑隨著介電質或 DARC/ES 材料是否被去除而不同。例如，被用來去除介電材料的蝕刻劑對於 DARC/ES 材料具有最小的影響。相同地，被用來去除該 DARC/ES 材料的蝕刻劑對介電材料具有最小的影響。這讓像是，對第二 DARC/ES 層 450 構圖但不會蝕刻到 IMD440，及在一操作中蝕刻第二介電層 460 及 IMD 440 同時保持由該等 DARC/ES 層所界定的外形(profile)等操作成為可能。然而，本文中所描述的處理只是眾多使用本發明之方法及設備之應用的一個例子。

本發明之方法並不受限於上文中所提及之特定的參數。一熟悉此技藝者可清楚地瞭解到不同的處理條件及不同的蝕刻劑源可在不偏離本發明的精神下被使用。依據本發明之沉積一介電質/DARC 結構的方法的其它等效或取代方法對於熟悉此技藝者而言將會是很明顯的。例如，雖然氮在一較佳的實施例中被用來沉積一 DARC/ES 層，其它的稀釋氣體與許多其它的矽及氧源一樣都可被使用。此處理的步驟可被重新安排用以沉積 DARC 其後接著一介電層，或多個介電層/DARC 對可同步被沉積。這些等效物及變化例皆是被包括於本發明的範圍之內。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

水

四、中文發明摘要(發明之名稱: )

介電氧化矽層與抗反射塗覆之同步沉積

本發明提供了一種用於沉積一包括一抗反射塗覆及一介電層之雙層結構的方法及設備且無需任何的中間的處理步驟，如一清潔步驟。本發明能夠藉由降低由使用於介電層的構圖(patterning)中之光阻層上之入射的幅射能量的反射及折射所造成的不精確來提供更精確及容易的結構製造。此外，本發明之抗反射塗覆亦可作為在一形成於該抗反射塗覆上之層的構圖期間的一蝕刻擋止層。

英文發明摘要(發明之名稱: )

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

## 六、申請專利範圍

施加能量至該第一及第三處理氣體上用以在該第一層上沉積一第二層；

將施加於處理氣體上之能量保持一段足以沉積一厚度的第二層的時間，該厚度能夠讓第二層降低在一第三層內之入射的幅射能量的反射及折射及該入射的幅射能量在該第三層內造成一反應；及

在整個處理期間，將該基材保持於該處理室之內。

8.如申請專利範圍第 7 項所述之處理，其更包括在引入該第三處理氣體的步驟之前停止該第二處理氣體的引入之步驟。

9.如申請專利範圍第 7 項所述之處理，其中該第三處理氣體造成該第二層具有一相對於該第一層之高的蝕刻選擇性，藉此保護該第一層不會被用來蝕刻一位在該第二層上之第四層之蝕刻劑所蝕刻。

10.如申請專利範圍第 7 項所述之處理，其中該時間期間為一可讓該厚度達到 100 埃至 2000 埃的長度，藉此保護該第一層不會被用來蝕刻一位在該第二層上之第四層之蝕刻劑所蝕刻。

11.如申請專利範圍第 7 項所述之處理，其中引入一第三處理氣體的步驟更包括：

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

1. 一種用於沉積一多層膜層於一位在一處理室中之基材上的處理，該處理至少包含的步驟為：

沉積一第一層於該基材上；

將一第一組處理氣體引入該處理室中，該處理氣體包括了含有矽的氣體，含有氮氣的氣體及，非必要性地，一含有氧氣的氣體；

施加能量至該第一組處理氣體上用以在該第一層上沉積一第二層；

將施加於處理氣體上之能量保持一段足以沉積一厚度的第二層的時間，該厚度能夠讓第二層降低在一第三層內之入射的幅射能量的反射及折射及該入射的幅射能量在該第三層內造成一反應；及

在整個處理期間，將該基材保持於該處理室之內。

2. 如申請專利範圍第 1 項所述之處理，其中該包含氮的氣體造成該第二層具有一相對於該第一層之高的蝕刻選擇性，藉此保護該第一層不會被用來蝕刻一位在該第二層上之第四層之蝕刻劑所蝕刻。

3. 如申請專利範圍第 1 項所述之處理，其中該時間期間為一可讓該厚度達到 100 埃至 2000 埃的長度，藉此保護該第一層不會被用來蝕刻一位在該第二層上之第四層之蝕刻劑所蝕刻。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 六、申請專利範圍

4.如申請專利範圍第1項所述之處理，其中在該基材上沉積第一層的步驟更包括：

將一包含了 TEOS 蒸氣及一包含氧的氣體之第二組處理氣體引入該處理室中；及，

施加能量至該第二組處理氣體用以將該第一層沉積於該基材上。

5.如申請專利範圍第1項所述之處理，其中引入該第一組處理氣體的步驟更包括：

引入一稀釋氣體。

6.如申請專利範圍第5項所述之處理，其中該稀釋氣體是在該處理室的壓力被保持在約 2torr 至 10torr 之間下以第一速率被引入，該第一速率讓該包含矽的第一處理氣體能夠在一第二速率下被引入，該第二速率可使得該第二層的沉積速率低於 2000 埃/分鐘。

7.一種用於沉積一多層膜層於一位在一處理室中之基材上的處理，該處理至少包含的步驟為：

將一包含矽的第一處理體引入該處理室中；

將一包含氧的第二處理體引入該處理室中；

施加能量至該第一及第二處理氣體上用以在該基材上沉積一第一層；

將一包含氮的的處理氣體引入該處理室中；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 六、申請專利範圍

施加能量至該第一及第三處理氣體上用以在該第一層上沉積一第二層；

將施加於處理氣體上之能量保持一段足以沉積一厚度的第二層的時間，該厚度能夠讓第二層降低在一第三層內之入射的幅射能量的反射及折射及該入射的幅射能量在該第三層內造成一反應；及

在整個處理期間，將該基材保持於該處理室之內。

8.如申請專利範圍第 7 項所述之處理，其更包括在引入該第三處理氣體的步驟之前停止該第二處理氣體的引入之步驟。

9.如申請專利範圍第 7 項所述之處理，其中該第三處理氣體造成該第二層具有一相對於該第一層之高的蝕刻選擇性，藉此保護該第一層不會被用來蝕刻一位在該第二層上之第四層之蝕刻劑所蝕刻。

10.如申請專利範圍第 7 項所述之處理，其中該時間期間為一可讓該厚度達到 100 埃至 2000 埃的長度，藉此保護該第一層不會被用來蝕刻一位在該第二層上之第四層之蝕刻劑所蝕刻。

11.如申請專利範圍第 7 項所述之處理，其中引入一第三處理氣體的步驟更包括：

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

引入一稀釋氣體。

12.如申請專利範圍第 11 項所述之處理，其中：

該第一處理氣體為矽烷；

該第二處理氣體為氧化氮；及

該第三處理氣體為氧化氮。

13.如申請專利範圍第 11 項所述之處理，其中該稀釋氣體是在該處理室的壓力被保持在約 2torr 至 10torr 之間下以第一速率被引入，該第一速率讓該包含矽的第一處理氣體能夠在一第二速率下被引入，該第二速率可使得該第二層的沉積速率低於 2000 埃/分鐘。/

14.如申請專利範圍第 13 項所述之處理，其中該稀釋氣體為氮氣及該第一速率介於 10sccm 至 4000sccm 之間。/

15.如申請專利範圍第 13 項所述之處理，其中該稀釋氣體包含氮氣。/

16.如申請專利範圍第 7 項所述之處理，其中引入一第二處理氣體的步驟更包括：

將一包含鹵素元素之第四處理氣體引入該室中。/

17.如申請專利範圍第 16 項所述之處理，其中該鹵素元素

## 六、申請專利範圍

為氣。

18. 一種基材處理系統，其至少包含：

- 一 形成一室的殼體；
- 一 與該室連接之基材輸送系統；
- 一 與該室耦合之能量施加系統；
- 一 與該室連接之氣體分佈系統；
- 一 用來控制該氣體分佈系統，該基材輸送系統，及該能量施加系統之控制器；及

一 與該控制器相連接之記憶體，其包含一電腦可讀取的媒體，該媒體具有一電腦可讀取的程式藏於其內用以指示該基材處理系統在一置於該室之內的基材上沉積一多層的薄膜，該電腦可讀取的程式包含：

一 第一組電腦指令，用以控制該基材輸送系統將該基材置於該室之內；

一 第二組電腦指令，用來控制該氣體分佈系統將一含有矽之第一處理氣體及一含有氧氣之第二處理氣體引入該室中；

一 第三組電腦指令，用來控制該能量施加系統將能量施加於該第一及第二處理氣體用以在該基材上沉積一第一層；

一 第四組電腦指令，用來控制該氣體分佈系統將一包含氮氣之第三處理氣體引入該室中；

一 第五組電腦指令，用來控制該能量施加系統施

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 六、申請專利範圍

加能量至該第一及第三處理氣體用以在該第一層上沉積一第二層；

一第六組電腦指令，用來控制該基材處理系統將施加於第一及第三處理氣體上之能量保持一段足以沉積一厚度的第二層的時間，該厚度能夠讓第二層降低在一第三層內之入射的幅射能量的反射及折射，該第三層被形成於該第二層上且該入射的幅射能量在該第三層內造成一反應；及

一第七組電腦指令，用以控制該基材輸送系統將該基材從該室中取出。

19. 一種用於沉積一多層膜層於一位在一處理室中之基材上的處理，該處理至少包含的步驟為：

在介於 10sccm 至 400sccm 的第一速率下將  $\text{SiH}_4$  引入該處理室中；

在介於 10sccm 至 3000sccm 的第二速率下將  $\text{N}_2\text{O}$  引入該處理室中；

在介於 10sccm 至 700sccm 的第三速率下將  $\text{SiF}_4$  引入該處理室中；

從該  $\text{SiH}_4$ 、 $\text{N}_2\text{O}$  及  $\text{SiF}_4$  中激勵一電漿用以在該基材上沉積一第一層，該電漿具有介於  $0.12\text{W}/\text{cm}^2$  至  $3.10\text{W}/\text{cm}^2$  的第一電漿密度；

熄滅該第一電漿；

從該處理室中抽出  $\text{SiH}_4$ ；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 六、申請專利範圍

在介於 10sccm 至 300sccm 的第四速率下將  $N_2O$  引入該處理室中；

在介於 100sccm 至 4000sccm 的第五速率下將氮氣引入該處理室中，用以將該處理室中之壓力保持在 2torr 至 10torr 的範圍內，該壓力的保持讓該第一速率可被設定在一能讓第二層的沉積速率小於 2000 埃/分鐘的水準上；

從該  $SiH_4$ ， $N_2O$  及氮氣中激勵一電漿用以在該第一層上沉積該第二層，該電漿具有介於  $0.12W/cm^2$  至  $1.29W/cm^2$  的第一電漿密度；

將該第二電漿保持一段足以沉積一厚度的第二層的時間，該厚度能夠讓第二層降低在一第三層內之入射的幅射能量的反射及折射，該第三層被形成於該第二層上且該入射的幅射能量在該第三層內造成一反應；

將該處理室內的溫度保持在  $200^\circ C$  至  $400^\circ C$  之間；及在整個處理期間，將該基材保持於該處理室之內。

20. 一種用於沉積一多層膜層於一位在一處理室中之基材上的處理，該處理至少包含的步驟為：

將一包含矽的第一處理體，一包含氧的第二處理體及一包含鹵素元素之第三處理氣體引入該處理室中；

施加能量至該第一，第二及第三處理氣體上用以在該基材上沉積一包含矽，氧及一鹵素元素的第一層；

將包含鹵素元素之第三處理氣體從該處理室中排

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 六、申請專利範圍

出：

將一包含氮之第四處理氣體引入該處理室中；

施加能量至該第一，第二及第四處理氣體上用以在第一層被沉積之後不需將該基材從該處理室中取出的情形下，在該第一層上沉積一包含矽，氧及氮的第二層；

控制該第二層的沉積用以提供該第二層一厚度，其可降低在一第三層內之入射的幅射能的反射及折射；

在該第二層上形成該第三層，該第三層對於該入射的幅射能很敏感；

使用一遮罩將該第三層一第一部分曝露於該入射的幅射能下，該遮罩包含圖案，該圖案被投射於該第三層上；

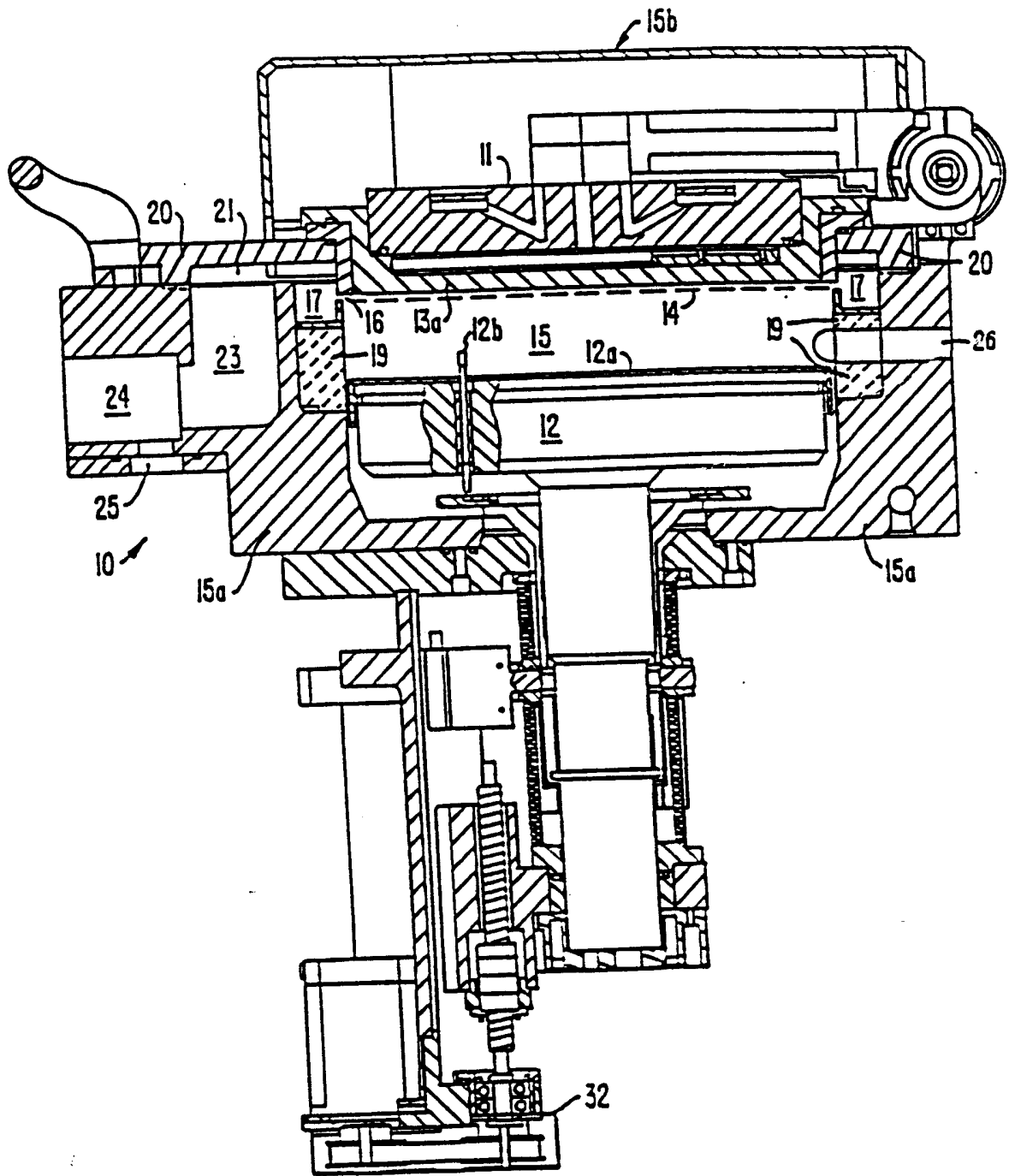
將該第三層的第一部分去除，留下第三層的第二部分，該第三層的第二部分的形狀大致上與該圖案相同；及

去除該第二層的一第一部分及該第一層的一第一部分，留下該第二層的一第二部分及該第一層的一第二部分，該第二層的第二部分及該第一層的第二部分的形狀大致與該第三層的第二部分相同。

(請先閱讀背面之注意事項再填寫本頁)

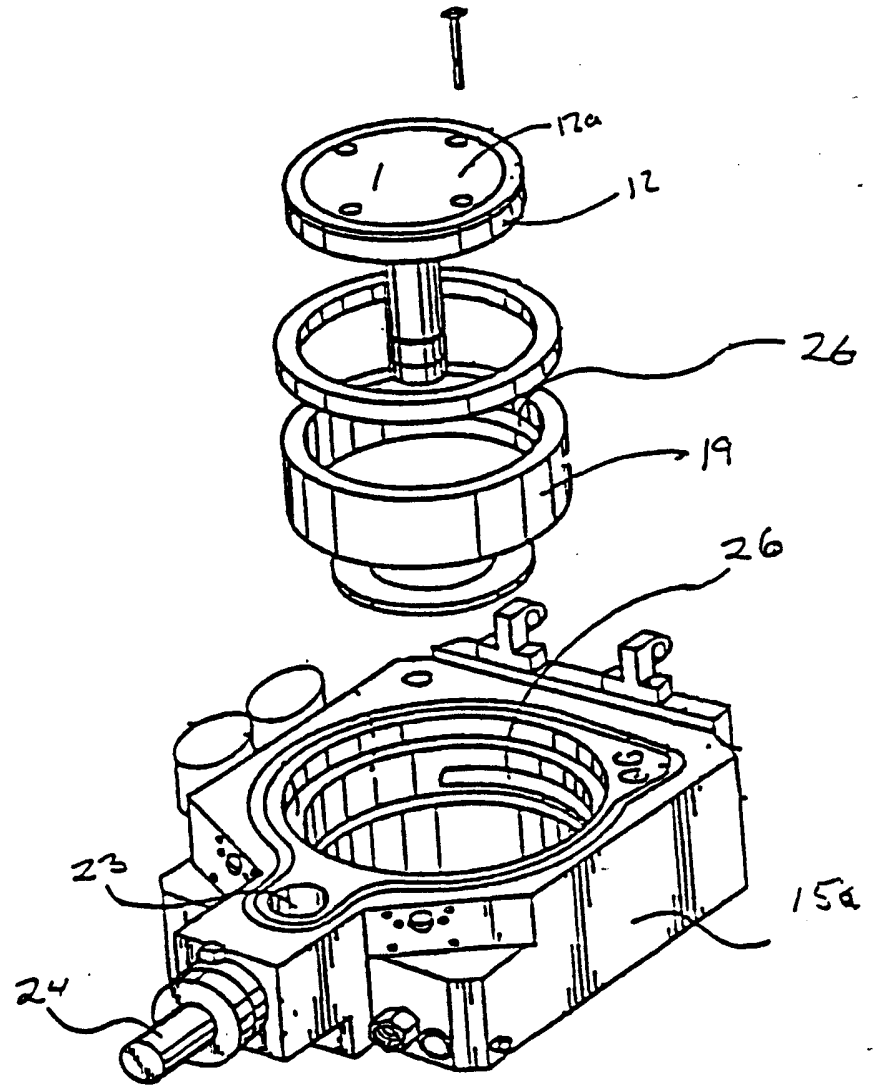
裝

訂

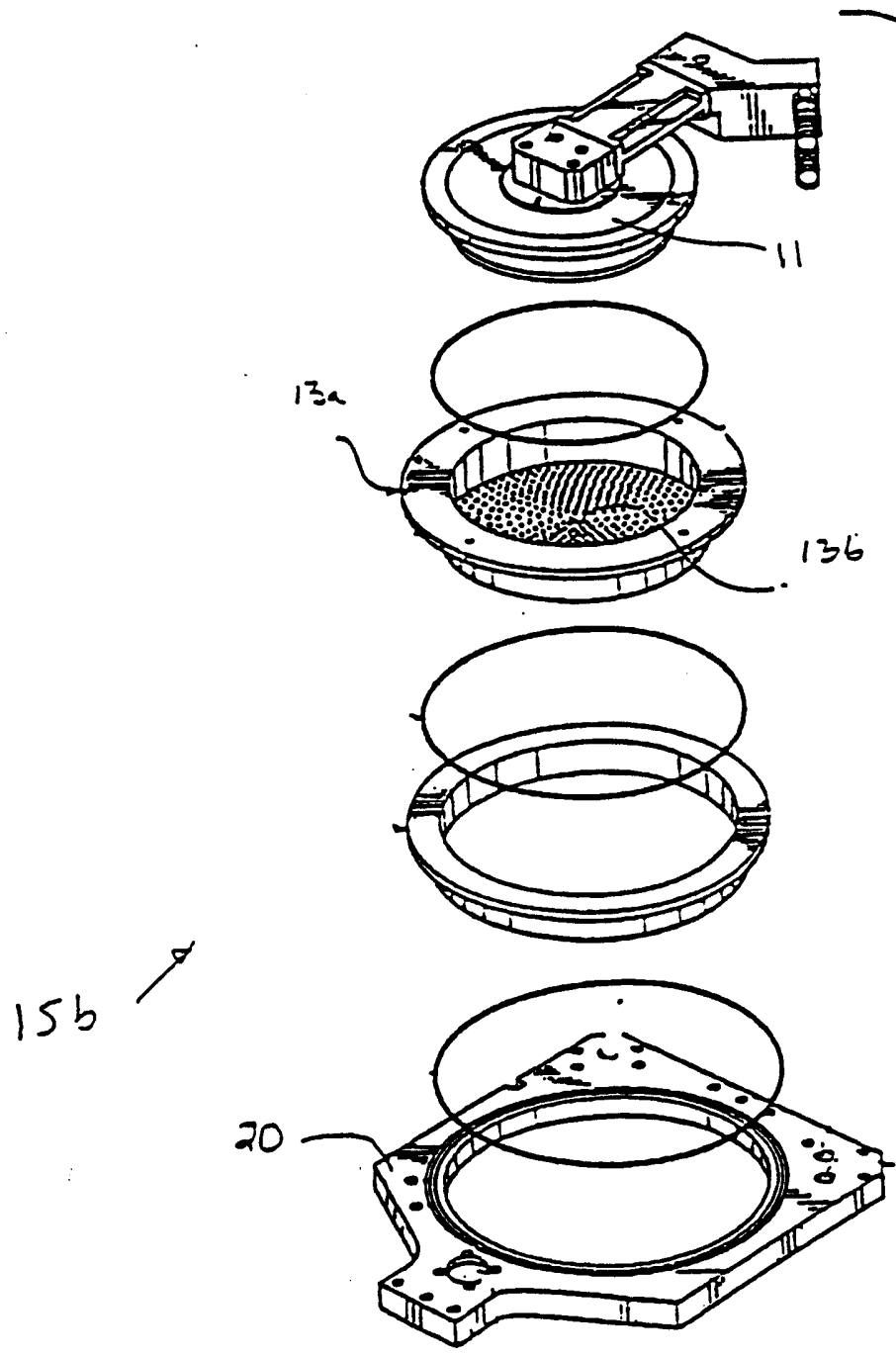


第 1A 圖



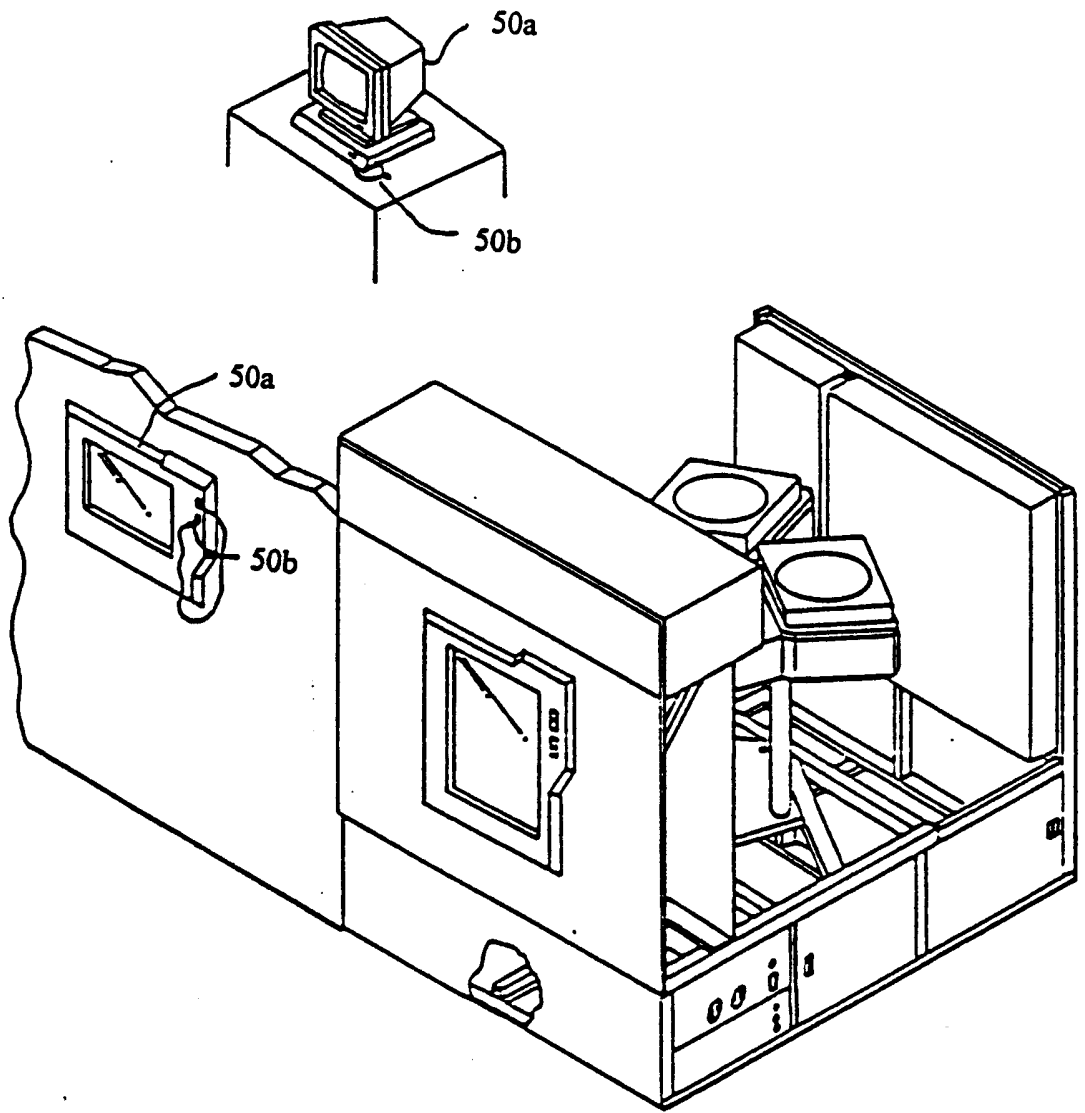


第 1C 圖

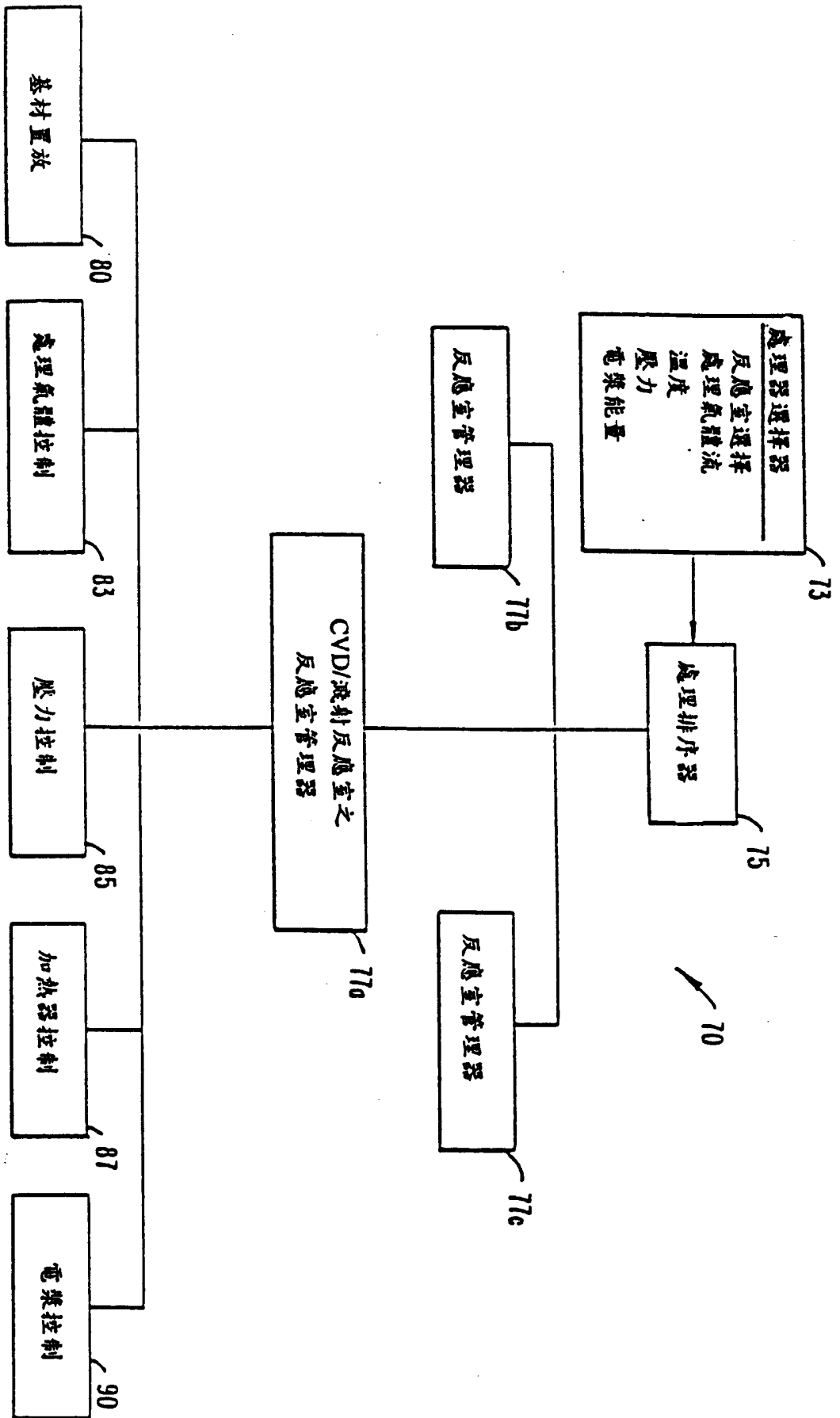


第 1D 圖

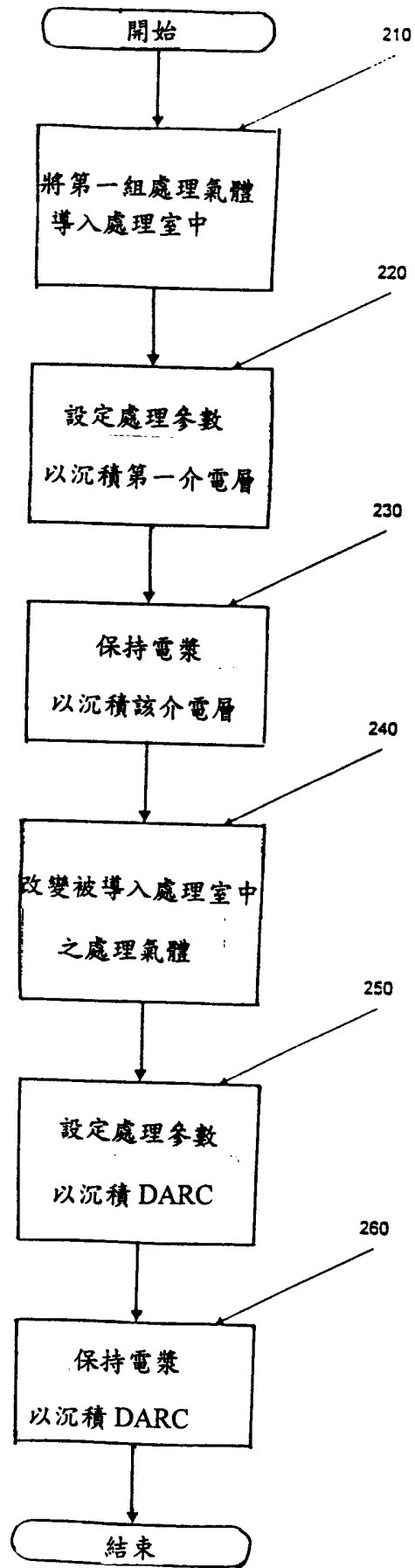
406300



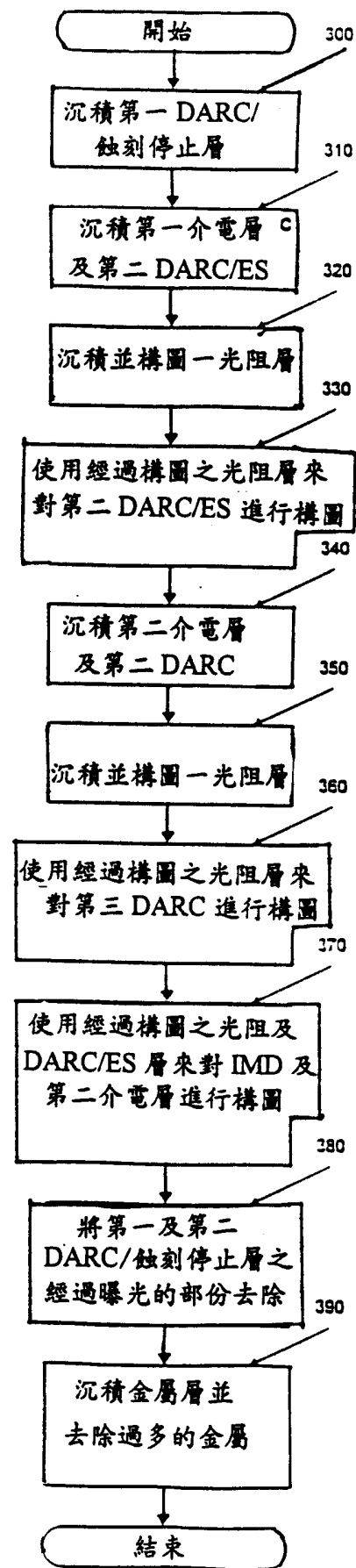
第 1E 圖



第 1F 圖

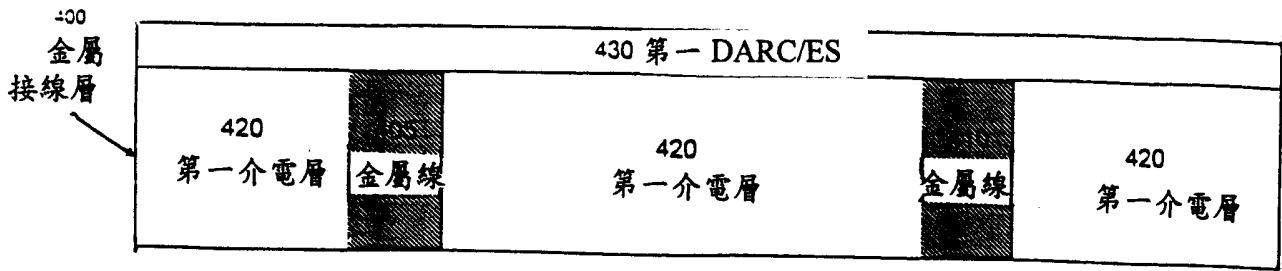


第 2 圖

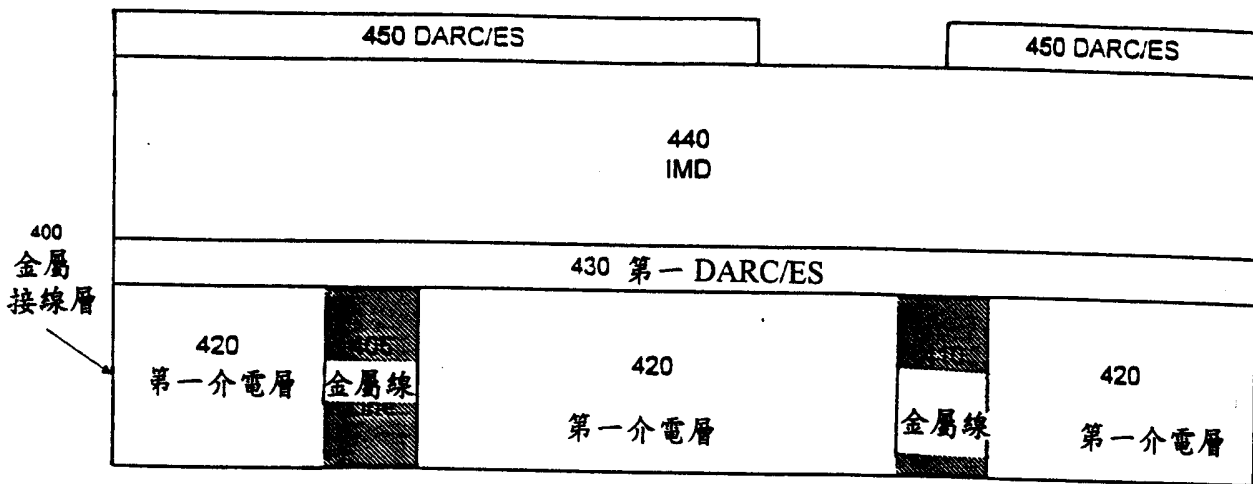


第 3 圖

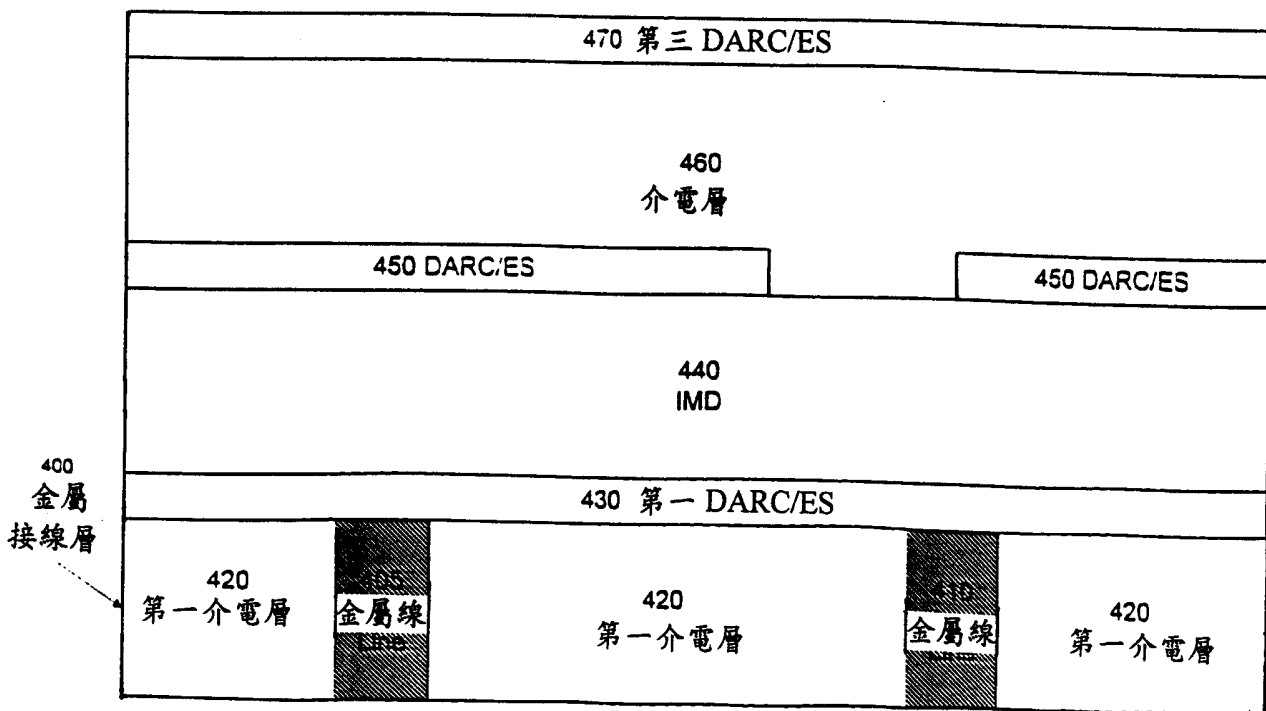
406300



第 4A 圖

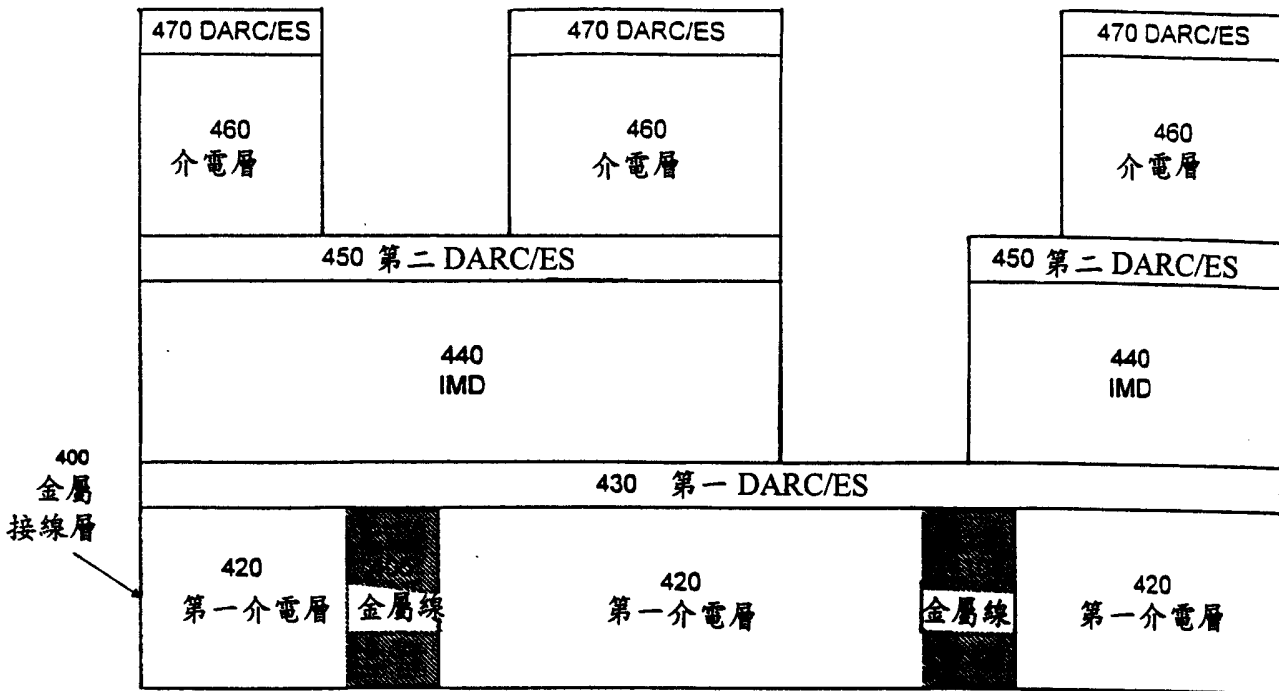


第 4B 圖

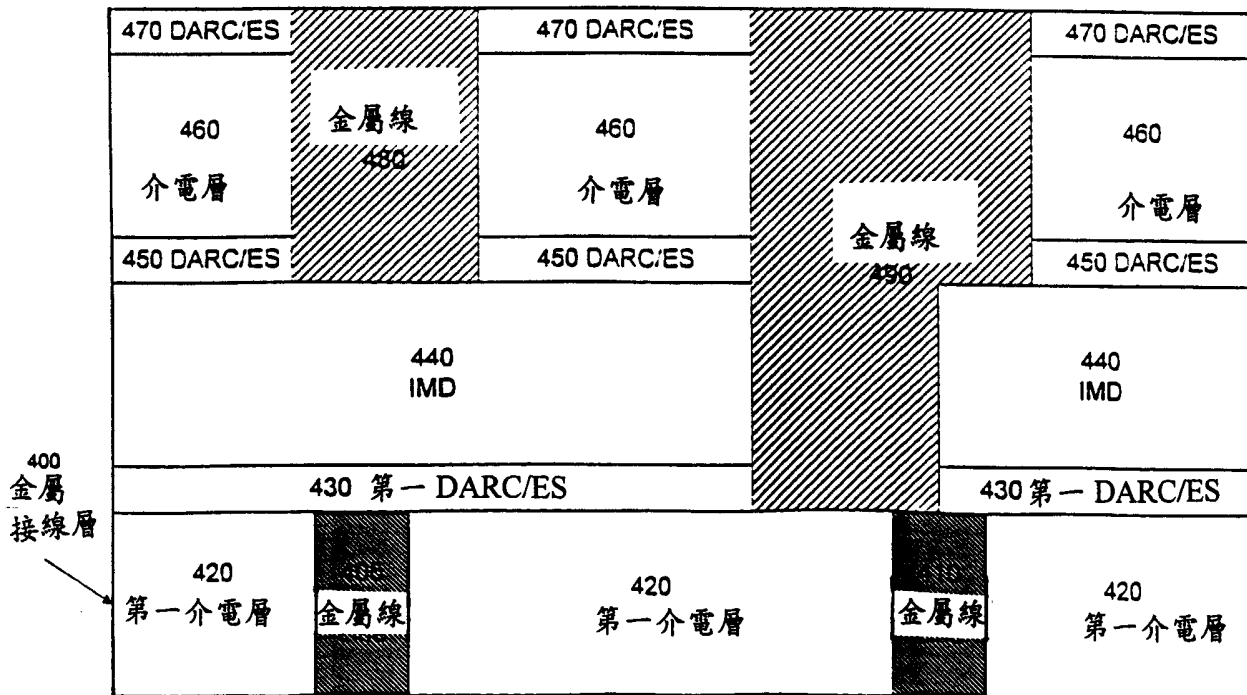


第 4C 圖

406300



第 4D 圖



第 4E 圖