



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년11월14일
(11) 등록번호 10-1201569
(24) 등록일자 2012년11월08일

(51) 국제특허분류(Int. Cl.)
H02J 7/02 (2006.01) H02H 7/18 (2006.01)
H01M 2/34 (2006.01)
(21) 출원번호 10-2007-7007630
(22) 출원일자(국제) 2005년09월06일
심사청구일자 2010년08월05일
(85) 번역문제출일자 2007년04월03일
(65) 공개번호 10-2007-0098987
(43) 공개일자 2007년10월08일
(86) 국제출원번호 PCT/JP2005/016281
(87) 국제공개번호 WO 2006/038412
국제공개일자 2006년04월13일
(30) 우선권주장
JP-P-2004-00291756 2004년10월04일 일본(JP)
(56) 선행기술조사문헌
JP2790433 B2
JP3500000 B2

(73) 특허권자
소니 케미카루 앤드 인포메이션 디바이스 가부시
키가이샤
일본 도쿄도 시나가와구 오사끼 1쵸메 11방 2코
게이트 시티 오사끼 이스트 타워 8층
(72) 발명자
후루우찌, 유지
일본 322-8502 도찌기켄 가누마시 사쓰끼쵸 12-3
소니 케미카루앤드 인포메이션 디바이스 가부시
키가이샤 내
후루따, 가즈따카
일본 322-8502 도찌기켄 가누마시 사쓰끼쵸 12-3
소니 케미카루앤드 인포메이션 디바이스 가부시
키가이샤 내
가와즈, 마사미
일본 322-8502 도찌기켄 가누마시 사쓰끼쵸 12-3
소니 케미카루앤드 인포메이션 디바이스 가부시
키가이샤 내
(74) 대리인
구영창, 양영준, 장수길

전체 청구항 수 : 총 3 항

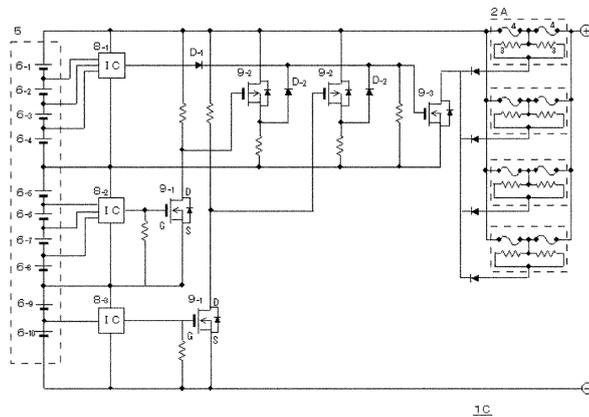
심사관 : 강병욱

(54) 발명의 명칭 보호 회로

(57) 요약

기관 상에 저항 발열체와 퓨즈 엘리먼트를 설치한 보호 소자, 및 검지 수단을 이용하여, 과전류와 과전압으로부터 전지 팩을 보호하는 보호 회로에서, 전지 팩의 전류 정격이나 전압 정격에 상관없이, 공통의 보호 소자를 사용해서 저코스트로 제조할 수 있는 보호 회로를 제공한다. 이차 전지(6)가 직렬로 연결된 전지 팩(5)을, 과전류와 과전압으로부터 보호하는 보호 회로(1A)로서, 그 보호 회로(1A)가, 기관 상에 발열 저항체(3)와 퓨즈 엘리먼트(4)를 설치한 보호 소자(2A), 및 전지 팩(5) 내의 임의의 전지 간의 과전압을 검출하여 상기 발열 저항체(3)에 흐르는 전류를 스위치하는 검지 수단(7)을 가진다. 이 보호 회로(1A)에서는 과전압 시에 검지 수단(7)에 의해 발열 저항체(3)에 흐르는 전류가 스위치 온함으로써, 전지 팩(5) 내에서 직렬로 접속된 소정수 개의 전지의 전압이 발열 저항체(3)에 인가되어, 발열 저항체(3)가 발열하여, 퓨즈 엘리먼트(4)가 용단된다.

대표도 - 도3



특허청구의 범위

청구항 1

이차 전지가 직렬로 접속된 전지 팩을 과전류와 과전압으로부터 보호하는 보호 회로로서,
 상기 보호 회로는 기관 상에 발열 저항체와 퓨즈 엘리먼트를 설치한 보호 소자 및 상기 전지 팩 내에서의 과전압을 검출하고 상기 과전압이 검출되었을 때 상기 발열 저항체로 흐르는 전류를 스위치 온하는 검지 수단을 포함하고,
 상기 검지 수단에 의해 검출 대상이 되는 상기 과전압은, 상기 전지 팩 내에 있어서 직렬로 접속된 이차 전지의 전체 개수 분의 과전압이며,
 과전류 시에는, 상기 보호 소자에 설치된 상기 퓨즈 엘리먼트가 용단(melt)됨과 함께,
 상기 과전압 시에는, 상기 검지 수단이 상기 발열 저항체로 흐르는 전류를 스위치 온하여, 상기 전지팩 내에 있어서 직렬로 접속된 이차 전지의 전체 개수 보다 적은 소정 개수의 직렬로 접속된 이차 전지의 전압이 상기 발열 저항체에 인가되도록 함으로써, 상기 발열 저항체가 발열하여 상기 퓨즈 엘리먼트가 용단되도록 한 것을 특징으로 하는 보호 회로.

청구항 2

이차 전지가 직렬로 접속된 전지 팩을 과전류와 과전압으로부터 보호하는 보호 회로로서,
 상기 보호 회로는 기관 상에 발열 저항체와 퓨즈 엘리먼트를 설치한 보호 소자 및 상기 전지 팩 내에서의 과전압을 검출하고 상기 과전압이 검출되었을 때 상기 발열 저항체로 흐르는 전류를 스위치 온하는 검지 수단을 포함하고,
 상기 검지 수단에 의해 검출 대상이 되는 상기 과전압은, 상기 전지 팩 내에 있어서 직렬로 접속된 이차 전지의 전체 개수 분보다 적은 수로 직렬로 접속되어 있는 임의의 상기 이차 전지 간의 과전압이며,
 과전류 시에는, 상기 보호 소자에 설치된 상기 퓨즈 엘리먼트가 용단(melt)됨과 함께,
 상기 과전압 시에는, 상기 검지 수단이 상기 발열 저항체로 흐르는 전류를 스위치 온하여, 상기 전지팩 내에 있어서 직렬로 접속된 이차 전지의 전체 개수 보다 적은 소정 개수의 직렬로 접속된 이차 전지의 전압이 상기 발열 저항체에 인가되도록 함으로써, 상기 발열 저항체가 발열하여 상기 퓨즈 엘리먼트가 용단되도록 한 것을 특징으로 하는 보호 회로.

청구항 3

제2항에 있어서,
 상기 전지 팩 내에서 서로 다른 이차 전지간의 과전압을 검출하는 복수의 검지 수단이 설치되고, 상기 복수의 검지 수단 중 어느 하나에 의해 상기 서로 다른 이차 전지 간의 과전압 중 어느 하나의 과전압이 검출되었을 때, 상기 과전압을 검출한 검지 수단이 상기 발열 저항체에 흐르는 전류를 스위치 온하는 것을 특징으로 하는 보호 회로.

청구항 4

삭제

청구항 5

삭제

명세서

기술분야

본 발명은, 기관 상에 발열 저항체와 퓨즈 엘리먼트를 설치한 보호 소자를 이용하여, 전지 팩의 과전류와 과

[0001]

전압을 방지하는 보호 회로에 관한 것이다.

배경 기술

- [0002] 휴대 전화나 노트북 등의 모바일 전자기기의 보급과 함께, 리튬 이온 전지의 시장이 확대되어 왔다. 이 모바일 전자기기에서는, 통상적으로, 전원으로로서, 리튬 이온 전지를 1~4개 직렬로 접속한 전지 팩이 이용되고 있다. 이러한 전지 팩에서는, 리튬 이온 전지가 충전 시에 과충전(즉, 과전압)으로 되면, 발화나 발연의 가능성이 있어, 이것을 방지하기 위해 보호 회로가 설치되어 있다.
- [0003] 이 보호 회로에는, 과전류와 과전압의 쌍방으로부터 전지를 보호하는 것이 필요하게 된다. 따라서, 기관 상에 발열 저항체와 퓨즈 엘리먼트를 설치한 보호 소자와, 과전압을 검출하여, 보호 소자에 흐르는 전류를 스위치하는 검지 소자를 이용한 보호 회로가 사용되고 있다. 이 보호 회로는, 과전류 시에는 퓨즈 엘리먼트가 용단되고, 한편, 과전압 시에는, 검지 소자가 발열 저항체에 급격하게 전류를 흘리고, 그에 의해 발열 저항체가 발열하고, 그 열로, 퓨즈 엘리먼트가 용단되도록 한 것이다(특허 문헌1).
- [0004] 특허 문헌1: 일본 특허 2790433호 공보
- [0005] <발명의 개시>
- [0006] <발명이 해결하고자 하는 과제>
- [0007] 최근, 대전류로 사용하는 모바일 전자기기의 시장의 확대에 수반하여, 전지 팩으로서, 리튬 이온 전지의 직렬수 4 이하의 종전의 정격 전압을 초과하여, 직렬수 10 정도의 정격 전압의 것도 사용되도록 되어 있다.
- [0008] 한편, 전술한 전지 팩의 보호 회로에서, 보호 소자의 발열 저항체에 걸리는 전압은 전지 팩을 구성하는 전지의 직렬수에 의존한다. 그 때문에, 과충전시에 보호 소자의 퓨즈 엘리먼트를 확실하게 용단시키기 위해서는, 전지의 직렬수마다에 적절한 저항값을 가지는 발열 저항체를 설치한 보호 소자를 라인 업해야만 하여, 전지 팩의 전압 정격이, 리튬 이온 전지의 직렬수가 4 이하인 것부터 10 정도의 것까지 다양화한 오늘에서는, 다품종 생산에 의한 코스트업 내지 프라이스업이 문제로 되고 있었다.
- [0009] 예를 들면, 도 6의 보호 회로(1X)나 도 7의 보호 회로(1Y)에서, 보호 소자(2A, 2B)가 각각 기관 상에 설치한 발열 저항체(3)와 퓨즈 엘리먼트(4)로 이루어지고, 그 동작 가능 전력이 10~20W이며, 전지 팩(5) 내의 1개의 전지(6)의 최대 전압이 4V이며, 검지 수단(7)으로서 전압 검지용 IC(8)와 FET(9)가 설치되어 있는 것으로 가정하면, 보호 소자(2A, 2B)로서는, 전지 팩(5)을 구성하는 전지(6)의 직렬수마다에, 발열 저항체(3)로서 표 1의 저항값을 갖는 것을 갖추어야 한다.

표 1

[0010]	직렬수(개)	1	2	3	4	5	...	10
	저항값(Ω)	0.8~1.6	3.2~6.4	7.2~14	13~26	20~40	...	80~160

- [0011] 가령, 직렬수가 10인 전지 팩(5)에서, 직렬수가 4인 전지 팩(5)에 대응한 25Ω의 발열 저항체를 이용해서 도 6의 보호 회로(1X)를 조립하면, 과충전 시에, 전압 검지용 IC(8)가 전지 팩(5)의 양단의 과전압을 검출함으로써 FET(9)의 게이트 전위가 변화되어, 발열 저항체(3)에 대전류가 흘렀을 때의 발열 저항체(3)에서의 소비 전력 W는,
- [0012] $W=V \times V/R=40 \times 40/25=64W$
- [0013] 에 의해 64W나 되어, 동작 가능 범위의 10~20W를 크게 초과한다. 그 때문에, 퓨즈 엘리먼트(4)가 용단되기 전에, 이 발열 저항체(3)가 달구어져 끊어지게 된다.
- [0014] 이와 같이 보호 소자(2A, 2B)의 발열 저항체(3)로서는, 저항값이, 전지 팩(5)의 전압에 따른 것을 사용하는 것이 필요로 된다.
- [0015] 한편, 대전류 용도의 모바일 전자기기에 사용하는 전지 팩에서는, 보호 소자의 퓨즈 엘리먼트도 대전류용의 것이 필요하게 되어, 이 점으로부터도 여러 가지의 정격의 퓨즈 엘리먼트를 구비한 보호 소자의 라인업이 필요하게 되어, 보호 소자의 코스트업이나 프라이스업이 문제로 되고 있었다.
- [0016] 따라서, 본 발명은, 기관 상에 저항 발열체와 퓨즈 엘리먼트를 설치한 보호 소자, 및 검지 수단을 이용하여,

과전류와 과전압으로부터 전지 팩을 보호하는 보호 회로에서, 전지 팩의 전류 정격에 상관없이, 또한, 전지 팩 내의 전지의 직렬수에 상관없이, 공통의 보호 소자를 사용할 수 있는 보호 회로를 제공하는 것을 목적으로 한다.

[0017] <과제를 해결하기 위한 수단>

[0018] 본 발명자들은, 복수의 이차 전지가 직렬로 접속되어 있는 전지 팩을 과전류나 과전압으로부터 보호하는 보호 회로에서, 과전압에 의해 보호 회로가 작동한 때에, 보호 소자의 동작 가능 범위에서 그 보호 소자의 발열 저항체에 전압이 인가되도록 하기 위해서는, (1) 과전압 시에, 전지 팩 내에서 직렬로 접속된 전지수의 전체 수가 아니라, 소정수 개의 전지의 전압이 발열 저항체에 인가되도록 하는 것이 유효한 것, (2) 검지 수단에 의해 과전압을 검출하는 데 있어서, 검출하는 전압은, 반드시, 전지 팩 내에서 직렬로 접속된 전지의 전체수분의 전압으로 할 필요는 없고, 직렬로 접속된 소정수 개의 전지의 전압을 검출하면 되는 것을 착안하고, 또한, 대전류 용도에서 통상 용도와 공통의 정격의 보호 소자를 사용하기 위해서는, 보호 소자를 병렬로 복수단으로 배열하면 되는 것을 착안하여, 본 발명을 완성시켰다.

[0019] 즉, 제1 본 발명은, 이차 전지가 직렬로 접속된 전지 팩을 과전류와 과전압으로부터 보호하는 보호 회로로서,

[0020] 상기 보호 회로가, 기관 상에 발열 저항체와 퓨즈 엘리먼트를 설치한 보호 소자, 및 전지 팩 내의 임의의 전지 간의 과전압을 검출하여 상기 발열 저항체에 흐르는 전류를 스위치하는 검지 수단을 갖고,

[0021] 과전류 시에 퓨즈 엘리먼트가 용단됨과 함께,

[0022] 상기 전지 간의 과전압 시에 검지 수단에 의해 발열 저항체에 흐르는 전류가 스위치 온함으로써 발열 저항체가 발열하여, 퓨즈 엘리먼트가 용단되도록 한 보호 회로를 제공하고, 특히 이 보호 회로에서, 서로 다른 전지 간의 과전압을 검출하는 복수의 검지 수단을 설치한 양태를 제공한다.

[0023] 또한, 제2 본 발명은, 이차 전지가 직렬로 접속된 전지 팩을 과전류와 과전압으로부터 보호하는 보호 회로로서,

[0024] 상기 보호 회로가, 기관 상에 발열 저항체와 퓨즈 엘리먼트를 설치한 보호 소자, 및 전지 팩 내의 임의의 전지 간의 과전압을 검출하여 상기 발열 저항체에 흐르는 전류를 스위치하는 검지 수단을 갖고,

[0025] 보호 소자는 병렬로 복수 접속되고,

[0026] 과전류 시에 각 보호 소자에서 퓨즈 엘리먼트가 용단됨과 함께,

[0027] 상기 전지 간의 과전압 시에 검지 수단에 의해 발열 저항체에 흐르는 전류가 스위치 온함으로써, 전지 팩 내의 소정수 개의 전지의 전압이, 각 보호 소자의 발열 저항체에 인가되어, 발열 저항체가 발열하여, 퓨즈 엘리먼트가 용단되도록 한 보호 회로를 제공한다.

[0028] <발명의 효과>

[0029] 제1 및 제2 본 발명은, 각각, 이차 전지가 직렬로 접속된 전지 팩을 과전류와 과전압으로부터 보호하는 보호 회로로서, 기관 상에 발열 저항체와 퓨즈 엘리먼트를 설치한 보호 소자, 및 과전압의 검지 수단을 갖는다.

[0030] 이 중, 제1 보호 회로에서는, 검지 수단이 과전압을 검지해서 보호 소자의 발열 저항체에 흐르는 전류를 스위치 온하여, 그 보호 소자의 발열 저항체에 전압을 인가하는데 있어서, 검지 전압은, 전지 팩 내에서 직렬로 접속된 전지의 전체수분의 전압이 아니라, 직렬로 접속된 임의의 전지 간의 전압이다. 이 때문에, 전지의 직렬수가 많은 전지 팩용의 보호 회로에서 사용하는 보호 소자와, 전지의 직렬수가 적은 전지 팩용의 보호 회로에서 사용하는 보호 소자에서, 발열 저항체를 공통화할 수 있다. 따라서, 보호 소자의 다품종 생산을 회피하여, 보호 회로의 제조 코스트를 낮추는 것이 가능하게 된다. 또한, 이 보호 회로에 의하면, 전압 정격이 낮은 전압 검지용 IC로, 전압 정격이 높은 전지 팩에서의 과전압을 검출할 수 있다. 여기서, 검지 전압을 임의의 전지 간에서의 개개의 전지 간의 전압으로 하면, 전지 팩 내의 개개의 전지마다의 특성의 변동에 따른 충전 상태를 관찰할 수 있다. 또한, 이 보호 회로에서, 전지 팩 내의 서로 다른 전지 간의 과전압을 검출하기 위해, 복수의 검지 수단을 설치하면, 전지의 직렬수가 많기 때문에 전지 팩 전체로서는, 과전압을 검출하는 전압 정격이 높은 전압 검지용 IC가 존재하지 않는 경우라도, 전지의 직렬수가 적은 전지 팩에 대응한 기존의 전압 정격이 낮은 전압 검지용 IC를 이용해서 보호 회로를 조립하는 것이 가능하게 된다.

[0031] 제2 보호 회로에서는, 보호 소자가 병렬로 접속되어 있으므로, 퓨즈 엘리먼트가 병렬로 접속되어 있다. 이 때문에, 전지 팩에 대전류가 흐르는 보호 회로와, 전지 팩에 소전류가 흐르는 보호 회로에서, 보호 소자의 퓨

즈 엘리먼트를 공통화 할 수가 있어, 보호 소자의 제조 코스트를 낮출 수 있다. 따라서, 보호 회로 전체를 현저하게 저코스트할 수 있다.

산업상 이용 가능성

[0067] 본 발명의 보호 회로는, 휴대 전화, 노트북, 전동 자동차, 전동 오토바이 등, 여러 가지의 전압 정격, 전류 정격의 전지 팩의 보호 회로로서 유용하다.

도면의 간단한 설명

[0032] 도 1은 본 발명의 서로 다른 양태의 보호 회로의 도면.

[0033] 도 2는 본 발명의 서로 다른 양태의 보호 회로의 도면.

[0034] 도 3은 본 발명의 서로 다른 양태의 보호 회로의 도면.

[0035] 도 4는 보호 소자를 병렬시킨 회로에서, 퓨즈 엘리먼트가 용단된 경우의 도통로의 설명도.

[0036] 도 5는 보호 소자를 병렬시킨 회로에서 퓨즈 엘리먼트가 용단된 경우의 도통로의 설명도.

[0037] 도 6은 종래의 보호 회로의 문제점의 설명도.

[0038] 도 7은 종래의 보호 회로의 문제점의 설명도.

[0039] <부호의 설명>

[0040] 1X, 1Y : 종래의 보호 회로

[0041] 1A, 1B, 1C : 실시예의 보호 회로

[0042] 2A, 2B : 보호 소자

[0043] 3 : 발열 저항체

[0044] 4 : 퓨즈 엘리먼트

[0045] 5 : 전지 팩

[0046] 6, 6-1 ~ 6-10 : 전지

[0047] 7 : 검지 수단

[0048] 8, 8-1, 8-2, 8-3 : 전압 검지용 IC

[0049] 9, 9-1, 9-2, 9-3 : FET

[0050] <발명을 실시하기 위한 최량의 형태>

[0051] 이하, 본 발명을 도면에 기초해서 상세하게 설명한다. 또한, 각 도면 중, 동일 부호는 동일 또는 동등한 구성 요소를 나타내고 있다.

[0052] 도 1은, 제1 본 발명의 일 실시예의 보호 회로(1A)이다. 이 보호 회로(1A)는, 10개의 이차 전지(6-1 ~ 6-10)가 직렬로 접속된 전지 팩(5)을 과전류와 과전압으로부터 보호하는 것이며, 보호 소자(2A)와 검지 수단(7)을 가진다.

[0053] 보호 소자(2A)는, 일본 특허 2790433호 공보(특허 문헌1), 일본 특개 2000-285778호 공보 등에 기재된 바와 같이, 기판 상에 발열 저항체(3)와 퓨즈 엘리먼트(4)를 설치하여, 발열 저항체(3)가 통전 발열함으로써 퓨즈 엘리먼트(4)가 용단되도록 한 것이다.

[0054] 검지 수단(7)은, 전압 검지용 IC(8)와 FET(9)로 이루어진다. 전압 검지용 IC(8)는, 제1번째의 전지(6-1)와 제4번째의 전지(6-4) 간의 전압을 검지하고, 그 검출 신호를 FET(9)의 게이트에 출력하도록 접속되어 있다. 이와 같이 전압 검지용 IC(8)를 접속하는 것에 의해, 4개분의 전지의 직렬 전압의 검지에 적합한 전압 검지용 IC(8)를 이용하여, 10개의 전지가 직렬로 접속된 전지 팩(5)의 과전압을 검출할 수 있다. 특히, 이 보호 회로(1B)에서는, 전압 검지용 IC(8)가, 제1번째의 전지(6-1)와 제4번째의 전지(6-4) 사이의 개개의 전지 간의 전압도 검출하도록 접속되어 있으므로, 전지 팩(5)에 수용되는 개개의 전지에 특성의 변동이 있어, 충전 시에

개개의 전지 전압에 변동이 있어도, 전지마다에 과전압을 검출할 수 있다.

- [0055] 이 보호 회로(1A)에서, 전지 팩(5)에 과전류가 발생하면, 보호 소자(2A)의 퓨즈 엘리먼트(4)가 용단되고, 또한, 전지 팩(5)에 과전압이 발생하면, FET(9)의 게이트 전위가 소정 전위 이상으로 되어서 스위치 온의 상태로 되어, FET(9)의 드레인-소스 간에 급격하게 전류가 흐르고, 따라서, 보호 소자(1A)의 발열 저항체(3)에 급격하게 전류가 흘러서, 발열 저항체(3)가 발열하여, 퓨즈 엘리먼트(4)가 용단된다.
- [0056] 여기에서, FET(9)의 소스측 단자가 전지 팩(5) 내의 전지(6-4)와 전지(6-5) 간에 접속되어 있으므로, 스위치 온의 상태에서, 발열 저항체(3)에 걸리는 전압은, 이 접속 위치에 의해 정해지는 4개분의 전지의 직렬 전압으로 되고, 전지 팩(5)의 양단의 전압은 아니다. 따라서, 이 보호 회로에 의하면, 스위치 온의 상태에서, 발열 저항체(3)에 인가되는 4개분의 전지의 직렬 전압에 적합한 발열 저항체(3)를 이용하여, 10개의 전지가 직렬로 접속된 전지 팩(5) 양단의 과전압에도 대응하는 것이 가능해져서, 보호 회로의 저코스트화를 도모할 수 있다.
- [0057] 또한, 전지 간의 쇼트에 의한 트러블을 고려한 경우, 스위치 온의 상태에서, 가능한 한 많은 직렬수의 전지의 전압이 발열 저항체(3)에 인가되도록 하는 것이 좋지만, 전지 간의 쇼트의 가능성은 극히 낮기 때문에, 실용상은, 직렬수 2 이상의 전지의 전압이 발열 저항체(3)에 인가되도록 하면 된다.
- [0058] 또한, 도 1의 보호 회로(1A)에서, FET(9)의 게이트와 소스 사이에 저항 R를 설치하고 있는 것은, 전압 검지용 IC(8)가 과전압을 검출한 경우에 N채널 TFT를 스위치 온으로 하기 위해서는, FET(9)의 게이트 전위를 소스 전위보다도 어느 정도 높게 할 필요가 있기 때문이다.
- [0059] 도 2의 보호 회로(1B)는, 도 1의 보호 회로(1A)와 마찬가지로, 전압 검지용 IC(8-1)를, 제1번째의 전지(6-1)와 제4번째의 전지(6-4) 간의 전압을 검지하도록 접속하고, 또한 나머지 전지(6-5)와 제7번째의 전지(6-7)의 전지 간에도 전압 검지용 IC(8-2)를 접속하는 것에 의해 전압 검지용 IC를 2단으로 설치하고, 어느 전압 검지용 IC(8-1, 8-2)에서 과전압이 검지된 경우에도 보호 소자(2A)의 퓨즈 엘리먼트(4)가 용단되어, 과충전으로부터 전지 팩(5)이 보호되도록 한 것이다.
- [0060] 즉, 제1번째의 전지(6-1)와 제4번째의 전지(6-4) 사이에서, 어느 1개의 전지에서라도 과전압이 발생하면, 전압 검지용 IC(8-1)에 의해 FET(9-3)의 게이트 전위가 높아져, FET(9-3)이 스위치 온으로 되어, 보호 소자의 발열 저항체(3)에 급격하게 전류가 흘러서, 발열체(3)가 발열해서 퓨즈 엘리먼트(4)가 용단된다.
- [0061] 한편, 제5번째의 전지(6-5)와 제7번째의 전지(6-7) 사이에서, 어느 1개의 전지에서라도 과전압이 발생하면, 우선, 전압 검지용 IC(8-2)에 의해 FET(9-1)의 게이트 전위가 높아지게 되어, 이 FET(9-1)의 드레인-소스 간에 급격하게 전류가 흐르고, 그에 의해 FET(9-2)의 게이트 전위가 내려간다. 이 FET(9-2)는, P채널 FET이므로, 게이트 전위의 강하에 의해 스위치 온으로 되어, 그 드레인-소스 간에 급격하게 전류가 흐른다. 이에 의해, FET(9-3)의 게이트 전위가 높아져서, FET(9-3)이 스위치 온으로 되어, 보호 소자의 발열 저항체(3)에 급격하게 전류가 흘러서, 발열체(3)가 발열해서 퓨즈 엘리먼트(4)가 용단된다. 또한, 다이오드(D-1, D-2)은, FET(9-3)의 게이트 전위가 높아진 때에, 다른 회로에 전해져서 전위가 내려가지 않도록 하기 위해서 설치되어 있다.
- [0062] 따라서, 이 보호 회로(1B)에 의하면, 예를 들면, 전지의 직렬수 4 또는 3에 대응한 전압 검지용 IC(8-1, 8-2)를 이용하여, 직렬수 10의 전지 팩에 일어나는 과전압을 완전하게 방지할 수 있다. 바꿔 말하면, 전지의 직렬수가 많기 때문에 전지 팩 전체로서는, 과전압을 검출하는 높은 전압 정격의 전압 검지용 IC가 존재하지 않는 경우라도, 전지의 직렬수가 적은 전지 팩에 대응한 기존의 전압 정격이 낮은 전압 검지용 IC를 이용해서 보호 회로를 조립하는 것이 가능하게 된다.
- [0063] 도 3은 대전류용의 전지 팩에 대응시킨 제2 본 발명의 일 실시예의 보호 회로 IC이다. 이 보호 회로 IC에서는, 전술한 바와 마찬가지로의 보호 소자(2A)가 4개병렬로 설치되어 있다. 따라서, 전지 팩(5)의 통상의 통전 상태에서 대전류가 흐르고, 보호 소자(2A)가 단독으로 설치되어 있는 경우에는, 퓨즈 엘리먼트(4)가 용단된 때에도, 이 보호 회로 IC에 의하면, 보호 소자(2A)에 있어서 통전 경로가 4개로 나누어지므로, 퓨즈 엘리먼트(4)가 용단되지 않도록 할 수 있다.
- [0064] 한편, 과전류 시에는 각 보호 소자(2A)의 퓨즈 엘리먼트(4)가 용단된다. 따라서, 이 보호 회로 IC에 의하면, 전지 팩에 대전류가 흐르는 보호 회로와, 전지 팩에 소전류가 흐르는 보호 회로에서, 보호 소자의 퓨즈 엘리먼트를 공통화하는 것이 가능하여, 보호 소자의 제조 코스트를 낮출 수 있다.
- [0065] 또한, 보호 소자를 병렬시킨 회로에서 과전류에 의해 퓨즈 엘리먼트(4)가 용단되는 경우에, 예를 들면 도 4

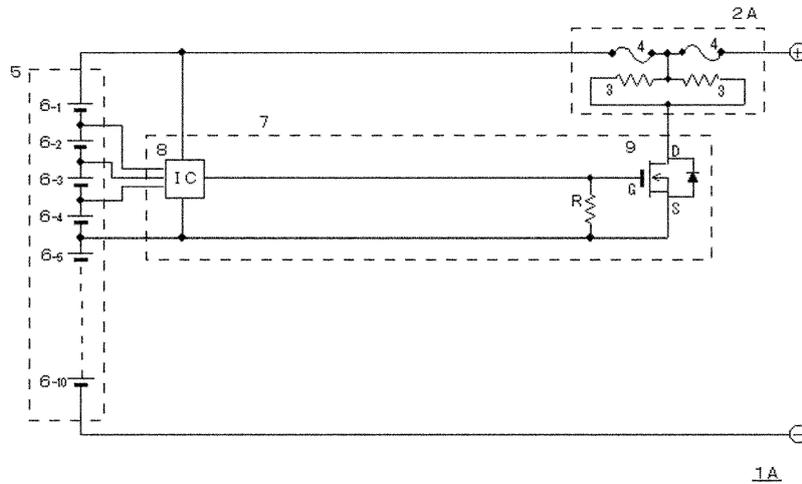
또는 도 5에 도시한 바와 같이 용단이 발생하면, 퓨즈 엘리먼트(4)가 용단된 후에도 회로에 화살표와 같이 도통 경로가 남게 된다. 따라서, 퓨즈 엘리먼트(4)의 용단 후에 이러한 도통 경로가 남는 것을 방지하기 위해서, 발열 저항체에 정류 소자를 접속하는 것이 바람직하여, 도 3에 도시하는 보호 회로 IC에서는, 보호 소자(2A)에 다이오드를 접속하고 있다. 혹은, 정류 소자로서, 보호 소자(2A)에 FET를 접속해도 된다.

[0066]

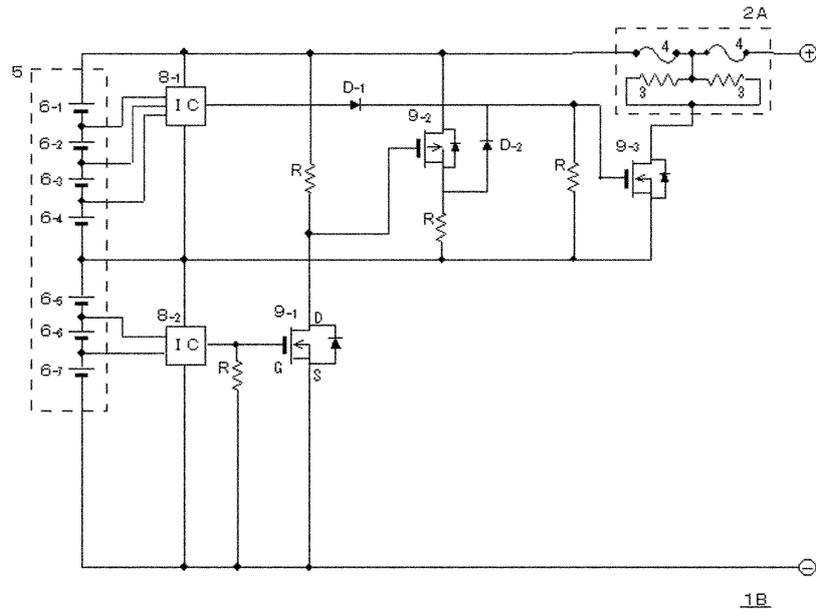
또한, 이 보호 회로 IC에서는, 도 2의 보호 회로(1B)에서 전압 검지용 IC를 2단으로 설치한 것에 준하여, 전압 검지용 IC를 3단으로 설치하고 있고, 각 전압 검지용 IC(8-1, 8-2, 8-3)에는, 전지의 직렬수 2~4의 전압의 검지에 적합한 것이 사용된다. 각 전압 검지용 IC(8-1, 8-2, 8-3)는, 각각이 검지하는 전지열의 양단의 전압뿐만 아니라, 개개의 전지의 전압도 검지한다. 따라서, 이 보호 회로 IC에 의하면, 10개의 전지(6-1~6-10) 중 어느 하나에 과충전이 발생한 경우에도, 3개의 전압 검지용 IC(8-1, 8-2, 8-3)의 어느 하나가 그것을 검지하여, FET(9-3)가 스위치 온으로 되어, 보호 소자(2A)의 각 발열 저항체(3)에 전지(6-1~6-4)의 4개분의 직렬 전압이 인가되어, 발열 저항체(3)가 발열하여, 퓨즈 엘리먼트(4)가 용단되게 된다. 이와 같이 해서, 이 보호 회로 IC에 의하면, 전지의 직렬수 2~4의 전압의 검지에 적합한 전압 검지용 IC와 보호 소자를 이용하여, 전지의 직렬수 10의 전지 팩의 양호한 보호 회로를 조립할 수 있다.

도면

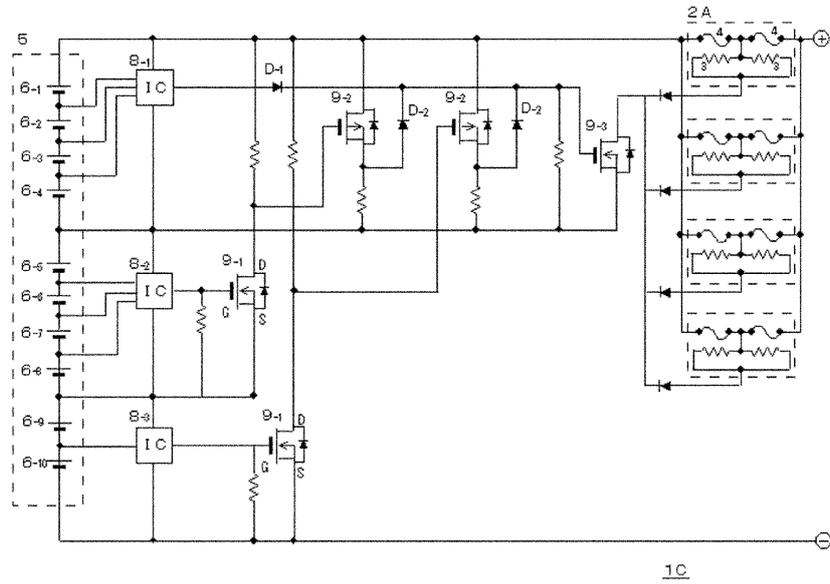
도면1



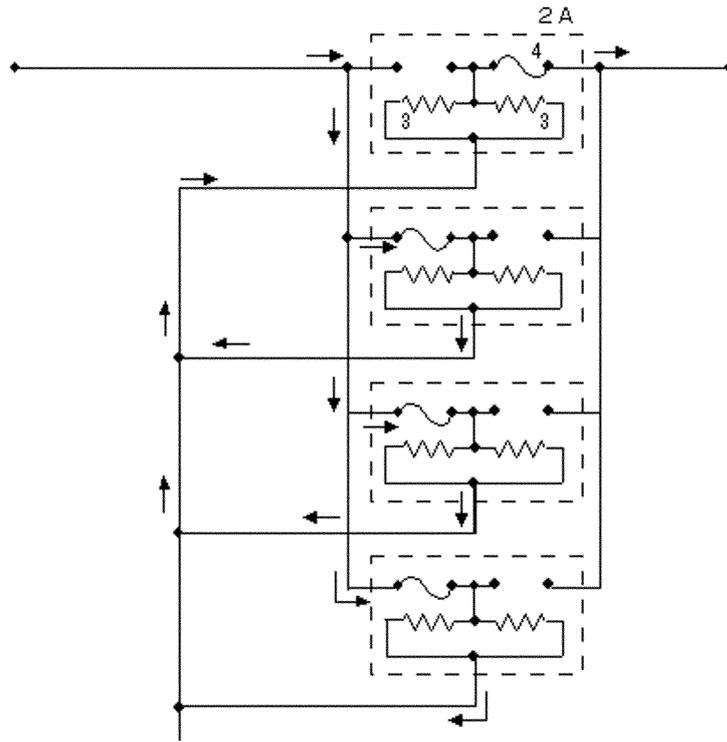
도면2



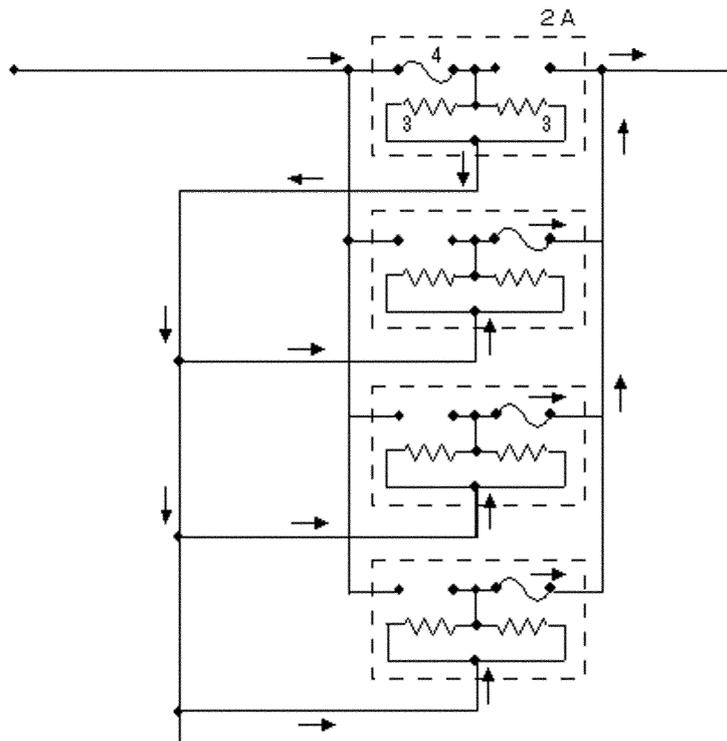
도면3



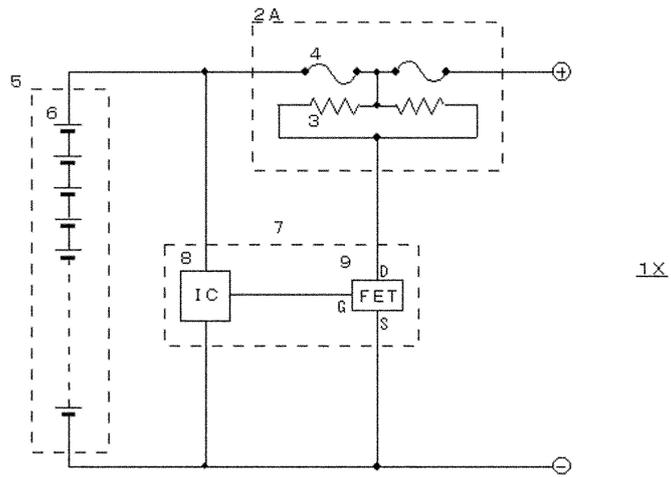
도면4



도면5



도면6



도면7

