

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2014 年 3 月 20 日 (20.03.2014)



(10) 国际公布号
WO 2014/040334 A1

- (51) 国际专利分类号:
H01L 27/06 (2006.01) H01L 29/739 (2006.01)
- (21) 国际申请号: PCT/CN2012/083427
- (22) 国际申请日: 2012 年 10 月 24 日 (24.10.2012)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201210343012.5 2012 年 9 月 14 日 (14.09.2012) CN
- (71) 申请人: 东南大学 (SOUTHEAST UNIVERSITY)
[CN/CN]; 中国江苏省南京市玄武区四牌楼 2 号, Jiangsu 210096 (CN)。
- (72) 发明人: 及
- (71) 申请人 (仅对美国): 孙伟锋 (SUN, Weifeng)
[CN/CN]; 中国江苏省南京市玄武区四牌楼 2 号, Jiangsu 210096 (CN)。 刘斯扬 (LIU, Siyang) [CN/CN]; 中国江苏省南京市玄武区四牌楼 2 号, Jiangsu 210096 (CN)。 祝靖 (ZHU, Jing) [CN/CN]; 中国江苏省南京市玄武区四牌楼 2 号, Jiangsu 210096 (CN)。 钱钦松 (QIAN, Qinsong) [CN/CN]; 中国江苏省南京市玄武区四牌楼 2 号, Jiangsu 210096 (CN)。 徐申 (XU, Shen) [CN/CN]; 中国江苏省南京市玄武区四牌楼 2 号, Jiangsu 210096 (CN)。 陆生礼 (LU, Shengli) [CN/CN]; 中国江苏省南京市玄武区四

牌楼 2 号, Jiangsu 210096 (CN)。 时龙兴 (SHI, Longxing) [CN/CN]; 中国江苏省南京市玄武区四牌楼 2 号, Jiangsu 210096 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第 21 条(3))。

(54) Title: HIGH-CURRENT N-TYPE SILICON-ON-INSULATOR LATERAL INSULATED-GATE BIPOLAR TRANSISTOR

(54) 发明名称: 一种大电流 N 型绝缘体上硅横向绝缘栅双极型晶体管

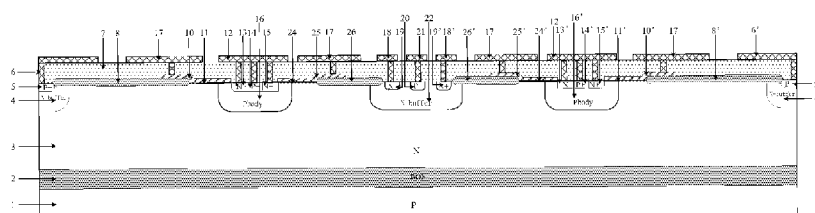


图 2 /Fig. 2

(57) Abstract: Disclosed is a high-current N-type silicon-on-insulator lateral insulated-gate bipolar transistor, comprising: a P-type substrate (1), a buried oxide layer (2) disposed on the P-type substrate (1); an N-type epitaxial layer (3) disposed on the buried oxide layer (2); an N-type buffer trap region (4, 4'), a P-type body region (16, 16') and an N-type central buffer trap region (22) are disposed inside the N-type epitaxial layer (3); a P-type drain region (5, 5') is disposed in the N-type buffer trap region; N-type source regions (13, 13', 15, 15') and a P-type body contact region (14, 14') are disposed in the P-type body region (16, 16'); an N-type base region (19, 19') and a P-type emitter region (20) are disposed in the N-type central buffer trap region (22); gate oxide layers (24, 24', 11, 11') and field oxide layers (26, 26', 8, 8') are disposed on the surface of the N-type epitaxial layer (3); poly-crystalline silicon gates (25, 25', 10, 10') are disposed on the surfaces of the gate oxide layers (24, 24', 11, 11'); and a passivation layer (7) and metal layers (6, 6', 12, 17, 18, 18', 21) are also disposed in a certain range of the surface of the transistor; characterized in that the transistor is of a symmetrical structure; the drain metal (6, 6') on the P-type drain region (5, 5') is respectively communicated with the base metal (18, 18') on the corresponding N-type base region (19, 19') through a metal layer and output from a P-type emitter region (20), and the electric current density can be effectively improved on the basis of not increasing the area of the transistor.

(57) 摘要:

[见续页]



WO 2014/040334 A1



一种大电流 N 型绝缘体上硅横向绝缘栅双极型晶体管，包括：P 型衬底（1），在 P 型衬底（1）上设有埋氧层（2），在埋氧层（2）上设有 N 型外延层（3），在 N 型外延层（3）内部设有 N 型缓冲阱区（4，4'），P 型体区（16，16'）和 N 型中心缓冲阱区（22），在 N 型缓冲阱区内设有 P 型漏区（5，5'），在 P 型体区（16，16'）中设有 N 型源区（13，13'，15，15'）和 P 型体接触区（14，14'），在 N 型中心缓冲阱区（22）内设有 N 型基区（19，19'）和 P 型发射区（20），在 N 型外延层（3）的表面设有栅氧化层（24，24'，11，11'）和场氧化层（26，26'，8，8'），在栅氧化层（24，24'，11，11'）的表面设有多晶硅栅（25，25'，10，10'），晶体管表面一定范围内还设有钝化层（7）和金属层（6，6'，12，17，18，18'，21），其特征在于：晶体管为对称结构，P 型漏区（5，5'）上的漏极金属（6，6'）分别与对应的 N 型基区（19，19'）上的基极金属（18，18'）通过金属层连通，并从 P 型发射区（20）输出，可以在不增加晶体管面积的基础上有效提高电流密度。

说明书

发明名称：一种大电流N型绝缘体上硅横向绝缘栅双极型晶体管

技术领域

- [1] 本发明涉及高压功率半导体器件领域，具体来说，是一种适用于高压应用的能够提高电流密度的N型绝缘体上硅横向绝缘栅双极型晶体管，适用于等离子平板显示设备、半桥驱动电路以及汽车生产领域等驱动芯片。

背景技术

- [2] 随着电子电力技术的不断发展，功率半导体器件作为电子电力系统中能量控制和转化的基本电子元器件，受到越来越多的关注。提高功率半导体器件性能的技术要求主要体现在器件的可集成性、高耐压、大电流和与低压电路部分的良好隔离能力这些方面。功率半导体器件具体的种类决定功率集成电路处理高电压、大电流能力的大小，另外功率半导体器件的结构和制造工艺也是重要的影响因素。
- [3] 随着功率半导体器件的理论研究和制造工艺水平的不断提高，80年代出现的绝缘栅双极型器件集高压三极管的大电流处理能力和绝缘栅场效应晶体管栅压控制特性于一身，具有高的输入阻抗、高的开关速度、小的驱动功率，大的电流驱动能力和低的导通阻抗等优点，是近乎理想的功率半导体器件，具有广泛的发展和应用前景。
- [4] 功率半导体器件的可集成性、高耐压、大电流的需求解决后，它的隔离性成为主要矛盾。在这种形势下绝缘体上硅（Silicon On Insulator, SOI）工艺技术问世了，其独特的绝缘埋层把器件与衬底完全隔离，在很大程度上减轻了硅器件的寄生效应，大大提高了器件和电路的性能。绝缘体上硅横向绝缘栅双极型晶体管（SOI-LIGBT）是一种典型的基于SOI工艺的器件，具有耐压高、驱动电流能力强、开关速度快和功率损耗低等优点，已逐渐成为功率集成电路的核心电子元件，广泛应用于直流电压为600V及以上的变流系统如交流电机、变频器、开关电源、照明电路、牵引传动等领域。
- [5] 绝缘体上硅横向绝缘栅双极型器件与纵向器件相比，电流密度不够高，这个问

题通常以加大横向器件的面积从而获得高的电流驱动能力解决，但是增大面积以耗费更多的芯片面积为代价，同时增加了成本。本发明介绍了一种大电流N型绝缘体上硅横向绝缘栅双极型晶体管，与相同面积的普通绝缘体上硅N型横向绝缘栅双极型晶体管相比，电流密度出现较大幅度提高。

对发明的公开

技术问题

- [6] 本发明提供一种大电流N型绝缘体上硅横向绝缘栅双极型晶体管。

问题的解决方案

技术解决方案

- [7] 本发明采用如下技术方案：一种大电流N型绝缘体上硅横向绝缘栅双极型晶体管，包括：P型硅衬底，在P型硅衬底上设有埋氧层，在埋氧层上设有N型外延层，在N型外延层内设有N型中心缓冲阱区，在N型中心缓冲阱区内顺序设有第一N型基区、P型发射区及第二N型基区，在第一N型基区上连接有第一基极金属，在P型发射区上连接有发射极金属，在第二N型基区上连接有第二基极金属，在N型中心缓冲阱区的两外侧分别设有第一P型体区及第二P型体区且第一P型体区和第二P型体区对称于N型中心缓冲阱区，在第一P型体区内顺序设有第一N型源区、第一P型体接触区及第二N型源区，在第二P型体区内顺序设有第三N型源区、第二P型体接触区及第四N型源区，在第一N型源区、第一P型体接触区、第二N型源区、第三N型源区、第二P型体接触区及第四N型源区上连接有源极金属，在第一P型体区外侧设有第一N型缓冲阱区，在第一N型缓冲阱区内设有第一P型漏区，在第一P型漏区上连接有第一漏极金属且第一漏极金属与所述的第一基极金属连接，在第二P型体区外侧设有第二N型缓冲阱区，在第二N型缓冲阱区内设有第二P型漏区，在第二P型漏区上连接有第二漏极金属且第二漏极金属与所述的第二基极金属连接，在N型外延层3的表面设有第一栅氧化层、第一场氧化层、第二栅氧化层、第二场氧化层、第三栅氧化层、第三场氧化层、第四栅氧化层及第四场氧化层，第一栅氧化层的一端与第一场氧化层的一端相抵且位于N型中心缓冲阱区与第一P型体区之间，第一栅氧化层的另一端向第二N型源区延伸并止于第二N型源区的外边界，第一场氧化层的另一端延伸并进入N型中心缓

冲阱区，第二栅氧化层的一端与第二场氧化层的一端相抵且位于N型中心缓冲阱区与第二P型体区之间，第二栅氧化层的另一端向第三N型源区延伸并止于第三N型源区的外边界，第二场氧化层的另一端延伸并进入N型中心缓冲阱区，第三栅氧化层的一端与第三场氧化层的一端相抵且位于第一P型体区与第一N型缓冲阱区之间，第三栅氧化层的另一端向第一N型源区延伸并止于第一N型源区的外边界，第三场氧化层的另一端向第一P型漏区延伸并止于第一P型漏区的外边界，第四栅氧化层的一端与第四场氧化层的一端相抵且位于第二P型体区与第二N型缓冲阱区之间，第四栅氧化层的另一端向第四N型源区延伸并止于第四N型源区的外边界，第四场氧化层的另一端向第二P型漏区延伸并止于第二P型漏区的外边界，在第一栅氧化层上设有第一多晶硅栅且第一多晶硅栅延伸至第一场氧化层的上表面，在第二栅氧化层上设有第二多晶硅栅且第二多晶硅栅延伸至第二场氧化层的上表面，在第三栅氧化层上设有第三多晶硅栅且第三多晶硅栅延伸至第三场氧化层的上表面，在第四栅氧化层上设有第四多晶硅栅且第四多晶硅栅延伸至第四场氧化层的上表面，在第一多晶硅栅、第二多晶硅栅、第三多晶硅栅及第四多晶硅栅上连接有栅极金属，在第三场氧化层、第三多晶硅栅、第一N型源区、第一P型体接触区、第二N型源区、第一P型漏区、第一多晶硅栅、第一场氧化层、P型发射区、第一N型基区、第二N型基区、第二场氧化层、第二多晶硅栅、第三N型源区、第二P型体接触区、第四N型源区、第四多晶硅栅、第四场氧化层及第二P型漏区的表面设有钝化层，在所述的N型外延层内设有N型横向绝缘栅双极型晶体管，PNP型高压双极型晶体管和N型横向双扩散金属氧化层场效应晶体管，连接于所述的N型横向绝缘栅双极型晶体管漏极的漏极金属通过金属层与连接于PNP型高压双极型晶体管基极的基极金属连接，并通过所述的发射极金属输出。

发明的有益效果

有益效果

[8] 与现有技术相比，本发明具有如下优点：

[9] (1)、本发明晶体管为对称型结构，其中包括左右对称的第一N型横向绝缘栅双极型晶体管、第一N型横向双扩散金属氧化层场效应晶体管、第一PNP型高压

双极型晶体管、第二PNP型高压双极型晶体管、第二N型横向双扩散金属氧化层场效应晶体管及第二N型横向绝缘栅双极型晶体管，第一N型横向绝缘栅双极型晶体管、第一N型横向双扩散金属氧化层场效应晶体管、第二N型横向双扩散金属氧化层场效应晶体管及第二N型横向绝缘栅双极型晶体管的源极区和第一PNP型高压双极型晶体管及第二PNP型高压双极型晶体管的集电区通过金属层连接在一起，通过金属层分别将第一N型横向绝缘栅双极型晶体管的漏极和第一PNP型高压双极型晶体管基极连接在一起，第二N型横向绝缘栅双极型晶体管的漏极和第二PNP型高压双极型晶体管基极连接在一起，以第一PNP型高压双极型晶体管及第二PNP型高压双极型晶体管的发射极作为输出。晶体管的结构参见附图2。采用这种结构，使得第一N型横向绝缘栅双极型晶体管的漏极电流和第一N型横向双扩散金属氧化层场效应晶体管的漏极电流汇聚形成第一PNP型高压双极型晶体管的基极电流，第二N型横向绝缘栅双极型晶体管的漏极电流和第二N型横向双扩散金属氧化层场效应晶体管的漏极电流汇聚形成第二PNP型高压双极型晶体管的基极电流，经PNP型高压双极型晶体管的放大作用，从PNP型高压双极型晶体管发射极输出的电流将对基极电流进行放大，从而提高整个器件的电流密度。晶体管的等效电路图参见附图3，图4显示了本发明的N型绝缘体上硅横向绝缘栅双极型晶体管与相同面积的一般N型绝缘栅双极型晶体管的电流密度的比较，从图中可以看出，本发明的N型绝缘体上硅横向绝缘栅双极型晶体管的电流密度相比一般N型绝缘栅双极型晶体管，电流密度有25%以上幅度的提高。

[10] (2)、本发明器件在提高电流密度的同时，与传统器件相比，并不增加器件原来的版图面积。

[11] (3)、本发明器件在提高电流密度的同时，并不影响器件的耐压水平，器件的基本性能要求仍能满足要求。图5显示了本发明的N型绝缘体上硅横向绝缘栅双极型晶体管与相同面积的一般的N型绝缘栅双极型晶体管的关态击穿电压比较图，图中可见本发明的N型绝缘体上硅横向绝缘栅双极型晶体管的关态击穿电压可以保持与相同面积的一般N型绝缘栅双极型晶体管一致。

[12] (4)、本发明器件采用SOI工艺，制作并不需要额外工艺步骤，与现有的CMOS工艺完全兼容。

对附图的简要说明

附图说明

- [13] 图1所示为传统的N型绝缘体上硅横向绝缘栅双极型晶体管剖面结构。
- [14] 图2所示为本发明的N型绝缘体上硅横向绝缘栅双极型晶体管剖面结构。
- [15] 图3是本发明的N型绝缘体上硅横向绝缘栅双极型晶体管的等效电路图。
- [16] 图4是本发明的N型绝缘体上硅横向绝缘栅双极型晶体管与相同面积的传统的绝缘体上硅N型绝缘栅双极型晶体管的漏极电流密度比较图。
- [17] 图5是本发明的N型绝缘体上硅横向绝缘栅双极型晶体管关态反向击穿电压和传统的绝缘体上硅N型绝缘栅双极型晶体管的关态反向击穿电压比较图。

发明实施例

本发明的实施方式

- [18] 下面结合附图2，对本发明做详细说明，一种大电流N型绝缘体上硅横向绝缘栅双极型晶体管，包括：P型衬底1，在P型衬底1上设有埋氧层2，在埋氧层2上设有N型外延层3，在N型外延层3内设有N型中心缓冲阱区22，其特征在于，在N型中心缓冲阱区22内顺序设有第一N型基区19、P型发射区20及第二N型基区19'，在第一N型基区19上连接有第一基极金属18，在P型发射区20上连接有发射极金属21，在第二N型基区19'上连接有第二基极金属18'，在N型中心缓冲阱区22的两外侧分别设有第一P型体区16及第二P型体区16'且第一P型体区16和第二P型体区16'对称于N型中心缓冲阱区22，在第一P型体区16内顺序设有第一N型源区13、第一P型体接触区14及第二N型源区15，在第二P型体区16'内顺序设有第三N型源区13'、第二P型体接触区14'及第四N型源区15'，在第一N型源区13、第一P型体接触区14、第二N型源区15、第三N型源区13'、第二P型体接触区14'及第四N型源区15'上连接有源极金属12，在第一P型体区16外侧设有第一N型缓冲阱区4，在第一N型缓冲阱区4内设有第一P型漏区5，在第一P型漏区5上连接有第一漏极金属6且第一漏极金属6与所述的第一基极金属18连接，在第二P型体区16'外侧设有第二N型缓冲阱区4'，在第二N型缓冲阱区4'设有第二P型漏区5'，在第二P型漏区5'上连接有第二漏极金属6'且第二漏极金属6'与所述的第二基极金属18'连接，在N型外延层3的表面设有第一栅氧化层24、第一场氧化层26、第二栅氧化

层24'、第二场氧化层26'、第三栅氧化层11、第三场氧化层8、第四栅氧化层11'及第四场氧化层8'，第一栅氧化层24的一端与第一场氧化层26的一端相抵且位于N型中心缓冲阱区22与第一P型体区16之间，第一栅氧化层24的另一端向第二N型源区15延伸并止于第二N型源区15的外边界，第一场氧化层26的另一端延伸并进入N型中心缓冲阱区22，第二栅氧化层24'的一端与第二场氧化层26'的一端相抵且位于N型中心缓冲阱区22与第二P型体区16'之间，第二栅氧化层24'的另一端向第三N型源区13'延伸并止于第三N型源区13'的外边界，第二场氧化层26'的另一端延伸并进入N型中心缓冲阱区22，第三栅氧化层11的一端与第三场氧化层8的一端相抵且位于第一P型体区16与第一N型缓冲阱区4之间，第三栅氧化层11的另一端向第一N型源区13延伸并止于第一N型源区13的外边界，第三场氧化层8的另一端向第一P型漏区5延伸并止于第一P型漏区5的外边界，第四栅氧化层11'的一端与第四场氧化层8'的一端相抵且位于第二P型体区16'与第二N型缓冲阱区4'之间，第四栅氧化层11'的另一端向第四N型源区15'延伸并止于第四N型源区15'的外边界，第四场氧化层8'的另一端向第二P型漏区5'延伸并止于第二P型漏区5'的外边界，在第一栅氧化层24上设有第一多晶硅栅25且第一多晶硅栅25延伸至第一场氧化层26的上表面，在第二栅氧化层24'上设有第二多晶硅栅25'且第二多晶硅栅25'延伸至第二场氧化层26'的上表面，在第三栅氧化层11上设有第三多晶硅栅10且第三多晶硅栅10延伸至第三场氧化层8的上表面，在第四栅氧化层11'上设有第四多晶硅栅10'且第四多晶硅栅10'延伸至第四场氧化层8'的上表面，在第一多晶硅栅25、第二多晶硅栅25'、第三多晶硅栅10及第四多晶硅栅10'上连接有栅极金属17，在第三场氧化层8、第三多晶硅栅10、第一N型源区13、第一P型体接触区14、第二N型源区15、及第一P型漏区5、第一多晶硅栅25、第一场氧化层26、P型发射区20、第一N型基区19、第二N型基区19'、第二场氧化层26'、第二多晶硅栅25'、第三N型源区13'、第二P型体接触区14'、第四N型源区15'、第四多晶硅栅10'、第四场氧化层8'及第二P型漏区5'的表面设有钝化层7。

- [19] 所述的N型绝缘体上硅横向绝缘栅双极型晶体管的P型发射区20与第一N型基区19、第二N型基区19'的间距为1微米~2微米，第一N型基区19与N型中心缓冲阱区22的左边沿的间距为1微米~2微米，第二N型基区19'与N型中心缓冲阱区22的

右边沿的间距为1微米~2微米。

[20] 本发明采用如下方法来制备：

[21] 首先在P型衬底上进行常规的SOI层制作，在SOI层上制作N型外延层3，然后是晶体管的制作，包括在N型外延层3上通过注入高能量磷离子，高温退火后形成第一N型缓冲阱区4、第二N型缓冲阱区4'及N型中心缓冲阱区22，通过高能量硼离子注入，高温退火形成第一P型体区16及第二P型体区16'，高温下生长第一场氧化层26、第二场氧化层26'、第三场氧化层8及第四场氧化层8'，接下来是第三栅氧化层11、第一栅氧化层24、第二栅氧化层24'及第四栅氧化层11'的生长，之后淀积第三多晶硅栅10、第一多晶硅栅25、第二多晶硅栅25'及第四多晶硅栅10'，刻蚀出多晶硅栅，通过高剂量的硼离子和磷离子注入，制作重掺杂的第一P型漏区5、第一N型源区13、第一P型体接触区14、第二N型源区15、第一N型基区19、P型发射区20、第二N型基区19'、第三N型源区13'、第二P型体接触区14'、第四N型源区15'及第二P型漏区5'，淀积二氧化硅，刻蚀电极接触区后淀积金属，再刻蚀金属并引出电极，最后进行钝化处理。

权利要求书

[权利要求 1]

一种大电流N型绝缘体上硅横向绝缘栅双极型晶体管，包括：P型硅衬底（1），在P型硅衬底（1）上设有埋氧层（2），在埋氧层（2）上设有N型外延层（3），在N型外延层（3）内设有N型中心缓冲阱区（22），在N型中心缓冲阱区（22）内设有P型发射区（20），在P型发射区（20）上连接有发射极金属（21），其特征在于，在N型中心缓冲阱区（22）内设有第一N型基区（19）及第二N型基区（19'），所述第一N型基区（19）与第二N型基区（19'）分别位于P型发射区（20）的两外侧且对称于P型发射区（20），在第一N型基区（19）上连接有第一基极金属（18），在第二N型基区（19'）上连接有第二基极金属（18'），在N型中心缓冲阱区（22）的两外侧分别设有第一P型体区（16）及第二P型体区（16'）且第一P型体区（16）和第二P型体区（16'）对称于N型中心缓冲阱区（22），在第一P型体区（16）内顺序设有第一N型源区（13）、第一P型体接触区（14）及第二N型源区（15），在第二P型体区（16'）内顺序设有第三N型源区（13'）、第二P型体接触区（14'）及第四N型源区（15'），在第一N型源区（13）、第一P型体接触区（14）、第二N型源区（15）、第三N型源区（13'）、第二P型体接触区（14'）及第四N型源区（15'）上连接有源极金属（12），在第一P型体区（16）外侧设有第一N型缓冲阱区（4），在第一N型缓冲阱区（4）内设有第一P型漏区（5），在第一P型漏区（5）上连接有第一漏极金属（6）且第一漏极金属（6）与所述的第一基极金属（18）连接，在第二P型体区（16'）外侧设有第二N型缓冲阱区（4'），在第二N型缓冲阱区（4'）内设有第二P型漏区（5'），在第二P型漏区（5'）上连接有第二漏极金属（6'）且第二漏极金属（6'）与所述的第二基极金属（18'）连接，并且，第一N型缓冲阱区（4）和第二N型缓冲阱区（4'）对称于N型中心缓冲阱区（22），在N型外延层（3）的表面设有第一栅氧

化层（24）、第一场氧化层（26）、第二栅氧化层（24'）、第二场氧化层（26'）、第三栅氧化层（11）、第三场氧化层（8）、第四栅氧化层（11'）及第四场氧化层（8'），第一栅氧化层（24）的一端与第一场氧化层（26）的一端相抵且位于N型中心缓冲阱区（22）与第一P型体区（16）之间，第一栅氧化层（24）的另一端向第二N型源区（15）延伸并止于第二N型源区（15）的外边界，第一场氧化层（26）的另一端延伸并进入N型中心缓冲阱区（22），第二栅氧化层（24'）的一端与第二场氧化层（26'）的一端相抵且位于N型中心缓冲阱区（22）与第二P型体区（16'）之间，第二栅氧化层（24'）的另一端向第三N型源区（13'）延伸并止于第三N型源区（13'）的外边界，第二场氧化层（26'）的另一端延伸并进入N型中心缓冲阱区（22），第三栅氧化层（11）的一端与第三场氧化层（8）的一端相抵且位于第一P型体区（16）与第一N型缓冲阱区（4）之间，第三栅氧化层（11）的另一端向第一N型源区（13）延伸并止于第一N型源区（13）的外边界，第三场氧化层（8）的另一端向第一P型漏区（5）延伸并止于第一P型漏区（5）的外边界，第四栅氧化层（11'）的一端与第四场氧化层（8'）的一端相抵且位于第二P型体区（16'）与第二N型缓冲阱区（4'）之间，第四栅氧化层（11'）的另一端向第四N型源区（15'）延伸并止于第四N型源区（15'）的外边界，第四场氧化层（8'）的另一端向第二P型漏区（5'）延伸并止于第二P型漏区（5'）的外边界，在第一栅氧化层（24）上设有第一多晶硅栅（25）且第一多晶硅栅（25）延伸至第一场氧化层（26）的上表面，在第二栅氧化层（24'）上设有第二多晶硅栅（25'）且第二多晶硅栅（25'）延伸至第二场氧化层（26'）的上表面，在第三栅氧化层（11）上设有第三多晶硅栅（10）且第三多晶硅栅（10）延伸至第三场氧化层（8）的上表面，在第四栅氧化层（11'）上设有第四多晶硅栅（10'）且第四多晶硅栅（10'）延伸至第四场氧化层（8'）的上表面

，在第一多晶硅栅（25）、第二多晶硅栅（25'）、第三多晶硅栅（10）及第四多晶硅栅（10'）上连接有栅极金属（17），在第三场氧化层（8）、第三多晶硅栅（10）、第一N型源区（13）、第一P型体接触区（14）第二N型源区（15）、第一P型漏区（5）、第一多晶硅栅（25）、第一场氧化层（26）、P型发射区（20）、第一N型基区（19）、第二N型基区（19'）、第二场氧化层（26'）、第二多晶硅栅（25'）、第三N型源区（13'）、第二P型体接触区（14'）、第四N型源区（15'）、第四多晶硅栅（10'）、第四场氧化层（8'）及第二P型漏区（5'）的表面设有钝化层（7）。

[权利要求 2]

根据权利要求1所述的大电流N型绝缘体上硅横向绝缘栅双极型晶体管，其特征在于，晶体管为对称型结构，内设有第一N型横向绝缘栅双极型晶体管、第一N型横向双扩散金属氧化层场效应晶体管、第一PNP型高压双极型晶体管、第二PNP型高压双极型晶体管、第二N型横向双扩散金属氧化层场效应晶体管及第二N型横向绝缘栅双极型晶体管，所述第一N型横向绝缘栅双极型晶体管与第二N型横向绝缘栅双极型晶体管分别位于N型中心缓冲阱区（22）的两外侧且对称于N型中心缓冲阱区（22），所述第一N型横向绝缘栅双极型晶体管的漏区采用所述第一P型漏区（5），源区采用所述第一N型源区（13），所述第二N型横向绝缘栅双极型晶体管的漏区采用所述第二P型漏区（5'），源区采用所述第四N型源区（15'），所述第一N型横向双扩散金属氧化层场效应晶体管与第二N型横向双扩散金属氧化层场效应晶体管分别位于P型发射区（20）两外侧且对称于P型发射区（20），所述第一N型横向双扩散金属氧化层场效应晶体管的漏区采用所述第一N型基区（19），源区采用所述第二N型源区（15），所述第二N型横向双扩散金属氧化层场效应晶体管的漏区采用所述第二N型基区（19'），源区采用所述第三N型源区（13'），所述第一PNP型高压双极型晶体管发射区采用所述P型发射区（20），基区采用所述第一N型基区（19），

集电区采用所述第一P型体接触区（14），所述第一P型体接触区（14）同时为所述的第一N型横向绝缘栅双极型晶体管及第一N型横向双扩散金属氧化层场效应晶体管的体接触区，所述第二PNP型高压双极型晶体管发射区采用所述P型发射区（20），基区采用所述第二N型基区（19'），集电区采用所述第二P型体接触区（14'），所述第二P型体接触区（14'）同时为所述的第二N型横向双扩散金属氧化层场效应晶体管及第二N型横向绝缘栅双极型晶体管的体接触区，所述第一N型横向绝缘栅双极型晶体管、第一N型横向双扩散金属氧化层场效应晶体管、第二N型横向双扩散金属氧化层场效应晶体管及第二N型横向绝缘栅双极型晶体管的栅极通过栅极金属（17）引出，所述第一N型横向绝缘栅双极型晶体管第一漏极金属（6）通过金属层与所述第一PNP型高压双极型晶体管第一基极金属（18）连接，所述第二N型横向绝缘栅双极型晶体管第二漏极金属（6'）通过金属层与所述第二PNP型高压双极型晶体管第二基极金属（18'）连接，并通过所述的发射极金属（21）输出。

[权利要求 3]

根据权利要求1、2所述的大电流N型绝缘体上硅横向绝缘栅双极型晶体管，其特征在于，P型发射区（20）与第一N型基区（19）、第二N型基区（19'）的间距为1微米~2微米，第一N型基区（19）与N型中心缓冲阱区（22）的左边沿的间距为1微米~2微米，第二N型基区（19'）与N型中心缓冲阱区（22）的右边沿的间距为1微米~2微米。

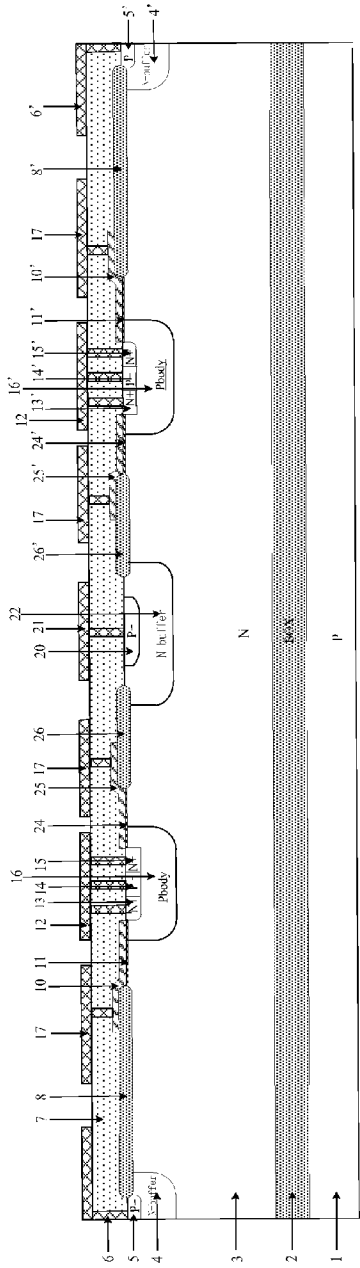


图 1

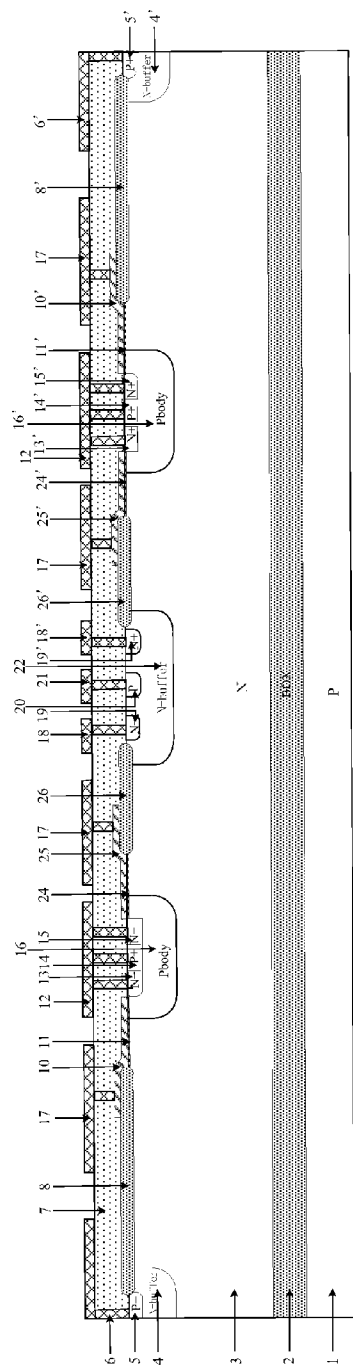


图 2

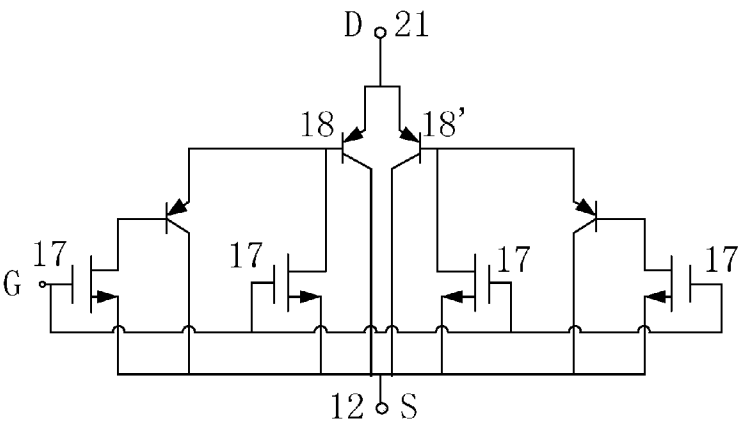


图 3

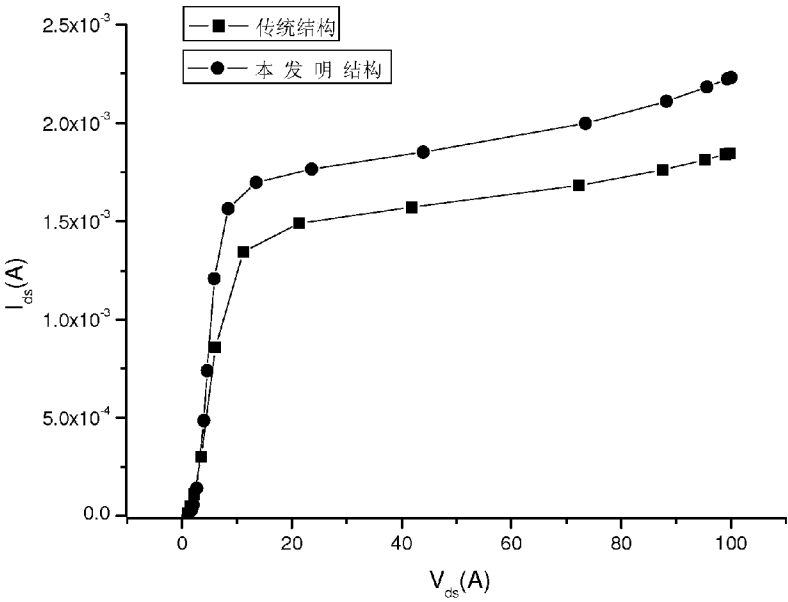


图 4

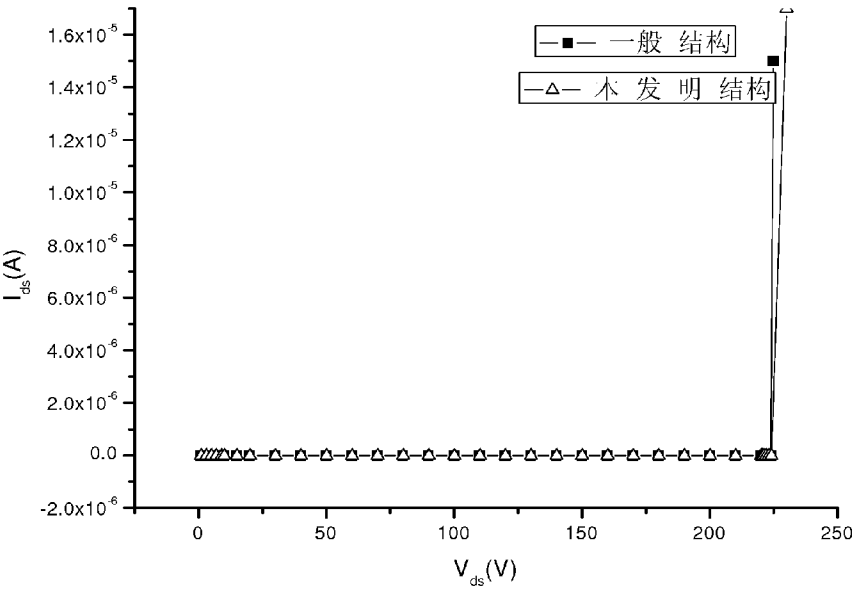


图 5

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2012/083427

A. CLASSIFICATION OF SUBJECT MATTER

See the extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNKI, WPI, EPODOC: LDMOS LIGHT PNP lateral bipolar base emitter

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 202076269 U (SOUTHEAST UNIVERSITY), 14 December 2011 (14.12.2011), description, particular embodiments, and figures 1-7	1-3
A	CN 102194818 A (UNIVERSITY OF ELECTRONIC SCIENCE AND TECHNOLOGY), 21 September 2011 (21.09.2011), the whole document	1-3
A	CN 102097441 A (UNIVERSITY OF ELECTRONIC SCIENCE AND TECHNOLOGY), 15 June 2011 (15.06.2011), the whole document	1-3
A	CN 101431096 A (UNIVERSITY OF ELECTRONIC SCIENCE AND TECHNOLOGY), 13 May 2009 (13.05.2009), the whole document	1-3

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 07 June 2013 (07.06.2013)	Date of mailing of the international search report 20 June 2013 (20.06.2013)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer ZHONG, Yu Telephone No.: (86-10) 62411594

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2012/083427

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 202076269 U	14.12.2011	None	
CN 102194818 A	21.09.2011	CN 102194818 B	09.01.2013
CN 101431096 A	11.12.2008	None	
CN 102097441 A	15.06.2011	CN 102097441 B	02.01.2013
		WO 2012079062 A1	21.06.2012

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2012/083427

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/06 (2006.01) i

H01L 29/739 (2006.01) i

国际检索报告

国际申请号
PCT/CN2012/083427

A. 主题的分类

见附加页

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS,CNKI,WPI,EPODOC: LDMOS LIGHT PNP 基极 发射 横向 lateral bipolar base emitter

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN202076269U (东南大学) 14.12 月 2011 (14.12.2011) 说明书具体实施例, 附图 1-7	1-3
A	CN102194818A (电子科技大学) 21.9 月 2011 (21.09.2011) 全文	1-3
A	CN102097441A (电子科技大学) 15.6 月 2011 (15.06.2011) 全文	1-3
A	CN101431096A (电子科技大学) 13.5 月 2009 (13.05.2009) 全文	1-3

☐ 其余文件在 C 栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期
07.6 月 2013 (07.06.2013)

国际检索报告邮寄日期
20.6 月 2013 (20.06.2013)

ISA/CN 的名称和邮寄地址:
中华人民共和国国家知识产权局
中国北京市海淀区蓟门桥西土城路 6 号 100088
传真号: (86-10)62019451

受权官员

钟翊
电话号码: (86-10) **62411594**

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2012/083427

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN202076269U	14.12.2011	无	
CN102194818A	21.09.2011	CN102194818B	09.01.2013
CN101431096A	11.12.2008	无	
CN102097441A	15.06.2011	CN102097441B	02.01.2013
		WO2012079062A1	21.06.2012

A. 主题的分类

H01L27/06 (2006.01) i

H01L29/739 (2006.01) i