

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-101734

(P2005-101734A)

(43) 公開日 平成17年4月14日(2005.4.14)

(51) Int. Cl.⁷

H03F 1/30
H03F 3/195

F I

H03F 1/30
H03F 3/195

テーマコード(参考)

5J500

審査請求 未請求 請求項の数 10 O L (全 12 頁)

(21) 出願番号 特願2003-329999 (P2003-329999)
(22) 出願日 平成15年9月22日(2003.9.22)

(71) 出願人 000003078
株式会社東芝
東京都港区芝浦一丁目1番1号
(74) 代理人 100058479
弁理士 鈴江 武彦
(74) 代理人 100091351
弁理士 河野 哲
(74) 代理人 100088683
弁理士 中村 誠
(74) 代理人 100108855
弁理士 蔵田 昌俊
(74) 代理人 100084618
弁理士 村松 貞男
(74) 代理人 100092196
弁理士 橋本 良郎

最終頁に続く

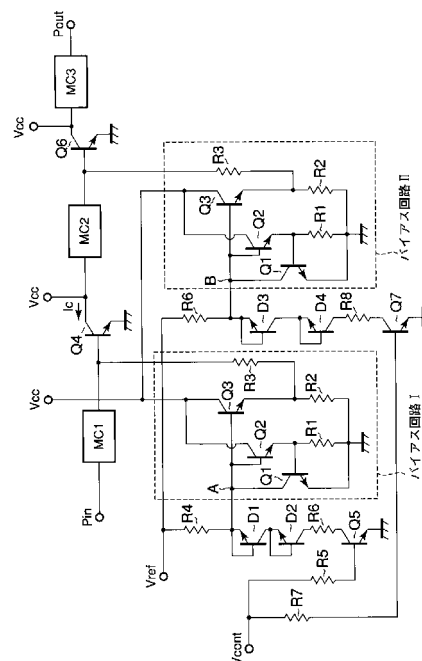
(54) 【発明の名称】 高出力増幅回路

(57) 【要約】

【課題】 温度変化によるバイアス電流の変動を抑制する。

【解決手段】 入力信号を増幅する第1トランジスタと、エミッタフォロワの第2トランジスタを有し、前記第1トランジスタのベースにバイアス電流を供給するバイアス回路と、前記第2トランジスタのベースに第1抵抗器を介して接続された定電圧源と、前記バイアス電流を2つの電流値に切り替えるための第1コントロール電圧と第2コントロール電圧とが入力されるコントロール電圧端子と、ベースが第2抵抗器を介して前記コントロール電圧端子に接続された第3トランジスタと、前記第2トランジスタのベースと前記第3トランジスタのコレクタとの間に接続された第3抵抗器と、前記第2トランジスタのベースと前記第3抵抗器との間に接続され、ダイオード接続された第4トランジスタとを有する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

入力信号を増幅する第 1 トランジスタと、
エミッタフォロワの第 2 トランジスタを有し、前記第 1 トランジスタのベースにバイアス電流を供給するバイアス回路と、
前記第 2 トランジスタのベースに第 1 抵抗器を介して接続された定電圧源と、
前記バイアス電流を 2 つの電流値に切り替えるための第 1 コントロール電圧と第 2 コントロール電圧とが入力されるコントロール電圧端子と、
ベースが第 2 抵抗器を介して前記コントロール電圧端子に接続された第 3 トランジスタと、
前記第 2 トランジスタのベースと前記第 3 トランジスタのコレクタとの間に接続された第 3 抵抗器と、
前記第 2 トランジスタのベースと前記第 3 抵抗器との間に接続され、ダイオード接続された第 4 トランジスタと、
を具備することを特徴とする高出力増幅回路。

10

【請求項 2】

前記第 4 トランジスタと前記第 3 抵抗器との間に接続され、ダイオード接続された第 5 トランジスタをさらに具備し、
前記第 4 トランジスタと第 5 トランジスタとは、少なくともいずれか一方がベースとエミッタ間がダイオード接続されることを特徴とする請求項 1 記載の高出力増幅回路。

20

【請求項 3】

前記各トランジスタは、同じ構造を有するヘテロ接合バイポーラトランジスタからなることを特徴とする請求項 2 記載の高出力増幅回路。

【請求項 4】

入力信号を増幅する第 1 トランジスタと、
エミッタフォロワの第 2 トランジスタを有し、前記第 1 トランジスタのベースにバイアス電流を供給するバイアス回路と、
前記第 2 トランジスタのベースに第 1 抵抗器を介して接続された定電圧源と、
前記バイアス電流を 2 つの電流値に切り替えるための第 1 コントロール電圧と第 2 コントロール電圧とが入力されるコントロール電圧端子と、
ベースが第 2 抵抗器を介して前記コントロール電圧端子に接続された第 3 トランジスタと、
前記第 2 トランジスタのベースと前記第 3 トランジスタのコレクタとの間に接続された第 3 抵抗器と、
前記第 2 トランジスタのベースと前記第 3 抵抗器との間に接続され、アノードが前記第 2 トランジスタのベースに接続された第 1 ダイオードと、
を具備することを特徴とする高出力増幅回路。

30

【請求項 5】

前記第 1 ダイオードと前記第 3 抵抗器との間に接続され、アノードが前記第 1 ダイオードに接続された第 2 ダイオードをさらに具備することを特徴とする請求項 4 記載の高出力増幅回路。

40

【請求項 6】

前記第 1 及び第 2 トランジスタは、同じ構造を有するヘテロ接合バイポーラトランジスタからなり、
前記第 1 及び第 2 ダイオードは、前記第 1 トランジスタのベース及びコレクタと同一構造を有する PN 接合ダイオードであることを特徴とする請求項 5 記載の高出力増幅回路。

【請求項 7】

前記各トランジスタは、エミッタが InGaP からなり、ベース及びコレクタが GaAs からなることを特徴とする請求項 3 又は 6 記載の高出力増幅回路。

【請求項 8】

50

前記第1ダイオードは、ショットキーダイオードであることを特徴とする請求項4記載の高出力増幅回路。

【請求項9】

前記第1ダイオードと前記第3抵抗器との間に夫々直列に且つ前記第1ダイオードと同一方向に接続され、3個以内の第2ショットキーダイオードをさらに具備することを特徴とする請求項8記載の高出力増幅回路。

【請求項10】

前記各トランジスタは、エミッタがInGaPからなり、ベース及びコレクタがGaAsからなり、

前記第1ダイオードは、前記トランジスタのコレクタと同一材料からなる半導体を有することを特徴とする請求項8記載の高出力増幅回路。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、高周波信号を増幅する高出力増幅回路に係り、特に高出力増幅器に供給するバイアス電流を切り替える回路を備えた高出力増幅回路に関する。

【背景技術】

【0002】

バイポーラトランジスタを用いた高出力増幅器は、コレクタ電流が温度変化に対して大きく影響を受けることから、例えばトランジスタをダイオード接続したカレントミラー回路で上記高出力増幅器のバイアス電流を供給している。一方、広いダイナミックレンジの出力レベルにおいて線形且つ高効率な高出力増幅器は、バイアス条件をB級（高出力増幅器の入力がゼロの時、コレクタ電流が流れなくなるまでバイアス電流を供給する方式）にしてバイアス電流を絞ることで実現している。しかし、実際には、素子の相互コンダクタンスの非線形性のため利得の変動による歪みが大きくなるので、バイアス電流をある程度流すA B級のような使い方をして広いダイナミックレンジの出力レベルで利得の線形性を保つようにしている。

20

【0003】

一方、例えば携帯電話で採用されているCDMA（Code Division Multiple Access）で使用される高出力増幅器では、制御電圧が低いため、広いダイナミックレンジの出力レベルにおいて高効率で動作することが望まれる。よって、高効率を実現するために、高出力増幅器に供給するバイアス電流を絞り、高出力増幅回路が信号の出力電力を下げ動作するようにしている。

30

【0004】

図5は、エミッタフォロワを用いたバイアス回路の一例である。トランジスタQ10のコレクタには、電源電圧V_{cc}が供給されている。トランジスタQ10のベースには、抵抗R9を介してリファレンス電圧V_{ref}が供給されている。トランジスタQ10のエミッタは、抵抗R10を介して接地電位に接続されている。また、トランジスタQ10のベースと上記接地電位との間には、ダイオード接続されたトランジスタQ8とQ9とが直列に接続されている。

40

【0005】

ところが、このようなバイアス回路を備えた高出力増幅回路では、トランジスタが2段積みになるため、トランジスタのオン電圧の2倍の電圧よりリファレンス電圧V_{ref}をかなり高くしなければ温度変化の影響に対するバイアス電流の変動を十分補償できない。一方、リファレンス電圧V_{ref}を高くすると、携帯電話のような制御電圧の低いシステムでは大きな問題となる。特に、バイアス電流を絞り、出力電力を下げ動作する場合、この低出力時における温度変化の影響によるバイアス電流の変動は問題である。

【0006】

またこの種の関連技術として、バイアス供給量を安定化させる各種バイアス回路が開示されている（特許文献1参照）。

50

【特許文献1】特開2003-58262号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

本発明は、上記のような事情に鑑みてなされたもので、高出力増幅器に供給するバイアス電流の値を切り替えることができ、さらに温度変化によるバイアス電流の変動を抑制することができる高出力増幅回路を提供することを目的とする。

【課題を解決するための手段】

【0008】

上記目的を達成するために本発明の第1の視点に係る高出力増幅回路は、入力信号を増幅する第1トランジスタと、エミッタフォロワの第2トランジスタを有し、前記第1トランジスタのベースにバイアス電流を供給するバイアス回路と、前記第2トランジスタのベースに第1抵抗器を介して接続された定電圧源と、前記バイアス電流を2つの電流値に切り替えるための第1コントロール電圧と第2コントロール電圧とが入力されるコントロール電圧端子と、ベースが第2抵抗器を介して前記コントロール電圧端子に接続された第3トランジスタと、前記第2トランジスタのベースと前記第3トランジスタのコレクタとの間に接続された第3抵抗器と、前記第2トランジスタのベースと前記第3抵抗器との間に接続され、ダイオード接続された第4トランジスタとを有する。

10

【0009】

また本発明の第2の視点に係る高出力増幅回路は、入力信号を増幅する第1トランジスタと、エミッタフォロワの第2トランジスタを有し、前記第1トランジスタのベースにバイアス電流を供給するバイアス回路と、前記第2トランジスタのベースに第1抵抗器を介して接続された定電圧源と、前記バイアス電流を2つの電流値に切り替えるための第1コントロール電圧と第2コントロール電圧とが入力されるコントロール電圧端子と、ベースが第2抵抗器を介して前記コントロール電圧端子に接続された第3トランジスタと、前記第2トランジスタのベースと前記第3トランジスタのコレクタとの間に接続された第3抵抗器と、前記第2トランジスタのベースと前記第3抵抗器との間に接続され、アノードが前記第2トランジスタのベースに接続された第1ダイオードとを有する。

20

【発明の効果】

【0010】

本発明によれば、高出力増幅器に供給するバイアス電流の値を切り替えることができ、さらに温度変化によるバイアス電流の変動を抑制することができる高出力増幅回路を提供することができる。

30

【発明を実施するための最良の形態】

【0011】

以下、このような知見に基づいて構成された本発明の実施の形態について図面を参照して説明する。なお、以下の説明において、同一の機能及び構成を有する構成要素については、同一符号を付し、重複説明は必要な場合にのみ行う。

【0012】

(第1の実施形態)

40

図1は、本発明の第1の実施形態に係る高出力増幅回路の回路構成を示す図である。

【0013】

本実施形態の高出力増幅回路は、入力端子Pinから入力された入力信号をトランジスタQ4とQ8との2段で増幅を行っている。入力端子Pinは、入力整合回路MC1に接続されている。入力整合回路MC1は、高出力増幅器であるトランジスタQ4のベースに接続されている。入力整合回路MC1は、当該高周波増幅回路に入力される入力信号を出力する回路(図示せず)と、トランジスタQ4の入力インピーダンスとの間のインピーダンス整合を行う。

【0014】

トランジスタQ4のコレクタには、電源電圧Vccが供給されている。トランジスタQ4

50

のエミッタには、接地電位が供給されている。また、トランジスタQ4のコレクタは、整合回路MC2に接続されている。整合回路MC2は、高出力増幅器であるトランジスタQ6のベースに接続されている。整合回路MC2は、トランジスタQ4の出力インピーダンスと、トランジスタQ6の入力インピーダンスとの間のインピーダンス整合を行う。

【0015】

トランジスタQ6のコレクタには、電源電圧Vccが供給されている。トランジスタQ6のエミッタには、接地電位が供給されている。また、トランジスタQ6のコレクタは、出力整合回路MC3に接続されている。出力整合回路MC3は、当該高周波増幅回路が出力端子Poutから出力する出力信号を入力とする回路(図示せず)と、トランジスタQ6の出力インピーダンスとの間のインピーダンス整合を行う。

10

【0016】

ところで、トランジスタQ4及びトランジスタQ6のベースにはバイアス電流が供給される。トランジスタQ4にバイアス電流を供給するバイアス回路Iは、以下のように構成される。バイアス電流を供給するトランジスタQ3は、コレクタ接地回路(エミッタフォロワ)により構成される。トランジスタQ3のコレクタには、電源電圧Vccが供給されている。トランジスタQ3のベースは、接続点Aに接続されている。

【0017】

トランジスタQ3の温度補償回路は、トランジスタQ1、Q2と、抵抗R1とにより構成される。トランジスタQ2のベースは、接続点Aに接続されている。トランジスタQ2のコレクタには、電源電圧Vccが供給されている。トランジスタQ2のエミッタには、抵抗R1を介して接地電位が供給されている。

20

【0018】

トランジスタQ2のベースには、トランジスタQ1のコレクタが接続されている。トランジスタQ1のベースには、トランジスタQ2のエミッタが接続されている。トランジスタQ1のエミッタには、接地電位が供給されている。このようにして、バイアス回路Iが構成される。なお、上記説明したバイアス回路Iは、一例である。これに限定されるものではなく、その他のバイアス回路であってもよい。

【0019】

トランジスタQ6にバイアス電流を供給するバイアス回路IIの構成は、上記説明したバイアス回路Iと同一構成である。よって、説明は省略する。

30

【0020】

接続点Aには、バイアス電流切替回路1が接続される。このバイアス電流切替回路1は、以下のように構成される。接続点Aには、抵抗R4の一方の端子が接続されている。抵抗R4の他方の端子には、リファレンス電圧Vrefが供給されている。このリファレンス電圧Vrefは、トランジスタの特性であるベース-エミッタ間電圧等に応じて決定される。

【0021】

抵抗R4の上記一方の端子には、ダイオードD1が接続されている。このダイオードD1は、トランジスタのベースとエミッタ間がダイオード接続されたPNダイオードにより構成される。なお、抵抗R4の上記一方の端子には、ダイオードD1のアノード(トランジスタのエミッタ)が接続されている。ダイオードD1には、当該ダイオードD1と同一構成、かつ同一方向のダイオードD2が接続されている。

40

【0022】

ダイオードD2には、抵抗R6の一方の端子が接続されている。抵抗R6の他方の端子には、トランジスタQ5のコレクタが接続されている。トランジスタQ5のベースには、抵抗R5を介してコントロール電圧Vcontが供給されている。トランジスタQ5のエミッタには、接地電位が供給されている。トランジスタQ5は、スイッチとしての機能を有する。なお、コントロール電圧Vcontは、当該高出力増幅回路の外部から供給される。コントロール電圧Vcontは、バイアス回路I或いは2が出力するバイアス電流の電流値を切り替えるためのものである。コントロール電圧Vcontは、例えば0Vと2Vとの2つの電圧

50

値を供給する。

【0023】

バイアス回路 I I の接続点 B にも同様に、バイアス電流切替回路 2 が接続される。このバイアス電流切替回路 2 は、ダイオード D 3 , D 4 と、抵抗 R 6 , R 7 , R 8 と、トランジスタ Q 7 とにより構成される。なお、接続方法及び機能は、上記バイアス電流切替回路 1 と同様である。よって、説明は省略する。

【0024】

次に、上記各素子の構成を説明する。本実施形態で使用した各トランジスタには、エミッタが InGaP、ベース及びコレクタが GaAs で構成されたヘテロ接合バイポーラトランジスタである InGaP/GaAs H B T (Hetero-junction Bipolar Transister) を用いている。トランジスタ Q 4 , Q 5 は、エミッタサイズが $4 \times 30 \mu\text{m}^2$ で、48本のマルチエミッタ構造である。

10

【0025】

バイアス回路 I , 2 において、トランジスタ Q 1 , Q 2 のエミッタサイズは $4 \times 10 \mu\text{m}^2$ 、トランジスタ Q 3 のエミッタサイズは $4 \times 20 \mu\text{m}^2$ で6本のマルチエミッタ構造を用いている。抵抗 R 1 は 3 k 、抵抗 R 2 は 3 k を用いている。

【0026】

バイアス電流切替回路 1 , 2 において、トランジスタ Q 5 , Q 7 はエミッタサイズが $4 \times 10 \mu\text{m}^2$ を用いている。抵抗 R 4 , R 6 は 600 、抵抗 R 5 , R 7 は 20 k 、抵抗 R 6 , 8 は 12 k を用いている。なお、これらの値は一例であり、これらに限定されるものではない。

20

【0027】

また、高周波増幅回路を構成する各素子は、各素子を同一の半導体基板上に形成する M M I C (Monolithic Microwave Integrated Circuit) により形成される。

【0028】

このように構成された高出力増幅回路の動作を説明する。

コントロール電圧 V_{cont} が 0 V の時、スイッチとしてのトランジスタ Q 5 のベースには電圧が供給されない。よって、トランジスタ Q 5 は、オフしている。これにより、接続点 A には、リファレンス電圧 V_{ref} に基づく電流が抵抗 R 4 を介して流れる。したがって、トランジスタ Q 3 には、大きなベース電流が流れる。トランジスタ Q 3 は、上記ベース電流に応じたバイアス電流をトランジスタ Q 4 に供給する。

30

【0029】

一方、コントロール電圧 V_{cont} が 2 V の時 (低出力時)、トランジスタ Q 5 のベースには電圧が供給される。よって、トランジスタ Q 5 は、オンしている。これにより、接続点 A からダイオード D 1 , D 2 を介して抵抗 R 6 に電流が流れる。したがって、トランジスタ Q 3 には、コントロール電圧 V_{cont} が 0 V の場合と比べて小さいベース電流が流れることになる。このようにして、トランジスタ Q 4 に供給するバイアス電流を2つの電流値に切り替えることができる。

【0030】

ところで、本実施形態では、ダイオード D 1 , D 2 に例えばトランジスタ Q 3 と同一構造を有するトランジスタを用いている。またトランジスタのベース - エミッタ間をダイオード接続している。本実施形態で使用している InGaP/GaAs H B T は、例えばベース - コレクタ接合電圧が 1.0 V 、ベース - エミッタ接合電圧は 1.2 V である。接続点 A には、トランジスタ Q 3 と Q 4 とが2段に接続されているため、ベース - エミッタ接合電圧の2倍の電圧である 2.4 V が供給されている。

40

【0031】

一方、ダイオード D 1 と D 2 とは、ベース - コレクタ接合電圧の2倍の電圧である 2.0 V が供給されれば、オンすることができる。よって、接続点 A と抵抗 R 6 との間に2つのダイオード D 1 , D 2 を接続することが可能である。ダイオード D 1 , D 2 は、レベルシフトとしての機能を有している。これにより、低出力時においてバイアス電流切替回路

50

1の電圧変動を抑制できるため、バイアス電流に対して温度補償を行うことができる。また、2つのダイオードD1, D2を接続することにより、より効果的に温度補償を行うことができる。バイアス回路IIについても同様である。

【0032】

図2は、図1の高出力増幅回路において、ダイオードD1, D2を接続しない場合の実測値である。図3は、図1の高出力増幅回路の実測値である。コントロール電圧Vcontが0Vと2Vとの夫々において、温度が-20、30、80のコレクタ電流Icの値を示している。なお、コレクタ電流Icは、トランジスタQ4におけるコレクタ電流を表す。また、リファレンス電圧Vrefを2.8Vにして測定している。

【0033】

図2及び図3から、コントロール電圧Vcontが0Vの場合、コレクタ電流Icは同じ値である。しかし、コントロール電圧Vcontが2Vの場合、すなわち低出力時、図1の高出力増幅回路のコレクタ電流Icの変動が、ダイオードD1, D2を接続しない場合と比べて小さくなっている。

【0034】

以上詳述したように本実施形態では、バイアス回路Iが有するトランジスタQ3のベース電流の電流値を切り替える回路を備えた高出力増幅回路において、上記ベース電流を引き抜く抵抗R6を備える。そして、バイアス回路Iと抵抗R6との間に2つのダイオードD1, D2を直列に接続する。さらにダイオードD1, D2にトランジスタQ3と同一構成のトランジスタを用い、上記トランジスタのベース-エミッタ間をダイオード接続する

10

20

【0035】

したがって本実施形態によれば、高出力増幅器に供給するバイアス電流の値を2つの値に切り替えることができる。これにより、高出力増幅器は、出力電力を下げて動作することが可能となる。

【0036】

また、ダイオードD1, D2を備えることで、バイアス電流の温度補償を行うことができる。これにより、温度変化に対する変動の少ないバイアス電流を供給することが可能となる。さらに、高出力増幅器の低出力動作時においても、温度変化に対する変動の少ないバイアス電流を供給することが可能となる。

30

【0037】

また、ヘテロ接合バイポーラトランジスタを用い、ベース-エミッタ間電圧とベース-コレクタ間電圧の違いを利用して、ダイオードを2つ接続するようにしている。これにより、ダイオードが1つの場合に比べて変動の少ないバイアス電流を供給することができる。

【0038】

また、本実施形態では、高出力増幅器をMMICにより生成している。さらに、ダイオードD1, D2をトランジスタで構成している。これにより、トランジスタ及びダイオードD1, D2を同一プロセスで作成できるため、製造コストを低くすることができる。

【0039】

なお、2つのダイオードD1, D2のうち、一方がベース-コレクタ間がダイオード接続されたトランジスタであってもよい。また、ダイオードは1つであってもよい。ダイオードが1つの場合、ダイオード接続する端子間は、ベース-コレクタ間、ベース-エミッタ間のいずれであってもよい。

40

【0040】

また、本実施形態の高出力増幅回路は、入力端子Pinから入力された入力信号をトランジスタQ4とQ8との2段で増幅を行っている。しかし、これに限定されず、トランジスタQ4のみで上記入力信号を増幅するようにしてもよい。

【0041】

また、本実施形態において、ダイオード接続したトランジスタをダイオードD1, D2

50

として用いている。しかし、ダイオード D 1 , D 2 は、トランジスタを用いない通常のダイオードであってもよい。また、上記ダイオードの P N 接合は、トランジスタ Q 3 或いは Q 4 のベース - エミッタを構成する P N 接合と同じ構成であれば、上記ダイオード接続したトランジスタを用いた場合と同様の効果を得ることができる。

【 0 0 4 2 】

(第 2 の実施形態)

第 2 の実施形態は、上記第 1 の実施形態で示したダイオード接続したトランジスタにより構成されたダイオードに替えて、ショットキーダイオードを用いて高出力増幅回路を構成するようにしている。

【 0 0 4 3 】

図 4 は、本発明の第 2 の実施形態に係る高出力増幅回路の回路構成を示す図である。

【 0 0 4 4 】

接続点 A には、バイアス電流切替回路 1 が接続される。抵抗 R 4 の一方の端子 (リファレンス電圧 V_{ref} が供給される端子と反対側の端子) には、ショットキーダイオード D 5 が接続されている。このショットキーダイオード D 5 は、上記第 1 の実施形態で示したトランジスタのコレクタ層と同一材料の半導体層と、金属電極とから構成される。上記金属電極は、例えば T i / P t / A u により構成される。なお、抵抗 R 4 の上記一方の端子には、ショットキーダイオード D 5 のアノードが接続されている。

【 0 0 4 5 】

ショットキーダイオード D 5 には、当該ショットキーダイオード D 5 と同一構成、かつ同一方向のショットキーダイオード D 6 と D 7 とが直列に接続されている。ショットキーダイオード D 7 には、抵抗 R 6 の一方の端子が接続されている。

【 0 0 4 6 】

バイアス回路 I I の接続点 B にも同様に、バイアス電流切替回路 2 が接続される。このバイアス電流切替回路 2 は、ショットキーダイオード D 8 , D 9 , D 1 0 を有する。なお、ショットキーダイオード D 8 , D 9 , D 1 0 の接続方法及び構成は、上記バイアス電流切替回路 1 と同様である。よって、説明は省略する。

【 0 0 4 7 】

このように構成された高出力増幅器の動作を説明する。

コントロール電圧 V_{cont} が 2 V の時 (低出力時) 、トランジスタ Q 5 のベースには電圧が供給される。よって、トランジスタ Q 5 は、オンしている。これにより、接続点 A からショットキーダイオード D 5 , D 6 , D 7 を介して抵抗 R 6 に電流が流れる。したがって、トランジスタ Q 3 には、コントロール電圧 V_{cont} が 0 V の場合と比べて小さいベース電流が流れることになる。このようにして、トランジスタ Q 4 に供給するバイアス電流を 2 つの電流値に切り替えることができる。

【 0 0 4 8 】

ところで、本実施形態では、ダイオードとしてショットキーダイオードを用いている。ショットキーダイオードは、オン電圧が低い。ショットキーダイオード D 5 , D 6 , D 7 は、例えばオン電圧が 0 . 5 V のものを用いている。よって、3 つのショットキーダイオードの電圧降下は、1 . 5 V になる。したがって、接続点 A と抵抗 R 6 との間に 3 つのショットキーダイオード D 5 , D 6 , D 7 を接続することが可能である。ショットキーダイオード D 5 , D 6 , D 7 は、レベルシフトとしての機能を有している。これにより、低出力時においてバイアス電流切替回路 1 の電圧変動を抑制できるため、バイアス電流に対して温度補償を行うことができる。バイアス電流切替回路 1 が有するショットキーダイオード D 8 , D 9 , D 1 0 についても同様である。

【 0 0 4 9 】

上記温度補償の効果について実測値を用いて説明する。コントロール電圧 V_{cont} が 0 V の場合については、上記第 1 の実施形態と同じ実測値である。一方、コントロール電圧 V_{cont} が 2 V の場合、トランジスタ Q 4 におけるコレクタ電流 I_c は、温度が - 2 0 、 3 0 、 8 0 において、夫々 1 2 、 1 5 、 1 7 m A となった。

10

20

30

40

50

【 0 0 5 0 】

上記実測値より、コントロール電圧 V_{cont} が 2 V の場合、すなわち低出力時、図 4 の高出力増幅回路のコレクタ電流 I_c の変動が、ショットキーダイオード D 5 , D 6 , D 7 を接続しない場合と比べて小さくなっている。また、上記第 1 の実施形態に比べて、コレクタ電流 I_c の変動が小さくなっている。

【 0 0 5 1 】

以上詳述したように本実施形態によれば、高出力増幅器に供給するバイアス電流の値を 2 つの値に切り替えることができる。これにより、高出力増幅器は、出力電力を下げて動作することが可能となる。

【 0 0 5 2 】

また、ショットキーダイオード D 5 , D 6 , D 7 を備えることで、バイアス電流の温度補償を行うことができる。これにより、温度変化に対する変動の少ないバイアス電流を供給することが可能となる。さらに、高出力増幅器の低出力動作時においても、温度変化に対する変動の少ないバイアス電流を供給することが可能となる。

【 0 0 5 3 】

また、ショットキーダイオードをトランジスタのコレクタ層と同一材料の半導体層により形成している。これにより、温度補償を有効に行うことができる。また、ショットキーダイオードをトランジスタと同一基板上に生成することができるため、製造コストの削減及び回路面積の縮小が可能となる。

【 0 0 5 4 】

なお、接続点 A と抵抗 R 6 との間に直列に接続するショットキーダイオードは、4 つであってもよい。ショットキーダイオードが 4 つの場合、これらの電圧降下は 2 . 0 V となる。よって、接続点 A と抵抗 R 6 と間に 4 つのショットキーダイオードを接続することが可能である。

【 0 0 5 5 】

4 つのショットキーダイオードを用いた場合の温度補償の効果について、実測値を用いて説明する。コントロール電圧 V_{cont} が 0 V の場合については、上記第 1 の実施形態と同じ実測値である。一方、コントロール電圧 V_{cont} が 2 V の場合、トランジスタ Q 4 におけるコレクタ電流 I_c は、温度が - 2 0、3 0、8 0 において、夫々 1 4、1 5、1 6 m A となった。

【 0 0 5 6 】

上記実測値より、コントロール電圧 V_{cont} が 2 V の場合、すなわち低出力時、高出力増幅回路のコレクタ電流 I_c の変動が、ショットキーダイオードを接続しない場合と比べて小さくなっている。また、上記説明した 3 つのショットキーダイオードを用いた場合に比べて、コレクタ電流 I_c の変動がさらに小さくなっている。

【 0 0 5 7 】

この発明は、上記実施形態に限定されるものではなく、その他、本発明の要旨を変更しない範囲において種々変形して実施可能である。

【 図面の簡単な説明 】

【 0 0 5 8 】

【 図 1 】 本発明の第 1 の実施形態に係る高出力増幅回路の回路構成を示す図。

【 図 2 】 図 1 に示した高出力増幅回路において、ダイオード D 1 , D 2 を接続しない場合の温度とコレクタ電流との関係を示す図。

【 図 3 】 図 1 に示した高出力増幅回路における温度とコレクタ電流との関係を示す図。

【 図 4 】 本発明の第 2 の実施形態に係る高出力増幅回路の回路構成を示す図。

【 図 5 】 エミッタフォロワを用いたバイアス回路の一例を示す図。

【 符号の説明 】

【 0 0 5 9 】

V_{cc} ... 電源電圧、 V_{ref} ... リファレンス電圧、 V_{cont} ... コントロール電圧、Q 1 ~ Q 1 0 ... トランジスタ、R 1 ~ R 1 0 ... 抵抗、P in... 入力端子、P out... 出力端子、D 1 ~ D

10

20

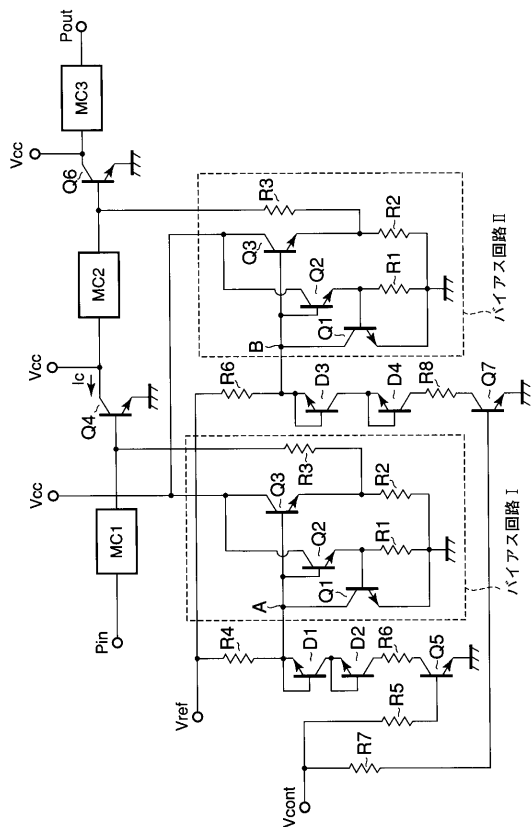
30

40

50

4 ... ダイオード、D5 ~ D10 ... ショットキーダイオード、Ic... コレクタ電流、A, B ... 接続点、MC1 ... 入力整合回路、MC2 ... 整合回路、MC3 ... 出力整合回路。

【 図 1 】



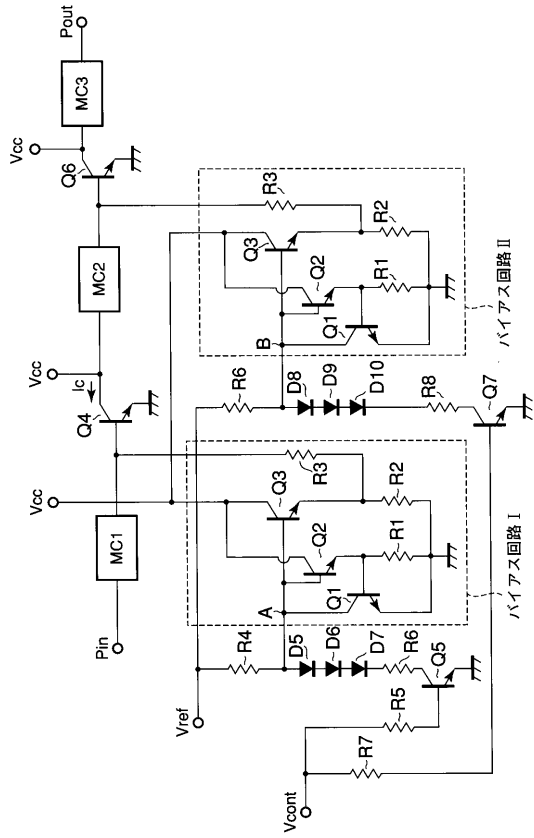
【 図 2 】

温度 (°C)	Vcont = 0V 時の Ic (mA)	Vcont = 2V 時の Ic (mA)
-20	32	4
30	34	14
80	36	21

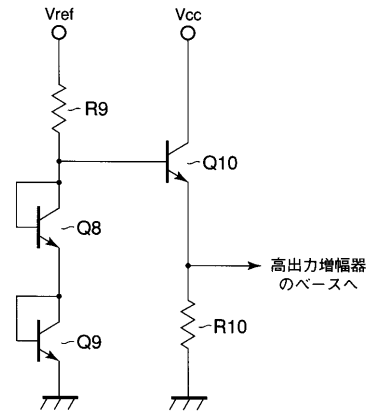
【 図 3 】

温度 (°C)	Vcont = 0V 時の Ic (mA)	Vcont = 2V 時の Ic (mA)
-20	32	9
30	34	15
80	36	18

【 図 4 】



【 図 5 】



フロントページの続き

(72)発明者 栗山 保彦

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内

Fターム(参考) 5J500 AA01 AA51 AC02 AC81 AF01 AH06 AH07 AH19 AH24 AH25
AH39 AK12 AK18 AK29 AM01 AM08 AM21 NC02 NF12