

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2012 年 11 月 1 日 (01.11.2012)



(10) 国际公布号
WO 2012/146007 A1

(51) 国际专利分类号:
H03F 1/02 (2006.01)

(21) 国际申请号: PCT/CN2011/081398

(22) 国际申请日: 2011 年 10 月 27 日 (27.10.2011)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201110110313.9 2011 年 4 月 29 日 (29.04.2011) CN

(71) 申请人 (对除美国外的所有指定国): **中兴通讯股份有限公司 (ZTE CORPORATION)** [CN/CN]; 中国广东省深圳市南山区高新技术产业园科技南路中兴通讯大厦, Guangdong 518057 (CN)。

(72) 发明人: 及

(75) 发明人/申请人 (仅对美国): **陈化璋 (CHEN, Huazhang)** [CN/CN]; 中国广东省深圳市南山区高新技术产业园科技南路中兴通讯大厦中兴通讯股份有限公司转交, Guangdong 518057 (CN)。**刘建利 (LIU, Jianli)** [CN/CN]; 中国广东省深圳市南山区高新技术产业园科技南路中兴通讯大厦中兴通讯股

份有限公司转交, Guangdong 518057 (CN)。**崔晓俊 (CUI, Xiaojun)** [CN/CN]; 中国广东省深圳市南山区高新技术产业园科技南路中兴通讯大厦中兴通讯股份有限公司转交, Guangdong 518057 (CN)。

(74) 代理人: **北京安信方达知识产权代理有限公司 (AFD CHINA INTELLECTUAL PROPERTY LAW OFFICE)**; 中国北京市海淀区学清路 8 号 B 座 1601A, Beijing 100192 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ,

[见续页]

(54) Title: DOHERTY POWER AMPLIFIER AND IMPLEMENTATION METHOD THEREFOR

(54) 发明名称: 一种多合体功率放大器及其实现方法

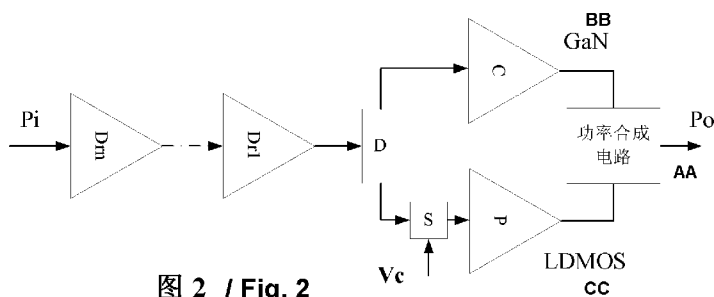


图 2 / Fig. 2
AA POWER COMBINER CIRCUIT
BB GAN
CC LDMOS

(57) Abstract: Disclosed are a Doherty power amplifier and an implementation method therefor. The Doherty power amplifier comprises a carrier power amplifier circuit and a peak power amplifier circuit. The peak power amplifier has arranged therein a radio frequency switch used for controlling the switching on of peak power amplification in the peak power amplifier circuit. Some or all carrier power amplifications in the carrier power amplifier circuit employ a GaN component. Some or all peak power amplifications of the peak power amplifier circuit employ an LDMOS component. The present invention avoids a shortcoming in Doherty power amplification of a peak branch being switched on ahead of time, thus reducing the power consumption of peak power amplification. At the same time, as the carrier power amplification in Doherty power amplification accounts for a vast majority of the power consumption, employment by carrier power amplification of the GaN component, which is far more efficient than the LDMOS component, greatly improves the efficiency of overall power amplification.

(57) 摘要:

[见续页]



WO 2012/146007 A1



BY, KG, KZ, MD, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

根据细则 4.17 的声明:

— 发明人资格(细则 4.17(iv))

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

本发明公开了一种多合体功率放大器及其实现方法，多合体功率放大器包括载波功放电路和峰值功放电路，峰值功放电路中设置有助于控制峰值功放电路中峰值功放导通的射频开关；载波功放电路中的部分或全部载波功放是采用 GaN 器件，峰值放大电路的部分或全部峰值功放是采用 LDMOS 器件。本发明避免了 Doherty 功放中峰值支路提前导通的缺点，降低了峰值功放的功耗；同时由于 Doherty 功放中载波功放的功耗占绝大部分，本发明中载波功放使用 GaN 器件，效率远高于 LDMOS 器件，因此整个功放的效率得到大幅度的提升。

一种多合体功率放大器及其实现方法

技术领域

5 本发明涉及通信技术领域，更具体的，涉及一种多合体功率放大器及其实现方法。

背景技术

随着绿色环保、低碳经济理念在全球不断的推广深入人心，运营商对于无线通信系统的功耗降低的要求也越来越高。在无线通信系统中，基站设备
10 中的射频功率放大器（简称功放）是整个系统的核心模块之一，射频功率放大器的重要指标是功放效率。数据分析表明，在整个基站设备里，功放部分的能耗占到了总体能耗的 60%左右，提高功放的效率从而成为了降低基站设备功耗，降低运营商的运营成本 OPEX（Operating Expense，运营成本）的最有效手段。因此，面对无线通信日益激烈的市场竞争，高效率的射频功放技术
15 已经成为无线通信行业竞争的焦点之一。

Doherty（多合体）功放是无线通信系统目前最为广泛应用的一种高效率功放技术，它是由一位名叫 William H. Doherty 的美国电子工程师于 1936 年发明的。但是在接下来的大约三十年时间里，人们的注意力转移了。直到六十年代末期，随着通信技术，特别是卫星通信的发展，将功率放大器的效率和线性问题在一个新的历史场合重新提出，Doherty 放大器又被挖掘出来，广泛
20 应用于七十年代的通信和广播系统中。目前，Doherty 功放与 DPD（Digital Pre-distortion，数字预失真）技术结合应用，已成为无线通信系统基站高效率功放主流的构架形式。

Doherty 功放的基本思想是有源负载牵引，传统的 Doherty 功放原理如图
25 1 所示，其主要包括推动级放大器（图中 $Dr1 \dots Drn$ ）、功率分配（图中 D）、载波放大器（图中 C，也称为主功放）、峰值放大器（图中 P，也称为辅助功放）、功率合成电路（图中 Combiner）等。其中，载波功放工作在 B 类或 AB 类，峰值功放工作在 C 类。二者分别承担不同的输入信号功率，且需尽可能的使得两部分功放都工作在各自的饱和区中，从而保证整个功放在尽量

大的输入信号功率范围内都保持较高的效率，同时保证一定的线性。

Doherty 功放主要包括如下三种工作状态：

小信号区。当输入信号比较小的时候，峰值放大器处于关断状态，载波放大器工作在 AB 类，此时，载波放大器工作在最大效率匹配状态；

- 5 负载调制区。当输入信号增大到一定程度，载波放大器逐渐由放大区向饱和区过渡，峰值放大器逐渐由截止区向放大区过渡，此时，载波放大器和峰值放大器的负载都是不稳定的，负载阻抗随功率的变化而变化；

饱和区。随着输入信号的不断增大，载波放大器和峰值放大器最终都工作在饱和状态，二者均对应着 50Ω 负载，输出功率相加。

10

发明内容

本发明解决的技术问题是提供一种多合体功率放大器及其实现方法，避免峰值放大器提前导通时增大峰值功耗，同时提高整个峰值功放的效率。

- 15 为解决上述技术问题，本发明提供了一种多合体功率放大器，包括载波功放电路和峰值功放电路，

所述峰值功放电路中设置有射频开关，所述射频开关设置为控制所述峰值功放电路中峰值功放导通；

- 20 所述载波功放电路中的部分或全部载波功放是采用氮化镓（GaN）器件，所述峰值放大电路的部分或全部峰值功放是采用横向扩散金属氧化物半导体（LDMOS）器件。

可选地，所述载波功放电路包括一路或多路载波功放支路，且每路载波功放支路中包括一级或多级载波功放；其中，所述末级载波功放采用 GaN 器件。

- 25 可选地，所述峰值功放电路包括一路或多路峰值功放支路，且每路峰值功放支路中包括一级或多级峰值功放；其中，所述末级峰值功放采用 LDMOS 器件。

可选地，所述峰值功放电路的每路峰值功放支路中均设置有所述射频开关。

可选地，所述峰值功放支路中包括多级峰值功放时，所述射频开关设置在推动级峰值功放与所述末级峰值功放之间，所述射频开关是设置为控制所述末级峰值功放的导通。

本发明还提供了一种多合体功率放大器的实现方法，所述方法包括：

- 5 在多合体（Doherty）功率放大器的峰值功放电路中设置射频开关，通过该射频开关控制所述峰值功放电路中峰值功放的导通；

其中，所述 Doherty 功率放大器的载波功放电路的部分或全部载波功放采用 GaN 器件，所述峰值放大电路的部分或全部峰值功放采用 LDMOS 器件。

- 10 可选地，所述载波功放电路包括一路或多路载波功放支路，且每路载波功放支路中包括一级或多级载波功放；其中，所述末级载波功放采用 GaN 器件。

可选地，所述峰值功放电路包括一路或多路峰值功放支路，且每路峰值功放支路中包括一级或多级峰值功放；其中，所述末级峰值功放采用 LDMOS 器件。

- 15 可选地，在所述 Doherty 功率放大器的峰值功放电路中设置射频开关的步骤包括：在所述峰值功放电路的每路峰值功放支路中均设置有所述射频开关；且

所述峰值功放支路中包括多级峰值功放时，将所述射频开关设置在推动级峰值功放与所述末级峰值功放之间。

- 20 可选地，所述通过该射频开关控制所述峰值功放电路中峰值功放的导通的步骤包括：通过所述射频开关控制所述峰值功放支路中末级峰值功放的导通。

与现有技术比较，上述方案具有以下优点：

- 25 a) 效率高，避免了 Doherty 功放中峰值支路提前导通的缺点，降低了峰值功放的功耗，提高了整个功放的批量效率。未使用上述方案的 Doherty 功放中，一般峰值功放的功耗占功放总功耗的 10%-20%，使用上述方案后，这一比例数值可降低到 5%-10%。同时由于 Doherty 功放中载波功放的功耗占绝大部分，载波功放使用 GaN（氮化镓）器件，效率远高于 LDMOS（横向扩

散金属氧化物半导体)器件,因此整个功放的效率得到大幅度的提升。

b) 低成本,相比一些厂家使用复杂数字及射频电路来改善峰值功放导通时间的方案,大幅度降低了功放的产品成本和生产成本; GaN+LDMOS 的末级放大方案相比两路都是 GaN 器件的高效率方案成本要降低很多。

5 c) 体积小,相比一些厂家使用复杂数字及射频电路来改善峰值功放导通时间的方案,占用体积要小很多。

附图概述

10 此处所说明的附图用来提供对本发明的进一步理解,构成本申请的一部分,本发明的示意性实施例及其说明用于解释本发明,并不构成对本发明的不当限定。在附图中:

图 1 为传统的 Doherty 功率放大器的示意框图;

图 2 为本发明实施方式应用于二路 Doherty 架构的原理框图;

图 3 为本发明实施方式应用于多级多路 Doherty 架构的原理框图;

15 图 4 为本发明应用示例中应用于 UMTS 2.1GHz 频段 85W 功放的示意框图。

本发明的较佳实施方式

20 运营商对通信系统的要求是功耗越低越好,效率越高越好。因此,我们必须不断寻求进一步降低功耗、提升效率的方法。而传统的 Doherty 功放主要存在如下缺点:

25 1) 理论上 Doherty 功放的峰值功放的功耗是非常小的,但是在实际功放中峰值功放的功耗却占到了 10%-20%。这是因为在 Doherty 功放中峰值功放工作在 C 类,在小信号工作时峰值放大器不导通,在放大信号由小逐步变大到一定程度时,载波放大器开始出现压缩趋势,此时峰值放大器必须能正常导通工作,否则会对 DPD 对功放线性的改善造成影响。而 C 类放大器的导通是随着信号由小到大逐渐导通的,所以在实际应用中为了在载波放大器开始压缩时峰值放大器能完全导通,必须使之在更低的电平下提前导通,这样就

增大了峰值功耗的功耗，从而降低了整个功耗的效率。

2)现有 Doherty 功耗的载波功耗和峰值功耗采用的都是 LDMOS 功耗管，存在工作频率低、工作带宽窄、效率低、功耗高等缺点。

本发明的实施方式，通过对 Doherty 功耗的峰值放大支路的信号通断进行控制，减小峰值放大的功耗；同时，通过对末级功耗的管型选择，进一步提升整个功耗的效率。

具体地，本发明实施方式通过在 Doherty 的峰值放大支路中加入射频开关电路，当输入信号增大到合适的幅度时射频开关导通，峰值功耗才导通，避免了峰值功耗的提前导通，进而减小了峰值功耗的功耗；同时，末级功耗采用 GaN 和 LDMOS 组合实现，以进一步提升整个功耗的效率。

下文中将结合附图对本发明的实施例进行详细说明。需要说明的是，在不冲突的情况下，本申请中的实施例及实施例中的特征可以相互任意组合。

图 2 示出了本发明实施方式应用于二路 Doherty 架构的框图。图中 P_i 为输入信号端口； $D_{r1} \dots D_{rm}$ 为推动级放大器； C 为载波放大器、 P 为峰值放大器、 S 为射频开关电路、 V_c 为射频开关控制电压（改变 V_c 的大小可以调节射频开关的导通电平）、 D 为功率分配电路、Combiner 为功率合成电路、 P_o 为信号输出端口。

结合图 2，本发明的实施例的射频开关电路对峰值放大器的控制过程描述如下：

当峰值放大支路的输入信号较小（低于射频开关的导通电平时）的时候，整个峰值放大支路处于关断状态，而此时整个载波放大支路是工作在最大效率匹配的 AB 类状态。

当峰值放大支路的输入信号增大到一定程度时，载波放大支路开始逐渐由放大区向饱和区过渡，峰值放大支路由截止区向放大区过渡，起初峰值功耗并不导通，也就并无功率消耗。而当输入峰值支路的信号达到射频开关的导通电平时，射频开关导通，峰值功耗随之完全导通。这样就避免了峰值功耗的提前导通，减小了功耗，提高了功耗的效率。

此外，通过改变 V_c 的大小可以调节射频开关的导通电平，从而满足不同制式信号及不同峰值功放器件的要求。

最后，随着输入信号的不断增大，最终整个载波放大支路和峰值放大支路都工作于饱和状态。由于 Doherty 功放中载波功放的功耗占绝大部分，本
5 发明中载波功放使用 GaN 器件，效率远高于 LDMOS 器件，因此整个功放的效率得到大幅度的提升。

本发明实施方式应用于多路多级 Doherty 功放架构的示意图如图 3 所示。图中 P_i 为输入信号端口； D_r 为推动级放大器； D 为功率分配； $C_{11} \dots C_{1n}$ 至
10 $C_{n1} \dots C_{nn}$ 构成多级 Doherty 功放的第一条至第 n 载波放大支路； $P_{11} \dots P_{1n}$ 至 $P_{n1} \dots P_{nn}$ 构成多级 Doherty 功放的第一条至第 n 条峰值放大支路； $S_1 \dots S_n$ 为第一条至第 n 条峰值放大支路的射频开关电路、 $V_{c1} \dots V_{cn}$ 为相应射频开关的控制电压（改变 $V_{c1} \dots V_{cn}$ 的大小可以调节相应射频开关的导通电平）；Combiner 为功率合成电路。其性能改善的原理与二路 Doherty 功放架构类似。

15

此外，本发明实施例中还提供了一种实现由射频开关控制峰值放大器通断的方法及 Doherty 的设计方法。例如某 UMTS 功放主要技术要求如下：频率范围 2110MHz-2170MHz，输出功率 85W，输入信号 PAR7dB，增益 50dB，效率 42%，线性指标（包括 ACPR、SEM、Out of Band Spurious 等）满足标
20 准协议要求。

具体地，应用本发明实施例完成整个功放研发的过程主要包括以下步骤：

步骤 A，确定功放架构形式。由于本功放输出功率 85W，效率要求 42% 以上，综合考虑功放技术指标要求及现有器件状况决定整个功放采用 2 路 Doherty 架构形式（如附图 2 架构）。

25 步骤 B，选定末级载波放大（C1）和末级峰值放大（P1）功放管型号。依据输出功率和输入信号 PAR 要求，选定 CREE 公司的 GaN 功放管 CGH21120F 作为末级载波放大器件，选定 NXP 公司的 LDMOS 功放管 BLF7G20LS-200 作为末级峰值放大器件。GaN 功放管是一种新型的射频功率

器件，相比 LDMOS 具有工作频率高、工作带宽宽、效率高、体积小等优点，采用 GaN 功放管与 LDMOS 功放管二者结合应用实现了高性能与低成本的良好平衡。

5 步骤 C，选定推动级器件。考虑各方面要求，选定 CREE 公司的 GaN 功放管 CGH40045 作为推动级器件。选定 RFMD 公司的 SXA-389Z 作为第一级推动放大器件。

步骤 D，完成峰值放大支路的射频开关电路。该电路的实现包括 PIN 管射频开关、MMIC 射频开关等多种形式，开关电路必需根据需要能够快速导通。

10 步骤 E，完成温度补偿、环行器、耦合器等其余电路设计，最终整个功放的原理图、PCB 设计。

步骤 F，完成整个功放的调试及测试。

15 以上仅为本发明的优选实施例而已，并不用于限制本发明，本发明还可有其他多种实施例，在不背离本发明精神及其实质的情况下，熟悉本领域的技术人员可根据本发明做出各种相应的改变和变形，但这些相应的改变和变形都应属于本发明所附的权利要求的保护范围。

20 显然，本领域的技术人员应该明白，上述的各模块或各步骤可以用通用的计算装置来实现，它们可以集中在单个的计算装置上，或者分布在多个计算装置所组成的网络上，可选地，它们可以用计算装置可执行的程序代码来实现，从而，可以将它们存储在存储装置中由计算装置来执行，并且在某些情况下，可以以不同于此处的顺序执行所示出或描述的步骤，或者将它们分别制作成各个集成电路模块，或者将它们中的多个模块或步骤制作成单个集成电路模块来实现。这样，本发明不限制于任何特定的硬件和软件结合。

25

工业实用性

上述实施方式具有以下优点：

a) 效率高，避免了 Doherty 功放中峰值支路提前导通的缺点，降低了峰

值功放的功耗，提高了整个功放的批量效率。未使用上述方案的 Doherty 功放中，一般峰值功放的功耗占功放总功耗的 10%-20%，使用上述方案后，这一比例数值可降低到 5%-10%。同时由于 Doherty 功放中载波功放的功耗占绝大部分，载波功放使用 GaN（氮化镓）器件，效率远高于 LDMOS（横向扩散金属氧化物半导体）器件，因此整个功放的效率得到大幅度的提升。

b) 低成本，相比一些厂家使用复杂数字及射频电路来改善峰值功放导通时间的方案，大幅度降低了功放的产品成本和生产成本；GaN+LDMOS 的末级放大方案相比两路都是 GaN 器件的高效率方案成本要降低很多。

c) 体积小，相比一些厂家使用复杂数字及射频电路来改善峰值功放导通时间的方案，占用体积要小很多。

权 利 要 求 书

1、一种多合体（Doherty）功率放大器，包括载波功放电路和峰值功放电路，其中，

所述峰值功放电路中设置有射频开关，所述射频开关设置为控制所述峰值功放电路中峰值功放导通；

所述载波功放电路中的部分或全部载波功放是采用氮化镓（GaN）器件，所述峰值放大电路的部分或全部峰值功放是采用横向扩散金属氧化物半导体（LDMOS）器件。

2、如权利要求1所述的功率放大器，其中，

所述载波功放电路包括一路或多路载波功放支路，且每路载波功放支路中包括一级或多级载波功放；其中，所述末级载波功放采用 GaN 器件。

3、如权利要求1所述的功率放大器，其中，

所述峰值功放电路包括一路或多路峰值功放支路，且每路峰值功放支路中包括一级或多级峰值功放；其中，所述末级峰值功放采用 LDMOS 器件。

4、如权利要求3所述的功率放大器，其中，

所述峰值功放电路的每路峰值功放支路中均设置有所述射频开关。

5、如权利要求3或4所述的功率放大器，其中，

所述峰值功放支路中包括多级峰值功放时，所述射频开关设置在推动级峰值功放与所述末级峰值功放之间，所述射频开关是设置为控制所述末级峰值功放的导通。

6、一种多合体（Doherty）功率放大器的实现方法，所述方法包括：

在所述 Doherty 功率放大器的峰值功放电路中设置射频开关，通过该射频开关控制所述峰值功放电路中峰值功放的导通；

其中，所述 Doherty 功率放大器的载波功放电路的部分或全部载波功放采用氮化镓（GaN）器件，所述峰值放大电路的部分或全部峰值功放采用横向扩散金属氧化物半导体（LDMOS）器件。

7、如权利要求6所述的方法，其中，

所述载波功放电路包括一路或多路载波功放支路，且每路载波功放支路中包括一级或多级载波功放；其中，所述末级载波功放采用 GaN 器件。

8、如权利要求 6 所述的方法，其中，

5 所述峰值功放电路包括一路或多路峰值功放支路，且每路峰值功放支路中包括一级或多级峰值功放；其中，所述末级峰值功放采用 LDMOS 器件。

9、如权利要求 8 所述的方法，其中，

在所述 Doherty 功率放大器的峰值功放电路中设置射频开关的步骤包括：在所述峰值功放电路的每路峰值功放支路中均设置所述射频开关；且

10 所述峰值功放支路中包括多级峰值功放时，将所述射频开关设置在推动级峰值功放与所述末级峰值功放之间。

10、如权利要求 8 或 9 所述的方法，其中，

所述通过该射频开关控制所述峰值功放电路中峰值功放的导通的步骤包括：通过所述射频开关控制所述峰值功放支路中末级峰值功放的导通。

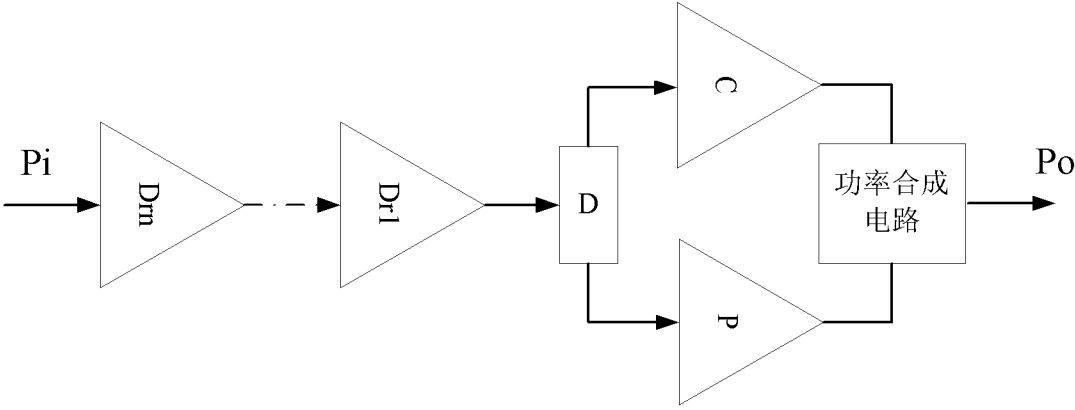


图 1

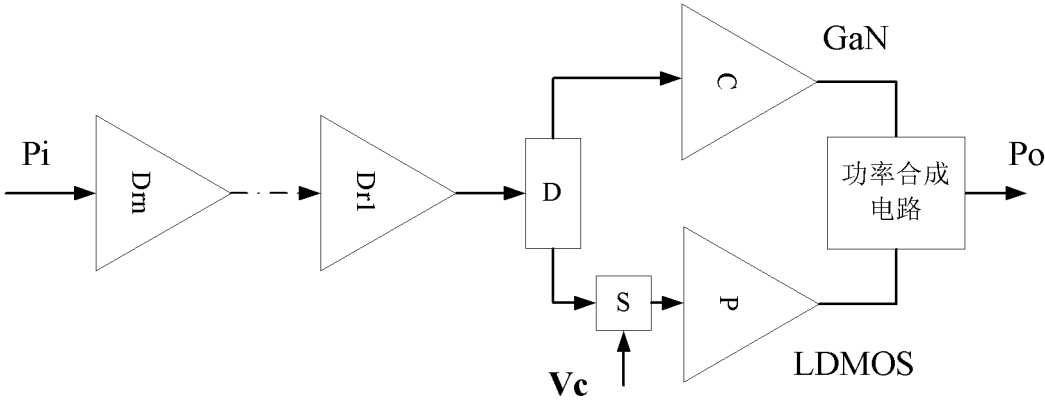


图 2

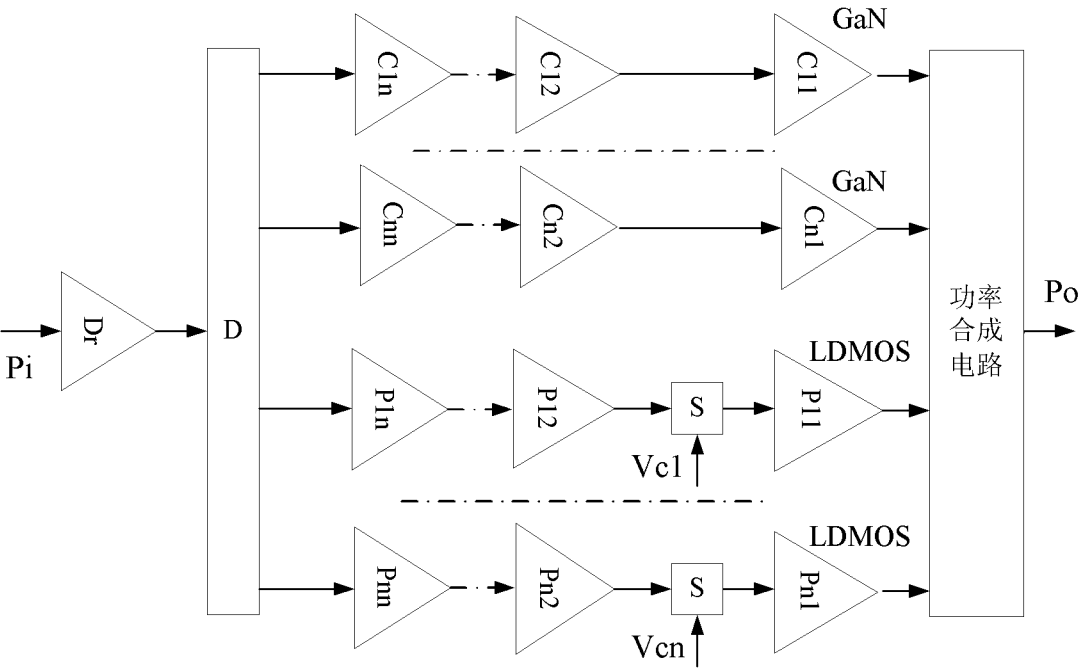


图 3

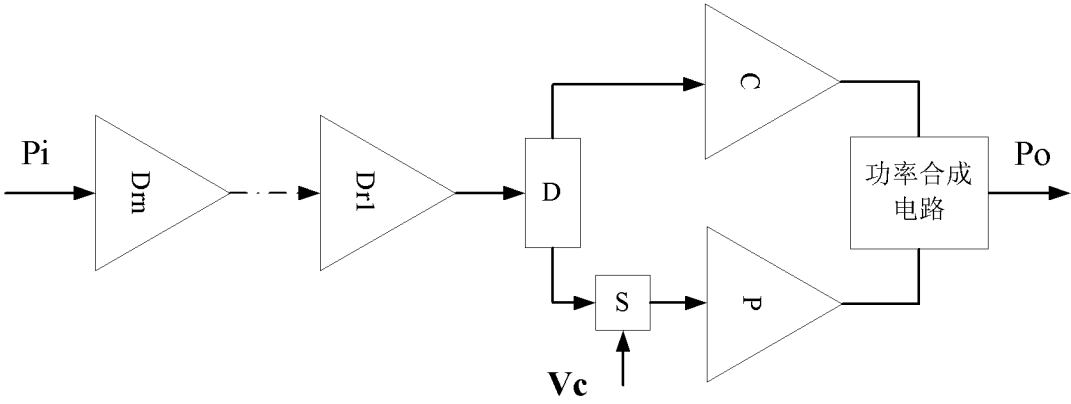


图 4

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2011/081398

A. CLASSIFICATION OF SUBJECT MATTER

H03F 1/02(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC:H03F/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI:EPODOC;CNKI:IEEE;CNPAT

doherty, power,amplifier,carrier,peak+,main,auxiliary,switch,cascade,multi w path+,LDMOS,GaN

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2004/0263246 A1(Ian Robinson et al.)30 Dec. 2004(30.12.2004) description, page 5, fig. 3	1-4,6-8,10
Y	US 7541866 B2(Gregory Bowles et al.) 02 Jun. 2009(02.06.2009) description, column 4	1-4,6-8,10
Y	EP2159912A1(Alcatel Lucent) 03 Mar. 2010(03.03.2010) description, columns 6,7	4
A	JP2009260472 A(MITSUBISHI ELECTRIC CORP)05 Nov. 2009(05.11.2009) see the whole document	1-10

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed		“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&”document member of the same patent family
Date of the actual completion of the international search 26 Dec. 2011(26.12.2011)	Date of mailing of the international search report 19 Jan. 2012(19.01.2012)	
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10)62019451	Authorized officer LI, Xiaoqing Telephone No. (86-10)62411891	

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2011/081398

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US 2004/0263246 A1	30.12.2004	EP 1492228A1	29.12.2004
		JP 2005020694 A	20.01.2005
		US6853244 B2	08.02.2005
US 7541866 B2	02.06.2009	WO2008042709 A2	10.04.2008
		US2008088369A1	17.04.2008
		WO2008042709 A2	09.04.2009
		US2009206928 A1	20.08.2009
		EP2104980 A2	30.09.2009
		CN101589550 A	25.11.2009
EP2159912A1	03.03.2010	None	
JP2009260472A	05.11.2009	None	

国际检索报告

国际申请号

PCT/CN2011/081398

A. 主题的分类

H03F 1/02 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H03F /-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI;EPODOC;CNKI;IEEE;CNPAT

多合体, 杜赫, 多赫蒂, 杜赫蒂, 功率, 放大器, 载波, 峰值, 主要, 辅助, 开关, 多级, 级联, 多路, 横向扩散; doherty, power, amplifier, carrier, peak+, main, auxiliary, switch, cascade, multi w path+, LDMOS, GaN

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	US2004/0263246A1 (Ian Robinson 等) 30.12 月 2004 (30.12.2004) 说明书第 5 页, 图 3	1-4,6-8,10
Y	US7541866B2 (Gregory Bowles 等) 02.6 月 2009 (02.06.2009) 说明书第 4 栏	1-4,6-8,10
Y	EP2159912A1 (Alcatel Lucent) 03.3 月 2010 (03.03.2010) 说明书第 6, 7 栏	4
A	JP2009260472A (三菱电机株式会社) 05.11 月 2009 (05.11.2009) 参见全文	1-10

☐ 其余文件在 C 栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

26.12 月 2011 (26.12.2011)

国际检索报告邮寄日期

19.1 月 2012 (19.01.2012)

ISA/CN 的名称和邮寄地址:

中华人民共和国国家知识产权局
中国北京市海淀区蓟门桥西土城路 6 号 100088

传真号: (86-10)62019451

授权官员

李小青

电话号码: (86-10) **6241 1822**

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2011/081398

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
US20040263246A1	30.12.2004	EP1492228A1	29.12.2004
		JP2005020694A	20.01.2005
		US6853244B2	08.02.2005
US7541866B2	02.06.2009	WO2008042709A2	10.04.2008
		US20080088369A1	17.04.2008
		WO2008042709A3	09.04.2009
		US20090206928A1	20.08.2009
		EP2104980A2	30.09.2009
		CN101589550A	25.11.2009
EP2159912A1	03.03.2010	无	
JP2009260472A	05.11.2009	无	