

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3957313号
(P3957313)

(45) 発行日 平成19年8月15日(2007.8.15)

(24) 登録日 平成19年5月18日(2007.5.18)

(51) Int.C1.

F 1

HO4B 1/04 (2006.01)
HO4H 5/00 (2006.01)HO4B 1/04
HO4H 5/00H
A

請求項の数 1 (全 8 頁)

(21) 出願番号 特願2005-351228 (P2005-351228)
 (22) 出願日 平成17年12月5日 (2005.12.5)
 (62) 分割の表示 特願平11-28870の分割
 原出願日 平成11年2月5日 (1999.2.5)
 (65) 公開番号 特開2006-81228 (P2006-81228A)
 (43) 公開日 平成18年3月23日 (2006.3.23)
 (54) 審査請求日 平成18年1月4日 (2006.1.4)

早期審査対象出願

前置審査

(73) 特許権者 000116024
 ローム株式会社
 京都府京都市右京区西院溝崎町21番地
 (74) 代理人 100121337
 弁理士 藤河 恒生
 (72) 発明者 鈴木 保
 京都府京都市右京区西院溝崎町21番地
 ローム株式会社内
 (72) 発明者 蘆田 浩行
 京都府京都市右京区西院溝崎町21番地
 ローム株式会社内
 (72) 発明者 辻 正敏
 京都府京都市右京区西院溝崎町21番地
 ローム株式会社内

最終頁に続く

(54) 【発明の名称】 FM送信機

(57) 【特許請求の範囲】

【請求項 1】

水晶振動子と、

該水晶振動子に結合され、固定の基本振動周波数を出力する基本振動周波数発振回路と

、

リアクトルと、

該リアクトルに結合され、発振周波数が制御されるFM放送波発振回路と、

該FM放送波発振回路の発振周波数を可変分周するプログラムカウンタ、基本振動周波数を分周する基準周波数分周回路、前記プログラムカウンタの出力と前記基準周波数分周回路の出力とを比較して前記FM放送波発振回路の発振制御用の信号を出力する位相比較回路からなるPLL周波数シンセサイザと、

左右2系統の音声信号を前記基本振動周波数から生成されるクロックを用いてステレオ変調し、前記FM放送波発振回路の発振制御用の信号を出力するステレオ変調回路と、を備え、

前記基本振動周波数は、1.9MHz、3.8MHzまたは7.6MHzの整数倍であり、前記基準周波数分周回路の出力周波数を100kHz又は50kHzとし、

前記基本振動周波数から生成されるクロックは19kHzの周波数信号を含み、19kHzの周波数信号は前記左右2系統の音声信号のセパレーション調整用の可変コンデンサを通してステレオ変調回路に与えられることを特徴とするFM送信機。

【発明の詳細な説明】

10

20

【技術分野】**【0001】**

本発明は、音声信号をFMステレオ変調し、無線送信するためのFM送信機に関する。

【背景技術】**【0002】**

従来より、音声信号をFMステレオ変調し無線送信するためのFM送信機が、開発され利用されてきている。従来のFM送信機の構成を図2に示す。

【0003】

図2において、FM送信機は、次のように構成されている。すなわち、プリエンファシス回路11、ボリューム12、リミッタ13、ローパスフィルタ14、ミュート回路15からなる右音声用のオーディオ部10と、プリエンファシス回路21、ボリューム22、リミッタ23、ローパスフィルタ24、ミュート回路25からなる左音声用のオーディオ部20と、オーディオ部10からの音声信号とオーディオ部20からの音声信号を増幅する音声増幅回路31、外部の水晶振動子Xosc1(基本振動周波数38KHz)が結合され38KHzの周波数信号を発振出力する発振回路32、発振回路32からの38KHzの発振出力で音声増幅回路31の増幅された左右の音声信号を切り換えるマルチプレクサ33、RF(無線周波数)増幅回路34とからなるステレオ変調部30と、マルチプレクサ33の出力レベルを調整する変調レベル調整回路41と、発振回路32の1/2分周された18KHzのパイロット信号のレベルを調整するパイロットレベル調整回路42と、変調レベル調整回路41とパイロットレベル調整回路42のレベル調整された出力を受けコンポジット信号を出力する混合回路43と、外部の水晶振動子Xosc2(基本振動周波数7.2MHz)が結合されるとともにRF増幅回路34のRF出力が入力されて、周波数制御信号を出力するPLL周波数シンセサイザ44と、PLL周波数シンセサイザ44の出力を低域濾波するローパスフィルタ45、このPLL周波数シンセサイザ44の信号と混合回路43からのコンポジット信号を受け発振変調信号を出力する混合回路46とからなる発振制御部47と、発振制御部47の出力信号により制御される発振変調回路48と、RF増幅回路34のRF出力をレベル調整して出力するRF出力レベル調整回路49と、からFM送信機が構成されている。

【0004】

ここで、ステレオ変調部30及びPLL周波数シンセサイザ44はそれ自体で集積回路化されている。また、PLL周波数シンセサイザ44は、図中では単一のブロックで示されているが、実際には、分周回路、位相比較器、プログラムカウンタなどで構成されている。そして、外部の水晶振動子Xosc2(基本振動周波数7.2MHz)が結合される発振回路から出力される7.2MHzの発振周波数を種々の周波数に分周し、この分周された周波数信号を基準周波数信号として位相比較器の一方の入力とする。また、発振変調回路48で発振されたRF周波数信号をプログラムカウンタなどで適宜分周し、この分周されたRF周波数信号を比較周波数信号として位相比較器の他方の入力とする。そして、この位相比較器の位相比較出力が、発振制御部47に供給されて、プログラムカウンタなどの分周比と、基準周波数信号とに応じて、RF周波数が決定されている。

【0005】

このPLL周波数シンセサイザ44は、ラジオ用などに用いられ、その基準周波数として、例えば100KHz、50KHz、25KHz、10KHz、9KHz、5KHz、1KHzなどの種々の周波数信号を分周して出力する必要があることから、外部の水晶振動子Xosc2としては基本振動周波数7.2MHzのものが採用されている。

【発明の開示】**【発明が解決しようとする課題】****【0006】**

以上のように、従来のFM送信機は、オーディオ部10、オーディオ部20、ステレオ変調部30、PLL周波数シンセサイザ44、発振制御部47、発振変調回路48などに、それぞれ分離されており、またその中でもステレオ変調部30及びPLL周波数シンセ

10

20

20

30

40

50

サイザ44は集積回路化されるなど、種々の形態の各構成要素の集合体として構成されていた。

【0007】

このため、FM送信機として一体化する際に、各構成要素間の信号線や制御線のやりとりが多くなり、各構成要素の配置や配線が複雑となってしまい、またこれに伴いセットとしての所要面積が大きなものとなってしまっていた。

【0008】

また、ステレオ変調部30及びPLL周波数シンセサイザ44は集積回路とされており、更に、それぞれの回路で必要とされる異なる周波数を得るために、ステレオ変調用の水晶振動子Xosc1は基本振動周波数38KHzのものが、一方PLL周波数シンセサイザの水晶振動子Xosc2は基本振動周波数7.2MHzのものが、別々に用意され使用されていたため、高価なものとなっていた。

10

【0009】

本発明は、従来のFM送信機の問題点に鑑み、高価な水晶振動子などの部品点数を削減すると共に、コストを低減し、実装面積を小さくしたFM送信機を提供することを目的とする。

【課題を解決するための手段】

【0010】

請求項1のFM送信機は、水晶振動子と、該水晶振動子に結合され、固定の基本振動周波数を出力する基本振動周波数発振回路と、リアクトルと、該リアクトルに結合され、発振周波数が制御されるFM放送波発振回路と、該FM放送波発振回路の発振周波数を可変分周するプログラムカウンタ、基本振動周波数を分周する基準周波数分周回路、前記プログラムカウンタの出力と前記基準周波数分周回路の出力とを比較して前記FM放送波発振回路の発振制御用の信号を出力する位相比較回路からなるPLL周波数シンセサイザと、左右2系統の音声信号を前記基本振動周波数から生成されるクロックを用いてステレオ変調し、前記FM放送波発振回路の発振制御用の信号を出力するステレオ変調回路と、を備え、前記基本振動周波数は、1.9MHz、3.8MHzまたは7.6MHzの整数倍であり、前記基準周波数分周回路の出力周波数を100kHz又は50kHzとし、前記基本振動周波数から生成されるクロックは19KHzの周波数信号を含み、19KHzの周波数信号は前記左右2系統の音声信号のセパレーション調整用の可変コンデンサを通してステレオ変調回路に与えられることを特徴とする。

20

【発明の効果】

【0011】

本発明の請求項1の構成によれば、ステレオ変調用の周波数信号とPLL周波数シンセサイザの周波数信号について検討し、前者については分周化を採用し、後者については必要な周波数区分の見直しを行い、1.9MHz、3.8MHzまたは7.6MHzの整数倍の周波数を基準周波数とし、前記基本振動周波数から生成されるクロックは19KHzの周波数信号を含み、19KHzの周波数信号はセパレーション調整用の可変コンデンサを通してステレオ変調回路に与えられることで、従来は、周波数毎に別々に必要とされていた発振器及びこれに用いられる振動子を単一にすることができる。

30

40

【0012】

また、FM送信機を構成する各構成要素の配置や配線が統一して整理され信頼性が向上し、部品点数が大幅に削減でき、また実効面積が小さくできる。

【発明を実施するための最良の形態】

【0013】

本発明の実施例について、図1を参照して説明する。図1は、本発明の実施例に係るFM送信機の構成を示す図である。

【0014】

図1において、FM送信機は、FM送信機用半導体集積回路装置100と水晶振動子Xoscなど一部の外付け部品とから構成されている。

50

【0015】

さて、図1で、右音声入力Rが入力され、ボリューム51、プリエンファシス回路52、リミッタ53、ローパスフィルタ54からなるオーディオ部50を通ってマルチブレクサ71の一方入力とされる。同様に左音声入力Lが入力され、ボリューム61、プリエンファシス回路62、リミッタ63、ローパスフィルタ64からなるオーディオ部60を通ってマルチブレクサ71の他方入力とされる。

【0016】

このマルチブレクサ71の2つの入力は、基準周波数発振部80-1から供給される38KHzの副搬送波である切換信号によって切り換えられ、ステレオ変調レベル調整回路73に入力される。ステレオ変調レベル調整回路73では、基準周波数発振部80-1から38KHzを更に1/2に分周した19KHzの周波数信号をセパレーション調整用の可変コンデンサ72を通して与えられるパイロット信号とマルチブレクサ71からの信号とがステレオ変調レベル調整され、この出力がFM変調レベル調整回路74でFM変調レベル調整されて、FM変調信号として出力される。

【0017】

なお、FM変調レベル調整回路74では外部からのミュート信号により出力をオフできるようになっている。また、セパレーション調整用の可変コンデンサ72は、マルチブレクサ71の信号切換と19KHzのパイロット信号との位相が一致するように調整するものである。これらマルチブレクサ71、可変コンデンサ72、ステレオ変調レベル調整回路73、FM変調レベル調整回路74でステレオ変調部70が構成されている。

【0018】

次に、位相比較部80-2においては、位相比較回路87の基準周波数入力端子には、基準周波数発振部80-1から供給される50KHzの一定周波数の信号が与えられる。この一定周波数の50KHzはステレオ変調部70における38KHz、19KHzとは異なり送信機として必要に応じて選定される周波数である。他方、無線周波数出力信号がプログラムカウンタ86に供給され、プログラムカウンタ86に設定されている分周比で分周され、位相比較回路87の比較周波数入力端子に比較周波数信号として供給される。位相比較回路87ではこれらの2入力の位相を比較し、その比較結果がローパスフィルタ88を介して、発振信号として出力される。これらプログラムカウンタ86、位相比較回路87、ローパスフィルタ88で位相比較部80-2が構成されている。

【0019】

次に、基準周波数発振部80-1においては、外付けの水晶振動子Xosc(基本振動周波数7.6MHz)およびコンデンサC6、C7が発振回路81に結合され、発振回路81から7.6MHzの発振周波数が出力される。この発振周波数が分周回路83で1/200に分周されて38KHzとなり、マルチブレクサ71に供給され、さらに分周回路84で1/2に分周されて可変コンデンサ72に供給される。

【0020】

また、この発振周波数が分周回路82で1/76に、分周回路85で1/2に分周されて位相比較回路87の基準周波数入力端子に供給されるようになっている。なお、この分周回路85の分周比は、出力される無線周波数及びプログラムカウンタ86の分周比との関係で適宜設定されるものであり、1/2に限るものではない。

【0021】

これらの分周回路はCMOSロジック回路を使用してT型フリップフロップ回路として構成され、正確にデューティ比50%のクロックが供給される。従って、可変コンデンサ72で調整するセパレーションの調整範囲が少なくなる。また、このデューティは温度に影響されないため変調部は良好な温度特性を持つことになり、無調整とすることも可能である。

【0022】

これら水晶振動子Xosc、コンデンサC6、C7、発振回路81、分周回路82、分周回路83、分周回路84、分周回路85で基準周波数発振部80-1が構成され、基準

10

20

30

40

50

周波数発振部 80-1 と位相比較部 80-2 とで、PLL 周波数シンセサイザ 80 が構成される。

【0023】

このように本発明では、基本振動周波数 7.6 MHz の水晶振動子 Xosc を使用して、従来、位相比較用の基準周波数信号（基本振動周波数 7.2 MHz の水晶振動子 Xosc2）及びステレオ変調用の周波数信号（基本振動周波数 38 KHz の水晶振動子 Xosc1）にそれぞれ別々の水晶振動子が必要とされていたのを、1つの水晶振動子で共用できるように構成している。

【0024】

このように共用可能とするために、本発明では、ステレオ変調用の周波数信号として分周周波数の利用も含め基本振動周波数 38 KHz の水晶振動子を専用に配置することを見直すこと、また位相比較用の基準周波数信号用として、ラジオ用などのために例えば 100 KHz、50 KHz、25 KHz、10 KHz、9 KHz、5 KHz、1 KHz などの種々の周波数信号を分周して出力する必要があることから水晶振動子として基本振動周波数 7.2 MHz のものが採用されている事情を考慮して FM 送信機に必要な位相比較用基準周波数を見直すことにより、初めて基本振動周波数 7.6 MHz の水晶振動子が共用できる水晶振動子として認識できたものである。そして、本発明で使用する水晶振動子としては、周波数範囲及び周波数の整数関係から、基本振動周波数が 7.6 MHz の他、1.9 MHz、3.8 MHz、15.2 MHz、22.8 MHz のものが好適に利用可能となる。

【0025】

次に、ステレオ変調部 70 からの変調信号が抵抗 r1 を介して、また位相比較部 80-2 からの発振信号が抵抗 r2 を介して発振変調回路 90 に入力され、この入力信号に応じて発振回路 90 から RF 周波数信号が出力され、RF 増幅回路 102, RF 増幅回路 103 で増幅されて、外部に RF 出力として供給される。発振変調回路 90 は、電圧可変コンデンサ Vc1, Vc2, コンデンサ C1 ~ C4、リアクトル L と、トランジスタ回路を用いた発振回路 91 で構成され、発振変調された RF 信号を発生する。

【0026】

そして、シフトレジスタ 101 は、外部からチップイネーブル信号 CE, クロック信号 CK, 制御データ DA を受けて、ボリューム 51, ボリューム 61, ステレオ変調レベル調整回路 73, FM 変調レベル調整回路 74, プログラムカウンタ 86, RF 増幅回路 103 にそれぞれデジタル信号形式で制御信号或いは指令信号を供給する。なお、電圧 Vref は抵抗 r3, r4, コンデンサ C5、オペアンプ OP1 で形成される、参照電圧である。

【0027】

また、図 1 で外付けとしている、抵抗 r1, r2, コンデンサ C5, C6, C7 などは、FM 送信機用半導体集積回路装置 100 に内蔵せることが可能である。また、図示省略しているが、電源端子、接地端子など必要な端子が付加される。

【0028】

本発明の FM 送信機は、水晶振動子 Xosc や発振変調素子など一部を除いて、すべての構成要素が単一の半導体に集積されている。そして、各構成要素は BiCMOS プロセスを用いて形成されるが、アナログ信号系であるオーディオ部 50, オーディオ部 60, ステレオ変調部 70, 発振変調回路 90, RF 増幅回路 102, RF 増幅回路 103 はバイポーラ回路で形成し、またパルス系、デジタル系である PLL 周波数シンセサイザ 80, シフトレジスタ 101 は、主として CMOS 回路で形成する。

【0029】

以上のように、本発明においては、ステレオ変調用の周波数信号である 38 KHz, 19 KHz と PLL 周波数シンセサイザの周波数信号の必要なステップについて検討し、前者については分周化を採用し、後者については必要な周波数区分の見直しを行った。この結果、PLL 周波数シンセサイザの基本振動周波数を 7.6 MHz (あるいはこの周波数

10

20

30

40

50

の整数倍、又は整数分の周波数)を採用すれば、従来周波数毎に別々に必要とされていた水晶発振回路を共用できることに着目し、本発明をなしたものであり、これにより、水晶発振器及びこれに用いられる水晶振動子を単一にすることができる。

【0030】

また、FM送信機の構成部品を、水晶振動子Xosc、発振変調素子Vc1, Vc2などの一部の外付け部品を除いて、単一の半導体装置に集積しているから、各構成要素の配置や配線が統一して整理され信頼性が向上し、部品点数が大幅に削減でき、また実効面積が小さくできる。

【0031】

更に、FM送信機の半導体集積化に際して、全体をBiCMOS回路で形成することと、その構成要素をアナログ信号系要素とパルス系、ディジタル系要素とに区分した。そして、アナログ信号系であるオーディオ部50, オーディオ部60, ステレオ変調部70, 発振変調回路90、RF増幅回路102, RF増幅回路103はバイポーラ回路で形成すると共に、パルス系、ディジタル系であるPLL周波数シンセサイザ80, シフトレジスタ101は、主としてCMOS回路で形成したから、各構成要素の特徴にあった回路が構成できる。

【図面の簡単な説明】

【0032】

【図1】本発明の実施例に係るFM送信機の構成を示す図。

【図2】従来のFM送信機の構成を示す図。

【符号の説明】

【0033】

50 オーディオ部

60 オーディオ部

70 ステレオ変調部

80 PLL周波数シンセサイザ

80-1 基準周波数発振部

80-2 位相比較部

90 発振変調回路

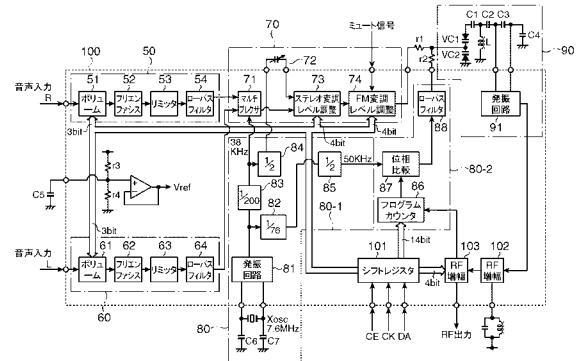
100 FM送信機用半導体集積回路装置

10

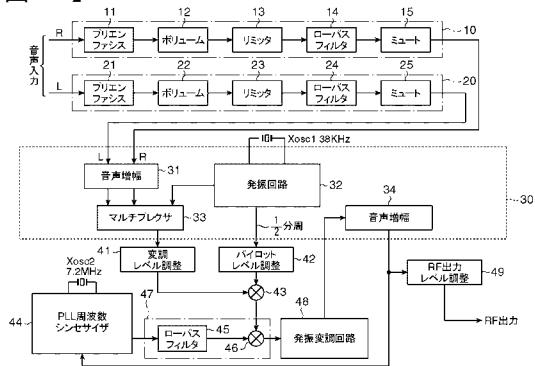
20

30

【 図 1 】



【 図 2 】



フロントページの続き

審査官 江口 能弘

(56)参考文献 特開2000-228635(JP,A)
特開平09-321720(JP,A)
特開平06-361012(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04H 5/00
H04B 1/04