



(12) 发明专利

(10) 授权公告号 CN 101924888 B

(45) 授权公告日 2013.08.21

(21) 申请号 201010184526.1

(22) 申请日 2010.05.21

(30) 优先权数据

128702/09 2009.05.28 JP

(73) 专利权人 索尼公司

地址 日本东京都

(72) 发明人 佐生登

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 黄小临

(51) Int. Cl.

H04N 5/44 (2006.01)

H04N 5/50 (2006.01)

H04H 40/18 (2008.01)

(56) 对比文件

EP 1959574 A2, 2008.08.20,

EP 1959574 A2, 2008.08.20,

US 2005/0253663 A1, 2005.11.17,

EP 0859463 A2, 1998.08.19,

CN 1054816 A, 1991.09.25,

US 2003/0012112 A1, 2003.01.16,

Philips Semiconductor. Slope-controlled output stages of Fast-mode I2C-bus devices. 《THE I2C-BUS SPECIFICATION VERSION 2.1》. 2000,

Philips Semiconductor. Slope-controlled output stages of Fast-mode I2C-bus devices. 《THE I2C-BUS SPECIFICATION VERSION 2.1》. 2000,

审查员 岳永娟

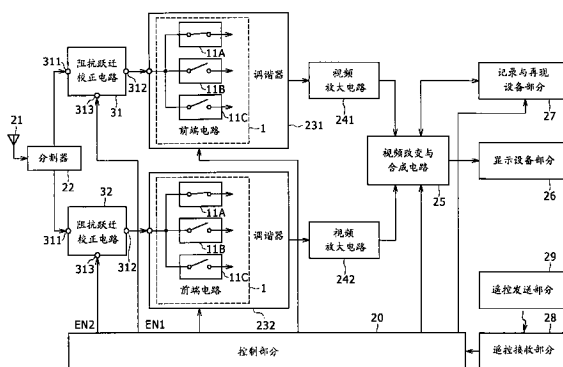
权利要求书3页 说明书13页 附图12页

(54) 发明名称

信号处理设备与信号处理方法

(57) 摘要

提供了信号处理设备与信号处理方法。多个调谐器电路包括至少一个调谐器电路：其响应于在第一状态和第二状态之间跃迁的控制信号，从可能在输入信号中的多个信号频带中选择性地提供一个信号。校正电路对应于多个调谐器电路的至少其中之一，并且将校正电路配置为接收控制信号，以及为调谐器电路提供已校正的控制信号，以及为调谐器电路提供已校正的控制信号。与控制信号在第一状态和第二状态之间的跃迁相比，已校正的控制信号在第一状态和第二状态之间是逐渐跃迁的。



CN 101924888 B

1. 一种信号处理设备,包括:

多个调谐器电路,其中至少一个调谐器电路被配置为响应于在第一状态和第二状态之间跃迁的控制信号,从可能在输入信号中的多个信号频带中选择性地提供信号;以及

校正电路,其对应于多个调谐器电路的至少其中之一,并且将该校正电路配置为接收所述控制信号,以及为所述调谐器电路提供已校正的控制信号,与所述控制信号在第一状态和第二状态之间的跃迁相比,已校正的控制信号在所述第一状态和所述第二状态之间是逐渐跃迁的;以及

分割器电路,其接收输入信号,并且把输入信号分布于所述多个调谐器电路;

其中,为所述调谐器电路提供已校正的控制信号减小了响应于所述跃迁而在所述多个调谐器电路的另一个调谐器电路中出现的信号的劣化。

2. 根据权利要求1所述的信号处理设备,其中,提供已校正的控制信号产生所述调谐器电路中的减小了的阻抗改变率,从而防止了响应于所述跃迁而在所述多个调谐器电路的另一个调谐器电路中出现的信号的劣化。

3. 根据权利要求1所述的信号处理设备,其中,提供已校正的控制信号产生所述调谐器电路中的减小了的阻抗改变率,从而防止了响应于所述跃迁流经所述分割器电路至所述多个调谐器电路的另一个调谐器电路中信号的劣化的发生。

4. 根据权利要求1所述的信号处理设备,其中,所述校正电路包括:

时间常数电路,其具有接收所述控制信号的输入和提供已校正的控制信号的输出;以及

可变电阻元件,其连接到所述时间常数电路的输出。

5. 根据权利要求4所述的信号处理设备,其中,所述可变电阻元件包括晶体管,所述晶体管的栅极从所述时间常数电路的输出接收已校正的控制信号。

6. 根据权利要求1所述的信号处理设备,其中:

所述校正电路包括时间常数电路,其具有接收所述控制信号的输入节点和提供已校正的控制信号的输出节点;以及

其中,所述调谐器电路包括用于选择多个信号频带之一的信号开关,所述信号开关从所述时间常数电路的输出节点接收已校正的控制信号。

7. 根据权利要求6所述的信号处理设备,其中:

所述信号开关包括栅极控制端和漏极控制端,所述栅极控制端接收已校正的控制信号,且所述漏极控制端接收补偿的已校正的控制信号。

8. 根据权利要求7所述的信号处理设备,其中,所述校正电路包括反向器和另一个时间常数电路,它们协同产生补偿的已校正的控制信号。

9. 根据权利要求1所述的信号处理设备,其中:

所述校正电路包括电荷泵电路和电容元件,所述电荷泵电路接收控制信号,且所述电荷泵电路和所述电容元件在所述校正电路的输出节点协同产生已校正的控制信号;以及

其中,所述调谐器电路包括用于选择多个信号频带之一的信号开关,所述信号开关从所述校正电路的输出节点接收已校正的控制信号。

10. 根据权利要求1所述的信号处理设备,其中,所述校正电路是分别与多个调谐器电路配对的多个校正电路之一;

其中,所述分割器电路接收输入信号,并且通过所述多个校正电路把输入信号分布于多个调谐器电路,

其中,所述多个调谐器电路中的每一个调谐器电路从所述输入信号中的多个信号频带中选择性地提供信号,从所述信号解调出视频信号,并且输出所述视频信号;以及

所述信号处理设备进一步包括视频电路,其接收所述视频信号,并且产生向信号处理设备的显示设备部分和记录部分的至少其中之一提供的相应的输出视频信号。

11. 根据权利要求 1 所述的信号处理设备,进一步包括:

控制器电路,其向所述校正电路输出控制信号。

12. 根据权利要求 11 所述的信号处理设备,其中,所述控制信号包括提示所述调谐器电路提供信号的启动信号。

13. 根据权利要求 11 所述的信号处理设备,其中,所述控制信号包括提示所述调谐器电路选择多个信号频带之一的信号开关信号。

14. 一种信号处理设备,包括:

用于响应在第一状态和第二状态之间跃迁的控制信号,从可能在输入信号中的多个信号频带中选择性地提供信号,并且接收与所述控制信号对应的已校正的控制信号的装置;以及

用于校正控制信号的装置,其接收控制信号,以及为用于选择性地提供信号的装置提供已校正的控制信号,与所述控制信号在第一状态和第二状态之间的跃迁相比,已校正的控制信号在所述第一状态和所述第二状态之间是逐渐跃迁的;以及

分割器装置,用于接收输入信号,并且把所述输入信号分布于用于选择性地提供信号的装置;

其中,为用于选择性地提供信号的装置提供已校正的控制信号减小了响应于所述跃迁而在用于选择性地提供信号的另一装置中出现的信号的劣化。

15. 根据权利要求 14 所述的信号处理设备,其中,提供已校正的控制信号产生用于选择性地提供信号的装置中的减小了的阻抗改变率,从而防止了响应于所述跃迁而在用于选择性地提供信号的另一装置中出现的信号的劣化。

16. 根据权利要求 14 所述的信号处理设备,其中,提供已校正的控制信号产生用于选择性地提供信号的装置中的减小了的阻抗改变率,从而防止了响应于所述跃迁流经所述分割器装置至用于选择性地提供信号的另一装置的信号的劣化的发生。

17. 根据权利要求 14 所述的信号处理设备,其中,所述用于校正控制信号的装置包括:时间常数电路,其具有接收所述控制信号的输入和提供已校正的控制信号的输出;以及

可变电阻元件,其连接到所述时间常数电路的输出。

18. 根据权利要求 17 所述的信号处理设备,其中,所述可变电阻元件包括晶体管,所述晶体管的栅极从所述时间常数电路的输出接收已校正的控制信号。

19. 根据权利要求 14 所述的信号处理设备,其中:

所述用于校正控制信号的装置包括时间常数电路,其具有接收所述控制信号的输入节点和提供已校正的控制信号的输出节点;以及

其中,所述用于选择性地提供信号的装置包括用于选择多个信号频带之一的信号开

关,所述信号开关从所述时间常数电路的输出节点接收已校正的控制信号。

20. 根据权利要求 19 所述的信号处理设备,其中,

所述信号开关包括栅极控制端和漏极控制端,所述栅极控制端接收已校正的控制信号,且所述漏极控制端接收补偿的已校正的控制信号。

21. 根据权利要求 20 所述的信号处理设备,其中,所述用于校正控制信号的装置包括反向器和另一时间常数电路,它们协同产生补偿的已校正的控制信号。

22. 根据权利要求 14 所述的信号处理设备,其中:

所述用于校正控制信号的装置包括电荷泵电路和电容元件,所述电荷泵电路接收控制信号,且所述电荷泵电路和所述电容元件在所述用于校正控制信号的装置的输出节点协同产生已校正的控制信号;以及

其中,所述用于选择性地提供信号的装置包括用于选择多个信号频带之一的信号开关,所述信号开关从所述用于校正控制信号的装置的输出节点接收已校正的控制信号。

23. 根据权利要求 14 所述的信号处理设备,其中,所述用于校正控制信号的装置是分别与多个用于选择性地提供信号的装置配对的多个用于校正的装置之一;

其中,用于选择性地提供信号的装置中的每一个选择性地提供信号的装置从所述输入信号中的多个信号频带中提供信号,从所述信号解调出视频信号,并且输出所述视频信号;以及

所述信号处理设备进一步包括视频处理装置,用于接收视频信号,并且产生向显示设备部分和记录部分的至少其中之一提供的相应的输出视频信号。

24. 一种信号处理方法,包括:

由多个调谐器电路的至少其中之一响应于在第一状态和第二状态之间跃迁的控制信号,从可能在输入信号中的多个信号频带中选择性地提供信号;以及

接收控制信号,并为所述多个调谐器电路的至少其中之一提供已校正的控制信号,与所述控制信号在第一状态和第二状态之间的跃迁相比,已校正的控制信号在所述第一状态和所述第二状态之间是逐渐跃迁的;以及

接收输入信号,并且通过多个校正电路把输入信号分布于多个调谐器电路;

其中,为所述调谐器电路提供已校正的控制信号减小了响应于所述跃迁而在所述多个调谐器电路的另一个调谐器电路中出现的信号的劣化。

25. 根据权利要求 24 所述的信号处理方法,其中,所述校正电路是分别与所述多个调谐器电路配对的多个校正电路之一,且,

其中,多个调谐器电路中的每一个调谐器电路从输入信号中的多个信号频带中选择性地提供信号,从所述信号解调出视频信号,并且输出所述视频信号;以及

产生与针对输出视频信号的显示或者记录两种操作的至少其中之一视频信号对应的输出视频信号。

## 信号处理设备与信号处理方法

[0001] 相关申请的交叉引用

[0002] 本申请包括与于 2009 年 5 月 28 日向日本申请专利局提出的日本优先权专利申请 JP 2009-128702 中所公开的主题相关的主题,特将其全部内容通过应用的方式并入此处。

### 技术领域

[0003] 例如,本发明涉及调谐器的前端电路中的开关改变控制方法,其中,调谐器将宽带电视广播信号划分为多个频率频带,并且可以通过改变和选择将由一个或多个开关处理的频率频带来执行针对每一所划分的频率频带的处理;本发明还涉及应用所述开关改变控制方法的信号处理设备和前端电路。

### 背景技术

[0004] 用于接收电视广播的调谐器的前端电路可以接收和处理各国的电视广播,而无论电视广播的广播格式如何。然而,当接收和使用各国的电视广播时,电视广播的接收频率频带是非常宽的。因此,通常难以通过一个带通滤波器选择所接收的信号。

[0005] 因此,提供了这样的前端电路:其通过将各国电视广播所采用的频率划分为例如,如下三个频带,来根据用户所进行的频道选择操作改变接收频带。

[0006] (A) 46 ~ 147MHz (VL 频带)

[0007] (B) 147 ~ 401MHz (VH 频带)

[0008] (C) 401 ~ 887MHz (U 频带)

[0009] 图 13 是示出电视广播接收机的一部分的配置实例,其包括当把频率频带如此划分为三个频带时电视调谐器的前端电路的输入级的配置实例。把图 13 的例子中虚线所包括的前端电路 1 集成于单芯片 IC(集成电路)中。

[0010] 在图 13 中,把天线所接收的电视广播信号  $V_i$  输入到前端电路 1 的输入端 10。经由三个相应的信号开关 11A、11B 以及 11C 把电视广播信号  $V_i$  提供给针对以上所描述的三个频带的带通滤波器 12A、12B 以及 12C,其中,与以上所描述的三个频带中的每一个频带相对应地接通或者关闭三个相应的信号开关 11A、11B 以及 11C。在这一情况下,带通滤波器 12A、12B 以及 12C 具有作为所选频率频带的以上所描述的 VL 频带、VH 频带、以及 U 频带的各个频率频带。

[0011] 把采用半导体的高频开关用作信号开关 11A、11B 以及 11C。最近,已以极高的频率使用了这种高频开关,且例如, No. Hei 9-139601 的日本专利特开(以下将其称为专利文档 1) 和 No. Hei 10-284901 的日本专利特开(以下将其称为专利文档 2) 中也公开了这种高频开关。

[0012] 经由各个低噪声放大器 13A、13B 以及 13C 把各个带通滤波器 12A、12B 以及 12C 的输出信号提供给各个混频器 14A、14B 以及 14C。分别向混频器 14A、14B 以及 14C 中的每个提供局部振荡信号,从而,混频器 14A、14B 以及 14C 能够把各个低噪声放大器 13A、13B 以及 13C 的输出信号变频为较低的中频。然后,把来自混频器 14A、14B 以及 14C 的中频信号提供

给低频处理部分,使得解调了电视信号。

[0013] 在图 13 的例子中,例如,从开关电路 11A 至带通滤波器 12A、至低噪声放大器 13A、至混频器 14A 的系统是用于 VL 频带的。从开关电路 11B 至带通滤波器 12B、至低噪声放大器 13B、至混频器 14B 的系统是用于 VH 频带的。从开关电路 11C 至带通滤波器 12C、至低噪声放大器 13C、至混频器 14C 的系统是用于 VH 频带的。

[0014] 例如,经由各个端子引脚 15、16、以及 17 把频带改变信号 SW1、SW2、以及 SW3 从由微型计算机所形成的控制部分 2 提供给各个信号开关 11A、11B 以及 11C。

[0015] 把控制部分 2 与遥控接收部分 3 相连接。当从遥控发送部分 4 接收遥控信号时,遥控接收部分 3 把所接收的信号提供给控制部分 2。控制部分 2 对所接收的遥控信号加以分析,并且根据分析结果执行控制过程。

[0016] 在这样的情况下,当来自遥控发送部分 4 的遥控信号为基于用户所进行的频道改变操作的频道选择信号时,控制部分 2 首先确定频道选择信号所指示的频道是否被包括在 VL 频带、VH 频带中,或 U 频带中。

[0017] 当此时所确定的频带为所选择的频带时,控制部分 2 不改变提供给开关 11A、11B 以及 11C 的频带改变信号 SW1、SW2 以及 SW3。于是,控制部分 2 针对所选择的频带,仅改变和控制提供给系统中的混频器的局部振荡信号,以选择用户所选择的频道。

[0018] 当此时所确定的频带不同于所选择的频带时,控制部分 2 根据频带改变信号 SW1、SW2 以及 SW3 选择和改变开关 11A、11B 以及 11C,以达到这样的状态:其中,选择了确定结果的频带。然后,针对选择和改变之后的频带,控制部分改变和控制提供给系统中混频器的局部振荡信号,以选择用户所选择的频道。

[0019] 在这一情况下,在频道改变时,从改变时到正确地接收到目标广播频道时,出现了延迟,例如,用于生成局部振荡信号等的 PLL 电路的进入 (pull-in) 时间。

[0020] 因此,在前端电路之后的级中,控制部分 2 停止解调部分的操作,并且在从频带改变时到频道改变时的延迟时间的时段,对提供给解调部分的信号加以停顿 (mute)。从而,能够防止再现图像的干扰等。

## 发明内容

[0021] 一种信号处理设备与一种信号处理方法。

[0022] 通过实例的方式,多个调谐器电路包括至少一个这样的调谐器电路:其响应在第一状态和第二状态之间跃迁的控制信号,从可能在输入信号中的多个信号频带中选择性地提供信号。校正电路对应于多个调谐器电路中的至少一个,并且将校正电路配置为接收控制信号,并为调谐器电路提供已校正的控制信号。与控制信号在第一状态和第二状态之间的跃迁相比,已校正的控制信号在第一状态和第二状态之间逐渐跃迁。

## 附图说明

[0023] 图 1 是示出作为根据本发明的信号处理设备的第二实施例的电视接收机的配置实例的框图;

[0024] 图 2 是示出图 1 的第二实施例的一部分电路的配置实例的图;

[0025] 图 3 是辅助地解释了图 1 的第二实施例的电路操作的图;

- [0026] 图 4 是电路图,示出了根据本发明的信号处理设备的第二实施例的主电路部分的另一配置实例;
- [0027] 图 5 是示出本发明的第二实施例中所使用的信号开关的电路实例的图;
- [0028] 图 6A 和图 6B 是辅助地解释了本发明的第二实施例的主要部分的操作的图;
- [0029] 图 7 为电路图,示出图 1 的实施例的主电路部分的另一配置实例;
- [0030] 图 8 是示出图 7 的例子中主要部分的电路实例的图;
- [0031] 图 9 是辅助地解释了图 7 的例子中改变信号开关时的特性曲线的图;
- [0032] 图 10 是辅助地解释了图 7 的例子中改变信号开关时的特性曲线的图;
- [0033] 图 11A 和图 11B 是辅助地解释了根据本发明的信号处理设备的实施例的效果的图;
- [0034] 图 12A 和图 12B 是辅助地解释了根据本发明的信号处理设备的实施例的效果的图;
- [0035] 图 13 是示出把本发明的实施例应用于其他的电视接收机中所使用的前端电路的通常的配置实例的图;
- [0036] 图 14 是示出把本发明的实施例应用于其他的电视接收机的通常的配置实例的图;
- [0037] 图 15A、图 15B 以及图 15C 是辅助地解释了本发明的实施例的目的的图。

### 具体实施方式

[0038] 最近,包括多调谐器的电视接收机的数目日趋增多。其目的在于,通过被划分为多个部分的屏幕显示由多个调谐器中每一调谐器所选择和接收的广播频道的节目视频,或者把节目记录在不同的频道上。

[0039] 图 14 示出包括两个调谐器的电视接收机的配置实例。在这一例子中,通过作为信号分布装置的分割器 22 把接收天线 21 所接收的电视广播波信号分布和提供给第一调谐器 231 和第二调谐器 232。

[0040] 第一调谐器 231 和第二调谐器 232 包括前端电路 1,前端电路 1 的配置旨在对通过由信号开关 11A、11B 以及 11C 把接收频率频带划分为三个部分所获得的三个频带进行选择,如以上参照图 13 所描述的。

[0041] 第一调谐器 231 和第二调谐器 232 的前端电路 1 分别根据从由微型计算机所形成的控制部分 20 独立地接收频带改变信号 SW1、SW2 以及 SW3(图 14 中未加以示出),来进行频带改变。另外,第一调谐器 231 和第二调谐器 232 还根据来自控制部分 20 的频道选择信号,通过控制局部振荡信号来进行频道选择。

[0042] 把控制部分 20 与用于从遥控发送部分 29 接收遥控信号的遥控接收部分 28 相连接,如以上图 13 中所描述的。控制部分 20 生成与用户在遥控发送部分 29 上所进行的频道改变或者输出模式改变(以下将加以描述)的操作输入对应的控制信号。控制部分 20 把控制信号提供给调谐器 231 和 232 以及以下将加以描述的视频改变与合成电路 25。

[0043] 在这一例子中,第一调谐器 231 和第二调谐器 232 中的每一个把通过根据来自控制部分 20 的控制信号选择频道所获得的所接收的信号跃迁为中频信号,根据所跃迁的中频信号解调(检测)视频信号,然后输出所述视频信号。

[0044] 分别经由视频放大电路 241 和 242,把来自第一调谐器 231 和第二调谐器 232 的视

频检测输出提供给视频改变与合成电路 25。从控制部分 20 向视频改变与合成电路 25 提供与用户所进行的指令操作对应的控制信号。

[0045] 视频改变与合成电路 25 根据提供给视频改变与合成电路 25 的控制信号、按以下所描述的多个输出模式,把视频输出信号提供给显示设备部分 26 和记录与再现设备部分 27。

[0046] 例如,显示设备部分 26 包括作为显示元件的 CRT(阴极射线管)或者 LCD(液晶显示器)。显示设备部分 26 显示与视频输出信号对应的视频。

[0047] 记录与再现设备部分 27 具有使用硬盘设备、光盘驱动器(其使用诸如 DVD(数字多用途盘)等的可拆卸记录介质)记录和再现广播信号的功能。从控制部分 20 向记录与再现设备部分 27 提供用于记录/再现的控制信号。

[0048] 这一例子中的视频改变与合成电路 25 具有如下与用户指令操作对应的多个输出模式。

[0049] (1) 第一输出模式,其中,选择第一调谐器 231 和第二调谐器 232 之一的视频输出信号,并且将其提供给显示设备部分 26 和记录与再现设备部分 27 之一。

[0050] (2) 第二输出模式,其中,把第一调谐器 231 和第二调谐器 232 之一的视频输出信号输出到显示设备部分 26,并且将第一调谐器 231 和第二调谐器 232 中另一个的视频输出信号输出到记录与再现设备部分 27。

[0051] (3) 第三输出模式,其中,把第一调谐器 231 和第二调谐器 232 的视频输出信号加以合成,并且把所合成的视频输出信号提供给显示设备部分 26。

[0052] 顺便提及,当通过来自控制部分 20 的控制信号把记录与再现设备部分 27 改变为再现模式时,根据来自控制部分 20 的控制信号把视频改变与合成电路 25 设置为这样一个输出模式:其中,把来自记录与再现设备部分 27 的已再现的视频信号提供给显示设备部分 26。

[0053] 在以上所描述的第一模式中,仅第一调谐器和第二调谐器中的一个处于操作状态,且通常把不处于操作状态的调谐器设置为备用状态以节能。在第一模式中,当用户执行了频道选择和改变操作时,如以上所描述的,执行用于停顿或者停止解调部分的操作的控制,以防止改变时视频或者噪声的干扰。

[0054] 然而,在第二输出模式和第三输出模式中,第一调谐器 231 和第二调谐器 232 同时处于操作状态,并且相互独立地进行频道改变和选择。因此,将会发现以下因频带改变所引起的问题。

[0055] 例如,将考虑这样的情况:其中,在第二输出模式下记录第二调谐器 232 所选择的频道的广播节目,同时在显示设备部分 26 的显示屏幕上显示第一调谐器 231 所选择的广播节目的视频。

[0056] 在这一情况下,当用户改变第一调谐器 231 或者调谐器 232 所选择的频道时,频道改变可能涉及频带改变。

[0057] 当通过频带改变来改变信号开关 11A、11B 以及 11C 的开/关状态时,改变已经进行了频带改变的调谐器所处理的信号频率。于是,在改变信号开关 11A、11B 以及 11C 时,改变之后的信号频率的阻抗发生改变。

[0058] 实验证明,当未对分割器 22 进行充分隔离时,在已经进行了频带改变的调谐器中



输入阻抗的改变可能使经由分割器 22 向另一调谐器提供的信号劣化。将与可能的原因一起对此加以描述。

[0059] 如以上所描述的,把由半导体形成的高频开关用作用于频带改变的信号开关 11A、11B 以及 11C。使用人们普遍熟悉的例子(例如在专利文档 1 和 2 等中所述的例子)中的通常的高频开关,从改变信号的接收到信号改变的时间,即,信号路径的阻抗的跃迁时间是非常短的。

[0060] 图 15A 和图 15B 示出针对高频开关的改变信号和调谐器中输入阻抗的改变。

[0061] 图 15A 和图 15B 的例子假设了这样一种情况:从信号开关 11A 或者 11B 为接通的状态改变为信号开关 11A 为接通的状态。图 15A 示出针对信号开关 11A 的改变信号 SW1。

[0062] 图 15B 示出当进行了从信号开关 11B 或者开关 11C 的接通状态到信号开关 11A 的接通状态的改变时,在包括信号开关 11A 的系统所处理的频率的输入阻抗的改变。

[0063] 在这一情况下,在把信号开关 11A 改变为接通状态之前,包括信号开关 11B 或者 11C 的系统的频率频带处于包括信号开关 11A 的系统所处理的频率的频带之外,从而表现低阻抗。在把信号开关 11A 改变为接通状态之后,表现高阻抗,因为出现了针对包括信号开关 11A 的系统所处理的频率的谐振阻抗。

[0064] 针对信号开关 11A 的改变控制信号 SW1 是步进(stepwise)信号,如图 15A 中所示。因此,在信号开关 11A 改变至接通状态之前和之后的阻抗跃迁也是近步进响应波形,如图 15B 中所示。

[0065] 经由分割器 22 把调谐器 231 和 232 两个调谐器互相连接。于是,当未对分割器的两个输出端进行充分隔离时,一个调谐器的输入阻抗的步进变化可能会短时劣化提供给另一个调谐器的信号。

[0066] 例如,在模拟电视广播信号的情况下,在频带改变时,把如图 15C 中所示的尖峰噪声(spike noise)迭加在视频信号上。尖峰噪声作为出现在显示屏幕上的视频中的噪声。

[0067] 例如,当改变调谐器 232 所选择的频道时存在频带改变,同时在显示设备部分 26 的显示屏幕上观看调谐器 231 所选择的频道上的广播节目的视频时,噪声出现在频带改变时的所显示的视频中。

[0068] 另外,例如,当改变调谐器 231 所选择的频道时存在频带改变,同时调谐器 232 所选择的频道上的广播节目正在由记录与再现设备部分 27 加以记录时,在频带改变时以迭加在记录信号上的状态记录了噪声。

[0069] 鉴于以上所描述的问题,做出了本发明。希望当经由信号分布部分把输入信号分布于多个信号处理部分时,减小因在另一个信号处理部分中提供的信号开关的改变而造成的信号处理部分的信号的劣化。

[0070] 根据具有以上所描述的结构的本发明的实施例,当通过改变信号改变信号处理部分中一个或多个信号开关时,其中改变了一个或多个信号开关的信号处理部分的输入阻抗进行非陡(non-steep)跃迁。因此,即使当未对信号分布部分进行良好隔离时,也可以减小提供给连接到信号分布部分的另一信号处理部分的信号的劣化。

[0071] 根据本发明的实施例,即使当未对信号分布部分进行良好隔离时,也可以减小在改变一个信号处理部分中的信号开关时,提供给连接到该信号分布部分的另一信号处理部分的信号的劣化。

[0072] 以下,将参照附图,以其中把本发明应用于以上参照图 14 所描述的电视接收机的情况为例,描述根据本发明的信号处理设备的几个实施例。

[0073] 本发明的实施例包括信号处理设备和信号处理方法。

[0074] 例如,多个调谐器电路包括至少一个这样的调谐器电路:其响应于在第一状态和第二状态之间跃迁的控制信号,从可能在输入信号中的多个信号频带中选择性地提供信号。校正电路对应于多个调谐器电路的至少其中之一,并且将给校正电路配置为接收控制信号,以及为调谐器电路提供已校正的控制信号。与控制信号在第一状态和第二状态之间的跃迁相比,已校正的控制信号在第一状态和第二状态之间逐渐跃迁。

[0075] 根据本发明的一个方面,针对调谐器电路的已校正的控制信号减小了响应于所述跃迁在多个调谐器电路中另一个调谐器电路中出现的信号劣化。具体地讲,已校正的控制信号可以产生调谐器电路中减小的阻抗改变率,以防止响应于所述跃迁而在多个调谐器电路的另一个调谐器电路中出现的信号劣化。

[0076] 图 1 为示出作为根据本发明的信号处理设备的第一实施例的电视接收机的配置实例的框图。图 1 的例子为本发明的第一实施例到以上参照图 14 所描述的电视接收机的应用。在图 1 的例子中,由相同的附图标记表示与图 14 的例子中的部分相同的部分,并且将省略对它们的描述。

[0077] 在本发明的第一实施例中,分别把阻抗跃迁校正电路 31 和 32 提供在作为信号分布部分的分割器 22 与作为信号处理部分的实例的第一和第二调谐器 231 和 232 之间。

[0078] 在这一例子中,把阻抗跃迁校正电路 31 和 32 被提供在集成于第一和第二调谐器 231 和 232 中的 IC 中的前端电路 1 之外。

[0079] 由分别来自控制部分 20 的第一和第二控制信号 EN1 和 EN2 独立地控制阻抗跃迁校正电路 31 和 32。

[0080] 图 2 示出阻抗跃迁校正电路 31 或者 32 的配置实例。阻抗跃迁校正电路 31 和 32 具有类似的配置,所不同的是,阻抗跃迁校正电路 31 和 32 从控制部分 20 接收不同的控制信号,即第一控制信号 EN1 和第二控制信号 EN2。

[0081] 具体地讲,阻抗跃迁校正电路 31 或者 32 具有用于从分割器 22 接收信号的输入端 311、用于向调谐器 231 输出将要提供的输出信号的输出端 312、以及用于从控制部分 20 接收控制信号 EN1 或者 EN2 的控制端 313。

[0082] 例如,把由 MOS(金属氧化物半导体)类型的场效应晶体管(以下,将其称为 MOS 晶体管)形成的可变电阻元件 314 连接于输入端 311 和输出端 312 之间。通过时间常数电路 315 把经由控制端 313 来自控制部分 20 的控制信号 EN1 和 EN2 提供给可变电阻元件 314 的控制端(例如栅极)。

[0083] 本例中的时间常数电路 315 由电容器元件 316 和电阻 317 形成。经由电容器元件 316 把可变电阻元件 314 的控制端连接到接地端。经由电阻 317 把电容器元件 316 和可变电阻元件 314 的控制端之间的连接点连接于控制端 313。

[0084] 当不进行频带改变时,将可变电阻元件 314 设置在预先确定的电阻值。例如,当由 MOS 晶体管形成可变电阻元件 314 时,向 MOS 晶体管的栅极提供作为控制信号 EN1 或者 EN2 的电压 EA,以使得漏极-至-源极传导电阻具有预先确定的电阻值(参见图 3)。

[0085] 当在阻抗跃迁校正电路 31 和 32 之后的级中的第一和第二调谐器中进行频带改变

时,在频带改变之前,分别根据控制信号 EN1 和 EN2 把阻抗跃迁校正电路 31 和 32 的可变电阻元件 314 设置为处于关闭状态(无穷大阻抗状态)。例如,当由 MOS 晶体管形成可变电阻元件 314 时,把提供给 MOS 晶体管的栅极的控制信号 EN1 或者 EN2 设置为 0 电位,从而把 MOS 晶体管设置为处于关闭状态。

[0086] 然而,此时,当控制信号 EN1 和 EN2 步进地改变时,如图 3 中的实线所示,时间常数电路 315 使 MOS 晶体管的栅极电位连续地、温和地,而不是陡峭地改变,如图 3 中的虚线所示。

[0087] 在完成了频带改变之后,对阻抗跃迁校正电路 31 和 32 的可变电阻元件 314 加以控制,以根据相应的控制信号 EN1 和 EN2 将其返回至预先确定的电阻值的初始状态(接通状态)。

[0088] 如以下将加以描述的,阻抗跃迁校正电路 31 和 32 具有时间常数电路,当阻抗跃迁开关从接通状态跃迁至关闭状态时,以及当阻抗跃迁开关从关闭状态跃迁至接通状态时,阻抗跃迁校正电路 31 和 32 根据时间常数电路的时间常数进行跃迁。

[0089] 而且,此时,尽管控制信号 EN1 或者 EN2 步进地改变,如图 3 中实线所示,然而,时间常数电路 315 使 MOS 晶体管的栅极电位连续地、温和地,而不是陡峭地改变,如图 3 中的虚线所示。所述虚线图示了与初始控制信号 EN1 或者 EN2 相比,已校正的控制信号在第一和第二状态之间逐渐改变的例子。

[0090] 即,时间常数电路 315 把步进的陡峭的改变抑制为非陡峭改变。

[0091] 当改变第二调谐器 232 中前端电路 1 的信号开关 11A、11B 以及 11C,同时第一调谐器 231 正在操作时,由控制信号 EN2 对阻抗跃迁校正电路 32 加以控制,如图 3 中所示。

[0092] 当改变第一调谐器 231 中前端电路 1 的信号开关 11A、11B 以及 11C,同时第二调谐器 232 正在操作时,由控制信号 EN1 对阻抗跃迁校正电路 31 加以控制,如图 3 中所示。

[0093] 因此,在频带改变时,阻抗跃迁连续地、温和地,而不是陡峭地改变。从而,防止了如参照图 15A ~ 图 15C 所描述的尖峰形噪声迭加在提供给除已经进行了频带改变的调谐器之外的另一调谐器的信号上,且可以减少另一调谐器中的信号劣化。即,可以在不对操作中的另一个调谐器产生不利的噪声影响的情况下,在调谐器的前端电路 1 中进行频带改变。

[0094] 在第一实施例中,把阻抗跃迁校正电路提供在调谐器 231 和 232 的信号输入侧上。另一方面,第二实施例具有这样的配置:在频带改变开关中抑制步进的陡峭改变,并且在不在信号路径中提供诸如阻抗跃迁校正电路等的校正电路的情况下,把提供给频带改变开关的改变信号抑制为非陡峭改变。

[0095] 图 4 示出根据第二实施例的前端电路的频带改变开关的配置实例,以及用于控制针对频带改变开关的改变信号的控制电路 40。图 4 的电路 40 代表除了控制部分 20 之外形成于单芯片 IC 中的前端电路的一部分。

[0096] 图 4 的例子中的信号为平衡型(差分型)的信号。从分割器 22 向前端电路的正侧输入端 41p 和负侧输入端 41m 提供正侧输入信号  $V_{ip}$  和负侧输入信号  $V_{im}$ 。

[0097] 通过正侧输入端 41p 和负侧输入端 41m 输入的正侧输入信号  $V_{ip}$  和负侧输入信号  $V_{im}$  被提供给每个信号开关 42A、42B 以及 42C。

[0098] 信号开关 42A 是用于频带 VL 的信号开关。信号开关 42B 是用于频带 VH 的信号开关。信号开关 42C 是用于频带 U 的信号开关。控制部分 20 分别经由改变信号校正电路

43A、43B、以及 43C 向信号开关 42A 提供频带改变信号 SW1、向信号开关 42B 提供频带改变信号 SW2、以及向信号开关 42C 提供频带改变信号 SW3。

[0099] 信号开关 42A、42B 以及 42C 具有完全相同的配置。图 5 示出信号开关 42A、42B 以及 42C 中一个的配置实例。

[0100] 把正侧输入端 401 连接于 n- 型 MOS 晶体管 411 的源极, n- 型 MOS 晶体管 411 为半导体开关。把负侧输入端 402 连接于 n- 型 MOS 晶体管 411 的源极, n- 型 MOS 晶体管 411 为半导体开关。

[0101] 另外, 把电阻 413 和 414 的串联电路连接在正侧输入端 401 和负侧输入端 402 之间。把电阻 413 和 414 之间的中间连接点接地。

[0102] 把电容器元件 415 连接在 MOS 晶体管 411 的源极和栅极之间。把电容器元件 416 连接在晶体管 412 的源极和栅极之间。经由电阻 417 把 MOS 晶体管 411 的栅极连接于栅极控制端 405。经由电阻 418 把 MOS 晶体管 412 的栅极连接于栅极控制端 405。

[0103] 把电阻 419 和 420 的串联电路连接于 MOS 晶体管 411 的漏极和 MOS 晶体管 412 的漏极之间, 把电阻 413 和 414 之间的中间连接点连接于漏极控制端 406。

[0104] 经由电容器元件 421 把 MOS 晶体管 411 的漏极连接于正侧输出端 403。经由电容器元件 422 把 MOS 晶体管 412 的漏极连接于负侧输出端 404。

[0105] 关于信号源阻抗, 电阻 413、414、417、418、419 以及 420 均具有充分大的值, 优选地具有  $10\text{K}\Omega$  或者  $10\text{K}\Omega$  以上的值。

[0106] 在图 5 中的例子中, 如以上所描述的, 把 MOS 晶体管 411 和 412 的源极的直流电位始终固定在地电位 (0V)。

[0107] 如图 4 中所示, 经由改变信号校正电路 43A、43B 或者 43C 把频带改变信号 SW1、SW2 或者 SW3 提供给栅极控制端 405 和漏极控制端 406。

[0108] 改变信号校正电路 43A、43B 以及 43C 具有相同的配置。改变信号校正电路 43A、43B 以及 43C 每个都包括时间常数电路 431 和 432, 并且包括反向器 433。时间常数电路 431 由电阻 434 和电容器元件 435 构成。时间常数电路 432 由电阻 436 和电容器元件 437 构成。

[0109] 经由时间常数电路 431 把频带改变信号 SW1、SW2 或者 SW3 提供给栅极控制端 405。另外, 令频带改变信号 SW1、SW2 或者 SW3 经历反向器 433 的极性确定, 接下来, 经由时间常数电路 432 将其提供到漏极控制端 406。

[0110] 即, 补偿地向信号开关 42A、42B 以及 42C 的栅极控制端 405 和漏极控制端 406 提供控制电位, 以执行对信号开关 42A、42B 以及 42C 的开关控制。

[0111] 当作为半导体开关的 MOS 晶体管 411 和 412 接通时, 提供把栅极控制端 405 设置为高电平和把漏极控制端 406 设置为低电平的频带改变信号 SW1、SW2 或者 SW3。当 MOS 晶体管 411 和 412 关闭时, 提供把栅极控制端 405 相反地设置为低电平和把漏极控制端 406 相反地设置为高电平的频带改变信号 SW1、SW2 或者 SW3。

[0112] 在以上的第二实施例中, 经由包括时间常数电路 431 和 432 的改变信号校正电路 43A、43B 或者 43C, 分别把频带改变信号 SW1、SW2 或者 SW3 提供给信号开关 42A、42B、或者 42C。

[0113] 于是, 时间常数电路 431 和 432 把如图 6A 中所示的步进频带改变信号 SW1、SW2 或者 SW3 分别跃迁为连续地、温和地, 而不是陡峭地改变的信号, 然后将其分别提供给信号开

关 42A、42B、或者 42C。与图 6A 的初始控制信号 SW1、SW2 或者 SW3 相比，图 6B 中所示的已校正的频带改变信号图示了在第一和第二状态之间逐渐改变的已校正的控制信号的实例。

[0114] 因此，防止了把参照图 15A ~ 图 15C 所描述的尖峰形噪声迭加在提供给除已进行了频带改变的调谐器之外的另一调谐器的信号上，从而减小了所述另一调谐器中的信号劣化。

[0115] 顺便提及，为了控制信号开关 42A、42B 以及 42C 的接通与关闭，经由改变信号校正电路 43A、43B 以及 43C 向栅极控制端 405 提供频带改变信号 SW1、SW2 以及 SW3 就足够了。

[0116] 然而，如在本实施例中，当进行控制，以使得漏极控制端 406 可以关于栅极控制端 405 进行补偿电位改变时，可以获得像模拟开关一样的信号开关 42A、42B 以及 42C 的良好的失真特性曲线。

[0117] 第三实施例为第二实施例的修改实例。在第二实施例中，用于改变信号的前端电路和控制电路 40 中的频带改变开关使用了包括时间常数电路的改变信号校正电路 43A、43B 以及 43C。

[0118] 第三实施例具有改变信号校正电路，该改变信号校正电路使用了电荷泵电路而不是时间常数电路。

[0119] 图 7 是示出根据第三实施例的前端电路的频带改变开关，以及用于控制针对频带改变开关的改变信号的控制电路 40 的配置实例的图。除控制部分 20 外，也把图 7 的电路 40 集成于单芯片 IC 中，图 7 中所示的端子对应于 IC 的端子引脚。

[0120] 在图 7 中，使用相同的附图标记标识与图 4 的第二实施例中的部分相同的部分，并且将省略对它们的详细描述。信号开关 42A、42B 以及 42C 具有图 5 中所示的电路配置。

[0121] 在第三实施例中，取代第二实施例中的改变信号校正电路 43A、43B 以及 43C，向信号开关 42A、42B 以及 42C 提供改变信号校正电路 44A、44B 以及 44C。在第三实施例中，把来自小可变电流源 45 的小电流提供给改变信号校正电路 44A、44B 以及 44C 中的每一改变信号校正电路。其它配置类似于第二实施例的配置。

[0122] 改变信号校正电路 44A、44B 以及 44C 每个都具有相同的电路配置。改变信号校正电路 44A、44B 以及 44C 每个都由电荷泵电路 441 和电容器元件 442、电荷泵电路 443 和电容器元件 444、以及反向器 445 构成。把来自小可变电流源 45 的小电流分别提供给电荷泵电路 443 和电容器元件 444 中的每一个。

[0123] 分别经由改变信号校正电路 44A、44B 以及 44C，把频带改变信号 SW1、SW2 以及 SW3 提供给信号开关 42A、42B 以及 42C 的每一个的栅极控制端 405 和漏极控制端 406。

[0124] 在改变信号校正电路 44A、44B 以及 44C 中，把频带改变信号 SW1、SW2 以及 SW3 提供给电荷泵电路 441，并且令其经历反向器 445 的极性确定，然后将它们提供给电荷泵电路 443。

[0125] 电荷泵电路 441 和 443 根据输入到电荷泵电路 441 和 443 的频带改变信号 SW1、SW2 或者 SW3 控制电容器元件 442 的充电与放电。

[0126] 具体地讲，当频带改变信号 SW1、SW2 或者 SW3 处于高电平时，电荷泵电路 441 以来自小可变电流源 45 的小电流向电容器元件 442 充电。当频带改变信号 SW1、SW2 或者 SW3 处于低电平时，电荷泵电路 441 以来自小可变电流源 45 的小电流对电容器元件 442 放电。

[0127] 例如，小可变电流源 45 可具有 No. Hei 7-234731 的日本专利特开中所描述的、公

知的可变电流源的配置。在这一情况下,小可变电流源 45 向电荷泵电路 441 和 443 提供小电流,以缓慢地对电容器元件 442 和 444 充电,以及缓慢地对电容器元件 442 和 444 放电。

[0128] 顺便提及,在图 7 的例子中,可以通过经由端子引脚从 IC 外部所提供的多个位的电流值可变控制信号 CTL,把小可变电流源 45 控制为多个电流值。在图 7 的例子中,可以通过两个位的电流值可变控制信号 CTL 把小可变电流源 45 控制为四个电流值。

[0129] 把在电容器元件 442 两端得到的电压施加于栅极控制端 405。

[0130] 在频带改变时,当把频带改变信号 SW1、SW2 或者 SW3 从低电平改变为高电平,以把信号开关 42A、42B 或者 42C 从关闭状态变为接通状态时,电荷泵电路 441 开始对电容器元件 442 充电。此时,即使当频带改变信号 SW1、SW2 或者 SW3 步进地改变时,也可以使用来自小可变电流源 45 的小电流对电容器元件 442 充电,使得电容器元件 442 两端的电压根据小电流的电流值温和地提高。

[0131] 在频带改变时,当把频带改变信号 SW1、SW2 或者 SW3 从高电平改变为低电平,以把信号开关 42A、42B 或者 42C 从接通状态变为关闭状态时,电荷泵电路 441 开始对电容器元件 442 放电。此时,即使当频带改变信号 SW1、SW2 以及 SW3 步进地改变时,也可使用来自小可变电流源 45 的小电流对电容器元件 442 放电,使得电容器元件 442 两端的电压根据小电流的电流值温和地下降。

[0132] 于是,即使当频带改变信号 SW1、SW2 或者 SW3 陡峭地步进地改变时,栅极控制端 405 的栅极控制电位也温和地改变。

[0133] 另一方面,经由反向器 445 向电荷泵电路 443 提供频带改变信号 SW1、SW2 或者 SW3。因此,电荷泵电路 443 可执行关于电荷泵电路 441 的补偿操作。即,漏极控制端 406 的漏极控制电位进行关于栅极控制电位的补偿改变。

[0134] 与栅极控制电位一样,即使当频带改变信号 SW1、SW2 或者 SW3 陡峭地步进地改变时,漏极控制电位也会连续与温和地改变,因为由来自小可变电流源 45 的小电流驱动电荷泵电路 443。

[0135] 如以上所描述的,在第三实施例中,提供给信号开关 42A、42B 以及 42C 的栅极控制端 405 和漏极控制端 406 的改变控制信号温和地改变。因此,同样在第三实施例中,与第二实施例中一样,防止了把如参照图 15A ~ 图 15C 所描述的尖峰形噪声迭加在提供给除进行了频带改变的调谐器的另一个调谐器的信号上,从而减小了所述另一个调谐器中信号的劣化。

[0136] 同样在第三实施例中,由于对漏极控制端 406 进行控制,以关于栅极控制端 405 进行补偿电位改变,所以可以获得像模拟开关一样的信号开关 42A、42B 以及 42C 的良好的失真特性曲线。

[0137] 电荷泵电路 441 和 443 具有类似的配置。图 8 中示出电荷泵电路 441 和 443 的电路配置实例。

[0138] 如图 8 中所示,把 p- 型 MOS 晶体管 502 的源极和漏极以及 n- 型 MOS 晶体管 503 的漏极和源极的串联电路连接在提供电源电压 +Vcc 的电源端 501 和接地端之间。

[0139] 把 MOS 晶体管 502 的漏极和 MOS 晶体管 503 的漏极之间的连接点连接到输出端 504。经由电容器元件 442 或者 444 把输出端 504 接地,并且将输出端 504 连接到栅极控制端 405 或者漏极控制端 406。

[0140] 另外,把 p- 型 MOS 晶体管 505 的源极和漏极以及 n- 型 MOS 晶体管 506 的漏极和源极的串联电路连接在电源端 501 和接地端之间,其中,通过把 MOS 晶体管 505 的栅极和漏极互相连接,将其形成为二极管连接的配置。把 MOS 晶体管 505 的栅极和 MOS 晶体管 502 的栅极互相连接,从而形成电流镜配置。

[0141] 在这一例子中,流经 MOS 晶体管 505 的电流  $I_a$  与流经 MOS 晶体管 502 的电流  $I_c$  的比率为  $I_a : I_c = M : 1$ ,其中 M 为 1 或大于 1 的整数。

[0142] 另外,把 p- 型 MOS 晶体管 507 的漏极和源极以及 n- 型 MOS 晶体管 508 的源极和漏极的串联电路连接在电源端 501 和接地端之间,其中,通过把 MOS 晶体管 508 的栅极和漏极互相连接,将其形成为二极管连接的配置。把 MOS 晶体管 508 的栅极和 MOS 晶体管 503 的栅极互相连接,从而形成电流镜配置。

[0143] 在这一例子中,流经 MOS 晶体管 508 的电流  $I_b$  与流经 MOS 晶体管 503 的电流  $I_d$  的比率为  $I_b : I_d = M : 1$ 。

[0144] 经由开关 509 把 p- 型 MOS 晶体管 507 的栅极连接到电源端 501,并且经由开关 510 将 p- 型 MOS 晶体管 507 的栅极连接到 p- 型 MOS 晶体管 511 的栅极。

[0145] 而且,还经由开关 512,把 n- 型 MOS 晶体管 506 的栅极连接于接地端,并且将 n- 型 MOS 晶体管 506 的栅极连接到二极管连接的 n- 型 MOS 晶体管 513 的栅极。

[0146] 另外,把 p- 型 MOS 晶体管 511 的源极和漏极与 n- 型 MOS 晶体管 513 的漏极和源极的串联电路连接在电源端 501 和接地端之间。

[0147] 而且,还把 p- 型 MOS 晶体管 514 的源极和漏极连接在电源端 501 和小电流输入端 516 之间。从小可变电流源 45 向小电流输入端 516 提供参照小电流  $I_o$ 。

[0148] 把 p- 型 MOS 晶体管 511 的栅极连接到二极管连接的 p- 型 MOS 晶体管 514 的栅极,从而形成电流镜配置。

[0149] 在电荷泵电路 441 的情况下,向改变信号输入端 517 提供极性保持原状的、来自控制部分 20 的频带改变信号 SW1、SW2 或者 SW3。在电荷泵电路 443 的情况下,将来自控制部分 20 的频带改变信号 SW1、SW2、或者 SW3 的极性反向,然后将其提供到改变信号输入端 517。

[0150] 把来自改变信号输入端 517 的改变信号按保持原状的极性提供到开关 509,并且由反向器 515 将其极性反向,然后将其提供给开关 510 和开关 512。

[0151] 以下,将以电荷泵电路 441 的情况为例,描述具有上述配置的电荷泵电路的操作。

[0152] 总是从小可变电流源 45 输出参照小电流  $I_o$ 。于是,由于电流镜配置,对应于小电流  $I_o$  的电流也流经 MOS 晶体管 511 和 513。

[0153] 当把频带改变信号 SW1、SW2 或者 SW3 从低电平改变为高电平时,如图 8 中所示,开关 509 接通,且开关 510 和开关 512 关闭。

[0154] 因此,此时,由于电流镜配置,相应的电流流经 MOS 晶体管 505 和 506 的系统。然后,电流  $I_c$  流经与 MOS 晶体管 505 一起形成电流镜配置的 MOS 晶体管 502。由电流  $I_c$  对电容器元件 442 或者 444 从 0V 充电。

[0155] 当把频带改变信号 SW1、SW2 或者 SW3 从高电平改变为低电平时,开关 509 关闭,且开关 510 和 512 接通,与图 8 的状态相反。

[0156] 于是,此时,由于电流镜配置,相应的电流流经 MOS 晶体管 507 和 508 的系统。然

后,电流  $I_d$  流经与 MOS 晶体管 508 一起形成电流镜配置的 MOS 晶体管 503。由电流  $I_d$  对电容器元件 442 或者 444 从电源电压放电。

[0157] 由电容器元件 442 或者 444 的值以及电荷泵电流  $I_c$  和  $I_d$  的电流值确定完成电容器元件 442 或者 444 的充电或者放电所需的时间。

[0158] 在图 8 的例子中的电荷泵电路中,在输出级中,通过对电流镜电流比率  $M : 1$  的最佳设计,确定电容器元件 442 或者 444 的充电或者放电的电流值。通过根据电流值可变电控制信号 CTL 可变地控制小可变电流源 45,来改变参照小电流  $I_o$  的值。

[0159] 在电荷泵电路 443 的情况中,在极性反向之后,提供频带改变信号 SW1、SW2 以及 SW3,于是,与频带改变信号 SW1、SW2 以及 SW3 的高电平和低电平相关的操作是相反的。

[0160] 图 9 示出了当把频带改变信号 SW1、SW2 或者 SW3 从高电平改变为低电平时,信号开关 42A、42B 或者 42C 中的 MOS 晶体管 411 和 412 的栅极和漏极的电位的改变。在图 9 的例子中,在给定时间 = 1msec (毫秒) 时,频带改变信号 SW1、SW2 或者 SW3 从高电平改变为低电平。

[0161] 如图 9 中所示,由于电容器元件 442 的放电,栅极电位从 2V (电源电压) 逐渐地减小,并且在几毫秒之后下降至 0V (地电位)。相反地,漏极电位从 0V (地电位) 上升至 2V (电源电压)。

[0162] 图 9 中的阻抗跃迁范围旨在对应 MOS 晶体管 411 和 412 的接通电阻改变的范围。即,图 9 的例子示出:信号开关 42A、42B 或者 42C 的阻抗跃迁时间大约为 1msec ~ 几 msec。

[0163] 顺便提及,在图 9 中,各栅极电位的跃迁曲线和各漏极电位的跃迁曲线右侧的数字表示小可变电流源 45 中两个比特的电流值可变电控制信号 CTL 的代码值。具体地讲,在这一例子中,当电流值可变电控制信号 CTL 的代码值增加时,参照小电流的值减小,从而延长了充电和放电时间。

[0164] 如图 9 中所示,栅极电位的改变和漏极电位的改变不对称。其原因在于,仅由电容器元件 442 的值和电荷泵电路的电流值  $I_c$  决定 MOS 晶体管 411 和 412 的栅极电位,而 MOS 晶体管 411 和 412 的漏极电位受栅极电位的影响。

[0165] 具体地讲,当 MOS 晶体管 411 和 412 的栅极电位为高时,MOS 晶体管 411 和 412 的接通电阻为低。因此,用于充电的电流未被存储在电容器元件 444 中,而是经由 MOS 晶体管向地侧放电。因此,电容器元件 444 的电位不与时间成比例地上升。

[0166] 与图 9 相反,图 10 示出当把频带改变信号 SW1、SW2 或者 SW3 从低电平改变为高电平时信号开关 42A、42B 或者 42C 中的 MOS 晶体管 411 和 412 的栅极和漏极的电位的改变。同样,在这一情况下,给定在时间 = 1msec 时频带改变信号 SW1、SW2 或者 SW3 从低电平改变为高电平。

[0167] 顺便提及,同样如以上所描述的,为了控制信号开关 42A、42B 以及 42C 的接通与关闭,经由改变信号校正电路 43A、43B 以及 43C 把频带改变信号 SW1、SW2 以及 SW3 提供给栅极控制端 405 就足够了。

[0168] 然而,当对漏极控制端 406 进行控制,以进行关于栅极控制端 405 的补偿电位改变时,如在本实施例中,可以获得像模拟开关一样的信号开关 42A、42B 以及 42C 的良好的失真特性曲线。

[0169] 例如,图 11A 和图 11B 示出当提供给信号开关 42A 的频带改变信号 SW1 从高电平改



变为低电平时调谐器的前端电路中输入阻抗的跃迁情况。在当时间 = 1msec 时频带改变信号 SW1 从高电平改变为低电平之后, 阻抗进行了温和的 (平滑的) 跃迁, 而不是步进跃迁, 并且具有大约 2 毫秒的跃迁时间。

[0170] 例如, 图 12A 和图 12B 示出当提供给信号开关 42A 的频带改变信号 SW1 从低电平改变为高电平时调谐器的前端电路中输入阻抗的跃迁情况。同样在这一情况下, 在当时间 = 1msec 时频带改变信号 SW1 从低电平改变为高电平之后, 阻抗进行了温和的 (平滑的) 跃迁, 而不是步进的跃迁, 并且具有大约 4 毫秒的跃迁时间。

[0171] [ 实施例的效果 ]

[0172] 如以上所描述的, 根据以上所描述的实施例, 如图 11A ~ 图 12B 中所示, 当在调谐器 231 或者 232 中进行了频带改变时进行了跃迁的输入阻抗具有连续和温和的, 而不是步进的陡峭跃迁的跃迁特性曲线。

[0173] 因此, 即使当未在分割器 22 的输出端之间进行良好的隔离时, 调谐器也可以在不劣化操作中的另一个调谐器的所接收信号的情况下执行频带改变操作。

[0174] [ 其它实施例与修改的例子 ]

[0175] 用于把提供给信号开关 42A、42B 以及 42C 的频带改变信号 SW1、SW2 以及 SW3 从步进信号抑制为连续和温和地改变的信号的改变信号校正电路并不局限于上述实施例。

[0176] 例如, 可以把提供给栅极控制端 405 的栅极控制电位和提供给漏极控制端 406 的漏极控制电位跃迁为 PWM (脉冲宽度调制) 信号, 并且可以在开关改变时连续地和温和地改变 PWM 信号的脉冲宽度。

[0177] 顺便提及, 尽管以上描述中的场效应晶体管为 MOS 型, 然而, 场效应晶体管显然并不仅局限于 MOS 型。

[0178] 在上述实施例中, 作为信号处理部分的调谐器具有三个信号开关。然而, 当然信号开关的数目也可以为一个或两个, 或者四个或四个以上。在一个信号开关的情况下, 进行是否把信号处理部分连接到信号分布部分的输出端的选择。

[0179] 另外, 在上述实施例中, 仅示出向连接到信号分布部分的多个输出侧的所有信号处理部分提供信号开关的情况。然而, 并不需要向所有信号处理部分提供信号开关。当向连接于信号分布部分的多个输出侧的信号处理部分中的至少一个提供信号开关时, 可以应用本发明。

[0180] 上述实施例为其中把本发明应用于用于接收电视广播信号的设备的实例。然而, 本发明显然并不局限于接收电视广播的情况。本发明可应用于其中经由信号分布部分把所接收的信号提供给多个信号处理部分, 而且信号处理部分具有一个或多个信号开关的所有情况。

[0181] 本领域技术人员应该理解: 可以依据设计要求和其它因素, 对本发明进行多种修改、组合、部分组合以及变更, 只要这些修改、组合、部分组合以及变更处于所附权利要求或者其等效物的范围内即可。

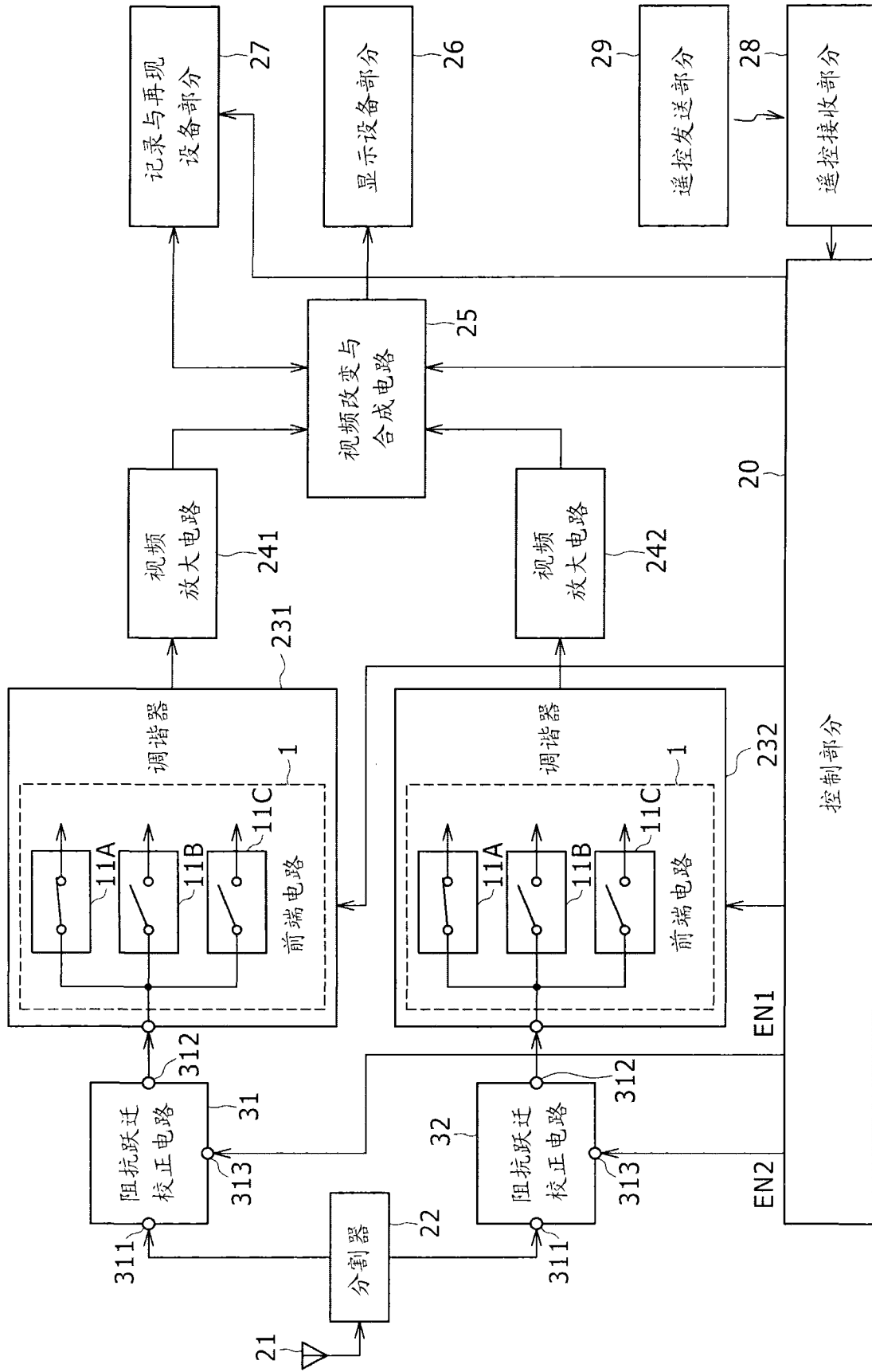


图 1

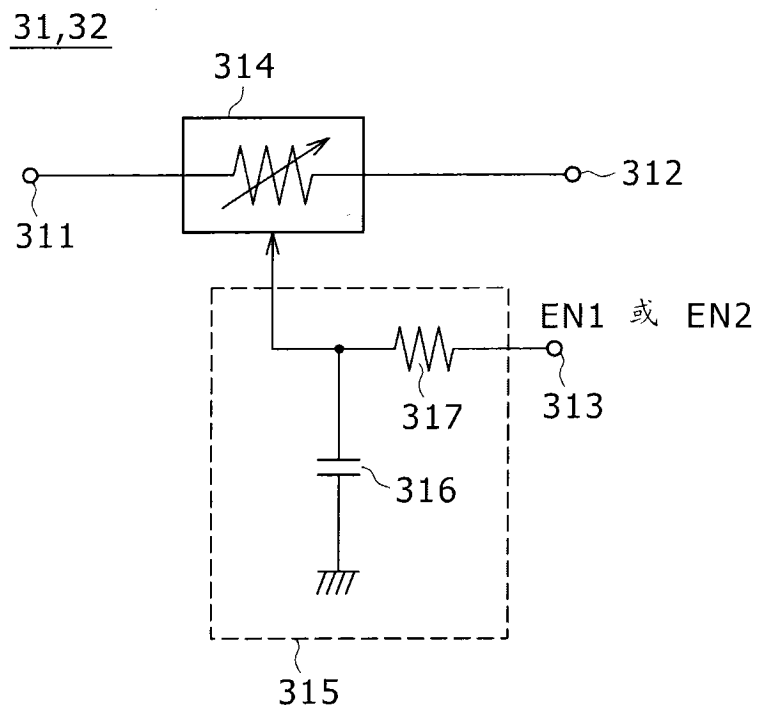


图 2

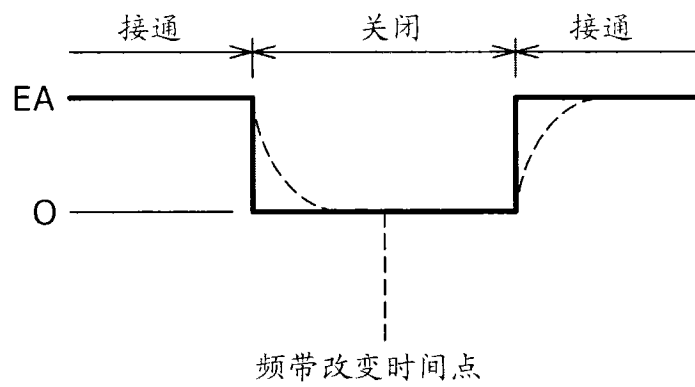


图 3

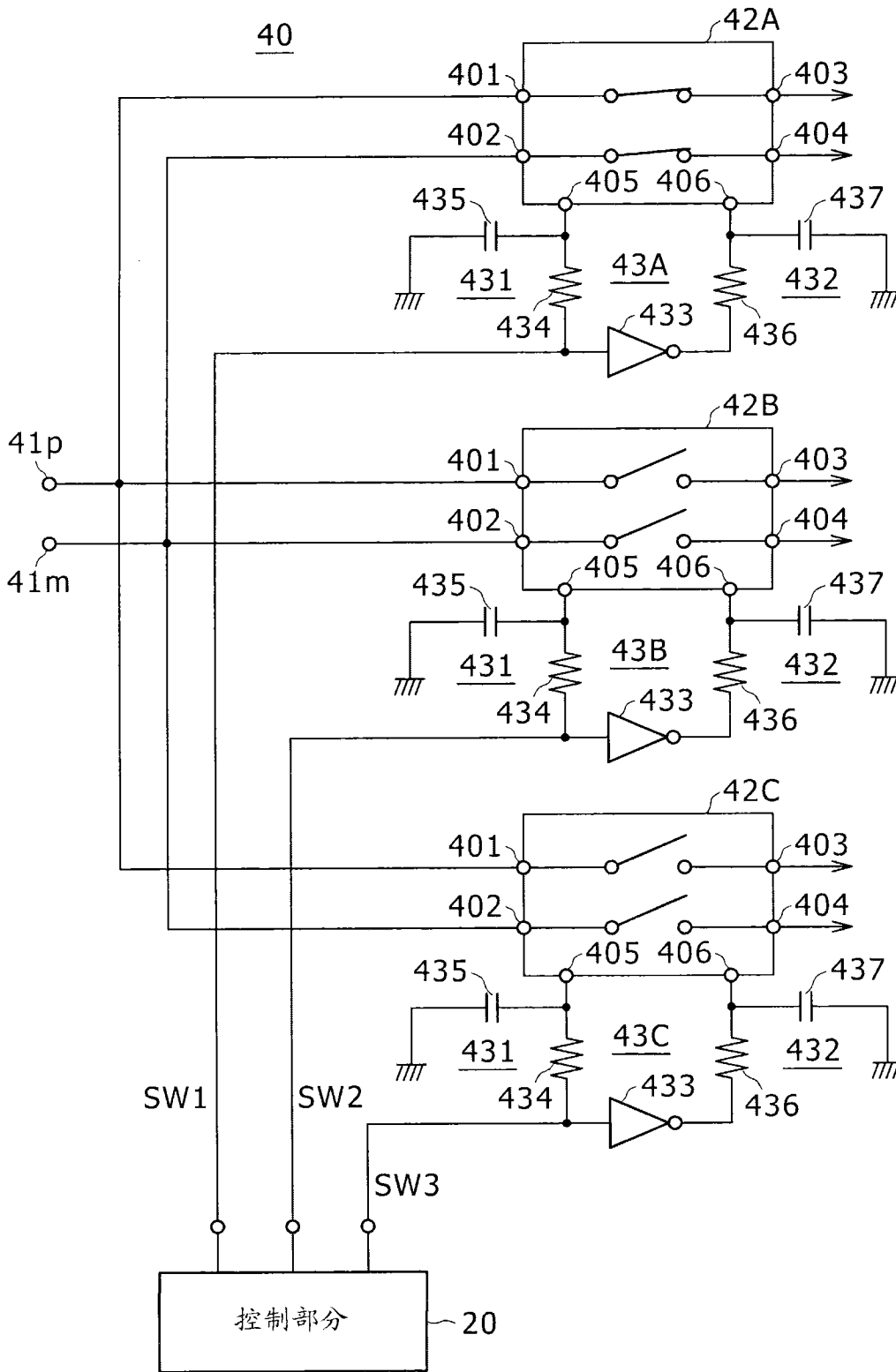


图 4

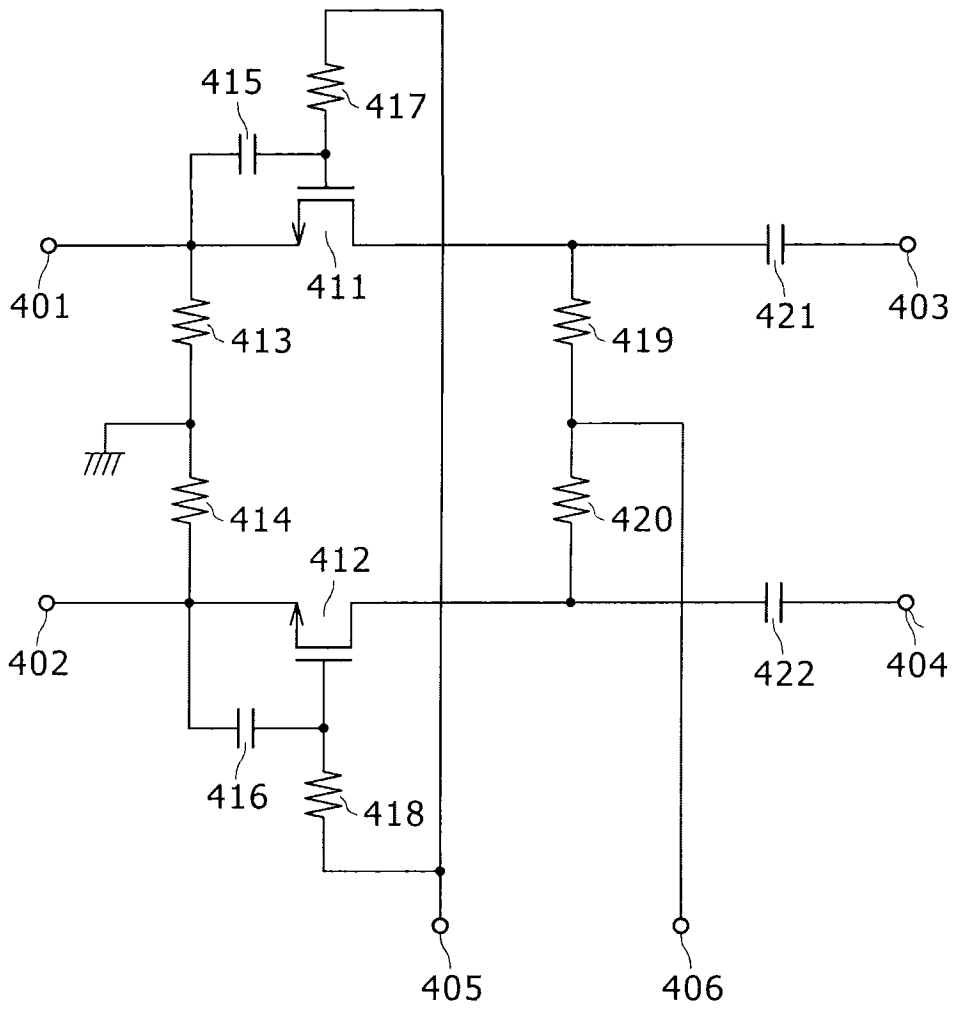
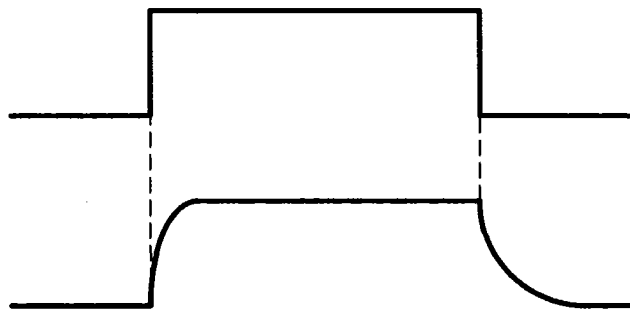


图 5

图 6A SW1,SW2 或 SW3

图 6B



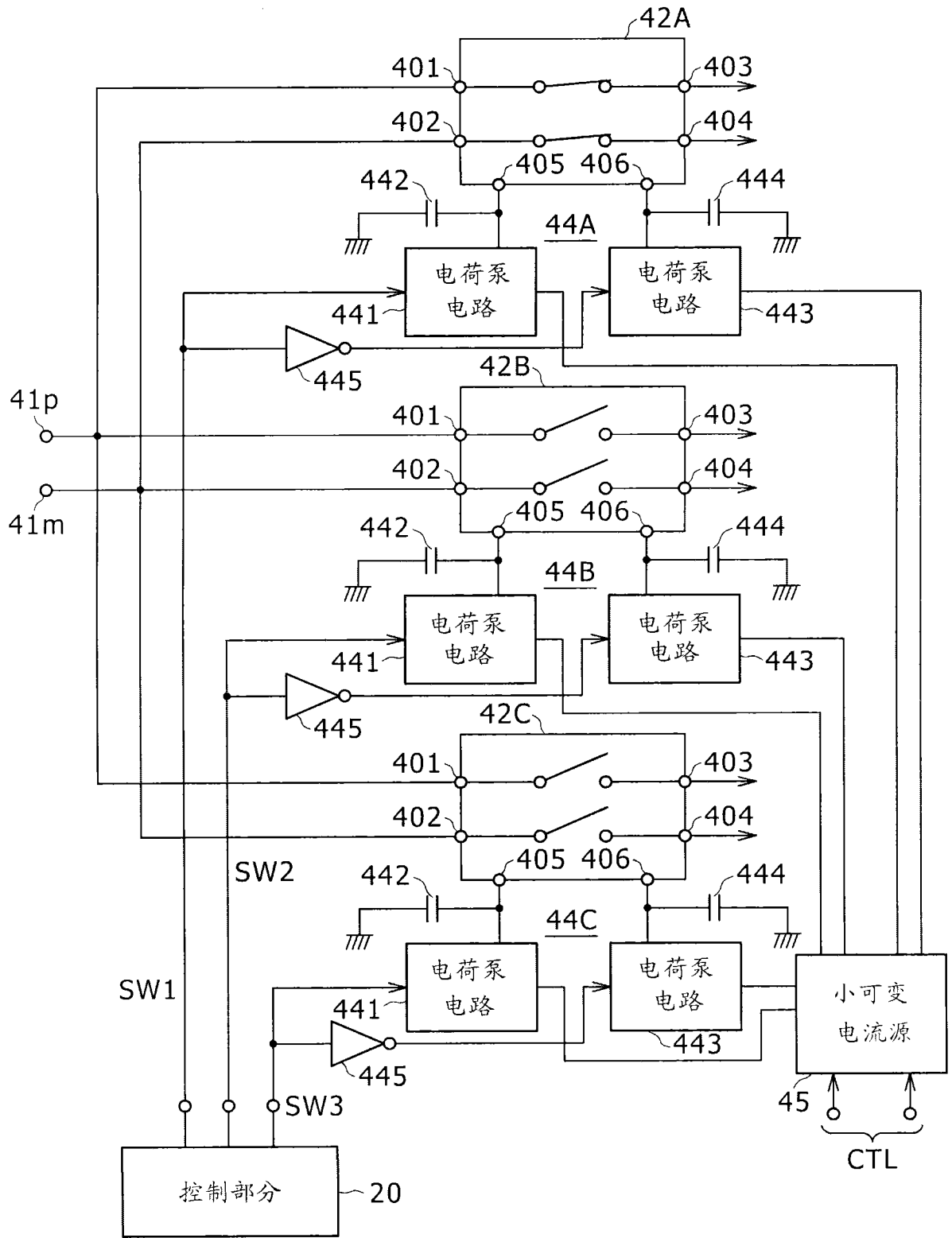


图 7

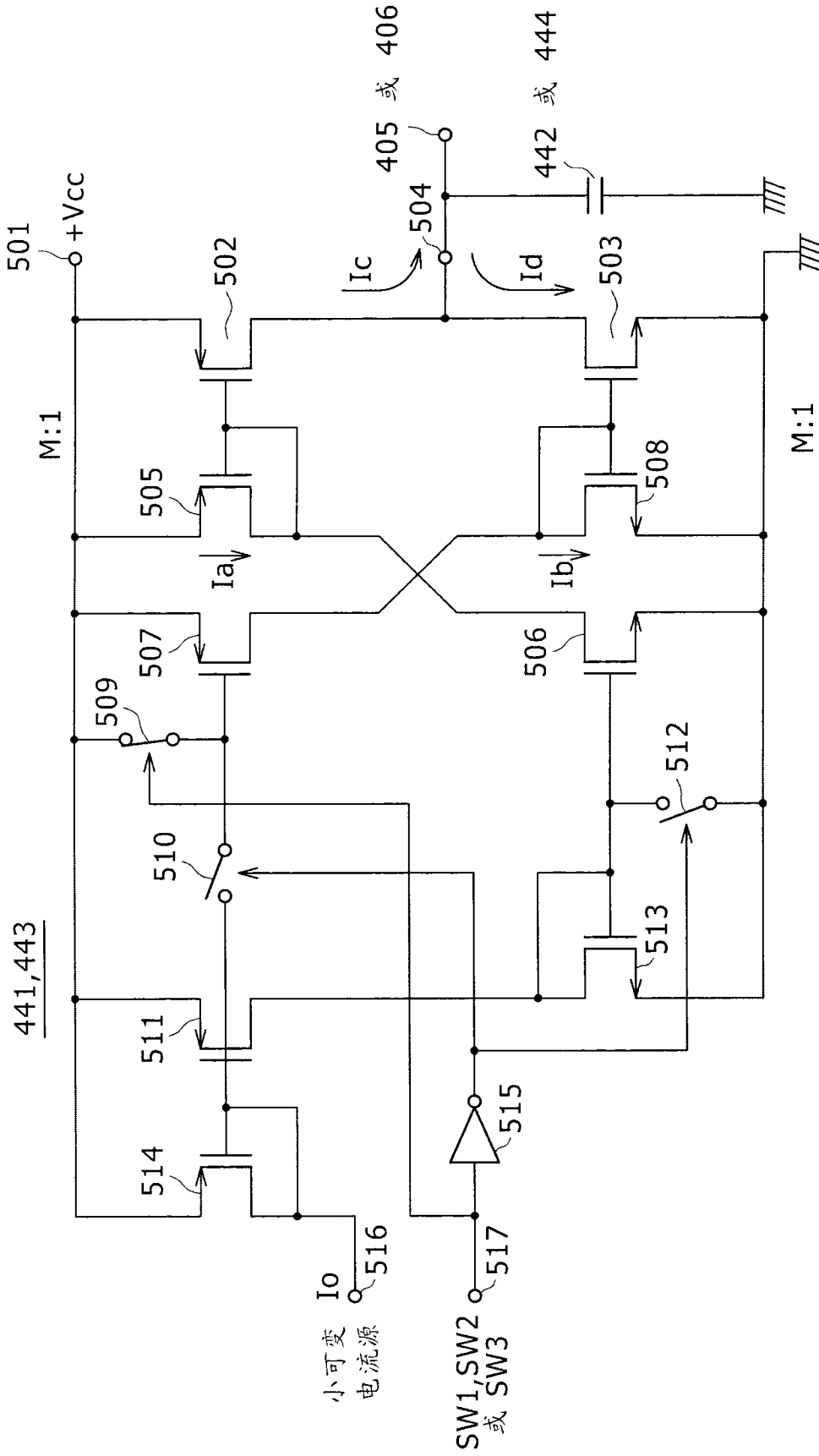


图 8

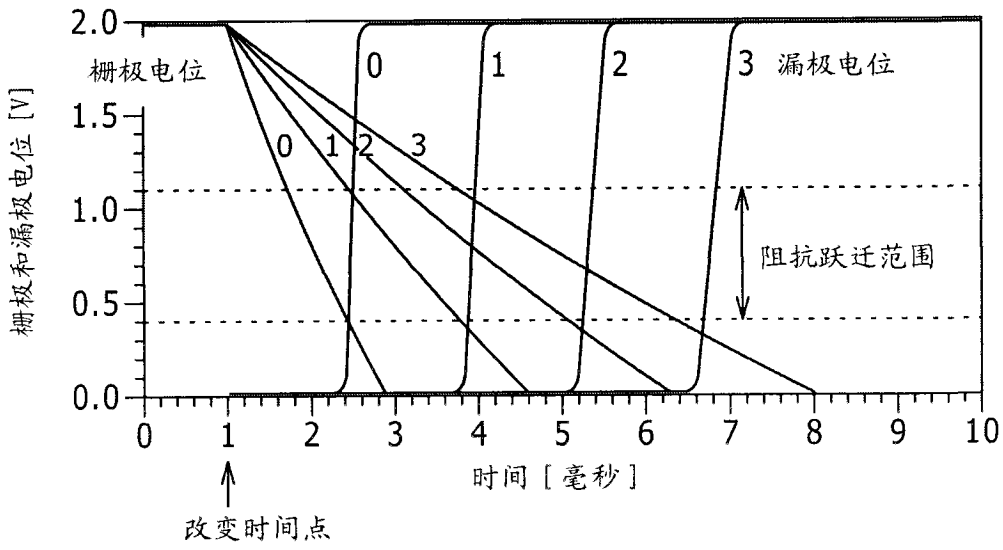


图 9

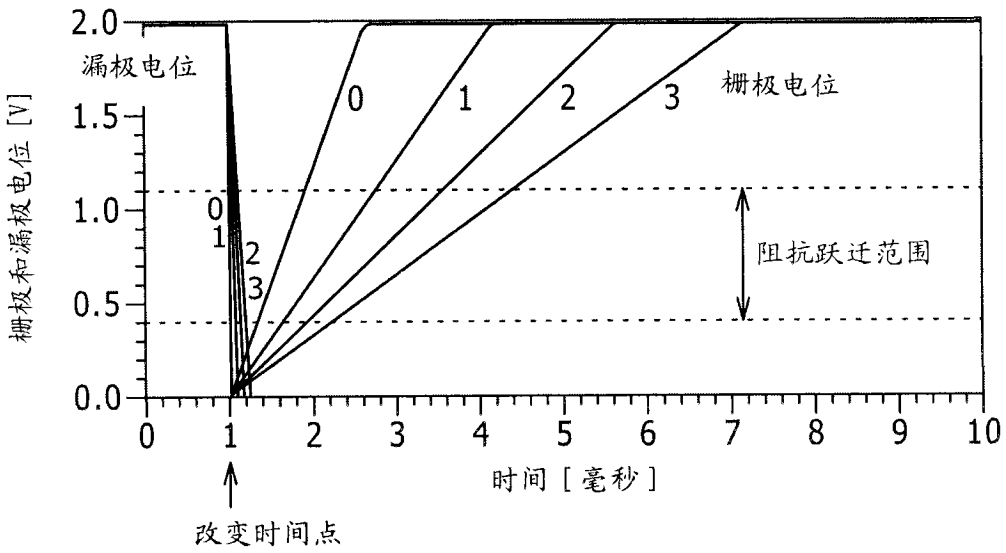


图 10



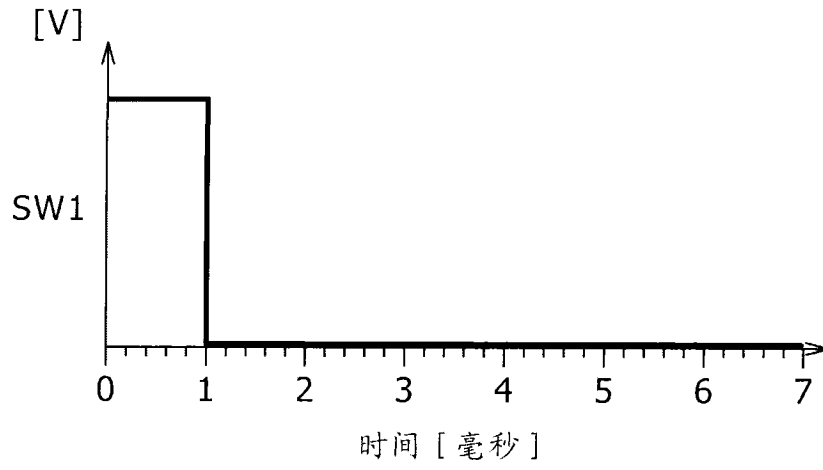


图 11A

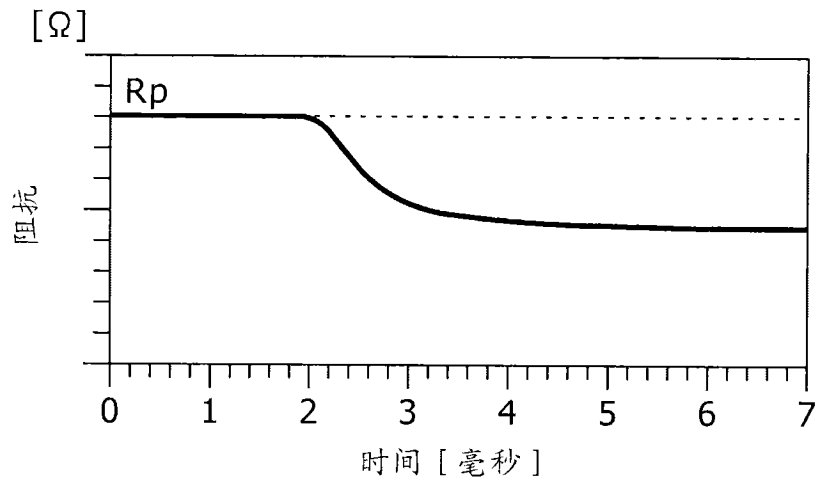


图 11B

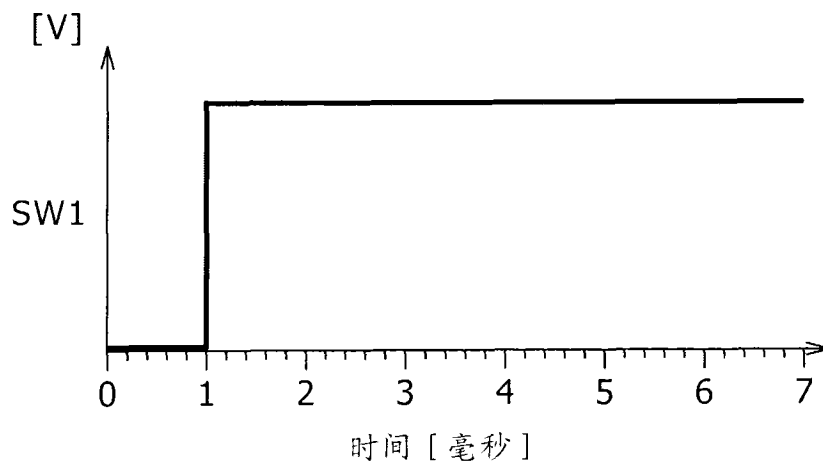


图 12A

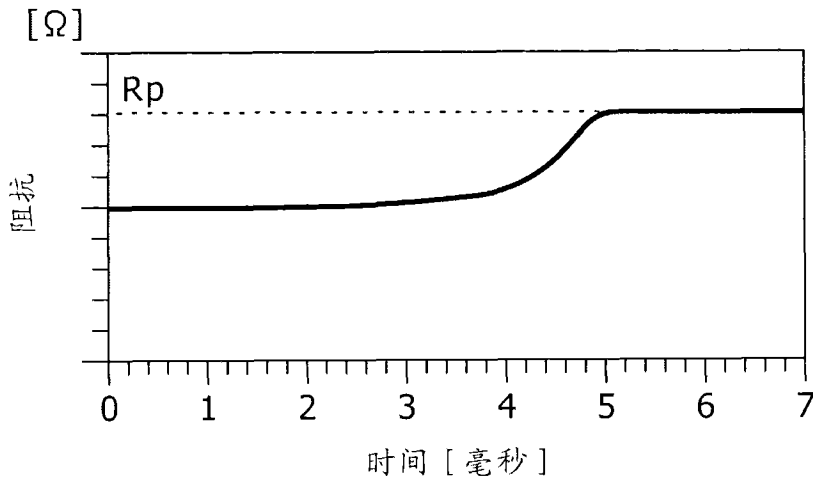


图 12B

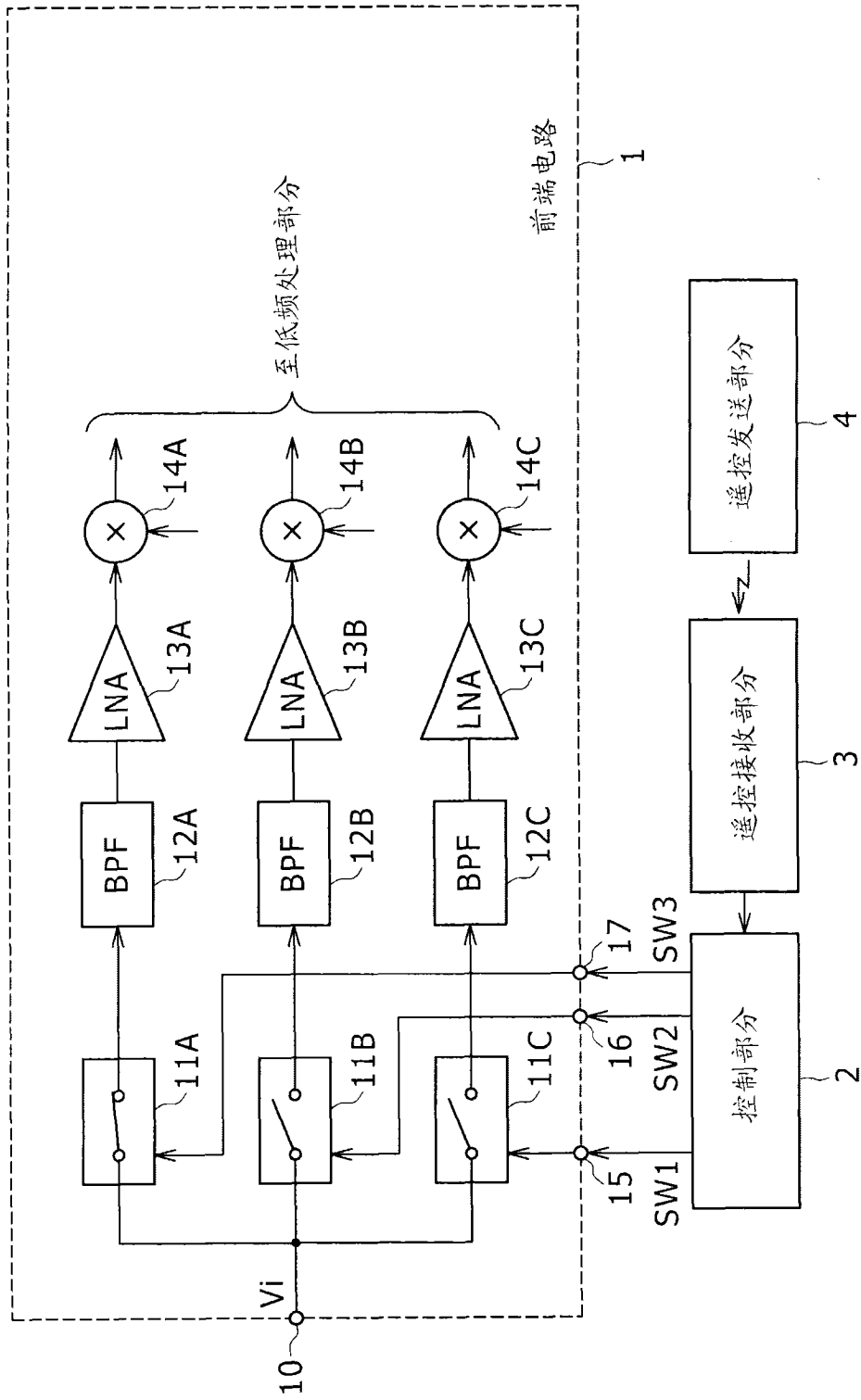


图 13

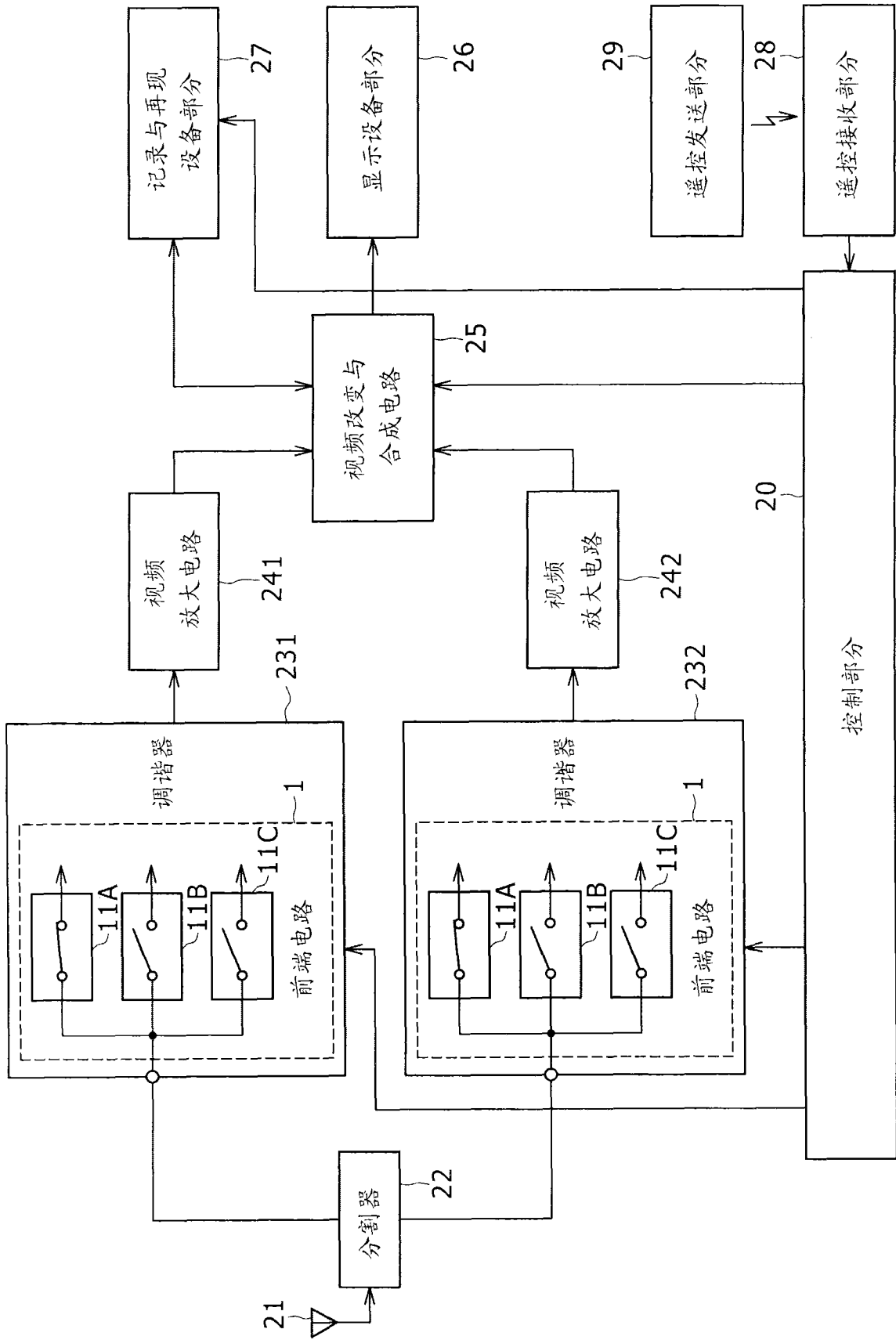


图 14

图 15A

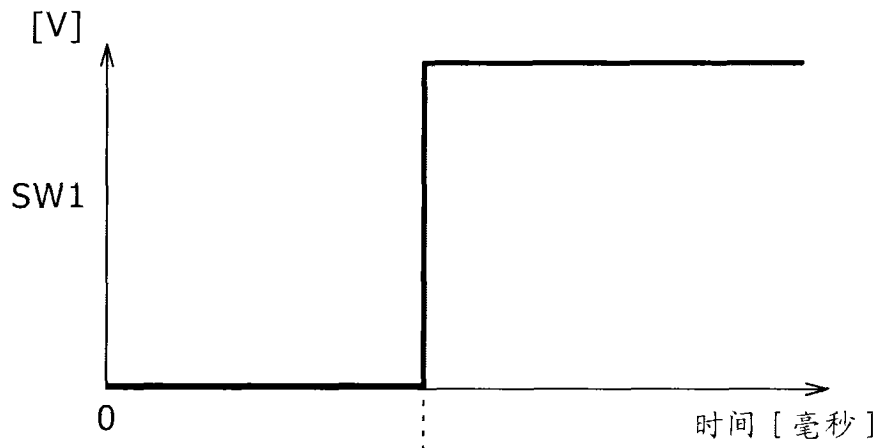


图 15B

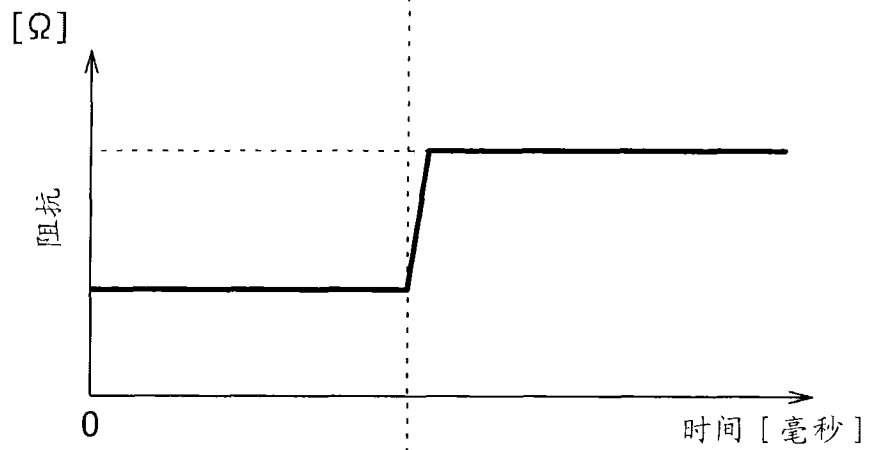


图 15C

