(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3547320号
(P3547320)
(45)発行日　平成16年7月28日(2004.7.28)　(24)登録日　平成16年4月23日(2004.4.23)

(51)Int.Cl.[7]　F I
H01L 21/338　H01L 29/80　H
H01L 21/203　H01L 21/203　M
H01L 29/201　H01L 29/203
H01L 29/778
H01L 29/812

請求項の数 3　(全 9 頁)

(21)出願番号　特願平10-234548
(22)出願日　平成10年8月20日(1998.8.20)
(65)公開番号　特開2000-68497(P2000-68497A)
(43)公開日　平成12年3月3日(2000.3.3)
審査請求日　平成14年10月8日(2002.10.8)

(73)特許権者　000005290
古河電気工業株式会社
東京都千代田区丸の内２丁目６番１号
(74)代理人　100090022
弁理士　長門　侃二
(72)発明者　吉田　清輝
東京都千代田区丸の内２丁目６番１号　古河電気工業株式会社内

審査官　渕　真悟

最終頁に続く

(54)【発明の名称】ＧａＮ系化合物半導体装置

(57)【特許請求の範囲】
【請求項１】
ＧａＮ系化合物半導体から成り２次元電子ガス層が形成される活性層と、前記活性層の上層にｎ型不純物を拡散したＧａＮまたはＡｌＧａＮにＡｓおよび／またはＰが1×10^{18}～$1\times10^{20}cm^{-3}$の濃度でドープされて成る電子供給層を有し、前記活性層に$In_xGa_{1-x}N_{1-y-z}As_yP_z$（ただし、０≦ｘ≦０．７，０≦ｙ≦０．３，０≦ｚ≦０．３、ただし、ｙとｚが同時に０となることはない）で表される化合物半導体を用いることを特徴とするＧａＮ系化合物半導体装置。
【請求項２】
前記活性層と前記電子供給層の少なくとも一方には、さらにＩｎがドープされていることを特徴とする請求項１記載のＧａＮ系化合物半導体装置。
【請求項３】
前記ＧａＮ系化合物半導体装置が高電子移動度トランジスタである請求項１または２記載のＧａＮ系化合物半導体装置。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明はＧａＮ系化合物半導体装置に関し、さらに詳しくは高電子移動度トランジスタ（ＨＥＭＴ）に使用できる半導体装置に関する。
【０００２】

【従来の技術】
近年、Ｓｉに比べて電子移動度の大きいＧａＡｓに着目して、半絶縁性の基板の表面に高純度のＧａＡｓ層（活性層）を形成し、さらにその上層にｎ型不純物を拡散したＡｌＧａＡｓ層（電子供給層）をヘテロ接合した素子構造を有する高電子移動度トランジスタ（以下、「ＨＥＭＴ」という）の開発が行われている。
【０００３】
このようなＨＥＭＴにおいては、電子供給層中のドナーがイオン化して電子が発生し、この電子が電子親和力の大きなＧａＡｓから成る活性層に移って、電子供給層と接する活性層の表層に、いわゆる２次元電子ガス層が形成される。
そして、上記２次元電子ガス層は高純度なＧａＡｓ層中に存在しているため、イオン化したドナーによって電子がクーロン散乱を受ける問題はなく、上記２次元電子ガス層が高移動度チャンネルとなってトランジスタを動作させることができる。従って、このような素子構造を有するＨＥＭＴは高出力マイクロ波素子として期待されている。
【０００４】
さらに最近では、ＧａＮを利用したＨＥＭＴの開発も行われている。ＧａＮは結晶中の電子移動度はＧａＡｓに比べて低いものの、ヘテロ接合させた場合に上記２次元電子ガス層に閉じ込められる電子密度がＧａＡｓより約１０倍大きく、極めて実現性の高いＨＥＭＴを製造することができる。このようなＧａＮ系化合物を用いたＨＥＭＴの素子構造の一例を図４に示す。
【０００５】
図４において、サファイアから成る半絶縁性基板１６の表面に、ＡｌＮバッファ層１４が形成され、さらにその上層に高純度ＧａＮ層（活性層）１２と、ｎ型のＡｌＧａＮ層（電子供給層）１０がこの順で形成されている。そして、電子供給層１０の上層にはSiO_2から成る酸化膜２２が形成され、その一部をエッチングしてＡｕＧｅ／Ｎｉから成るソース電極２０ａ、ドレイン電極２０ｂ、およびゲート電極２０ｃが電子供給層１０の上に形成されている。
【０００６】
この素子では、電子供給層１０の電子が活性層１２に移り、電子供給層１０と接する活性層１２の表層にはこれらの電子から成る２次元電子ガス層ｅが形成されてチャンネルとなっている。この場合、２次元電子ガス層ｅにおいて電子を高速で移動させるためには、活性層１２の結晶中に電子の移動を妨げる不純物や結晶欠陥がないことが必要である。
【０００７】
【発明が解決しようとする課題】
しかしながら、上記したＧａＮ結晶をエピタキシャル成長させる場合、ＧａＮ結晶中のＮ原子の蒸気圧がＧａ原子の蒸気圧に比べて高いためにＮ原子が選択的に蒸発してしまい、結晶中に空孔が発生するという問題が生じる。そして、上記空孔の発生に伴って結晶中に多量の格子欠陥が生起され、格子振動によって電子の散乱源となるので、結晶中の電子移動度が低下することになる。
【０００８】
一般に、ＩＩＩ－Ｖ族化合物のエピタキシャル成長においては、蒸気圧の高いＶ族元素が選択的に蒸発して結晶に格子欠陥が生じるのを防止するため、成長室の雰囲気中にＶ族元素の蒸気を導入してＶ族元素の蒸発を補償する、いわゆる蒸気圧制御法が用いられている。
しかしながら、この方法によってＧａＡｓやＧａＰの完全結晶を得ることはできるものの、ＡｓやＰに比べてさらに蒸気圧が高いＮ原子から構成されるＧａＮの完全結晶を得るのは困難であり、ＧａＮ系化合物半導体の格子欠陥を低減させるには至っていない。
【０００９】
本発明は、上記した問題を解決することができるＧａＮ系化合物半導体装置の提供を目的とする。
【００１０】

【課題を解決するための手段】
上記した目的を達成するために、請求項１記載の本発明においては、ＧａＮ系化合物半導体から成り２次元電子ガス層が形成される活性層と、前記活性層の上層にｎ型不純物を拡散したＧａＮまたはＡｌＧａＮにＡｓおよび／またはＰが1×10^{18}～$1\times10^{20}cm^{-3}$の濃度でドープされて成る電子供給層を有し、前記活性層に$In_xGa_{1-x}N_{1-y-z}As_yP_z$（ただし、$0\leqq x\leqq0.7$，$0\leqq y\leqq0.3$，$0\leqq z\leqq0.3$、ただし、ｙとｚが同時に０となることはない）で表される化合物半導体を用いることを特徴とするＧａＮ系化合物半導体装置が提供される。
【００１１】
また、請求項２記載の本発明においては、前記活性層と前記電子供給層の少なくとも一方には、さらにＩｎがドープされていることを特徴とするＧａＮ系化合物半導体装置が提供される。
【００１２】
【発明の実施の形態】
本発明は、ＧａＮ系化合物半導体をＨＥＭＴ素子に用いる場合において、２次元電子ガス層が形成される活性層のみならず、その上層の電子供給層の格子欠陥をも低減させることによって、電子移動度を向上させることを特徴とする。さらに、活性層のバンドギャップを電子供給層に比べて低下させ、電子の２次元電子ガス層への閉じ込め効果を増大させることを特徴とする。本発明の半導体装置の構造を図１に示す。
【００１３】
図１において、半絶縁性のＳｉ基板８の表面に、ＧａＮバッファ層６と高純度ＧａＮ層４がこの順で形成されている。
基板８は、半絶縁性の材料であればよく、Ｓｉの他に、例えばサファイア（Al_2O_3）を用いることができる。
バッファ層６は、その上層に各種の膜をエピタキシャル形成させる際に、界面での結晶配列の不整合を防止するためのものであり、例えばＧａＮやＡｌＮを用いることができる。
【００１４】
また、高純度ＧａＮ層４は、その上層にエピタキシャル形成させる膜の結晶性を向上させるためのものである。
そして、ＧａＮ層４の上層には活性層２が形成されている。活性層２は、ＧａＮ系化合物半導体から成っていて、具体的にはＧａＮＡｓ、ＧａＮＰ、またはＧａＮＡｓＰで表される化合物を用いることができる。
【００１５】
ここで、上記化合物の組成を$GaN_{1-x-y}As_xP_y$で表した場合に、$0\leqq x\leqq0.5$、$0\leqq y\leqq0.3$の関係式を満たしているのが好ましい（ただし、ｘとｙが同時に０となることはない）。ＡｓおよびＰがこの関係式で規定される量より少ない場合には、結晶の格子欠陥が増加して電子移動度が低下するとともに、バンドギャップを低下させることができなくなる。一方、ＡｓおよびＰの量が多い場合には、結晶性が低下して結晶の相分離が起こり、均一な混晶が得られなくなるからである。
【００１６】
さらに、活性層２の上層には電子供給層１が形成されている。電子供給層１は、ｎ型不純物を拡散したＧａＮまたはＡｌＧａＮにＡｓおよび／またはＰが1×10^{18}～$1\times10^{20}cm^{-3}$の濃度でドープされている。ここで、ｎ型不純物としては、例えばＳｉ、Ｓｎ、Ｇｅを用いることができる。
ＡｓおよびＰのドーパント濃度が$1\times10^{18}cm^{-3}$より低い場合には、ＧａＮ結晶中の格子欠陥を低減させることができず、電子移動度が低下する。一方、ドーパント濃度が$1\times10^{20}cm^{-3}$を超える場合には、電子供給層１のバンドギャップ等の特性が変化してしまう。なお、ＡｓおよびＰを同時にドープする場合には、両者の濃度の合計が上記範囲となっていることが必要である。
【００１７】

このように、電子供給層１と活性層２をヘテロ接合することによって、電子供給層１から活性層２へ電子が移り、活性層２の表層に２次元電子ガス層ｅが形成される。
さらに、電子供給層１に酸化膜を成膜し、その一部をエッチングして、図示しないソース電極、ドレイン電極、およびゲート電極を電子供給層１の表面に装荷することにより、ＨＥＭＴを作成することができる.
本発明の半導体装置においては、少なくとも活性層２とその上層に電子供給層１を有していればよく、活性層２の下層には種々の皮膜が形成されていてもよい。

【００１８】

例えば、活性層２の下層にｎ型不純物を拡散したＧａＮ系化合物半導体膜等を形成させてもよい。ｎ型不純物を拡散したＧａＮ結晶は、後述するＡｓやＰを添加した本発明のＧａＮ系化合物半導体と同様に、Ｎ原子の蒸発に基づく格子欠陥が低減されているので、その上層の活性層２の電子移動度をさらに向上させることができる。

【００１９】

次に、本発明において、活性層２および電子供給層１を構成するＧａＮ結晶にＡｓおよびＰを添加することによって、結晶中の格子欠陥が低減する理由について説明する。
上記したように、通常のＧａＮ層においては、Ｎ原子の蒸発に伴って結晶に空孔が発生し、格子欠陥が形成されて電子を散乱してしまう。一方、ＧａＮ結晶にＮ原子より蒸気圧が低いＡｓおよびＰを添加すると、Ｎ原子が蒸発した後の空孔にＡｓおよびＰが侵入して空孔を埋めるため、結果的にＧａＮ結晶中の格子欠陥が低減することになる。さらに、ＡｓおよびＰは、Ｎ原子と物理・化学的性質が近似しているＶ族元素であるので、ＧａＮ結晶の特性を劣化させることもない。

【００２０】

この結果、２次元電子ガス層中の電子は結晶中の格子欠陥によって散乱されることがなく、高移動度チャンネルとなってＨＥＭＴを動作させることができるようになる。
さらに、本発明において、活性層２のバンドギャップを電子供給層１に比べて低下させて、２次元電子層ｅへの電子の閉じ込め効果を増大させる機構について説明する。

【００２１】

活性層２を構成するＧａＮ結晶にＡｓおよびＰを添加すると、この半導体は直接遷移型半導体となって、そのバンドギャップはＧａＮ結晶単体の値である３．４ｅＶから、最低１．０ｅＶまで低下する。図２は、本発明の半導体装置のエネルギーバンドを模式的に示している。
図２において、電子供給層１のバンドギャップをE_1、高純度ＧａＮ層４のバンドギャップをE_4とする。ＡｓおよびＰを添加した活性層２のバンドギャップはE_2となっていて、電子供給層１との接合面で大きなバンドエネルギの不連続が生じている。従って、活性層２には、電子供給層１から供給された多数の電子９が閉じ込められ、２次元電子ガス層ｅが形成されることになる。

【００２２】

一方、ＡｓおよびＰを添加しない場合、活性層２のバンドギャップE_2は図示仮想線で表されるようになり、電子供給層１とのバンドエネルギの不連続は小さくなって、閉じ込められる電子の数が少なくなる。
このように、ＧａＮ結晶にＡｓおよびＰを添加したものを活性層２に用いることによって、２次元電子ガス層ｅに閉じ込められる電子密度を向上させることができる。

【００２３】

さらに、本発明においては、活性層２と電子供給層１の少なくとも一方に、さらにＩｎをドープしてもよい。ＩｎＧａＮ結晶中では、電子移動度がＧａＮ結晶単体の約３倍（３０００cm^2／Ｖ・ｓｅｃ）に向上すると考えられるからである。
活性層２におけるＩｎの添加量は、結晶の組成を$In_xGa_{1-x}N_{1-y-z}As_yP_z$で表した場合に、$0 \leqq x \leqq 0.7$、$0 \leqq y \leqq 0.5$、$0 \leqq z \leqq 0.3$の関係式を満たすのが望ましい（ただし、ｙとｚが同時に０となることはない）。Ｉｎの添加量がこの関係式で規定される量より少ない場合には上記効果が十分に得られず、添加量が多い場合には

結晶の混晶が不均一となり結晶性が低下するからである。
【００２４】
また、電子供給層１におけるＩｎの添加量は、1×10^{18}～$1\times10^{21}cm^{-3}$となっているのが好ましい。添加量がこの範囲より少ない場合には上記効果が十分に得られず、添加量が多い場合には大きなバンドギャップの差が得にくいからである。
本発明の半導体装置は、有機金属による分子線エピタキシ法（ＭＢＥ）によって形成すればよく、また、有機金属を用いた化学気相蒸着法（ＭＯＣＶＤ）で形成することもできる。
【００２５】
以下に、図１で示した半導体装置をＭＢＥによって製造する場合の方法を説明する。
まず、所定のＭＢＥ装置に基板８を設置する。基板温度は８５０℃程度とするのがよい。
そして、Ｇａのソースとして例えば金属Ｇａもしくはトリメチルガリウムを、Ｎのソースとして例えばジメチルヒドラジンもしくはアンモニアを用い、基板８上にバッファ層６、およびＧａＮ層４を成長させる。
【００２６】
次に、Ｇａのソースとして例えば金属Ｇａもしくはトリメチルガリウムを、Ｎのソースとして例えばジメチルヒドラジンもしくはアンモニアを、Ａｓのソースとして例えばアルシン（AsH_3）、金属Ａｓもしくはトリメチルヒ素を、Ｐのソースとして例えばホスフィン（PH_3）、金属Ｐもしくはトリメチルリンを用い、ＧａＮ層４上に、ＧａＮＡｓＰから成る活性層２を成長させる。
【００２７】
さらに、上記Ｇａ、Ｎ、ＡｓおよびＰの分子ビームに加えて、Ａｌソースとして例えば金属Ａｌもしくはトリメチルアルミニウムを、Ｓｉソースとして例えば金属Ｓｉもしくはシラン（SiH_4）を用い、活性層２上に、ｎ型ＡｌＧａＮ系化合物から成る電子供給層１を成長させる。
なお、活性層２および電子供給層１を成長させる際に、ＡｓおよびＰの供給圧力を変えてＡｓおよびＰの添加量を調整することができる。またＡｓおよびＰの噴出セルのシャッタを適宜閉じることによって、ＡｓまたはＰのみを添加した膜を成長させることもできる。
さらに、電子供給層１を成長させる際にＡｌの噴出セルのシャッタを閉じることによって、ｎ型ＧａＮ層を成膜させることもできる。
【００２８】
活性層２および電子供給層１に、さらにＩｎを添加した膜を成長させる場合には、上記各ソースに加えて、Ｉｎソースとして例えば金属Ｉｎもしくはトリメチルインジウムを用いればよい。
そして、上記半導体装置の表面に酸化膜を形成させる。酸化膜としては、例えばプラズマＣＶＤによって成長させたSiO_2膜を用いることができる。さらに、酸化膜表面をマスクし、レジストによって所定のパターンを作成しエッチングを行う。
【００２９】
さらに、SiO_2膜をエッチングして露出させた電子供給層１の表面に、例えばＮｉ下地層の上にＡｕＧｅ層を蒸着して電極（ソース電極、ドレイン電極、ゲート電極）を形成させて、本発明の半導体装置を用いたＨＥＭＴが製造される。
【００３０】
【実施例】
比較例１
ＭＢＥによって、図３で示した半導体装置を製造した。
まず、所定のＭＢＥ装置内にＳｉ基板８を設置した。
Ｇａのソースとして金属Ｇａ（5×10^{-7}Torr）、Ｎのソースとしてジメチルヒドラジン（5×10^{-5}Torr）を用い、温度６４０℃で基板８上に厚さ５０Åのバッファ層６を成膜した。
【００３１】

次に、これらの供給を停止して温度を８５０℃に昇温してから、Ｇａのソースとして金属Ｇａ（５×１０$^{-7}$Ｔｏｒｒ）、Ｎのソースとしてアンモニア（５×１０$^{-5}$Ｔｏｒｒ）を用い、バッファ層６上に厚さ１μｍの高純度ＧａＮ層４を成膜した。
そして、金属Ｇａを上記圧力で供給し、アンモニアの供給圧力を２×１０$^{-5}$Ｔｏｒｒに減圧しながら、さらにＡｓのソースとしてアルシン（３×１０$^{-7}$Ｔｏｒｒ）、Ｐのソースとしてホスフィン（４×１０$^{-8}$Ｔｏｒｒ）、ｎ型不純物としてＳｉ（４×１０$^{-9}$Ｔｏｒｒ）を用いて、高純度ＧａＮ層４上に厚さ２０００Åのｎ型不純物拡散層３を成膜した。このｎ型不純物拡散層３の組成は、$GaN_{0.88}As_{0.1}P_{0.02}$となっている。

【００３２】

さらに、Ｓｉの供給を止め、他のソースは上記圧力のまま供給して、ＧａＮＡｓＰ層３の上に厚さ１００Åの活性層２を成膜した。この活性層２はｎ型不純物を含有せず、その組成は、$GaN_{0.8}As_{0.15}P_{0.05}$となっている。
ここで、これらの供給を停止して温度を８００℃に降温してから、Ａｌのソースとして金属Ａｌ（１×１０$^{-7}$Ｔｏｒｒ）、Ｇａのソースとして金属Ｇａ（５×１０$^{-7}$Ｔｏｒｒ）、Ｎのソースとしてアンモニア（５×１０$^{-5}$Ｔｏｒｒ）、Ａｓのソースとしてアルシン（８×１０$^{-9}$Ｔｏｒｒ）、Ｐのソースとしてホスフィン（７×１０$^{-9}$Ｔｏｒｒ）を用い、さらにｎ型不純物としてＳｉ（８×１０$^{-9}$Ｔｏｒｒ）を用いて、活性層２の上に厚さ５００Åの電子供給層１を成膜した。

【００３３】

以上のようにして、ＡｌＧａＮ／ＧａＮＡｓＰ系の半導体装置を製造した。
この半導体装置の表面を光学顕微鏡で観察したところ、極めて平滑となっていた。
次に、この半導体装置の電子移動度をホール測定によって測定したところ、室温（３００Ｋ）で６００cm^2／Ｖ・ｓｅｃ、７７Ｋで７８００cm^2／Ｖ・ｓｅｃとなった。ホール測定は、試料を５ｍｍ角程度の大きさに切り出して四隅に電極を取り付け、３Ｋガウス程度の磁場中に設置して、磁場をかけたときとかけないときの各電極間の電位差を比較し、磁場によるホール起電力を求めることによって半導体の移動度およびキャリア濃度を求める方法である。

【００３４】

さらに、この半導体の結晶性をフォトルミネッセンスにより評価した。室温で励起光にＨｅ－Ｃｄレーザを用い、３５０～８００ｎｍの波長範囲で測定を行ったが、ＧａＮ結晶の格子欠陥に基づく深い準位の発光は測定されなかった。

【００３５】

実施例１

次に、図３で示したＡｌＧａＮ／ＩｎＧａＮＡｓＰ系の半導体装置を製造した。
まず、ＭＢＥによって比較例１と同一条件で、Ｓｉ基板８上に、ＧａＮバッファ層６および高純度ＧａＮ層４を成膜した。
次に、温度８５０℃において、Ｇａのソースとして金属Ｇａ（５×１０$^{-7}$Torr）、Ｎのソースとしてアンモニア（２×１０$^{-5}$Torr）、Ａｓのソースとしてアルシン（２×１０$^{-8}$Torr）、Ｐのソースとしてホスフィン（２×１０$^{-8}$Torr）、Ｉｎのソースとして金属Ｉｎ（１×１０$^{-7}$Torr）を用い、さらにｎ型不純物としてＳｉ（４×１０$^{-9}$Torr）を用いて、高純度ＧａＮ層４上に厚さ２０００Åのｎ型不純物拡散層３を成膜した。このｎ型不純物拡散層３の組成は、$In_{0.1}Ga_{0.9}N_{0.98}As_{0.01}P_{0.01}$となっている。

【００３６】

さらに、Ｓｉの供給を止め、他のソースは上記圧力のまま供給して、ｎ型不純物拡散層３の上に厚さ１００Åの活性層２を成膜した。この活性層２はｎ型不純物を含有せず、その組成は、$In_{0.1}Ga_{0.9}N_{0.98}As_{0.01}P_{0.01}$となっている。
次に、比較例１と同様の条件で、活性層２の上に電子供給層１を成膜した。

【００３７】

この半導体装置の表面を光学顕微鏡で観察したところ、極めて平滑でとなっていた。

次に、この半導体装置の電子移動度を測定したところ、室温（３００Ｋ）で５８０ｃｍ^2／Ｖ・ｓｅｃ、７７Ｋで７０００ｃｍ^2／Ｖ・ｓｅｃとなった。
さらに、この半導体の結晶性をフォトルミネッセンスにより評価したところ、ＧａＮ結晶の格子欠陥に基づく深い準位の発光は測定されなかった。

【００３８】

比較例２

実施例１の半導体装置において、活性層２を成膜する際に、ＡｓおよびＰの供給を停止し、ＧａＮ単体の結晶とした。
その結果、この半導体装置の電子移動度は、室温（３００Ｋ）で２００㎠／Ｖ・sec、７７Ｋで８００㎠／Ｖ・secとなり、本発明の半導体装置の値に比べて大幅に低下した。

【００３９】

さらに、この半導体の結晶性をフォトルミネッセンスにより評価したところ、ＧａＮ結晶の格子欠陥に基づく深い準位の発光が測定された。
以上のことから、本発明の半導体装置においては、ＧａＮ結晶の格子欠陥が低減されているために電子の散乱源が減少し、電子移動度が向上したものと考えられる。

【００４０】

なお、本発明においては、上記の皮膜の組み合わせに限らず、例えばＧａＮ／ＧａＮＡｓＰ系半導体装置や、ＩｎＡｌＧａＮ／ＩｎＧａＮＡｓ系半導体装置等を製造することもできる。

【００４１】

【発明の効果】

以上の説明で明らかなように、本発明の半導体装置は、電子供給層および活性層を構成するＧａＮ結晶中の格子欠陥を低減させた結果、電子移動度を大幅に向上させることができ、高電子移動度トランジスタ（ＨＥＭＴ）に好適に使用できる。

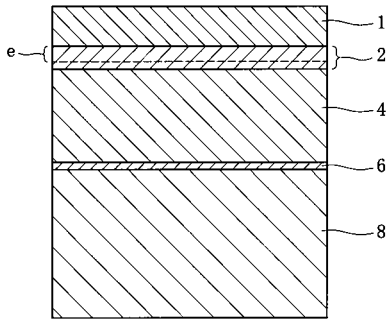
【図面の簡単な説明】

【図１】本発明の半導体装置の一例を示す断面図である。
【図２】本発明の半導体装置のエネルギーバンドを模式的に示す図である。
【図３】本発明の半導体装置の別の例を示す断面図である。
【図４】従来の半導体装置を用いた高電子移動度トランジスタ（ＨＥＭＴ）の一例を示す断面図である。

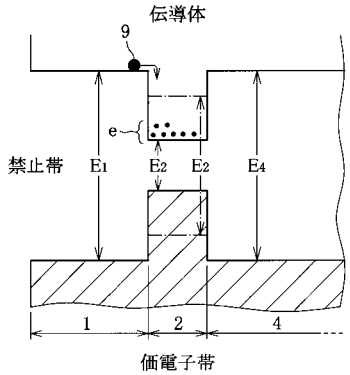
【符号の説明】

１　電子供給層
２　活性層
３　ｎ型不純物拡散層
４　高純度ＧａＮ層
６　ＧａＮバッファ層
８　基板

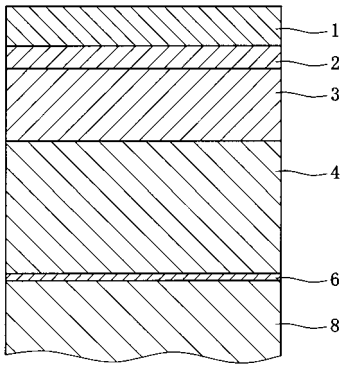
【図１】


e
1
2
4
6
8

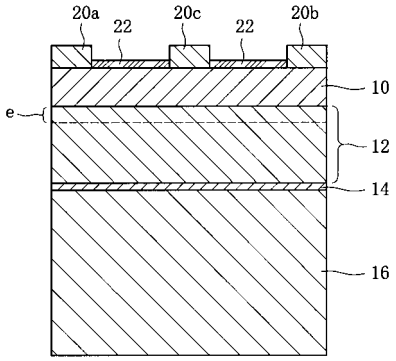
【図２】


伝導体
9
e
禁止帯
E1
E2
E2
E4
1
2
4
価電子帯

【図３】


1
2
3
4
6
8

【図４】


20a
22
20c
22
20b
10
e
12
14
16

フロントページの続き

(56)参考文献 特開平１０－１８９９４４（ＪＰ，Ａ）
特開平０５－２４３６１４（ＪＰ，Ａ）
M. Asif Khan, A. Bhattarai, J. N. Kuznia, D.T.Olson, "High electron mobility transistor based on a GaN-AlxGa1-xN heterojunction", Applied Physics Letters, １９９３年 ８月 ３０日, Vol.63, No.9, pp.1214-1215
T.-F.Wu,B.P.Keller,S.Keller,D.Kapolnek,P.Kozodoy,S.P.Denbaars,U.K. Mishra, "Very high breakdown voltage and large transconductance realized on GaN heterojunction field effect , Applied Physics Letters, １９９６年 ９月 ２日, Vol.69, No.10, pp.1438-1440,
T.-F.Wu,B.P.Keller,S.Keller,D.Kapolnek,P.Kozodoy,S.P.Denbaars,U.K. Mishra, "Very high breakdown voltage and large transconductance realized on GaN heterojunction field effect transistors", Applied Physics Letters, １９９６年 ９月 ２日, Vol.69, No.10, pp.1438-1440

(58)調査した分野(Int.Cl.^{7}, ＤＢ名)

H01L 21/338
H01L 29/778
H01L 29/80-29/812
H01L 29/201
H01L 21/203
Web of Science