

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第4368920号  
(P4368920)

(45) 発行日 平成21年11月18日(2009.11.18)

(24) 登録日 平成21年9月4日(2009.9.4)

(51) Int.Cl.	F 1
HO3K 7/08 (2006.01)	HO3K 7/08 G
HO3M 3/02 (2006.01)	HO3K 7/08 E
HO3F 3/217 (2006.01)	HO3M 3/02 HO3F 3/217

請求項の数 5 (全 11 頁)

(21) 出願番号	特願2007-513151 (P2007-513151)
(86) (22) 出願日	平成17年4月13日 (2005.4.13)
(65) 公表番号	特表2007-537664 (P2007-537664A)
(43) 公表日	平成19年12月20日 (2007.12.20)
(86) 国際出願番号	PCT/US2005/012397
(87) 国際公開番号	W02005/114838
(87) 国際公開日	平成17年12月1日 (2005.12.1)
審査請求日	平成20年4月2日 (2008.4.2)
(31) 優先権主張番号	10/845,949
(32) 優先日	平成16年5月14日 (2004.5.14)
(33) 優先権主張国	米国(US)

(73) 特許権者	504199127 フリースケール セミコンダクター イン コーポレイテッド アメリカ合衆国 78735 テキサス州 オースティン ウィリアム キャノン ドライブ ウエスト 6501
(74) 代理人	100116322 弁理士 桑垣 衡
(72) 発明者	ミドヤ、パラブ アメリカ合衆国 60067 イリノイ州 パラタイン ウエスト ヒル ロード 765

最終頁に続く

(54) 【発明の名称】 積分ノイズ・シェーピングによるデジタルPWM信号発生器を有する装置および方法

## (57) 【特許請求の範囲】

## 【請求項1】

デジタル・パルス幅変調(PWM)信号を生成するための装置であって、ランダム周期信号を生成するためのランダム周期信号発生器と、少なくともデジタル信号、前記ランダム周期信号、および遅延デジタル信号に応答して補正デジタル信号を生成するノイズ・シェーピング・ユニットと、前記補正デジタル信号、前記ランダム周期信号、および量子化クロック信号に応答して第1のデューティ比信号および第2のデューティ比信号を生成するデューティ比量子化器と、

第1および第2のデューティ比信号および量子化クロック信号に応答して、それぞれ正および負のPWM信号を生成するPWMカウンタと、を備える装置。

## 【請求項2】

前記ノイズ・シェーピング・ユニットが、前記第1および第2のデューティ比信号の関数として、所定のオーディオ帯域の外側の帯域に、前記デューティ比量子化器による量子化ノイズをさらに再分配する請求項1に記載の装置。

## 【請求項3】

前記デューティ比量子化器が、前記ランダム周期信号の左の半周期および右の半周期の両方に対する前記第1および第2のデューティ比信号を計算する請求項1に記載の装置。

## 【請求項4】

前記PWMカウンタが、それぞれ第1および第2のデューティ比信号が表す量子化クロック

10

20

ク・サイクルの数をカウントすることにより正および負の PWM 信号を生成する請求項 1 に記載の装置。

**【請求項 5】**

デジタル・パルス幅変調 ( PWM ) 信号を生成するための方法であって、

デジタル信号を受信するステップと、

ランダム周期発生器によりランダム周期信号を生成するステップであって、同ランダム周期信号がランダム周期を有し、左の半周期および右の半周期を含むステップと、

前記ランダム周期に基づいて適応係数を計算するステップと、

第 1 の発生器を使用して前記ランダム周期の左の半周期に対する第 1 の関数を計算するステップと、

第 2 の発生器を使用して前記ランダム周期の左の半周期に対する第 2 の関数を計算するステップと、

前記左の半周期に対する前記第 2 の関数により誤差信号を推定するステップと、

前記デジタル信号と前記左の半周期に対する前記推定誤差信号とを加算するステップと、

前記左の半周期に対する第 1 および第 2 のデューティ比を量子化して正および負の PWM 信号の前記左の半周期に対する量子化クロック・カウントを確立するステップと、

前記第 1 の発生器を使用して前記ランダム周期の右の半周期に対する第 1 の関数 ( $f_1, f_2, f_3, f_4$ ) を計算するステップと、

前記第 2 の発生器を使用して前記ランダム周期の右の半周期に対する第 2 の関数 ( $I_1, I_2, I_3, I_4$ ) を計算するステップと、

前記右の半周期に対する前記第 2 の関数により誤差信号を推定するステップと、

前記デジタル信号と前記右の半周期に対する前記推定誤差信号とを加算するステップと、

前記右の半周期に対する第 1 および第 2 のデューティ比を量子化して、正および負の PWM 信号の右の半周期に対する量子化クロック・カウントを確立するステップと、を含む方法。

**【発明の詳細な説明】**

**【技術分野】**

**【0001】**

本発明は、デジタル増幅器に関し、特にパルス幅変調 ( PWM ) 信号の干渉およびノイズの低減に関する。

**【背景技術】**

**【0002】**

デジタル・オーディオ・アンプの場合には、デジタル信号をアナログ構成要素に変換するためパルス幅変調 ( PWM ) がよく使用される。このタイプのデジタル・オーディオ・アンプは、多くの場合、デジタル PWM オーディオ・アンプと呼ばれる。デジタル PWM オーディオ・アンプは、例えば、携帯電話およびハイエンド・デジタル・オーディオ機器のような種々の用途に使用することができる。

**【0003】**

多くのデジタル PWM オーディオ・アンプは、クラス D デジタル増幅器と呼ばれる特殊なクラスの増幅器である。典型的なクラス D デジタル増幅器の場合には、パルス幅変調を行なうために、三角形発振器 ( triangle oscillator ) のような固定周波数信号発生器が、デジタル・オーディオ入力と一緒に使用される。パルス幅変調された信号は、增幅され、電磁障害 ( EMI ) を低減するために低域フィルタに送られる。低域フィルタの使用は EMI 障害を除去するための実行可能な方法であるが、また低域フィルタを使用すると、さらに広くスペースが必要になり、デジタル・オーディオ・アンプのコストが増大する。多くのローエンド携帯電話用途の場合にはコストが増大しては困るので、信号の品質を改善する一方でコストを低減するために使用することができる別の方法が考慮の対象になる。

10

20

30

40

50

**【発明の開示】****【発明が解決しようとする課題】****【0004】**

それ故、デジタル増幅器内のEMIおよび量子化ノイズを低減する改良形のデジタル増幅器が求められている。

**【課題を解決するための手段】****【0005】**

以下に本発明については説明するが、これは単に例示としてのものであり、本発明は添付の図面により制限されない。図面中、類似の参照番号は類似の要素を示す。図面中の要素は簡単にはっきり示すためのもので、必ずしも正確に縮尺されていない。例えば、本発明のある実施形態の理解を助けるために、図面内のいくつかの要素の寸法は他の要素に対して誇張してある。10

**【0006】**

本発明の一実施形態の場合には、デジタル増幅装置は、デジタル・パルス幅変調(PWM)信号を生成するための、積分ノイズ・シェーピングによるデジタルPWM信号発生器および電力段を含む。PWM信号発生器は、デジタルPWM信号を発生する際に、補正したデジタル信号入力の量子化ノイズを所定のオーディオ帯域の外側の帯域に再分配するために、デジタル信号入力およびランダム周期信号に応答する。電力段は、増幅したデジタルPWM信号を供給するためにデジタルPWM信号に応答する。

**【0007】**

本発明の一実施形態の場合には、デジタル・パルス幅変調(PWM)信号を生成するための装置は、ランダム周期信号発生器と、ノイズ・シェーピング・ユニットと、デューティ比量子化器と、PWMカウンタとを含む。ランダム周期信号発生器はランダム周期信号を生成する。ノイズ・シェーピング・ユニットは、補正した信号を発生するために、少なくともデジタル信号、ランダム周期信号、および遅延デジタル信号に応答する。デューティ比量子化器は、補正したデジタル信号、ランダム周期信号、および量子化クロック信号に応答し、第1のデューティ比信号および第2のデューティ比信号を生成する。PWMカウンタは、それぞれ、第1および第2のデューティ比信号および量子化クロック信号に応答し、正および負のPWM信号を生成する。20

**【0008】**

本発明の一実施形態の場合には、デジタル・パルス幅変調(PWM)信号を発生するための方法を提供する。デジタル信号を受信する。ランダム周期信号がランダム周期発生器により発生し、ランダム周期信号は左の半周期および右の半周期を含む。ランダム周期に基づいて適応係数が計算される。第1の発生器は、ランダム周期の左の半周期に対する第1の関数を計算するために使用される。第2の発生器は、ランダム周期の左の半周期に対する第2の関数を計算するために使用される。誤差信号が、左の半周期に対する第2の関数により推定される。受信デジタル信号と左の半周期に対する量子化クロック・カウントを確立するために、左の半周期に対して第1および第2のデューティ比が量子化される。第1の発生器は、ランダム周期の右の半周期に対する第1の関数を計算するために使用される。第2の発生器は、ランダム周期の右の半周期に対する第2の関数を計算するために使用される。40 誤差信号は、右の半周期に対する第2の関数により推定される。受信デジタル信号と右の半周期の推定誤差信号とが加算される。正および負のPWM信号の右の半周期の量子化クロック・カウントを確立するために、右の半周期に対して第1および第2のデューティ比が量子化される。

**【発明を実施するための最良の形態】****【0009】**

図1は、本発明の一実施形態によるデジタル増幅器100である。デジタル増幅器100は、デジタル・ソース102と、積分ノイズ・シェーピングによるデジタル・パルス幅変調信号発生器(DPSG)110と、電力段118と、負荷126とを含む。デジタル

10

20

30

40

50

・ソース 102 は、CD プレーヤ、デジタル・オーディオ・テープ・プレーヤ、携帯電話、デジタル・カー・ラジオ等のようなデバイスを含むことができる。一実施形態の場合には、負荷 126 はオーディオ・スピーカであってもよい。本発明の他の実施形態は、他のタイプの負荷を使用することができる。

#### 【0010】

動作中、デジタル・ソース 102 は、DPSG110 にデジタル信号 106 を供給する。デジタル信号 106 は、例えば、パルス符号変調 (PCM) 信号またはパルス密度変調 (PDM) 信号のような形のデジタル入力であってもよい。DPSG110 は、デジタル信号 106 を受信し、電磁障害 (EMI) を低減するためにランダム周期発生器を使用し、量子化によるノイズの量を低減するために積分ノイズ・シェーピングを使用する。DPSG110 は、増幅のためにデジタル PWM 信号 114 を電力段 118 に供給する。電力段 118 は、デジタル PWM 信号 114 を増幅し、増幅した PWM 信号 122 をオーディオ出力として負荷 126 に供給する。

#### 【0011】

図 2 は、本発明の一実施形態によるデジタル增幅器 100 である。デジタル增幅器 100 の DPSG110 は、ノイズ・シェーピング・ユニット 147 と、ランダム周期発生器 130 と、デューティ比量子化器 134 と、パルス幅変調 (PWM) カウンタ 172 とを含む。ノイズ・シェーピング・ユニット 147 は、遅延ブロック 146 と、誤差積分增幅器 142 と、加算器 164 と、適応係数発生器 143 とを含む。

#### 【0012】

動作中、DPSG110 は、デジタル・ソース 102 からデジタル信号 106 を受信する。デジタル信号 106 は、ノイズ・シェーピング・ユニット 147 の遅延ブロック 146、加算器 164、および誤差積分增幅器 142 に供給される。一実施形態の場合には、遅延ブロック 146 は、デジタル信号 106 およびランダム周期発生器 130 が発生したランダム周期信号 132 の持続時間（ランダム周期 132）により制限された遅延量により遅延デジタル信号 106 を受信する。一実施形態の場合には、ランダム周期信号 132 は、独立可変周期信号を含むことができ、サイクル毎に変化することができる。遅延量は、ランダム周期 132 の 1/2（ランダム半周期 132）により誤差積分增幅器 142 で正規化される。正規化された遅延量は遅延比と呼ぶことができる。遅延デジタル信号 162 は、誤差積分增幅器 142 に供給される。

#### 【0013】

遅延ブロック 146 にランダム周期 132 を供給する他に、ランダム周期発生器 130 は、デューティ比量子化器 134、誤差積分增幅器 142 および適応係数発生器 143 にランダム周期 132 を提供する。適応係数発生器 143 は、適応係数 145 を発生するためにランダム周期 132 を使用する。次に、適応係数 145 は、誤差積分增幅器 142 に供給される。

#### 【0014】

ノイズ・シェーピング・ユニット 147 の誤差積分增幅器 142 は、ランダム周期 132、遅延ブロック 146 から遅延デジタル信号 162、デジタル・ソース 102 からデジタル信号 106、適応係数発生器 143 から適応係数 145、PWM カウンタ 172 から PWM 信号 184、および PWM カウンタ 172 から PWM 信号 180 を受信する。誤差積分增幅器 142 は、誤差信号（推定誤差）176 を発生するために一連のノイズ・シェーピング動作（図 3 のところでさらに詳細に説明する）を行う。推定誤差 176 は、遅延デジタル信号 162 および PWM 信号の差間のノイズ・シェーピング誤差（すなわち、PWM 信号 180 と PWM 信号 184 との間の違い）を表す。一実施形態の場合には、遅延デジタル信号 162 と PWM 信号差の間の誤差が、適応係数 145 およびデジタル信号 106 により、誤差積分增幅器 142 の積分部分により整形されたノイズである。一実施形態の場合には、デューティ比 136 およびデューティ比 137 に対応するデューティ比は、PWM 信号 180 および PWM 信号 184 により誤差積分增幅器 142 により入手することができる。他の実施形態の場合には、デューティ比 136 およびデューティ比 137

10

20

30

40

50

を、直接、誤差積分増幅器 142（図示せず）に供給することができる。加算器 164 は、推定誤差 176 およびデジタル信号 106 を受信し、補正デジタル信号 168 を発生するために加算を行う。補正デジタル信号 168 は、ランダム周期 132 および量子化クロック信号 190 と一緒に、デューティ比量子化器 134 に供給される。

#### 【0015】

デューティ比量子化器 134 は、加算器 164 から補正デジタル信号 168 を受信し、ランダム周期発生器 130 からランダム周期 132 を受信し、量子化クロック 191 から量子化クロック信号 190 を受信し、デューティ比 136 およびデューティ比 137 を発生する。一実施形態の場合には、デューティ比 136 およびデューティ比 137 は、ランダム周期 132 のサイクルの左半分（左の半周期）、およびランダム周期 132 のサイクルの右半分（右の半周期）の両方に対して計算される。一実施形態の場合には、デューティ比量子化器 134 は、デューティ比 137 を生成するために、（ランダム周期 132 の左の半周期の補正デジタル信号 168 に対応する）PWM 信号 180 の予測した量子化バージョン、およびランダムな半分の周期（左の半周期に対応するランダム周期 132 の半分）の持続時間を使用する。同様に、デューティ比量子化器 134 は、デューティ比 136 を生成するために、（ランダム周期 132 の左の半周期の補正デジタル信号 168 に対応する）PWM 信号 184 の予測した量子化バージョン、およびランダムな半分の周期（左の半周期に対応するランダム周期 132 の半分）の持続時間を使用する。右の半周期の場合には、デューティ比量子化器 134 は、デューティ比 137 を発生するために、（ランダム周期 132 の右の半周期の補正デジタル信号 168 に対応する）PWM 信号 180 の予測した量子化バージョン、およびランダムな半分の周期（右の半周期に対応するランダム周期 132 の半分）の持続時間を使用する。同様に、デューティ比量子化器 134 は、デューティ比 136 を生成するために、（ランダム周期 132 の右の半周期の補正デジタル信号 168 に対応する）PWM 信号 184 の予測した量子化バージョン、およびランダムな半分の周期（右の半周期に対応するランダム周期 132 の半分）の持続時間を使用する。10

#### 【0016】

一実施形態の場合には、例えば、デューティ比量子化器 134 による量子化ノイズは、電力段 118 の出力のところで所望の信号雑音比基準に適合するように、所定のオーディオ帯域の外側にノイズ・シェーピング・ユニット 147 により再分配される。CD 品質オーディオのような一実施形態の場合には、所望の信号雑音比基準は 96 dB である。他の実施形態は、それに応じてノイズ・シェーピング・ユニット 147 を調整することができる他の信号雑音比の基準を有することができる。30

#### 【0017】

PWM カウンタ 172 は、デューティ比量子化器 134 からデューティ比 136 を受信し、デューティ比量子化器 134 からデューティ比 137 を受信し、量子化クロック 191 から量子化クロック信号 190 を受信し、PWM 信号 180 および PWM 信号 184 を発生する。一実施形態の場合には、PWM 信号 180 は、デューティ比 137 が表す量子化クロック・サイクルの数をカウントすることにより生成され、PWM 信号 184 は、デューティ比 136 が表す量子化クロック・サイクルの数をカウントすることにより生成される。両方とも矩形波の形をしている PWM 信号 180 および PWM 信号 184 は、誤差積分増幅器 142 および電力段 118 に供給される。電力段 118 は、PWM 信号 180 および PWM 信号 184 を増幅し、増幅した PWM 信号 120 および増幅した PWM 信号 121 を生成する。増幅した PWM 信号 120 および増幅した PWM 信号 121 は、負荷 126 に送られ、デジタル増幅器 100 のオーディオ出力を表す。40

#### 【0018】

図 3 は、本発明の一実施形態による誤差積分増幅器 142 を示す。一実施形態の場合には、推定誤差 176 は、図 3 のブロック図に対応する式 1 ~ 15 により発生する。推定誤差 176 は、ランダム周期発生器 130 が生成したランダム周期 132 の左の半周期および右の半周期の両方に対して計算される。f 発生器は、左の半周期および右の半周期に対50

して  $f$  関数  $f_1$ 、 $f_2$ 、 $f_3$ 、 $f_4$  を生成し、 $I$  発生器は、左の半周期および右の半周期に対して  $I$  関数  $I_1$ 、 $I_2$ 、 $I_3$ 、 $I_4$  を生成する。

## 【0019】

本発明の一実施形態による数学的記述は、下記変数により表される。

半周期指数  $k$

サイクル指数  $n$

公称半周期  $T_0[n]$

ランダム半周期  $T[n]$

利得定数  $C_1$ 、 $C_2$ 、 $C_3$ 、 $C_4$

左の半周期の遅延デジタル信号  $xr[n-1]$

10

右の半周期の遅延デジタル信号  $xl[n]$

左の半周期のデジタル信号  $I_1[n]$

右の半周期のデジタル信号  $I_2[n]$

左の半周期の遅延比  $dl_1[n]$

右の半周期の遅延比  $dr_1[n]$

左の半周期の PWM 信号  $I_3[n]$  のデューティ比  $dl_1[n]$

右の半周期の PWM 信号  $I_4[n]$  のデューティ比  $dr_1[n]$

左の半周期の PWM 信号  $I_3[n]$  のデューティ比  $dl_2[n]$

右の半周期の PWM 信号  $I_4[n]$  のデューティ比  $dr_2[n]$

サイクル指数  $n$  は、式 1 により計算することができる。

20

## 【0020】

## 【数 1】

$$\text{Eq. 1: } n = \frac{k+1}{2} \text{ 左の半周期に対して}$$

$$n = \frac{k}{2} \text{ 右の半周期に対して}$$

## 【0021】

適応計数  $\alpha[n]$  は、式 2 により計算することができる。

30

## 【0022】

## 【数 2】

$$\text{Eq. 2: } \alpha[n] = \frac{T[n]}{T_0[n]}$$

## 【0023】

左の半周期の  $f$  関数  $f_1$ 、 $f_2$ 、 $f_3$ 、 $f_4$  は、式 3 ~ 6 により計算することができる。

。

## 【0024】

## 【数 3】

$$\text{Eq. 3: } f_1 = xr[n-1] + (xl[n] - xr[n-1])dl_1[n] + (1 - dl_1[n]) - (1 - dl_2[n])$$

$$\text{Eq. 4: } f_2 = xr[n-1] + (xl[n] - xr[n-1])dl_2[n] + (1 - dl_1[n])^2 - (1 - dl_2[n])^2$$

$$\text{Eq. 5: } f_3 = xr[n-1] + (xl[n] - xr[n-1])dl_1^3[n] + (1 - dl_1[n])^3 - (1 - dl_2[n])^3$$

$$\text{Eq. 6: } f_4 = xr[n-1] + (xl[n] - xr[n-1])dl_1^4[n] + (1 - dl_1[n])^4 - (1 - dl_2[n])^4$$

40

50

## 【0025】

右の半周期の f 関数 f 1、f 2、f 3、f 4 は、式 7 ~ 10 により計算することができる。

## 【0026】

## 【数 4】

$$\text{Eq. 7: } f1 = xl[n] + (xr[n] - xl[n-1])dr[n] + dr_2[n] - dr_1[n]$$

$$\text{Eq. 8: } f2 = xl[n] + (xr[n] - xl[n-1])dr^2[n] + dr_2^2[n] - dr_1^2[n]$$

$$\text{Eq. 9: } f3 = xl[n] + (xr[n] - xl[n-1])dr^3[n] + dr_2^3[n] - dr_1^3[n]$$

$$\text{Eq. 10: } f4 = xl[n] + (xr[n] - xl[n-1])dr^4[n] + dr_2^4[n] - dr_1^4[n]$$

10

## 【0027】

左の半周期および右の半周期両方の I 関数 I 1、I 2、I 3、I 4 は、式 11 ~ 14 により計算することができる。

## 【0028】

## 【数 5】

$$\text{Eq. 11: } I1[k] = I1[k-1] + (\alpha)(f1)$$

20

$$\text{Eq. 12: } I2[k] = I2[k-1] + (\alpha)(I1[k-1]) + \left(\frac{\alpha^2}{2}\right)(f2)$$

$$\text{Eq. 13: } I3[k] = I3[k-1] + (\alpha)(I2[k-1]) + \left(\frac{\alpha^2}{2}\right)(I1[k-1]) + \left(\frac{\alpha^3}{6}\right)(f3)$$

$$\text{Eq. 14: } I4[k] = I4[k-1] + (\alpha)(I3[k-1]) + \left(\frac{\alpha^2}{2}\right)(I2[k-1]) + \left(\frac{\alpha^3}{6}\right)(I1[k-1]) + \left(\frac{\alpha^4}{24}\right)(f4)$$

30

## 【0029】

推定誤差 176 は、式 15 により計算することができる。

## 【0030】

## 【数 6】

$$\text{Eq. 15: } e[k] = (C1)I1[k] + (C2)I2[k] + (C3)I3[k] + (C4)I4[k]$$

## 【0031】

40

図 4 は、本発明の一実施形態が実行する機能のフローチャートである。一実施形態の場合には、流れ 401 は、DPSG110 の初期化により開始する。次に、流れ 401 はステップ 404 に進み、そこでランダム周期発生器 130 がランダム周期を生成する。次に、流れ 401 はステップ 408 に進み、そこで適応係数がランダム周期に基づいて計算される。次に、流れ 401 はステップ 412 に進み、そこで f 発生器が、ランダム周期発生器 130 が生成したランダム周期の左の半周期に対する f 関数、f 1、f 2、f 3、f 4 を計算する。f 関数（式 3 ~ 6 に示す）は、デジタル信号 106、ランダム周期 132、遅延デジタル信号 162、PWM 信号 180、および PWM 信号 184 の関数である。次に、流れ 401 は、ステップ 416 に進み、そこで左の半周期に対する I 関数、I 1、I 2、I 3、I 4 が計算される。I 関数（式 11 ~ 14 に示す）は、左の半周期に対する f

50

関数、適応係数 145、および左の半周期に対する前の I 関数の関数である。次に、流れ 401 は、ステップ 420 に進み、そこで推定誤差 176 が、I 関数および利得定数 C1、C2、C3 および C4 により推定される。次に、流れ 401 はステップ 424 に進み、そこでデジタル信号 106 と推定誤差 176 とが加算される。次に、流れ 401 は、ステップ 428 に進み、そこで PWM 信号 180 および 184 の左の半周期に対する量子化クロック・カウントを確立するために、左の半周期に対するデューティ比が量子化される。次に、流れ 401 は決定ステップ 432 に進み、そこで左の半周期が終了したかどうかについての判定が行われる。左の半周期が終了していない場合には、左の半周期が終了するまで決定ステップ 432 が反復して行われる。左の半周期が終了した場合には、流れ 401 はステップ 436 に進み、そこで f 発生器が、ランダム周期発生器 130 が生成したランダム周期の右の半周期に対する f 関数 f1、f2、f3、f4 を計算する。右の半周期に対する f 関数（式 7～10 に示す）は、デジタル信号 106、ランダム周期 132、遅延デジタル信号 162、PWM 信号 180、および PWM 信号 184 の関数である。次に、流れ 401 は、ステップ 440 に進み、そこで右の半周期に対する I 関数 I1、I2、I3、I4 が計算される。右の半周期の I 関数（式 11～14 に示す）は、右の半周期に対する f 関数、適応係数 145、および右の半周期に対する前の I 関数の関数である。次に、流れ 401 は、ステップ 444 に進み、そこで推定誤差 176 が、右の半周期の I 関数および利得定数 C1、C2、C3 および C4 により推定される。次に、流れ 401 は、ステップ 448 に進み、そこでデジタル信号 106 と推定誤差 176 とが加算される。次に、流れ 401 は、ステップ 452 に進み、そこで PWM 信号 180 および 184 の右の半周期に対する量子化クロック・カウントを確立するために、右の半周期に対するデューティ比が量子化される。次に、流れ 401 は決定ステップ 456 に進み、そこで右の半周期が終了したかどうかについての判定が行われる。右の半周期が終了していない場合には、右の半周期が終了するまで決定ステップ 456 が反復して行われる。右の半周期が終了した場合には、流れ 401 はステップ 404 に進む。

### 【0032】

図 5 は、固定スイッチング周波数（高い方のピーク値 502）を含む固定周期発生器によるシミュレーションに対するランダム・スイッチング周波数（低い方のピーク値 504）を含むランダム周期発生器によるシミュレーションを示す。高い方のピーク値 502 の場合には、スペクトルの内容の大きな部分は 125 kHz のところで位置する。ランダム周期発生器 130 が生成するランダム周期により、スイッチング周波数ノイズは、広い周波数スペクトル（低い方のピーク値 504 により示す）上に拡がっているので、類似の動作を行うのに低域フィルタを使用する必要はない。

### 【0033】

図 6 は、デジタル増幅器 100（図 1 および図 2 に示す）で使用されおよび / または生成される信号のうちのいくつかの時間領域を示す。デジタル入力信号 106 は、入力 PCM 信号 106 として表される PCM 信号である。図では、サンプル点 1A および 1B は、ランダム周期三角関数として表示されているランダム周期信号 132 と補正デジタル信号 168 の交点である。サンプル点 1A は、補正デジタル信号 168 の左の半周期内第 1 のもとのサンプル点に対応する。サンプル点 2A は、補正デジタル信号 168 の左の半周期内第 1 の負のもとのサンプル点（ランダム周期三角関数の参照中心点 1）に対応する。サンプル点 1B は、補正デジタル信号 168 の右の半周期内第 1 のもとのサンプル点に対応する。サンプル点 2B は、補正デジタル信号 168 の右の半周期内第 1 の負のもとのサンプル点に対応する。一実施形態の場合には、ランダム周期三角関数のランダム周期は、周期持続時間  $2T[n]$  を有している。何故なら、左の半周期および右の半周期の両方とも、 $T[n]$  という半周期持続時間を有しているからである。量子化予測 PWM 信号 180 は、PWM カウンタ 172 が出力した PWM 信号 180 を表し、量子化 PWM 信号 184 は、PWM カウンタ 172 が出力した PWM 信号 184 を表す。予測 PWM 信号 180 および予測信号 184 は、それぞれ PWM 信号 180 および PWM 信号 184 の量子化していないバージョンを示す。

10

20

30

40

50

## 【0034】

今まで特定の実施形態を参照しながら本発明を説明してきた。しかし、通常の当業者であれば、添付の特許請求の範囲に記載する本発明の範囲から逸脱することなしに、種々の修正および変更を行うことができることを理解することができるだろう。それ故、本明細書および図面は例示としてのものとみなすべきで、本発明を制限するものとみなすべきではない。これらのすべての修正は、本発明の範囲内に含まれる。

## 【0035】

特定の実施形態を参照しながら、種々の利点、他の有利な点、問題の解決方法を説明してきた。しかし、任意の利点、有利な点または解決方法をもっと優れたものにするまたはすることができる種々の利点、有利な点、問題の解決方法および任意の要素を、請求項のうちのあるものまたはすべてのものの重要な、必要な、または本質的な特徴または要素と見なすべきではない。本明細書で使用する場合、「備える」、「備えている」またはその任意の他の派生語は、要素のリストを含むプロセス、方法、物品または装置が、これらの要素だけを含んでいるのではなく、リストに明示されていない他の要素、またはこのようなプロセス、方法、物品または装置に固有の他の要素を含むことができるように、非排他的に他のものを含むことができるようとするためのものである。

10

## 【図面の簡単な説明】

## 【0036】

【図1】本発明の一実施形態によるPWMデジタル増幅器のブロック図。

20

【図2】本発明の一実施形態によるPWMデジタル増幅器のブロック図。

【図3】本発明の一実施形態による誤差積分増幅器のブロック図。

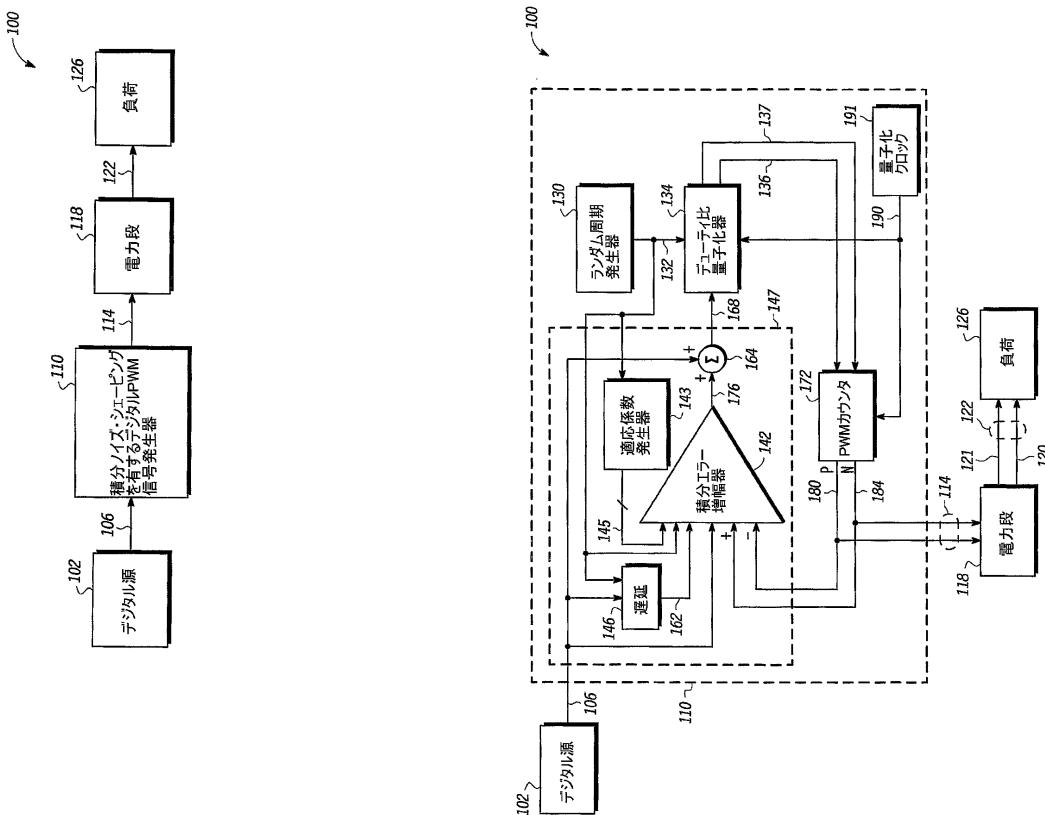
【図4】本発明の一実施形態で使用する方法のフローチャート。

【図5】周知の増幅器の周波数スペクトルと本発明の一実施形態による増幅器の周波数スペクトルとの比較。

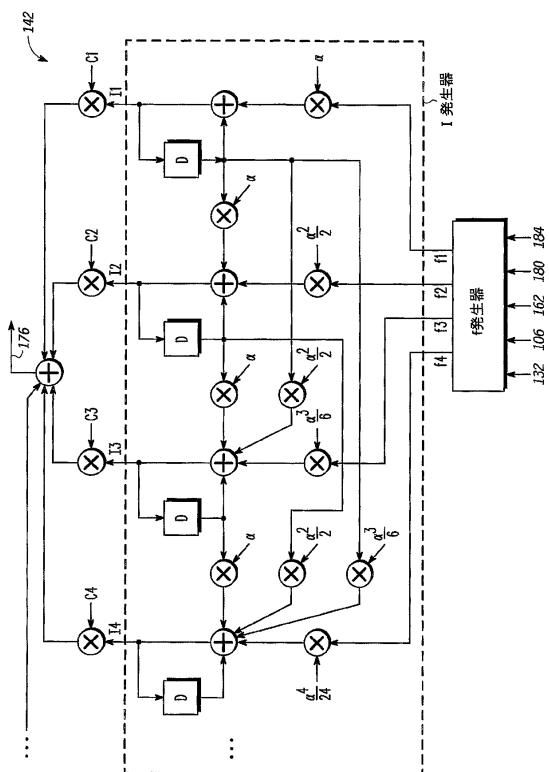
【図6】本発明の一実施形態によるパルス幅変調に関連する種々の信号のタイミング図。

## 【図1】

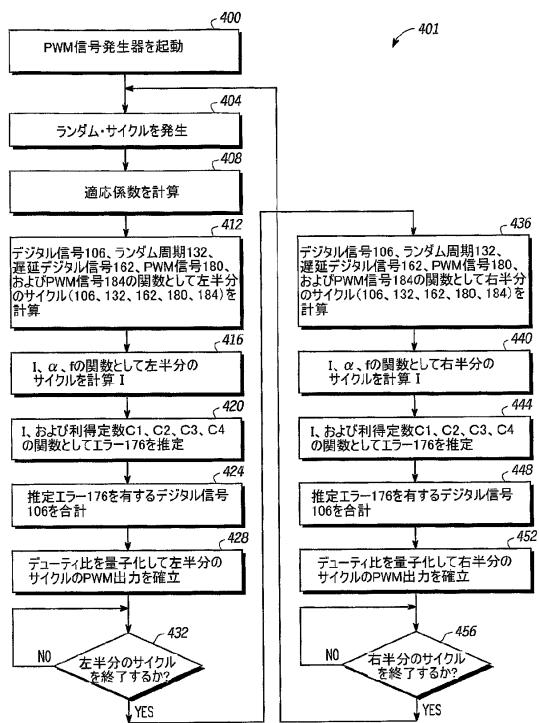
## 【図2】



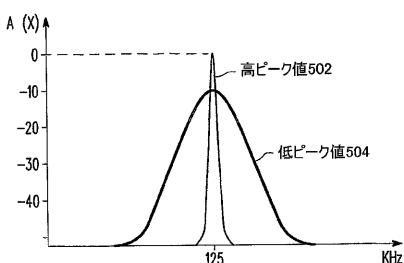
【図3】



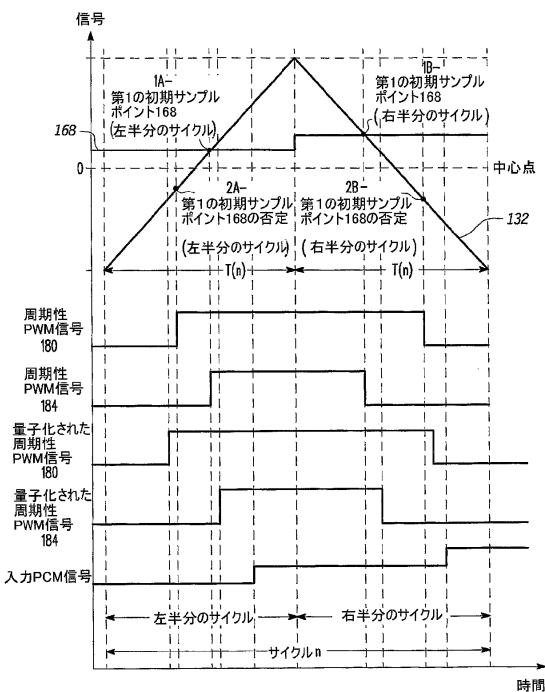
【図4】



【図5】



【図6】



---

フロントページの続き

(72)発明者 ファン、ジン

アメリカ合衆国 78726 テキサス州 オースティン リオ ピスタ ドライブ 11133

審査官 矢頭 尚之

(56)参考文献 特開平03-296324 (JP, A)

特開2001-223590 (JP, A)

特開2004-032501 (JP, A)

特開平11-32488 (JP, A)

特開2002-252527 (JP, A)

特表2004-507119 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H03K 7/08

H03F 3/217

H03M 3/02