【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第３区分
【発行日】平成22年4月22日(2010.4.22)

【公開番号】特開2009-17455(P2009-17455A)
【公開日】平成21年1月22日(2009.1.22)
【年通号数】公開・登録公報2009-003
【出願番号】特願2007-179701(P2007-179701)
【国際特許分類】
Ｈ０３Ｍ　1/10　(2006.01)
Ｈ０３Ｍ　1/12　(2006.01)
Ｈ０４Ｂ　3/11　(2006.01)
Ｈ０３Ｇ　3/20　(2006.01)
Ｈ０３Ｇ　3/30　(2006.01)
【ＦＩ】
Ｈ０３Ｍ　1/10　A
Ｈ０３Ｍ　1/12　C
Ｈ０４Ｂ　3/11　B
Ｈ０３Ｇ　3/20　A
Ｈ０３Ｇ　3/20　D
Ｈ０３Ｇ　3/30　B

【手続補正書】
【提出日】平成22年3月10日(2010.3.10)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】請求項９
【補正方法】変更
【補正の内容】
【請求項９】
請求項１において、
前記高周波回路部、前記低周波回路部、前記アナログデジタル変換器、前記キャリブレーション部、前記信号監視部、およびデジタル信号処理用プロセッサ部が一つのチップ上に集積化されて成る
ことを特徴とする無線受信回路。
【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】００２９
【補正方法】変更
【補正の内容】
【００２９】
まず、高周波回路部１０１の構成例を、図２Ａに示す。高周波回路部１０１は、バンドパスフィルタ１０１１、低雑音増幅器１０１２、ミキサ１０１３及びＶＣＯ１０４を備えている。１００はアンテナ、１０９は送受信切換え部、１１０は送信回路である。アンテナ１００から高周波回路部１０１に入力された受信信号は、特定の周波数帯域の信号のみがバンドパスフィルタ１０１１を通過し、低雑音増幅器１０１２で増幅され、さらにミキサ１０１３で低い中間周波数（または、ゼロ周波数）に周波数変換され、ＩＦ信号として出力される。
【手続補正３】
【補正対象書類名】明細書

【補正対象項目名】００４７
【補正方法】変更
【補正の内容】
【００４７】
まず、図３Ａにおいて、無線ＬＡＮシステム１０００は、１つの基地局１００４－１と複数の端末局（ＳＴＡ－１～ＳＴＡ－ｍ）で構成される無線システム１００１と、同様な構成を有する他の無線システム１００２と、これらを接続する有線のネットワーク１００３で構成されている。無線システムは、CSMA/CA（Carrier Sens Multiple Access with Collision Avoidance）システムとして、構成されている。各端末局は、本実施例の無線受信回路を備えており、無線システム１００１に対応する各端末局（ＳＴＡ－１～ＳＴＡ－ｍ）の各受信回路では、共通する特定の周波数帯域の信号がバンドパスフィルタを通過し、高周波回路部１０１の出力部から出力される。同様に、無線システム１００２に対応する各端末局（ＳＴＡｎ）の各受信回路では、共通する他の特定の周波数帯域の信号がバンドパスフィルタを通過し、高周波回路部１０１の出力部からＩＦ信号として出力される。あるいはまた、無線システム１００１と無線システム１００２が共通する周波数帯域を使用する場合もありうる。
【手続補正４】
【補正対象書類名】明細書
【補正対象項目名】００７３
【補正方法】変更
【補正の内容】
【００７３】
本実施例では、端末局は、図６Ｂに示したように、アナログデジタル変換器４０５の電源ＡＤＣ－Ｖｄｄと、デジタルキャリブレーション部４０６の電源ＣＡＬ－Ｖｄｄの電源を、送信パケット信号の送信時にオンとなるように制御して自局の送信信号ＴＸを電力源として利用する。すなわち、送受信切換え部４０１に接続された無線送信回路部４０９から、送信パケット信号の送信時に送受信切換え部４０１を経由して受信側に印加される信号を利用して、デジタルキャリブレーション部４０６により、アナログデジタル変換器４０５のキャリブレーションを進行させる。
【手続補正５】
【補正対象書類名】明細書
【補正対象項目名】００８３
【補正方法】変更
【補正の内容】
【００８３】
アンテナから入力された受信信号は、送受信切換え部６０１を通過した後、高周波回路部６０２において、増幅され、さらに低い中間周波数（または、ゼロ周波数）に周波数変換される。中間周波数信号は、フィルタ６０３で妨害波成分を除去された後、可変利得増幅器６０４で増幅され、アナログデジタル変換器６０５に入力される。アナログデジタル変換器６０５の出力は、デジタルキャリブレーション部６０６に入力され、アナログデジタル変換器６０５の出力に含まれる変換誤差をキャリブレーションして出力する。自動利得制御部６０８は、デジタルキャリブレーション部６０６の出力レベルから、可変利得増幅器６０４の利得を、同増幅器の出力が、アナログデジタル変換器６０５の入力ダイナミックレンジと等しくなるか、それより少し小さくなるように自動的に決定する。デジタルキャリブレーション部６０６でキャリブレーションされたデジタル信号は、デジタル信号処理部６０７により、必要なフィルタリング、復調処理、上位レイヤの処理などが施される。アナログデジタル変換器６０５は、内部回路のオペアンプなどの消費電力を削減することで低消費電力を実現し、その代償として生じる変換誤差を、デジタルキャリブレーション部６０６によりキャリブレーションすることで、高分解能かつ高サンプルレートのアナログデジタル変換器を低消費電力で実現できる。