

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成 29 年 3 月 16 日 (2017.3.16)

【公表番号】特表 2016-513914 (P2016-513914A)

【公表日】平成 28 年 5 月 16 日 (2016.5.16)

【年通号数】公開・登録公報 2016-029

【出願番号】特願 2015-561534 (P2015-561534)

【国際特許分類】

H 0 3 K 19/0185 (2006.01)

【F I】

H 0 3 K 19/00 1 0 1 C

【手続補正書】

【提出日】平成 29 年 2 月 7 日 (2017.2.7)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

入力信号を第 1 の電圧レベルから第 2 の電圧レベルにレベルシフトするためのレベルシフティング回路であって、

前記入力信号を昇圧するように構成された交流 (A C) 結合電圧昇圧回路と、それにより前記電圧昇圧回路の第 1 及び第 2 のノードが前記第 1 の電圧レベル以上の電圧値を有する、

前記第 2 の電圧レベルまでの大きさを有する第 1 の出力信号を生成するように構成された第 1 の論理インバータと、ここにおいて、前記電圧昇圧回路の前記第 1 のノードが前記第 1 の論理インバータの入力と、前記入力信号の論理反転を受け取るように構成された第 1 のキャパシタとに直接接続される、

前記第 2 の電圧レベルまでの大きさを有する第 2 の出力信号を生成するように構成された第 2 の論理インバータと、ここにおいて、前記電圧昇圧回路の前記第 2 のノードが前記第 2 の論理インバータの入力と、前記入力信号を受け取るように構成された第 2 のキャパシタとに直接接続され、前記電圧昇圧回路が第 3 の電圧レベルによって電力が供給され、前記第 1 の電圧レベルが前記第 3 の電圧レベルに等しい、

を備える、レベルシフティング回路。

【請求項 2】

前記電圧昇圧回路が、閉じると前記第 3 の電圧レベルをそれぞれ前記電圧昇圧回路の前記第 1 及び第 2 のノードに接続するように構成された第 1 及び第 2 のスイッチを備え、前記電圧昇圧回路の前記第 2 のノードが前記第 1 のスイッチのための制御であり、前記電圧昇圧回路の前記第 1 のノードが前記第 2 のスイッチのための制御である、請求項 1 に記載のレベルシフティング回路。

【請求項 3】

前記第 1 及び第 2 のスイッチが第 1 及び第 2 の n チャンネル金属酸化膜半導体電界効果トランジスタ (M O S F E T) を備え、前記第 1 のトランジスタのゲートが前記電圧昇圧回路の前記第 2 のノードに結合され、前記第 1 のトランジスタのソースが前記電圧昇圧回路の前記第 1 のノードに結合され、前記第 1 のトランジスタのドレインが前記第 3 の電圧レベルに結合され、前記第 2 のトランジスタのゲートが前記電圧昇圧回路の前記第 1 のノードに結合され、前記第 2 のトランジスタのソースが前記電圧昇圧回路の前記第 2 のノード

に結合され、前記第 2 のトランジスタのドレインが前記第 3 の電圧レベルに結合される、請求項 2 に記載のレベルシフティング回路。

【請求項 4】

前記第 1 及び第 2 のノードの前記電圧値が、前記第 1 の電圧レベルと、前記第 1 及び第 3 の電圧レベルの合計の間であり、それらの値を含む、請求項 1 に記載のレベルシフティング回路。

【請求項 5】

前記第 3 の電圧レベルが、前記第 2 の電圧レベルによって電力が供給され、また、追跡回路を介して前記第 2 の電圧レベルを追跡するように構成される、請求項 1 に記載のレベルシフティング回路。

【請求項 6】

前記追跡回路が p チャネル金属酸化膜半導体電界効果トランジスタ (MOSFET) を備え、前記 MOSFET のソースが前記第 2 の電圧レベルに結合され、前記 MOSFET のドレインが前記 MOSFET のゲートに結合され、前記 MOSFET の前記ゲートが前記第 3 の電圧レベルに結合される、請求項 5 に記載のレベルシフティング回路。

【請求項 7】

前記電圧昇圧回路の前記第 1 又は第 2 のノードが、前記入力信号が動的になる前に開始値に初期化されるように構成される、請求項 1 に記載のレベルシフティング回路。

【請求項 8】

閉じると、前記電圧昇圧回路の前記第 1 のノードを前記第 1 の論理インバータの前記入力に接続するように構成された第 1 のスイッチと、

閉じると、前記電圧昇圧回路の前記第 2 のノードを前記第 2 の論理インバータの前記入力に接続するように構成された第 2 のスイッチと、

閉じると、前記第 1 の論理インバータの前記入力を前記第 1 の電圧レベルのための基準電圧レベルに短絡するように構成された第 3 のスイッチと、

閉じると、前記第 2 の論理インバータの前記入力を前記第 1 の電圧レベルのための前記基準電圧レベルに短絡するように構成された第 4 のスイッチと

を更に備える、請求項 1 に記載のレベルシフティング回路。

【請求項 9】

前記基準電圧レベルが接地である、請求項 8 に記載のレベルシフティング回路。

【請求項 10】

前記入力信号が前記第 1 又は第 3 のスイッチのうちの少なくとも 1 つの動作を制御し、前記入力信号の論理反転が前記第 2 又は第 4 のスイッチのうちの少なくとも 1 つの動作を制御する、請求項 8 に記載のレベルシフティング回路。

【請求項 11】

前記入力信号の論理反転が前記第 1 の論理インバータの別の入力を駆動し、前記入力信号が前記第 2 の論理インバータの別の入力を駆動する、請求項 1 に記載のレベルシフティング回路。

【請求項 12】

前記第 2 の電圧レベルが前記第 1 の電圧レベルより高い、請求項 1 に記載のレベルシフティング回路。

【請求項 13】

前記第 2 の出力信号が前記第 1 の出力信号の論理反転である、請求項 1 に記載のレベルシフティング回路。

【請求項 14】

請求項 1 に記載されているように入力信号を第 1 の電圧レベルから第 2 の電圧レベルにレベルシフトするための回路を備える電子信号変換器。

【請求項 15】

入力信号を第 1 の電圧レベルから第 2 の電圧レベルにレベルシフトする方法であって、交流 (AC) 結合電圧昇圧回路内で前記入力信号を昇圧することと、それによって前記

電圧昇圧回路の第 1 及び第 2 のノードが前記第 1 の電圧レベル以上の電圧値を有する、

前記第 2 の電圧レベルまでの大きさを有する第 1 の出力信号を第 1 の論理インバータから出力することと、ここにおいて、前記電圧昇圧回路の前記第 1 のノードが前記第 1 の論理インバータの入力と、前記入力信号の論理反転を受け取るように構成された第 1 のキャパシタとに直接接続される、

前記第 2 の電圧レベルまでの大きさを有する第 2 の出力信号を第 2 の論理インバータから出力することと、ここにおいて、前記電圧昇圧回路の前記第 2 のノードが前記第 2 の論理インバータの入力と、前記入力信号を受け取るように構成された第 2 のキャパシタとに直接接続され、前記電圧昇圧回路が第 3 の電圧レベルによって電力が供給され、前記第 1 の電圧レベルが前記第 3 の電圧レベルに等しい、

を備える方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0062

【補正方法】変更

【補正の内容】

【0062】

[0069] 特許請求の範囲は、上で説明した正確な構成及び構成要素に限定されないことを理解されたい。上で説明した方法及び装置の配置、動作及び詳細には、特許請求の範囲を逸脱することなく、様々な修正、変更及び変形が加えられ得る。

以下に、本願出願の当初の特許請求の範囲に記載された発明を付記する。

[C1]

入力信号を第 1 の電圧レベルから第 2 の電圧レベルにレベルシフトするための回路であって、

前記入力信号を昇圧するように構成された交流 (AC) 結合電圧昇圧回路と、それにより前記電圧昇圧回路の第 1 及び第 2 のノードが前記第 1 の電圧レベル以上の電圧値を有する、

前記第 2 の電圧レベルまでの大きさを有する第 1 の出力信号を生成するように構成された第 1 の論理インバータと、ここにおいて、前記電圧昇圧回路の前記第 1 のノードが前記第 1 の論理インバータの入力に結合される、

前記第 2 の電圧レベルまでの大きさを有する第 2 の出力信号を生成するように構成された第 2 の論理インバータと、ここにおいて、前記電圧昇圧回路の前記第 2 のノードが前記第 2 の論理インバータの入力に結合される、

を備える回路。

[C2]

前記電圧昇圧回路が、

前記電圧昇圧回路の前記第 1 のノードに結合された、前記入力信号の論理反転を受け取るように構成された第 1 のキャパシタと、

前記電圧昇圧回路の前記第 2 のノードに結合された、前記入力信号を受け取るように構成された第 2 のキャパシタと

を備える、C1 に記載のレベルシフティング回路。

[C3]

前記電圧昇圧回路が第 3 の電圧レベルによって電力が供給される、C1 に記載のレベルシフティング回路。

[C4]

前記第 3 の電圧レベルが前記第 1 の電圧レベルに等しい、C3 に記載のレベルシフティング回路。

[C5]

前記電圧昇圧回路が、閉じると前記第 3 の電圧レベルをそれぞれ前記電圧昇圧回路の前記第 1 及び第 2 のノードに接続するように構成された第 1 及び第 2 のスイッチを備え、前

記電圧昇圧回路の前記第 2 のノードが前記第 1 のスイッチのための制御であり、前記電圧昇圧回路の前記第 1 のノードが前記第 2 のスイッチのための制御である、C 3 に記載のレベルシフティング回路。

[ C 6 ]

前記第 1 及び第 2 のスイッチが第 1 及び第 2 の n チャンネル金属酸化膜半導体電界効果トランジスタ ( M O S F E T ) を備え、前記第 1 のトランジスタのゲートが前記電圧昇圧回路の前記第 2 のノードに結合され、前記第 1 のトランジスタのソースが前記電圧昇圧回路の前記第 1 のノードに結合され、前記第 1 のトランジスタのドレインが前記第 3 の電圧レベルに結合され、前記第 2 のトランジスタのゲートが前記電圧昇圧回路の前記第 1 のノードに結合され、前記第 2 のトランジスタのソースが前記電圧昇圧回路の前記第 2 のノードに結合され、前記第 2 のトランジスタのドレインが前記第 3 の電圧レベルに結合される、C 5 に記載のレベルシフティング回路。

[ C 7 ]

前記第 1 及び第 2 のノードの前記電圧値が、前記第 1 の電圧レベルと、前記第 1 及び第 3 の電圧レベルの合計の間であり、それらの値を含む、C 3 に記載のレベルシフティング回路。

[ C 8 ]

前記第 3 の電圧レベルが、前記第 2 の電圧レベルによって電力が供給され、また、追跡回路を介して前記第 2 の電圧レベルを追跡するように構成される、C 3 に記載のレベルシフティング回路。

[ C 9 ]

前記追跡回路が p チャンネル金属酸化膜半導体電界効果トランジスタ ( M O S F E T ) を備え、前記 M O S F E T のソースが前記第 2 の電圧レベルに結合され、前記 M O S F E T のドレインが前記 M O S F E T のゲートに結合され、前記 M O S F E T の前記ゲートが前記第 3 の電圧レベルに結合される、C 8 に記載のレベルシフティング回路。

[ C 1 0 ]

前記電圧昇圧回路の前記第 1 又は第 2 のノードが、前記入力信号が動的になる前に開始値に初期化されるように構成される、C 1 に記載のレベルシフティング回路。

[ C 1 1 ]

閉じると、前記電圧昇圧回路の前記第 1 のノードを前記第 1 の論理インバータの前記入力に接続するように構成された第 1 のスイッチと、

閉じると、前記電圧昇圧回路の前記第 2 のノードを前記第 2 の論理インバータの前記入力に接続するように構成された第 2 のスイッチと、

閉じると、前記第 1 の論理インバータの前記入力を前記第 1 の電圧レベルのための基準電圧レベルに短絡するように構成された第 3 のスイッチと、

閉じると、前記第 2 の論理インバータの前記入力を前記第 1 の電圧レベルのための前記基準電圧レベルに短絡するように構成された第 4 のスイッチと

を更に備える、C 1 に記載のレベルシフティング回路。

[ C 1 2 ]

前記基準電圧レベルが接地である、C 1 1 に記載のレベルシフティング回路。

[ C 1 3 ]

前記入力信号が前記第 1 又は第 3 のスイッチのうちの少なくとも 1 つの動作を制御し、前記入力信号の論理反転が前記第 2 又は第 4 のスイッチのうちの少なくとも 1 つの動作を制御する、C 1 1 に記載のレベルシフティング回路。

[ C 1 4 ]

前記入力信号の論理反転が前記第 1 の論理インバータの別の入力を駆動し、前記入力信号が前記第 2 の論理インバータの別の入力を駆動する、C 1 に記載のレベルシフティング回路。

[ C 1 5 ]

前記第 1 又は第 2 の論理インバータのうちの少なくとも 1 つが相補性金属酸化膜半導体

( C M O S ) インバータを備える、 C 1 に記載のレベルシフティング回路。

[ C 1 6 ]

前記第 2 の電圧レベルが前記第 1 の電圧レベルより高い、 C 1 に記載のレベルシフティング回路。

[ C 1 7 ]

前記第 2 の出力信号が前記第 1 の出力信号の論理反転である、 C 1 に記載のレベルシフティング回路。

[ C 1 8 ]

入力信号を第 1 の電圧レベルから第 2 の電圧レベルにレベルシフトするための回路であって、前記回路が、

前記第 1 の電圧レベルによって電力が供給され、前記入力信号を昇圧するように構成された交流 ( A C ) 結合電圧昇圧回路と、それにより前記電圧昇圧回路の第 1 及び第 2 のノードが前記第 1 の電圧レベル以上の電圧値を有する、

前記第 2 の電圧レベルまでの大きさを有する第 1 の出力信号を生成するように構成された第 1 の論理インバータと、ここにおいて、前記電圧昇圧回路の前記第 1 のノードが前記第 1 の論理インバータの入力に結合される、

前記第 2 の電圧レベルまでの大きさを有する第 2 の出力信号を生成するように構成された第 2 の論理インバータと、ここにおいて、前記電圧昇圧回路の前記第 2 のノードが前記第 2 の論理インバータの入力に結合される、

を備える回路

を備える電子信号変換器。

[ C 1 9 ]

前記入力信号が前記変換器のためのサンプリングクロック信号を備える、 C 1 8 に記載の変換器。

[ C 2 0 ]

入力信号を第 1 の電圧レベルから第 2 の電圧レベルにレベルシフトする方法であって、交流 ( A C ) 結合電圧昇圧回路内で前記入力信号を昇圧することと、それによって前記電圧昇圧回路の第 1 及び第 2 のノードが前記第 1 の電圧レベル以上の電圧値を有する、

前記第 2 の電圧レベルまでの大きさを有する第 1 の出力信号を第 1 の論理インバータから出力することと、ここにおいて、前記電圧昇圧回路の前記第 1 のノードが前記第 1 の論理インバータの入力に結合される、

前記第 2 の電圧レベルまでの大きさを有する第 2 の出力信号を第 2 の論理インバータから出力することと、ここにおいて、前記電圧昇圧回路の前記第 2 のノードが前記第 2 の論理インバータの入力に結合される、

を備える方法。