

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4263685号
(P4263685)

(45) 発行日 平成21年5月13日(2009.5.13)

(24) 登録日 平成21年2月20日(2009.2.20)

(51) Int.Cl.	F I
HO2H 3/087 (2006.01)	HO2H 3/087
HO2H 3/093 (2006.01)	HO2H 3/093
HO2J 1/00 (2006.01)	HO2J 1/00 309Q
HO2H 7/00 (2006.01)	HO2H 7/00 B
HO2H 7/20 (2006.01)	HO2H 7/20 D

請求項の数 2 (全 22 頁)

(21) 出願番号	特願2004-351108 (P2004-351108)	(73) 特許権者	000006895
(22) 出願日	平成16年12月3日(2004.12.3)		矢崎総業株式会社
(65) 公開番号	特開2005-323489 (P2005-323489A)		東京都港区三田1丁目4番28号
(43) 公開日	平成17年11月17日(2005.11.17)	(74) 代理人	100060690
審査請求日	平成19年6月20日(2007.6.20)		弁理士 瀧野 秀雄
(31) 優先権主張番号	特願2004-114438 (P2004-114438)	(74) 代理人	100108017
(32) 優先日	平成16年4月8日(2004.4.8)		弁理士 松村 貞男
(33) 優先権主張国	日本国(JP)	(72) 発明者	矢部 弘男
			静岡県裾野市御宿1500 矢崎総業株式 会社内
		審査官	石川 晃

最終頁に続く

(54) 【発明の名称】 保護回路

(57) 【特許請求の範囲】

【請求項1】

直流電源及び負荷の間に設けられた電界効果トランジスタと、
 前記電界効果トランジスタのゲートソース間に設けられ、かつ、第1ツェナーダイオード及びスイッチ手段から構成される直列回路と、
 前記直流電源から前記負荷に対し過電流が流れたときに、前記スイッチ手段をオン制御するスイッチ制御手段と、
前記第1ツェナーダイオードに流れる電流を積分する積分手段と、
前記積分手段により積分された積分値が閾値を超えたとき、異常を検出する第1異常検出手段をさらに備えた
 ことを特徴とする保護回路。

【請求項2】

請求項1記載の保護回路であって、
 前記電界効果トランジスタの温度を検出する温度センサと、
 前記温度センサが検出した温度が所定温度を越えたとき、異常を検出する第2異常検出手段と、
 前記第1ツェナーダイオードに電流が流れているとき、前記所定温度をより低い温度に変更する変更手段とを備えたことを特徴とする保護回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、保護回路に関するものである。

【背景技術】

【0002】

一般に、車両において、車載バッテリーからの電源は、パワーMOSFET（電界効果トランジスタ）及び絶縁被膜により覆われた電源線を介して車両の各部に配されている負荷に供給されている。上述した電源線は、常時振動しているエンジンルーム内などにおいて車体に沿って配索されるが、このとき、車体の角部に接近して位置されると、振動により角部と断続的な接触を繰り返すようになり、これが長期間続くと電源線の被覆が車両の角部により徐々に削られて内部導線が微小ではあるが露出するようになる。

10

【0003】

この電源線の露出部が車体と接触することに伴って、電源線にデッドショートやレアショートが起り、過電流が流れるとパワーMOSFETや電源線が加熱して熱破壊する事態に至るようになる。そこで、このような事態に至ることを未然に防止するために、特許文献1に記載されたスイッチング装置が知られている。

【0004】

このスイッチング装置は、第1閾値を超えた、大きな負荷電流が流れたときにはすぐに異常を検出して、パワーMOSFETをオフ制御すると共に、第1閾値より小さく第2閾値より大きい負荷電流が流れたときには一定時間継続するのを待って異常を検出し、パワーMOSFETをオフ制御する。

20

【0005】

以上のスイッチング装置によれば、過電流が比較的小さいときには一定時間継続するのを待って、パワーMOSFETをオフ制御することができるので、不必要にパワーMOSFETがオフ制御されることがない。

【特許文献1】特開平9-331625号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、上述した特許文献1のスイッチング装置は、不必要にパワーMOSFETがオフ制御されてしまうのを防ぐために、第1閾値より小さい第2閾値より大きい負荷電流が流れたときには一定時間継続するのを待ってオフ制御している。このため、電源線には、実際に第2閾値を超えた過電流が一定時間継続して流れ続けてしまい、確実に、パワーMOSFETや電源線を保護することができないという問題があった。

30

【0007】

そこで、本発明は、上記のような問題点に着目し、直流電源及び負荷の間に設けられた電界効果トランジスタが不必要に遮断されることなく、しかも、確実に電界効果トランジスタや電源線を保護することができる保護回路を提供することを課題とする。

【課題を解決するための手段】

【0025】

請求項1記載の発明は、直流電源及び負荷の間に設けられた電界効果トランジスタと、前記電界効果トランジスタのゲートソース間に設けられ、かつ、第1ツェナーダイオード及びスイッチ手段から構成される直列回路と、前記直流電源から前記負荷に対し過電流が流れたときに、前記スイッチ手段をオン制御するスイッチ制御手段と、前記第1ツェナーダイオードに流れる電流を積分する積分手段と、前記積分手段により積分された積分値が閾値を超えたとき、異常を検出する第1異常検出手段をさらに備えたことを特徴とする保護回路に存する。

40

【0026】

請求項1記載の発明によれば、積分手段が、第1ツェナーダイオードに流れる電流を積分する。第1異常検出手段が、積分手段により積分された積分値が閾値を超えたとき、異常を検出する。従って、積分値が閾値を超えるのを待つことにより、突入電流など短時間

50

に発生する過電流を異常として検出することがない。しかも、過電流が発生して、第1異常検出手段が異常を検出するまでの間は、第1ツェナーダイオードの働きによってその過電流を抑えることができる。

【0027】

請求項2記載の発明は、請求項1記載の保護回路であって、前記電界効果トランジスタの温度を検出する温度センサと、前記温度センサが検出した温度が所定温度を越えたとき、異常を検出する第2異常検出手段と、前記第1ツェナーダイオードに電流が流れているとき、前記所定温度をより低い温度に変更する変更手段とを備えたことを特徴とする保護回路に存する。

【0028】

請求項2記載の発明によれば、温度センサは電界効果トランジスタの温度を検出する。第2異常検出手段は温度センサが検出した温度が所定温度を越えたとき、異常を検出する。変更手段は、第1ツェナーダイオードに電流が流れているとき、所定温度をより低い温度に変更する。ショートが発生すると、第1ツェナーダイオードの働きによって過電流を抑えたとしても、定常時よりは高い負荷電流が流れているため、電界効果トランジスタの温度上昇速度は速い。このため異常検知から遮断までの時間遅れや遮断時のスイッチングロスにより温度のオーバーシュートが発生する。従って、第1ツェナーダイオードに電流が流れたときショート発生を検出し、ショート発生検出時に例えば定格電流より小さい値に所定温度を引き下げることにより、ショートが発生して電界効果トランジスタの温度が急激に上昇したとしても、定格電流を越えることがなく、電界効果トランジスタの温度が

【0029】

一方、第1ツェナーダイオードに電流が流れておらず、ショートが発生していないときは例えば定格電流に所定温度を引き上げることにより、例えば定格電流といった大きな所定電流を越えるまで負荷を使用し続けることができる。しかも、ショート発生時でなければ温度上昇速度は比較的遅いので所定温度を大きくしても電界効果トランジスタの温度が上昇しすぎることがない。

【発明の効果】

【0040】

請求項1記載の発明によれば、積分値が閾値を超えるのを待つことにより、突入電流など短時間に発生する過電流を異常として検出することがない。しかも、過電流が発生して、第1異常検出手段が異常を検出するまでの間は、第1ツェナーダイオードの働きによってその過電流を抑えることができるので、直流電源及び負荷の間に設けられた電界効果トランジスタが不必要に遮断されることなく、しかも、確実に電界効果トランジスタや電源線を保護することができる保護回路を得ることができる。

【0041】

請求項2記載の発明によれば、第1ツェナーダイオードに電流が流れたときショート発生を検出し、ショート発生検出時に例えば定格電流より小さい値に所定温度を引き下げることにより、ショートが発生して電界効果トランジスタの温度が急激に上昇したとしても、定格電流を越えることがなく、電界効果トランジスタの温度が上昇しすぎることがない。一方、第1ツェナーダイオードに電流が流れておらず、ショートが発生していないときは例えば定格電流に所定温度を引き上げることにより、例えば定格電流といった大きな所定電流を越えるまで負荷を使用し続けることができる。しかも、ショート発生時でなければ温度上昇速度は比較的遅いので所定温度を大きくしても電界効果トランジスタの温度が上昇しすぎることがないので、直流電源及び負荷の間に設けられた電界効果トランジスタが不必要に遮断されることなく、しかも、確実に電界効果トランジスタや電源線を保護することができる保護回路を得ることができる。

【発明を実施するための最良の形態】

【0043】

参考例

10

20

30

40

50

以下、本発明の保護装置を図面に基づいて説明する。図1は、本発明の保護装置を組み込んだ電源供給装置の参考例を示す回路図である。同図に示すように、車載バッテリーB（＝直流電源）から供給される電源は、NチャンネルのMOSFET Q1（＝電界効果トランジスタ）を介して負荷10に供給される。

【0044】

上述したMOSFET Q1のゲートには、抵抗R2を介して、ゲート駆動信号S1が供給される。また、MOSFET Q1のゲートソース間には、ツェナーダイオードZD1（第1ツェナーダイオード）及びトランジスタQ31（＝スイッチ手段、半導体スイッチ素子）から構成される直列回路が設けられている。また、上述したトランジスタQ31と並列に、ツェナーダイオードZD2（＝第2ツェナーダイオード）が接続されている。

10

【0045】

以上の構成によれば、トランジスタQ31がオフのときには、MOSFET Q1のゲートソース間には、ツェナーダイオードZD1及びZD2の両方が接続され、トランジスタQ31がオンのときには、MOSFET Q1のゲートソース間には、ツェナーダイオードZD1のみが接続される。今、Vzd1及びVzd2をそれぞれ、ツェナーダイオードZD1及びZD2のツェナー電圧とすると、トランジスタQ31がオフのとき、MOSFET Q1のゲートソース間電圧Vgsは（Vzd1+Vzd2）にクランプされる。一方、トランジスタQ31がオンのとき、MOSFET Q1のゲートソース間電圧VgsはVzd1にクランプされる。

20

【0046】

なお、ツェナーダイオードZD1及びZD2のツェナー電圧Vzd1及びVzd2は式（1）及び（2）に示すように設定される。

$$V_p - V_b \leq V_{zd1} + V_{zd2} < B V_{gss} \quad \cdots (1)$$

Vp：駆動信号S1の電圧、Vb：バッテリー電圧、BVgss：MOSFET Q1のゲートソース間耐電圧

$$V_{gsoff} < V_{zd2} < V_p - V_b \quad \cdots (2)$$

Vgsoff：MOSFET Q1の遮断電圧

【0047】

また、上述したトランジスタQ31のベースには、スイッチ制御手段として働くコンパレータCP1の出力が供給されている。このコンパレータCP1には、MOSFET Q1のドレイン電圧Vdを基準にした基準電圧Vref1（＝第1基準電圧）、つまり、（Vd-Vref1）が入力されると共に、MOSFET Q1のソース電圧Vsが供給されている。これによって、Vref1<Vds（＝Vd-Vs：MOSFET Q1のドレインソース間電圧）のときにはコンパレータCP1の出力がHiとなり、トランジスタQ31がオンされる。一方、Vref1≥VsのときにはコンパレータCP1の出力がLoとなり、トランジスタQ31がオフされる。

30

【0048】

なお、基準電圧Vref1は、式（3）に示すように設定される。

$$R_{dsonmin} \times I_{Lstd} < V_{ref1} < V_b \quad \cdots (3)$$

Rdsonmin：最低動作チャンネル温度でのMOSFET Q1のオン抵抗、ILstd：負荷10の定常電流値

40

【0049】

また、上述したMOSFET Q1に対してMOSFET Q2（＝分流手段）及び抵抗R1（＝副流検出用の抵抗）の直列回路が並列に接続され、抵抗R1の両端は差動増幅器OP1の入力に供給されている。MOSFET Q2のゲートは、MOSFET Q1のゲートに接続されている。このため、MOSFET Q2の通電状態は、MOSFET Q1と同じになる。

【0050】

MOSFET Q2は、MOSFET Q1の1/nのソース面積を持つようにされ、ソース面積以外の構造は同じに作られる。同じチップ内に集積化されることもある。抵抗R1

50

は、その電圧降下がMOSFETQ1のドレインソース間電圧Vdsよりも十分小さくなるような値に設定されている。これにより、式(4)に示すように、差動増幅器OP1の出力電圧Vmoは、負荷10に流れる負荷電流ILに応じた値となる。

$$V_{mo} = A \times I_L \times R_1 / n \quad \cdots (4)$$

A：差動増幅器OP1の増幅率

【0051】

上述した差動増幅器OP1の出力Vmoは、コンパレータCP2の一方の入力端に供給されている。このコンパレータCP2は、その他方の入力端に基準電圧Vref2が供給され、出力がタイマーTM1に供給されている。従って、出力電圧Vmoが基準電圧Vref2を超えた状態が、タイマーTM1に設定された設定時間T1以上継続した場合、タイマーTM1からショート信号S2が出力される。

10

【0052】

また、上述した差動増幅器OP1の出力Vmoは、コンパレータCP3の一方の入力端に供給されている。このコンパレータCP3は、その他方の入力端に基準電圧Vref3が供給され、出力がタイマーTM2に供給されている。従って、出力電圧Vmoが基準電圧Vref3を超えた状態が、タイマーTM2に設定された設定時間T2以上継続した場合、タイマーTM2から過電流信号S3が出力される。

【0053】

上述した基準電圧Vref2及びVref3は式(5)、(6)に示すように設定されている。

$$A \times I_{Lstd} \times R_1 / n < V_{ref3} < V_{ref2} < A \times I_{Lstr} \times R_1 \cdot n \quad \cdots (5)$$

20

ILstr：MOSFETQ1がツェナーダイオードZD1のみにクランプされて動作しているときに負荷10に流れる電流の飽和値

$$V_{ref3} < A \times I_{Llim} \times R_1 / n \quad \cdots (6)$$

ILlim：動作温度範囲内においてMOSFETQ1のチャンネル温度が最大定格値（例えば150度）に達してしまう最低の負荷電流値

また、タイマーTM1に設定されている設定時間T1は、タイマーTM2に設定されている設定時間T2より短い。

【0054】

上述したショート信号S2及び過電流信号S3は、ORゲート11を介して、DF/F回路12に供給される。DF/F回路12は、ORゲート11を介してショート信号S2及びS3が供給されてから、リセットされるまでHiレベルの異常信号S4を出力する。この異常信号S4は、MOSFETQ1のゲートとグランドとの間に設けられたMOSFETQ4のゲートに供給される。従って、異常信号S4が出力されると、MOSFETQ4がオンして、MOSFETQ1を遮断する。

30

【0055】

上述した構成の電源供給装置の動作について、図2の各種信号、電圧のタイムチャートを参照して以下説明する。まず、ゲート駆動信号S1がLoでは(図2(a)参照)、MOSFETQ1は非導通状態であり、MOSFETQ1のドレインソース間電圧Vdsは、バッテリー電圧Vbに等しい(図2(c)参照)。従って、式(3)からも明らかなように、Vref1 < Vdsとなり、コンパレータCP1の出力がHiとなり(図2(e)参照)、トランジスタQ31はオンしている。

40

【0056】

次に、ゲート駆動信号S1がHiになると、MOSFETQ1のゲートに電圧Vpが印加される。電圧Vpは、一般にバッテリー電圧Vbよりも4～15V程度高い電圧とされる。これにより、MOSFETQ1のゲートソース間電圧Vgsは上昇していく(図2(b)参照)。この結果、ゲートソース間電圧Vgsが遮断ゲートソース間電圧Vgsoffを超えると、MOSFETQ1のドレインソース間が導通し、これにより、負荷電流ILが流れ始める(図2(d)参照)。またこれにより、MOSFETQ1のソース電圧Vsが上昇し始め、ドレインソース間電圧Vdsがバッテリー電圧Vbから下がり始める(図2(c)参照)。

50

【0057】

その後、ゲートソース間電圧 V_{gs} は、 $(V_p - V_b)$ に向かって上昇する。この結果、式(2)からも明らかなように、ゲートソース間電圧 V_{gs} は、 $(V_p - V_b)$ に達する前に、ツェナー電圧 V_{zd1} にクランプされる(図2(b)参照)。

【0058】

ところで、負荷10の初期状態での抵抗値は小さいため、ゲート駆動信号 S_1 の H_i に応じて、MOSFETQ1が非導通状態から導通状態になると、高い突入電流が負荷電流 I_L として流れる。しかしながら、上述したように、ツェナーダイオードZD1によって、ゲートソース間電圧 V_{gs} に抑えられているため、この突入電流は抑えられる。なお、コンパレータCP2及びCP3は突入電流によりしばらくその出力が H_i となるが(図2(f)～(h)参照)、突入電流を許容するようにタイマーTM1及びTM2の設定時間 T_1 及び T_2 が設定されているので、異常信号 S_4 が出力されることがなく(図2(i)参照)、負荷電流 I_L は流れ続ける。

10

【0059】

その後、突入電流は、しばらくすると徐々に下がって、負荷電流 I_L は定常値に落ち着く。負荷電流 I_L が減少すると、ドレインソース間電圧 V_{ds} が基準電圧 V_{ref1} を下回り(図2(c)参照)、コンパレータCP1の出力が L_o となり(図2(e)参照)、トランジスタQ31はオフする。これにより、MOSFETQ1のゲートソース間電圧 V_{gs} のクランプ電圧が、 V_{zd1} から $V_{zd1} + V_{zd2}$ に上がり、ゲート電圧 V_g はさらに上昇して、 $(V_p - V_b)$ に達する(図2(b)参照)。

20

【0060】

また、トランジスタQ31のオフに応じて、式(1)からも明らかなように、MOSFETQ1のゲートソース間には、ゲートソース間耐電圧 BV_{gss} を超えた電圧が印加されることなく、サージ電圧から保護することができる。

【0061】

次に、通常の立ち上がり動作でのMOSFETQ1の動作点について、図3を参照して以下説明する。本実施形態では、例えば、 $V_p = V_b + 10V$ 、 $V_{zd1} = 4V$ 、 $V_{zd2} = 6V$ として説明する。図中、初期負荷線L1は、初期状態(突入電流が流れるような状態)での負荷線であり、定常負荷線L2は、定常状態での負荷線である。また、 $V_{gs} = 4V$ 曲線L3及び $V_{gs} = 10V$ 曲線L4は各々、 $V_{gs} = 4V$ 、 $10V$ のときのMOSFETQ1のドレイン電流 I_d 対ドレインソース間電圧 V_{ds} 特性曲線である。また、軌跡L5は、MOSFETQ1の動作点軌跡である。

30

【0062】

MOSFETQ1が非導通状態のときは、ドレインソース間電圧 $V_{ds} = V_b$ で、負荷電流 $I_L = 0A$ である。MOSFETQ1が導通し始めると負荷電流 I_L は、初期負荷線L1に沿って上がっていき、これに伴ってドレインソース間電圧 V_{ds} は下がる。負荷電流 I_L が動作点Aまでくるとゲートソース間電圧 V_{gs} が $4V$ にクランプされるため、負荷電流 I_L は、 $V_{gs} = 4V$ 曲線L3に沿うため、その上昇は抑えられる。

【0063】

通電が続き負荷10の抵抗が次第に大きくなると、負荷線は左に傾いていくので、ドレインソース間電圧 V_{ds} は小さくなっていく。ドレインソース間電圧 V_{ds} が基準電圧 V_{ref1} を下回るとトランジスタQ31がオフしてクランプ値が $4V$ から $10V$ に上がるので、今度は $V_{gs} = 10V$ 曲線L4に沿うようになり動作点Bに落ち着く。ここで、動作点Aが $V_{gs} = 4V$ 曲線L3の飽和領域になるようにしたが、線形領域になるようにしてもよい。また、図3では、突入電流により発生する V_{ds} よりも V_{ref1} の方が低くなっているが、高くなるように設定する、つまり、動作点Aでの V_{ds} より高く設定してもよい。

40

【0064】

次に、図4にショート故障が起こったときの動作タイミングを示す。MOSFETQ1のソースと負荷10との間でグランドに対してショートが起こると、負荷電流 I_L が急上昇するとともに(図4(d)参照)、ドレインソース間電圧 V_{ds} が大きくなる(図4(

50

c) 参照)。ドレインソース間電圧 V_{ds} が基準電圧 V_{ref1} を上回るとコンパレータ $CP1$ は H_i となり (図4 (e) 参照) トランジスタ $Q31$ がオンし、 $MOSFETQ1$ のゲートソース間電圧 V_{gs} が $(V_p - V_b)$ から V_{zd1} にクランプされ (図4 (b) 参照)、これにより負荷電流 I_L が抑えられる (図4 (d) 参照)。

【0065】

負荷電流 I_L は、 $V_{gs} = 4V$ のときの $MOSFETQ1$ の飽和電流にほぼ一定に抑えられる。式 (5) から明らかなように、このクランプ状態での負荷電流 I_L によりコンパレータ $CP2$ が H_i となり (図4 (f) ~ (h) 参照)、タイマー $TM1$ の設定時間 $T1$ に達するとショート信号 $S2$ が出力され、このショート信号 $S2$ の出力に応じて、 $DF/F12$ から異常信号 $S4$ が保持される (図4 (i) 参照)。これにより、異常ステータス 10 が出力され、ユーザに報知が行われると共に、 $MOSFETQ4$ がオンして、 $MOSFETQ1$ が遮断される。

【0066】

また、基準電圧 V_{ref2} に相当する負荷電流 I_L より小さく、基準電圧 V_{ref3} に相当する負荷電流 I_L より大きい過電流が、タイマー $TM2$ の設定時間 $T2$ ($> T1$) を超えて流れつづけると、タイマー $TM2$ から過電流信号 $S3$ が出力され、この過電流信号 $S2$ の出力に応じて $DF/F12$ から異常信号 $S4$ が保持される。これによっても、異常ステータス 20 が出力され、ユーザに報知が行われると共に、 $MOSFETQ4$ がオンして、 $MOSFETQ1$ が遮断される。

【0067】

$MOSFETQ1$ の動作が安全動作領域内に収まるようにクランプ電圧 V_{zd1} 、基準電圧 $V_{ref1} \sim V_{ref3}$ およびタイマー $TM1$ を設定することで、 $MOSFETQ1$ は安全に遮断される。ショート発生がごく短時間でおさまりタイマー $TM1$ の時間に達しなかった場合、動作が継続される。

【0068】

ショート異常時の $MOSFETQ1$ 動作点について図5を参照して以下説明する。なお、図3と同等の線には同一符号を付してその詳細な説明は省略する。図中、ショート負荷線 $L6$ は、ショート時の負荷線である。

【0069】

$MOSFETQ1$ には $V_{gs} = 10V$ がかかっており負荷電流 $I_L = I_{Lstd}$ が流れている。そのため最初は動作点 C にある。ショートが起こると負荷線が右に傾き、負荷電流 I_L は動作点 D に向かって上昇していく。ドレインソース間電圧 V_{ds} が基準電圧 V_{ref1} を超えるとゲートソース間電圧 V_{gs} が $4V$ でクランプされるので、 $MOSFETQ1$ のドレイン電流 I_d 対ドレインソース間電圧 V_{ds} 特性曲線は、 $V_{gs} = 10V$ 線 $L4$ から $V_{gs} = 4V$ 線 $L3$ の方に移り、動作点 E に向かう。動作点 E への移行は正帰還動作となるので、 $MOSFETQ1$ は動作点 E で安定する。タイマー $TM1$ が作動し、遮断がかかると、負荷電流 I_L は、ショート負荷線 $L6$ に沿って減少し、 $I_L = 0(A)$ となる。

【0070】

以上のことから明らかなように、出力電圧 $V_{mo} = V_{ref2}$ 又は V_{ref3} のときに流れている負荷電流 I_L の値がそれぞれ、請求項中の所定値に相当し、タイマー $TM1$ 及び $TM2$ の設定時間 $T1$ 、 $T2$ がそれぞれ、請求項中の所定時間に相当する。

【0071】

以上の電源供給装置は、 $MOSFETQ1$ は、ゲートソース間に与える電圧を下げれば、ドレイン電流 I_d も下がることに着目したものである。そして、ツェナーダイオード $ZD1$ のツェナー電圧 V_{zd1} を $MOSFETQ1$ の駆動電圧 ($V_p - V_b$) より低くすれば、過電流が流れ、トランジスタ $Q31$ がオンされると、ゲートソース間電圧 V_{gs} は、ツェナーダイオード $ZD1$ の働きによって、駆動電圧 ($V_p - V_b$) からツェナー電圧 V_{zd1} に下げられる。このため、ドレイン電流 I_d が下げられ、負荷電流 I_L を抑えることができるので、バッテリー B 及び負荷 10 の間に設けられた $MOSFETQ1$ が不必要に遮断されることなく、しかも、確実に $MOSFETQ1$ や電源線を保護することができる。 50

【0072】

また、上述した電源供給装置は、MOSFETQ1のドレインソース間電圧 V_{ds} は、負荷電流 I_L の大きさに応じていることに着目したものである。そして、コンパレータCP1が、MOSFETQ1のドレインソース間電圧 V_{ds} が基準電圧 V_{ref1} を超えたとき、トランジスタQ31をオン制御するようになっている。以上の構成によれば、MOSFETQ1とは別に、負荷電流 I_L に応じた電圧を出力する手段を設けなくても、トランジスタQ31のオンオフ制御を行うことができる。

【0073】

しかも、MOSFETQ1のドレインソース間電圧 V_{ds} は、図2(c)に示すように、そのMOSFETQ1がオフのときに最大となり、オンすると徐々に下がって定常値となる。このため、オンしてから基準電圧 V_{ref1} 以下になる間もトランジスタQ31をオンすることができ、基準電圧 V_{ref1} の設定によっては、オンし始めの突入電流が流れる期間もトランジスタQ31をオンすることができ、突入電流を抑えることもできる。

10

【0074】

また、上述した電源供給装置は、コンパレータCP2の出力がHiとなる負荷電流 I_L が設定時間 T_1 を超えて継続して流れたときや、コンパレータCP3の出力がHiとなる負荷電流 I_L が設定時間 T_2 を超えて継続して流れたときに、異常信号S4を出力する。従って、設定時間 T_1 、 T_2 継続するのを待つことにより、突入電流など短時間に発生する過電流を異常として検出することがない。しかも、過電流が発生して、異常信号S4が出力されるまでの間は、ツェナーダイオードZD1の働きによってその過電流を抑えることができる。

20

【0075】

なお、上述した参考例では、コンパレータCP1を用いて、スイッチ手段としてのトランジスタQ31のオンオフを制御していた。しかしながら、例えば、トランジスタQ31のように、バッテリーB側に接続されるコレクタ（電源端子）、負荷10側に接続されるエミッタ（負荷側端子）及びベース（＝制御端子）を有し、ベースーコレクタ間電圧が遮断電圧以上とのきに、オンする半導体スイッチであれば、図6に示すように、電線などの接続手段を用いて、トランジスタQ31のベースをMOSFETQ3のドレインに接続することも考えられる。

【0076】

30

この場合、MOSFETQ1のドレインソース間電圧 V_{ds} がベースーコレクタ間の遮断電圧を超えると、トランジスタQ31がオンするようになる。つまり、ベースーコレクタ間の遮断電圧が図1中の基準電圧 V_{ref1} 、請求項中の第1基準電圧に相当する。このように、トランジスタQ31の遮断電圧を基準電圧 V_{ref1} として流用することにより、コンパレータCP1を用いない簡単な構成で、トランジスタQ31のオンオフ制御を行うことができる。

【0077】

また、トランジスタQ31のベースと、MOSFETQ1のドレインとの間に、さらに、ゲートがMOSFETQ1に接続されたMOSFETQ5を設けることも考えられる。このような構成にすれば、MOSFETQ1が導通している間だけ、トランジスタQ31をオン制御することができる。

40

【0078】

また、上述した実施の形態では、MOSFETQ2、抵抗R1から構成される直列回路を、MOSFETQ1に対して並列に設け、抵抗R1の両端を差動増幅器OP1に入力して、この差動増幅器OPから負荷電流 I_L に応じた出力電圧 V_{mo} を出力させていた。しかしながら、例えば、図7に示すような構成にして、出力電圧 V_{mo} を得ることも考えられる。同図に示すように、MOSFETQ2、MOSFETQ6、抵抗R1から構成される直列回路が、MOSFETQ1及び負荷10から構成される直列回路に対して並列に接続されている。

【0079】

50

さらに、MOSFETQ1及びQ2のソースはそれぞれ、OPアンプOP2の入力に接続され、OPアンプOP2の出力は、MOSFETQ6のゲートドレイン間を介してフィードバックされている。このようにOPアンプOP2の出力をフィードバックすることによって、OPアンプの2つの入力端の電圧がほとんど同じになるイマジナリーショート状態となる。このため、MOSFETQ1及びQ2のソースを同電位にすることができ、抵抗R1に負荷電流ILの $1/n$ の電流を流すことができる。従って、この抵抗R1のバッテリーB側に負荷電流ILに応じた出力電圧Vmoが発生する。

【0080】

また、上述した図1や、図7に示した回路では、ソース面積がMOSFETQ1の $1/n$ のMOSFETQ2を分流手段として用いていた。しかしながら、例えば、図8に示すように、抵抗Rs及び抵抗Rdを用いて分流することも考えられる。上述した抵抗Rsは、MOSFETQ1と負荷10との間に設けられている。一方、抵抗Rdは、上述したMOSFETQ1のソースと、グランド間に設けられている。また、抵抗Rdとグランドとの間には、MOSFETQ6及び抵抗R1が設けられている。

【0081】

また、抵抗Rs及びRdの負荷側の一端が、OPアンプOP2の入力に接続され、OPアンプOP2の出力が、MOSFETQ6のゲートドレイン間を介してフィードバックされている。このようにOPアンプOP2の出力をフィードバックすることによって、OPアンプの2つの入力端の電圧がほとんど同じになるイマジナリーショート状態となる。このため、抵抗Rs及びRdの負荷側の一端を同電位にすることができる。従って、抵抗R1に、負荷電流ILに応じた電流($=IL \times Rs / Rd$)を流すことができ、この抵抗R1のバッテリーB側に負荷電流ILに応じた出力電圧Vmo($=IL \times Rs \cdot R1 / Rd$)が発生する。

【0082】

さらに、上記参考例では、出力電圧Vmoの比較手段を2個としたが、この場合に限らず、1つでも、3つ以上であってもよい。

【0083】

第1実施の形態

図9は、本発明の保護装置を組み込んだ電源供給装置の第1実施形態を示す回路図である。同図において、図1と同等の部分には同一符号を付してその詳細な説明は省略する。同図に示すように、車載バッテリーB(=直流電源)から供給される電源は、NチャンネルMOSFETQ1(=電界効果トランジスタ)を介して負荷10に供給される。

【0084】

上述したMOSFETQ1のゲートには、抵抗R2を介して、ゲート駆動信号S1が供給される。また、MOSFETQ1のゲートソース間には、ツェナーダイオードZD1(=第1ツェナーダイオード)及びMOSFETQ32(=スイッチ手段、半導体スイッチ素子)から構成される直列回路が設けられている。

【0085】

また、上述したMOSFETQ32と並列に、ツェナーダイオードZD2(=第2ツェナーダイオード)が接続されている。さらに、ツェナーダイオードZD1及びZD2と直列に抵抗R4が接続されている。ツェナーダイオードZD1及びZD2のツェナー電圧Vzd1及びVzd2は、上述した式(1)及び(2)に示すように設定される。

【0086】

また、上述したMOSFETQ32のゲートには、上述した参考例と同様にスイッチ制御手段として働くコンパレータCP1の出力が供給されている。このコンパレータCP1には、MOSFETQ1のドレイン電圧Vdを基準にした基準電圧Vref1(=第1基準電圧)、つまり、 $(Vd - Vref1)$ が入力されると共に、MOSFETQ1のソース電圧Vsが供給されている。

【0087】

また、上述した抵抗R4の両端は、差動増幅器OP3に供給される。つまり、差動増幅

10

20

30

40

50

器OP3の出力は、ツェナーダイオードZD1に流れる電流に応じた値となる。この差動増幅器OP3の出力は、積分回路13に供給される。積分回路13（＝積分手段）は、差動増幅器OP3の出力を積分すると共に、その積分値が閾値を超えると、ショート信号S2を出力する。

【0088】

また、本実施形態の電源供給装置は、コンパレータCP4を備えている。このコンパレータCP4には、MOSFETQ1のドレイン電圧Vdを基準にした基準電圧Vref4、つまり、 $(Vd - Vref4)$ が入力されると共に、MOSFETQ1のソース電圧Vsが供給され、その出力がタイマーTM3に供給されている。従って、MOSFETQ1のドレイン-ソース間電圧が、基準電圧Vref4を超えた状態が、タイマーTM3に設定された設定時間T3以上継続した場合、タイマーTM3から過電流信号S3が出力される。

10

【0089】

なお、上述した基準電圧Vref4は式（7）、（8）に示すような値に設定される。

$$R_{dsonmin} \times I_{Lstd} < V_{ref4} < V_{ref1} < V_b \quad \cdots (7)$$

$$V_{ref4} < R_{dsonmax} \times I_{Llim} \quad \cdots (8)$$

Rdsonmax：最大定格チャンネル温度でのQ1のオン抵抗

【0090】

上述したショート信号S2及び過電流信号S3は、参考例と同様に、ORゲート11を介して、DF/F回路12に供給される。

【0091】

20

上述した構成の電源供給装置の動作について、図10の立ち上がり時における各種信号、電圧のタイムチャートを参照して以下説明する。まず、ゲート駆動信号S1がLoでは（図10（a）参照）、MOSFETQ1は非導通状態であり、MOSFETQ1のドレイン-ソース間電圧Vdsは、バッテリー電圧Vbに等しい（図10（c）参照）。従って、式（3）からも明らかなように、 $V_{ref1} < V_{ds}$ となり、コンパレータCP1の出力がHiとなり（図10（e）参照）、MOSFETQ32はオンしている。

【0092】

次に、ゲート駆動信号S1がHiになると、MOSFETQ1のゲートに電圧Vpが印加される。電圧Vpは、一般にバッテリー電圧Vbよりも4～15V程度高い電圧とされる。これにより、MOSFETQ1のゲート-ソース間電圧Vgsは上昇していく（図10（b）参照）。この結果、ゲート-ソース間電圧Vgsが遮断ゲート-ソース間電圧Vgsoffを超えると、MOSFETQ1のドレイン-ソース間が導通し、これにより、負荷電流ILが流れ始める（図10（d）参照）。またこれにより、MOSFETQ1のソース電圧Vsが上昇し始め、ドレイン-ソース間電圧Vdsがバッテリー電圧Vbから下がり始める（図10（c）参照）。

30

【0093】

その後、ゲート-ソース間電圧Vgsは、 $(V_p - V_b)$ に向かって上昇する。この結果、式（2）からも明らかなように、ゲート-ソース間電圧Vgsは、 $(V_p - V_b)$ に達する前に、ツェナー電圧Vzd1にクランプされる。ところで、負荷10の初期状態での抵抗値は小さいため、ゲート駆動信号のHiに応じて、MOSFETQ1が非導通状態から導通状態になると、高い突入電流が負荷電流ILとして流れる。しかしながら、上述したように、ツェナーダイオードZD1によって、ゲート-ソース間電圧Vgsに抑えられているため、この突入電流は抑えられる。

40

【0094】

なお、突入電流によりクランプされると抵抗R4に電流が流れ、抵抗R4の両端に電圧降下が発生して（図10（g）参照）、積分回路13により積分が行われるが（図10（h））、突入電流を許容するように積分回路13が設定されているので、異常信号S4が出力されることがなく（図10（i）参照）、負荷電流ILは流れ続ける。

【0095】

次に、図11にショート故障が起こったときの動作タイミングを示す。MOSFETQ

50

1のソースと負荷10との間でグラウンドに対してショートが起こると、負荷電流 I_L が急上昇するとともに（図11（d）参照）、ドレインソース間電圧 V_{ds} が大きくなる（図11（c）参照）。ドレインソース間電圧 V_{ds} が基準電圧 V_{ref1} を上回るとコンパレータCP1はHiとなり（図11（e）参照）、MOSFETQ32がオンし、MOSFETQ1のゲートソース間電圧 V_{gs} が（ $V_p - V_b$ ）から V_{zd1} にクランプされ（図11（b）参照）、これにより負荷電流 I_L が抑えられる（図11（d）参照）。

【0096】

負荷電流 I_L は、 $V_{gs} = 4V$ のときのMOSFETQ1の飽和電流にほぼ一定に抑えられる。このとき、抵抗 R_4 に発生する電圧降下 V_{R4} は、式（9）に示すようになる。

$$V_{R4} = (V_{gs} - V_{zd2}) \times \{R_4 / (R_2 + R_4)\} \quad \dots (9)$$

10

クランプ状態が継続すると、積分回路13の積分値が上昇していく（図11（h）参照）。この積分値が閾値を超えるとショート信号S2が出力される。このショート信号S2の出力に応じて、DF/F12から異常信号S4が保持される（図11（i）参照）。これにより、異常ステータスが出力され、ユーザに報知が行われると共に、MOSFETQ4がオンして、MOSFETQ1が遮断される。

【0097】

ショートの程度が激しいほど、ドレインソース間電圧 V_{ds} が大きくなることから、式（10）はさらに大きくなるので、遮断までの時間は早くなる。遮断までの時間がMOSFETQ1の安全動作領域内に収まるように基準電圧 V_{ref1} 、積分回路13の時定数、閾値を設定することで、MOSFETQ1は破壊することなく、安全に遮断される。ショート以上の時はタイマーTM3の設定時間より早い時間で遮断されるので、コンパレータCP4はなにも関係しない。

20

【0098】

異常がごく短時間でおさまリ、積分回路13が閾値に達しなかった場合は、動作が継続される。このため、誤動作に強いという利点がある。積分回路13の積分値のリセットは、図11に示すようにある程度時間をかけて徐々に行ってもよいし、異常信号S4により瞬間的に行ってもよい。

【0099】

また、 $V_{ref4} < V_{ds} < V_{ref1}$ となるような、比較的小さな過電流が設定時間T3を超えて継続して流れた場合、タイマーTM3から過電流信号S3が出力され、この過電流信号S2の出力に応じてDF/F12から異常信号S4が保持される。これによっても、異常ステータスが出力され、ユーザに報知が行われると共に、MOSFETQ4がオンして、MOSFETQ1が遮断される。

30

【0100】

上述した第1実施の形態におけるMOSFETQ1の動作点は、第1実施の形態と同様のため、説明は省略する。以上のことから明らかなように、抵抗 R_4 、差動増幅器OP3、積分回路13が請求項中の第1異常検出手段に相当する。

【0101】

以上の電源供給装置によれば、ツェナーダイオードZD2に流れる電流の積分値に相当する値が閾値を超えたとき、ショート信号S2を出力している。このように、積分値が閾値を超えるのを待つことにより、突入電流など短時間に発生する過電流を異常として検出することがない。しかも、過電流が発生して、異常信号S4が出力されるまでの間は、ツェナーダイオードZD1の働きによってその過電流を抑えることができる。

40

【0102】

また、MOSFETQ1のドレインソース間電圧 V_{ds} は、負荷電流 I_L の大きさに応じていることに着目し、MOSFETQ1のドレインソース間電圧 V_{ds} に基づいて、所定値を超える負荷電流 I_L が所定時間以上継続して流れているかを検出している。以上の構成によれば、MOSFETQ1とは別に、負荷電流 I_L に応じた電圧を出力する手段を設けなくても、異常の検出を行うことができ、コストダウンを図ることができる。

【0103】

50

また、上述した第1実施の形態では、抵抗R4の両端電圧に応じた差動増幅器OP3の出力電圧を積分回路13により積算することにより、ツェナーダイオードZD1に流れる電流の積分値を求めていた。しかしながら、例えば、図12に示すように、抵抗R10、OPアンプOP4、MOSFETQ10により、抵抗R4に流れる電流を分流し、その分流Isを、定電流源Icc及びコンデンサC10の並列回路に供給するようにしてもよい。この場合、コンデンサC10は、積分手段として働き、 $(I_s - I_{cc})$ で充電され、コンデンサC10がインバータ14の閾値に達するとショート信号S2が出力されるようになる。

【0104】

第2実施の形態

図13は、本発明の保護装置を組み込んだ電源供給装置の第2実施の形態を示す回路図である。同図において、図1と同等の部分には同一符号を付してその詳細な説明は省略する。同図に示すように、車載バッテリーB(=直流電源)から供給される電源は、NチャンネルMOSFETQ1(=電界効果トランジスタ)を介して負荷10に供給される。

【0105】

上述したMOSFETQ1のゲートには、抵抗R2を介して、ゲート駆動信号S1が供給される。また、MOSFETQ1のチャンネル温度を検出するためのダイオードD1が、MOSFETQ1と熱的に結合するようごく近接し、かつ、電気的には絶縁されるように設置されている。ダイオードD1は定電流源Icc2に接続され、MOSFETQ1のチャンネル温度に応じた電圧Vfを発生する。チャンネル温度対ダイオードD1が発生する電圧Vf特性の一例を図14に示す。同図に示す例では、温度1°Cの上昇に対し電圧Vfが約2mV下がるような関係がある。

【0106】

コンパレータCP6には、上述したMOSFETQ1のチャンネル温度に応じた電圧Vfと、基準電圧Vref5とが供給されている。コンパレータCP6は、MOSFETQ1のチャンネル温度が基準電圧Vref5に対応する遮断温度を越えて、電圧Vfが基準電圧Vref5を下回ると、Hiレベルの加熱信号S5をDF/F回路12に供給する。DF/F回路12は、加熱信号S5が供給されてから、リセットされるまでHiレベルの異常信号S4を出力する。この異常信号S4は、MOSFETQ1のゲートとグランド間に設けられたMOSFETQ4のゲートに供給される。従って、異常信号S4が出力されると、MOSFETQ4がオンして、MOSFETQ1を遮断する。

【0107】

上述した基準電圧Vref5は、定電圧Vccに直列接続された抵抗R5及びR6から成る直列回路と、上述した抵抗R6に並列に接続された抵抗R7及びMOSFETQ7から構成される直列回路とにより得られる。つまり、MOSFETQ7のオンオフによって基準電圧Vref5の値を変更することができる。なお、基準電圧Vref5は、MOSFETQ7がオンしているときMOSFETQ1のチャンネル温度の最大定格値に相当する値に設定され、MOSFETQ7がオフしているときMOSFETQ1の動作周囲温度よりも高く最大定格値よりも低い温度に相当する値に設定される。

【0108】

また、MOSFETQ1のゲートソース間には、ツェナーダイオードZD1(=第1ツェナーダイオード)及びMOSFETQ32(=スイッチ手段、半導体スイッチ手段)から構成される直列回路が設けられている。

【0109】

また、上述したMOSFETQ32と並列に、ツェナーダイオードZD2(=第2ツェナーダイオード)が接続されている。さらに、ツェナーダイオードZD1及びZD2と直列に抵抗R4が接続されている。ツェナーダイオードZD1及びZD2のツェナー電圧Vzd1及びVzd2は、上述した式(1)及び(2)に示すように設定される。

【0110】

また、上述したMOSFETQ32のゲートには、上述した第1の実施形態と同様にス

10

20

30

40

50

イッチ制御手段として働くコンパレータC P 1の出力が供給されている。このコンパレータC P 1には、M O S F E T Q 1のドレイン電圧Vdを基準にした基準電圧Vref1(=第1基準電圧)、つまり、 $(Vd - Vref1)$ が入力されると共に、M O S F E T Q 1のソース電圧Vsが供給されている。これにより、コンパレータC P 1は、ドレイン－ソース間電圧Vdsと基準電圧Vref1とを比較し結果を出力する。

【0111】

また、コンパレータC P 7には抵抗R 4の一端が供給されるとともに、抵抗R 4の他端を基準にした基準電圧Vref6が供給されている。つまり、コンパレータC P 7はツェナーダイオードZ D 1に流れる電流に応じた値となる抵抗R 4での電圧降下と基準電圧Vref6とを比較し結果を出力する。基準電圧Vref6は下記の式(11)に示すように設定される。

$$(Vp - Vz_{d2} - Vb) \cdot R4 / (R2 + R4) < Vref6 < (Vp - Vz_{d2}) \cdot R4 / (R2 + R4) \quad \dots (11)$$

【0112】

これにより、M O S F E T Q 1のゲート－ソース間電圧Vdsが基準電圧Vref1より大きく、M O S F E T Q 1のゲート－ソース間がツェナーダイオードZ D 1のみによりクランプされた状態のとき、抵抗R 4での電圧降下が基準電圧Vref6を越えて、コンパレータC P 7の出力がL oレベルとなる。また、コンパレータC P 7の出力はM O S F E T Q 7のゲートに接続されている。

【0113】

上述した構成の電源供給装置の動作について、図15の立ち上がり時における各種信号、電圧のタイムチャートを参照して以下説明する。まず、ゲート駆動信号S 1がL oでは(図15(a)参照)、M O S F E T Q 1は非導通状態であり、M O S F E T Q 1のドレイン－ソース間電圧Vdsは、バッテリー電圧Vbに等しい(図15(c)参照)。従って、式(3)からも明らかなように、 $Vref1 < Vds$ となり、コンパレータC P 1の出力がH iとなり(図15(e)参照)、M O S F E T Q 32はオンしている。

【0114】

次に、ゲート駆動信号S 1がH iになると、M O S F E T Q 1のゲートに電圧Vpが印加される。電圧Vpは、一般にバッテリー電圧Vbよりも4～15V程度高い電圧とされる。これにより、M O S F E T Q 1のゲート－ソース間電圧Vgsは上昇していく(図15(b)参照)。この結果、ゲート－ソース間電圧Vgsが遮断ゲート－ソース間電圧Vgsoffを超えると、M O S F E T Q 1のドレイン－ソース間が導通し、これにより、負荷電流ILが流れ始める(図15(d)参照)。またこれにより、M O S F E T Q 1のソース電圧Vsが上昇し始め、ドレイン－ソース間電圧Vdsがバッテリー電圧Vbから下がり始める(図15(c)参照)。

【0115】

その後、ゲート－ソース間電圧Vgsは、 $(Vp - Vb)$ に向かって上昇する。この結果、式(2)からも明らかなように、ゲート－ソース間電圧Vgsは、 $(Vp - Vb)$ に達する前に、ツェナー電圧Vzd1にクランプされる。ところで、負荷10の初期状態での抵抗値は小さいため、ゲート駆動信号のH iに応じて、M O S F E T Q 1が非導通状態から導通状態になると、高い突入電流が負荷電流ILとして流れる。しかしながら、上述したように、ツェナーダイオードZ D 1によって、ゲート－ソース間電圧Vgsに抑えられているため、この突入電流は抑えられる。

【0116】

なお、突入電流によりクランプされると抵抗R 4に電流が流れ、抵抗R 4の両端に電圧降下が発生し(図15(h)参照)、抵抗R 4の電圧降下が基準電圧Vref6を越えて、コンパレータC P 7の出力がH iレベルからL oレベルになり、基準電圧Vfef5がより大きな値に変更されて、遮断温度が最大定格値より小さく、かつ、最大周囲温度より高い値に変更される(図15(i)参照)。

【0117】

10

20

30

40

50

しかしながら、突入期間は短く、動作周囲温度を越えてMOSFETQ1が発熱することがないため、基準電圧Vref5がより大きな値に変更されても、MOSFETQ1のチャネル温度に応じた値である電圧Vfが基準電圧Vref5を下回ることがないため、加熱信号S5が出力されることなく（図15（f）参照）、負荷電流ILは流れ続ける。

【0118】

次に、図16にショート異常が起こったときの動作タイミングを示す。まず、ショートが発生していない間は、ツェナーダイオードZD1によってMOSFETQ1のゲートソース間がクランプされることがないため、コンパレータCP7はHiレベルの出力を保っている。このため、MOSFETQ7がオンして、基準電圧Vref5はMOSFETQ1のチャネル温度の最大定格値に相当する値に設定される。

10

【0119】

その後、MOSFETQ1のソースと負荷10との間でグラウンドに対してショートが起こると、負荷電流ILが急上昇するとともに（図16（d）参照）、ドレインソース間電圧Vdsが大きくなる（図16（c）参照）。ドレインソース間電圧Vdsが基準電圧Vref1を上回るとコンパレータCP1はHiとなり（図16（e）参照）、MOSFETQ32がオンし、MOSFETQ1のゲートソース間電圧Vgsが（Vp-Vb）からVzd1にクランプされ（図16（b）参照）、これにより負荷電流ILが抑えられる（図16（d）参照）。

【0120】

負荷電流ILは、Vgs=4VのときのMOSFETQ1の飽和電流にほぼ一定に抑えられる。またこのとき、抵抗R4に基準電圧Vref6を越える電圧降下が発生して、コンパレータCP7の出力がHiからLoレベルになる（図16（g）参照）。これによって、MOSFETQ7がオフして、基準電圧Vref5はMOSFETQ1の動作周囲温度より高く、最大定格値よりも低い温度に相当する値に設定される（図16（i）参照）。

20

【0121】

ショート状態が続くとMOSFETQ1のチャネル温度は上昇し、電圧Vfは低下していく。電圧Vfが基準電圧Vref5を下回り、コンパレータCP6が加熱信号S5を出力する（図16（f）参照）。この加熱信号S5の出漁に応じてDF/F12から異常信号S4が保持される。これによって、異常ステータスが出力され、ユーザに報知が行われると共に、MOSFETQ4がオンして、MOSFETQ1が遮断される。

30

【0122】

ショート発生時のMOSFETQ1のチャネル温度上昇速度は速い。このため異常検知から遮断までの時間遅れや遮断時のスイッチングロスにより温度のオーバーシュートが発生する。しかしながら、上述した第3実施形態では、ツェナーダイオードZD1に電流が流れたときショート発生を検出し、ショート発生検出時に遮断温度を定格値よりも引き下げているので、チャネル温度は定格を越えることがない。

【0123】

一方、ショートが発生しておらず、何らかの原因でチャネル温度が上昇する場合にはチャネル温度が定格以上となるまで負荷10を使用し続けることができる。しかも、ショート発生時でなければチャネル温度上昇速度は比較的遅いので遮断温度を最大定格値としても、オーバーシュートが発生することがなく、この場合もチャネル温度が最大定格値を越えることはない。

40

【0124】

また、上述した第3実施形態から明らかなように、ダイオードD1が請求項中の温度センサに相当し、コンパレータCP6が請求項中の第3異常検出手段に相当し、抵抗R5～R7、MOSFETQ7が変更手段に相当することが明らかである。上述した第3実施形態においては、ダイオードD1をグラウンド基準で動作させていた。しかしながら、図17に示すように、バッテリー電圧Vb基準で動作させることも考えられる。

【0125】

また、上述した第1及び第2実施形態においては、スイッチ制御手段として、コンパレ

50

ータCP1を用いていた。しかしながら、例えば、図18に示すように、MOSFETQ1のドレインソース間電圧 V_{ds} を抵抗R8及びR9で分圧して、その分圧電圧をMOSFETQ32のゲートに供給するように構成して、抵抗R8及びR9、MOSFETQ32をスイッチ制御手段として機能させることも考えられる。

【0126】

上述した抵抗R8及びR9は、MOSFETQ1のドレインソース間電圧 V_{ds} が基準電圧 V_{ref1} を越えている間、その分圧電圧がMOSFETQ32のゲート遮断電圧を越えるような値に設定されている。また、MOSFET32はバイポーラトランジスタでもよい。

【0127】

10

また、第1及び第2実施形態におけるMOSFETQ1として、図19に示すように、加熱遮断機能を持たせたものを用いてもよい。このMOSFETQ1は、ドレイン端子がバッテリーBに接続され、ソースが負荷10に接続されるメインFETQ11と、ドレインがメインFETQ11のゲートに、ソースがメインFETQ11のソースに接続される遮断用FETQ12とを備えている。

【0128】

そして、温度が上がるとダイオードD2及びD3の順方向電圧が下がることを利用して、ある温度異常でコンパレータCP5がLレベルからHレベルに反転し、遮断FETQ12をオンする。これによりメインFETQ11のゲートソースが同電位となり、メインFETQ11がオフして、負荷電流 I_L が遮断される。このメインFETQ11がオフして温度が下がるとコンパレータCP5が反転し、遮断用FETQ12がオフとなるため、メインFETQ11は再びオンする。

20

【0129】

また、上述した第1及び第2実施の形態では、MOSFETQ1として、Nチャンネルのものを用いていたが、Pチャンネルのものを用いてもよい。また、基準電圧 $V_{ref1} \sim V_{ref4}$ には、温度依存性や、バッテリー電圧 V_b に対する依存性を持たせてもよい。

【図面の簡単な説明】

【0130】

【図1】本発明の保護装置を組み込んだ電源供給装置の参考例を示す回路図である。

【図2】図1に示す電源供給装置の立ち上がり時における各種信号、電圧のタイムチャートである。

30

【図3】図1に示す電源供給装置を構成するMOSFETQ1の立ち上がり時の動作点について説明するための図である。

【図4】図1に示す電源供給装置のショート発生時における各種信号、電圧のタイムチャートである。

【図5】図1に示す電源供給装置を構成するMOSFETQ1のショート発生時の動作点について説明するための図である。

【図6】他の実施の形態における電源供給装置の部分回路図である。

【図7】他の実施の形態における電源供給装置の部分回路図である。

【図8】他の実施の形態における電源供給装置の部分回路図である。

40

【図9】本発明の保護装置を組み込んだ電源供給装置の第1の実施形態を示す回路図である。

【図10】図9に示す電源供給装置の立ち上がり時における各種信号、電圧のタイムチャートである。

【図11】図9に示す電源供給装置のショート発生時における各種信号、電圧のタイムチャートである。

【図12】他の実施の形態における電源供給装置の部分回路図である。

【図13】本発明の保護装置を組み込んだ電源供給装置の第2の実施形態を示す回路図である。

【図14】図13の電源供給装置を構成するチャンネル温度対ダイオードD1が発生する電

50

圧 V_f 特性の一例を示すグラフである。

【図 15】図 13 に示す電源供給装置の立ち上がり時における各種信号、電圧のタイムチャートである。

【図 16】図 13 に示す電源供給装置のショート発生時における各種信号、電圧のタイムチャートである。

【図 17】他の実施の形態における電源供給装置の回路図である。

【図 18】他の実施の形態における電源供給装置の部分回路図である。

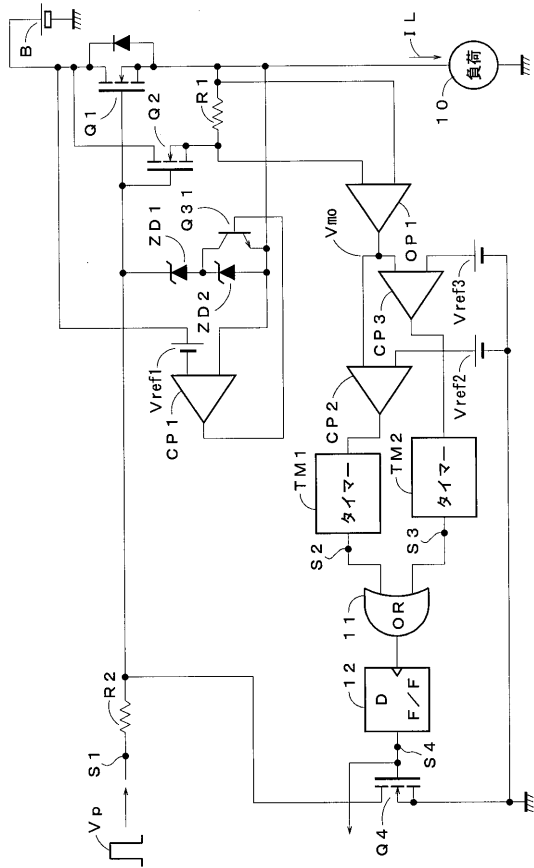
【図 19】他の実施の形態における電源供給装置の部分回路図である。

【符号の説明】

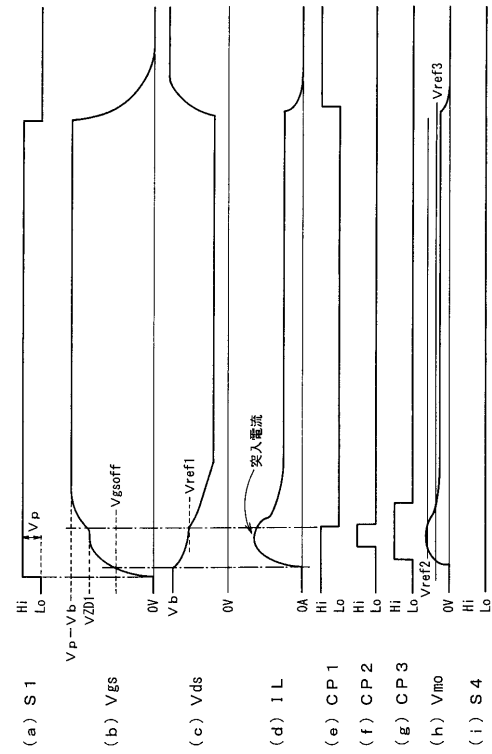
【0131】

10	負荷	
13	積分回路（積分手段、第 <u>1</u> 異常検出手段）	
B	車載バッテリー（直流電源）	
D1	ダイオード	
CP1	コンパレータ（スイッチ制御手段）	
CP2	コンパレータ	
CP3	コンパレータ	
CP4	コンパレータ	
CP6	コンパレータ（第 <u>2</u> 異常検出手段）	
R1	抵抗（副流検出用の抵抗）	20
R4	抵抗（第 <u>1</u> 異常検出手段）	
R5～R7	抵抗（変更手段）	
OP3	差動増幅器（第 <u>1</u> 異常検出手段）	
TM1	タイマ	
TM2	タイマ	
TM3	タイマ	
Q1	MOSFET（電界効果トランジスタ）	
Q2	MOSFET（分流手段）	
Q31	トランジスタ（スイッチ手段）	
Q4	MOSFET	30
Q7	MOSFET（変更手段）	
Vref1	基準電圧（第 1 基準電圧）	
ZD1	ツェナーダイオード（第 1 ツェナーダイオード）	
ZD2	ツェナーダイオード（第 2 ツェナーダイオード）	

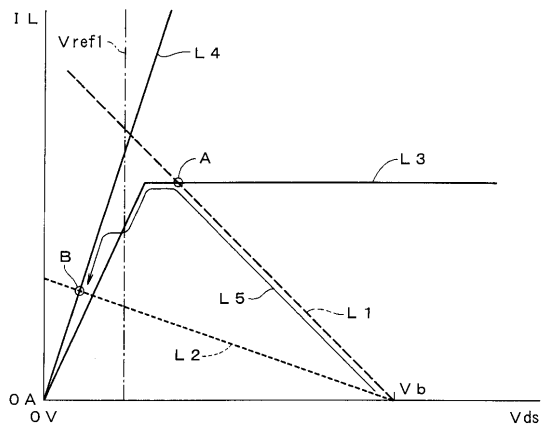
【図 1】



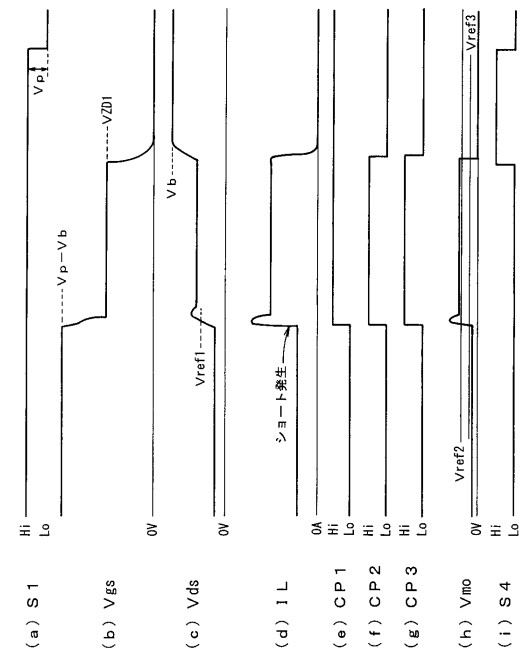
【図 2】



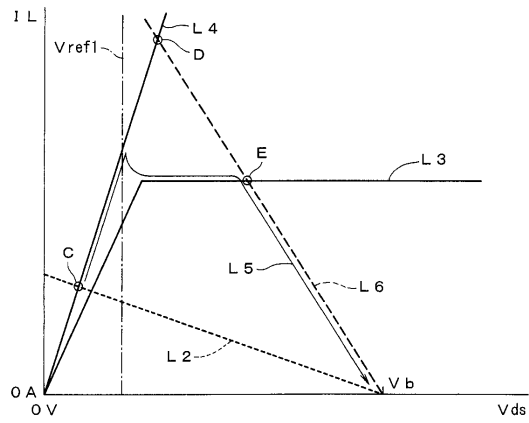
【図 3】



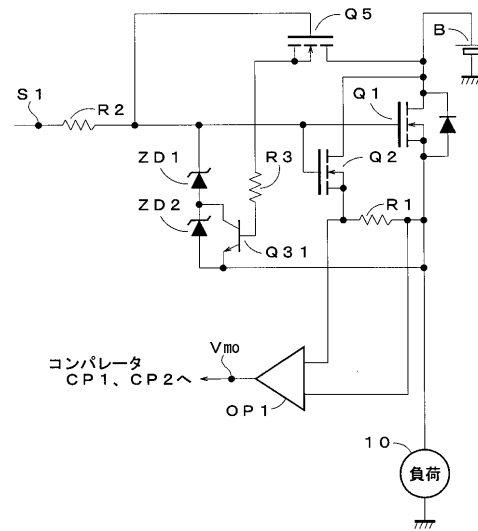
【図 4】



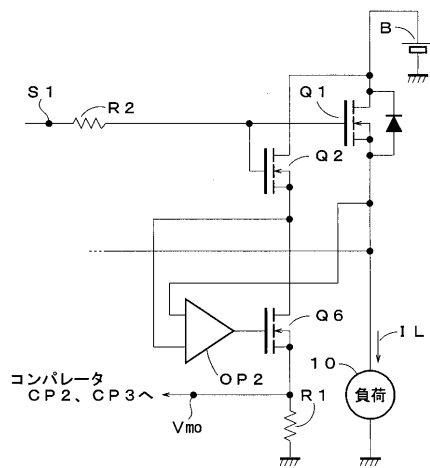
【図 5】



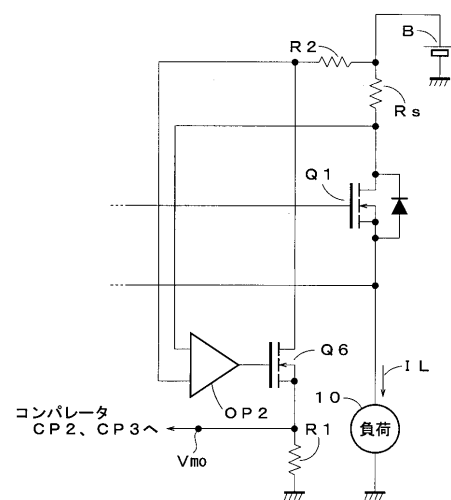
【図 6】



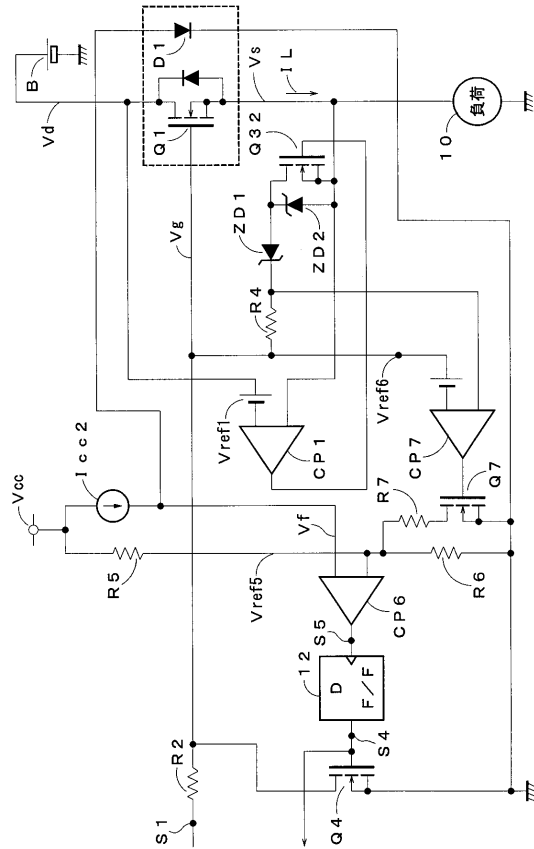
【図 7】



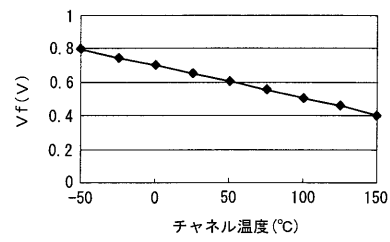
【図 8】



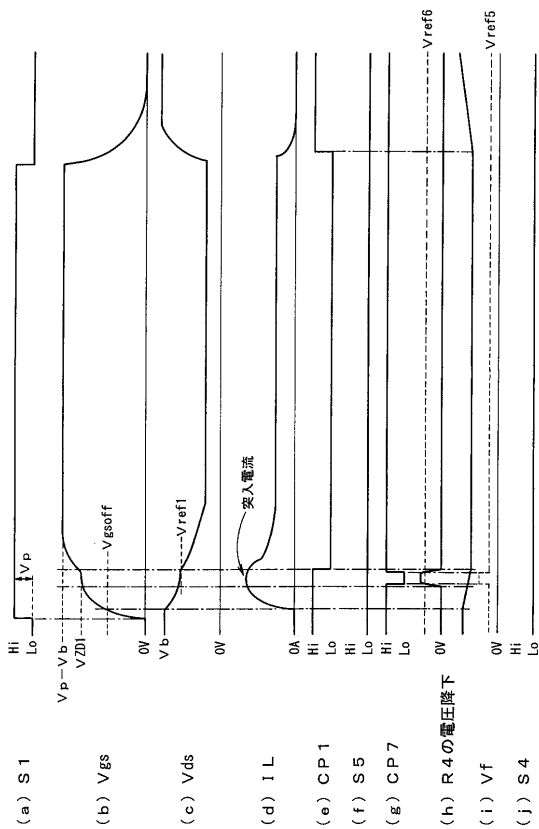
【図 13】



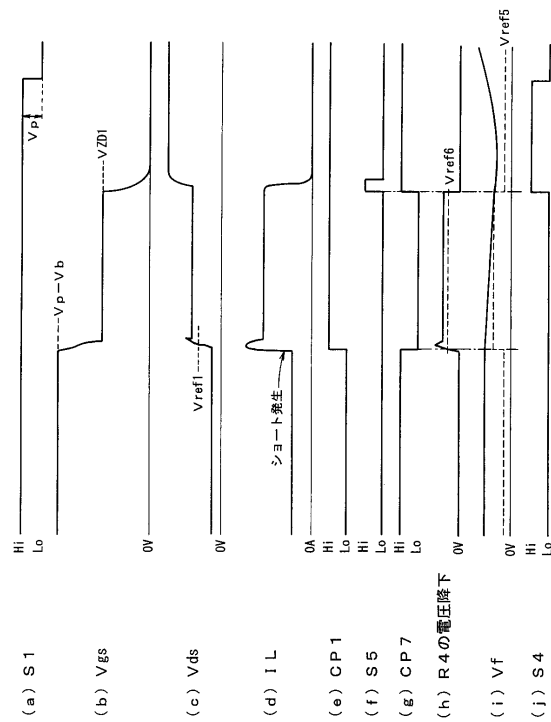
【図 14】



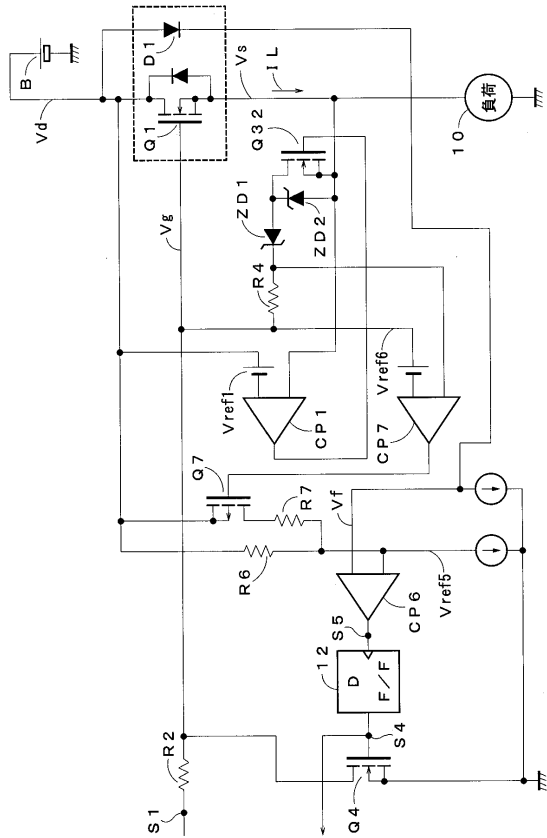
【図 15】



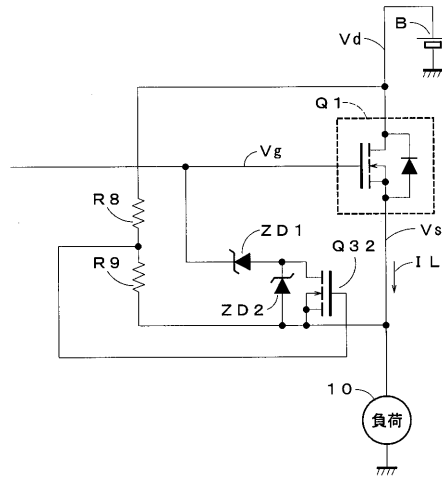
【図 16】



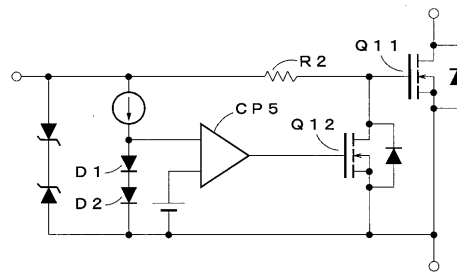
【図 17】



【図 18】



【図 19】



フロントページの続き

(56)参考文献 特開2003-318713 (JP, A)

特開平02-197213 (JP, A)

実開平01-113541 (JP, U)

特開平11-018289 (JP, A)

特開平03-128618 (JP, A)

特開平05-292656 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H02H 3/087

H02H 3/093

H02J 1/00

H02H 7/00

H02H 7/20