

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-294405

(P2005-294405A)

(43) 公開日 平成17年10月20日(2005. 10. 20)

(51) Int.Cl.⁷

H01L 23/12

H01L 23/50

F I

H01L 23/12

H01L 23/50

3 O 1 Z

L

テーマコード (参考)

5 F 0 6 7

審査請求 未請求 請求項の数 3 O L (全 9 頁)

(21) 出願番号 特願2004-104863 (P2004-104863)

(22) 出願日 平成16年3月31日 (2004. 3. 31)

(71) 出願人 000002130

住友電気工業株式会社

大阪府大阪市中央区北浜四丁目5番33号

(74) 代理人 100099069

弁理士 佐野 健一郎

(74) 代理人 100079843

弁理士 高野 明近

(74) 代理人 100112313

弁理士 岩野 進

(72) 発明者 西 康二

神奈川県横浜市栄区田谷町1番地 住友電

気工業株式会社横浜製作所内

(72) 発明者 澤田 宗作

神奈川県横浜市栄区田谷町1番地 住友電

気工業株式会社横浜製作所内

Fターム(参考) 5F067 BB05 BB15

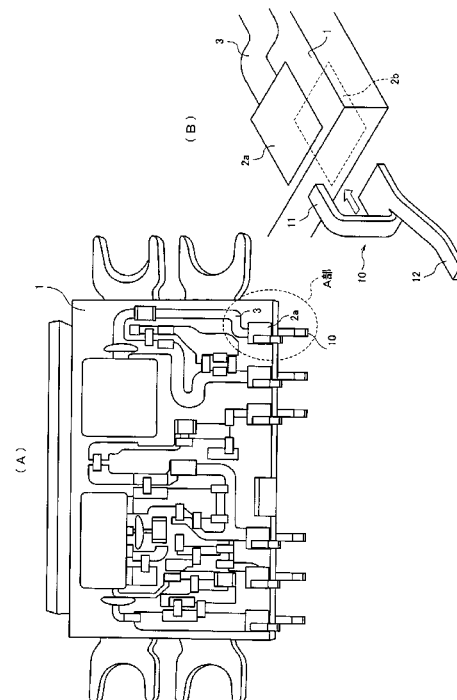
(54) 【発明の名称】 集積回路モジュール

(57) 【要約】

【課題】回路基板の上下両面に設けられたパッド部の特性インピーダンスを回路基板の信号線の特性インピーダンスより低くすることで、リード付近の高周波数信号の反射を減少させて、入出力信号の損失を少なくする集積回路モジュールを提供する。

【解決手段】集積回路モジュールは、各種デバイスが実装された回路基板1と、回路基板1の上面及び下面に設けられたパッド部2a及び2bに接合して回路基板1を挟持するクリップ部11及びクリップ部11から延出したリード部12からなるクリップリード10とを備えている。回路基板1の上面及び下面に設けられたパッド部2a及び2bの幅を回路基板1の比誘電率 ϵ_r に応じて調整し、回路基板1に設けられた信号線3の幅のおよそ2～4倍に設定する。

【選択図】図1



【特許請求の範囲】

【請求項 1】

回路基板とクリップリードとを有する集積回路モジュールであって、
前記回路基板は信号線と該回路基板の第一の面及び第二の面にパッド部とを有し、
前記クリップリードはクリップ部とリード部とを含み、前記クリップ部は前記パッド部に接合して前記回路基板を挟持し、前記リード部は前記クリップ部から延出している、集積回路モジュールにおいて、

前記パッド部の特性インピーダンスが前記信号線の特性インピーダンスよりも低いことを特徴とする集積回路モジュール。

【請求項 2】

前記パッド部の幅が前記信号線の幅より大きいことを特徴とする請求項 1 に記載の集積回路モジュール。

【請求項 3】

前記パッド部の幅は前記信号線の幅の 2 ないし 4 倍であることを特徴とする請求項 2 に記載の集積回路モジュール。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、集積回路モジュール、より詳細には、回路基板の信号出力リードの構造に関し、特に、無線通信の信号増幅を行うためのパワーアンプモジュールに適用可能なクリップリード付き集積回路モジュールに関する。

【背景技術】

【0002】

従来、例えば、携帯電話基地局（2GHz 付近）や無線 LAN（5GHz 付近）で使用されるパワーアンプモジュールは、回路基板にクリップ状のリードを挟み込んだ構造を採用している。このようなクリップリードを備えた集積回路モジュールに関して、例えば、特許文献 1 及び特許文献 2 には、クリップ端子と回路基板との接合方法について開示されている。また、特許文献 3 には、回路基板の周縁にクリップ状に形成された L 字型の挟持部を備えたものが開示されている。

【特許文献 1】特開 2003 - 045516 号公報

【特許文献 2】特開 2002 - 108232 号公報

【特許文献 3】特開平 09 - 307202 号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

しかしながら、上記特許文献 1 ~ 3 に記載の発明では、使用する周波数が高くなるに従って、信号の波長に対するリード付近の長さの割合が大きくなることにより、特性インピーダンスの高いリード付近の影響が大きくなり、入出力信号の反射が大きくなることで損失が増加するという問題がある。このリード付近の信号反射は主に、リード部分、リード部分を接合するパッド部分で発生する。この原因について以下に説明する。

【0004】

通常、パワーアンプモジュールでは、半導体チップ等の部品を実装する回路基板下側に放熱板が装着されるため、モジュール内の半導体チップ等の部品を実装している面と、モジュールを実装する外部基板面との間に段差が生じ、この段差をクリップリードにより繋ぐ構造となっている。また、クリップリード自体にも必要な板厚、寸法（クリップ寸法）などの制限がある。このような構造上の制約によって、リード部分が空中に浮いた状態となるために、GND（接地）等との結合により、特性インピーダンスの高い線路を形成することになる。そして、この空中に浮いたリード部分の長さの波長に対する割合が、周波数が高くなるに従って大きくなるため、信号の反射が増加する。

【0005】

また、回路基板をクリップリードで挟み込む都合上、基板の上下面にクリップ接合するためのパッド部分を設ける必要があり、このパッド部分は基板の上下面両方にあるため、基板内の信号線路に使用するマイクロストリップラインのように、GND等との結合を十分に行うことができず、上記と同様に特性インピーダンスの高い線路となる。従って、このパッド部分についても周波数が低い場合は影響が少ないが、周波数が高くなり波長が短くなると、信号の反射が増加する。

【0006】

上記のように、パワーアンプモジュール等に用いるクリップリードを備えた集積回路モジュールでは、周波数の低い場合は影響が少ないが、周波数が高くなり波長が短くなると、リード付近の長さの波長に対する割合が大きくなり、これに伴って、リード付近において信号反射が増加することになる。 10

【0007】

本発明は、上述のごとき実情に鑑みてなされたものであり、回路基板の上下両面に設けられたパッド部について、パッド部を構成するパッド、GND等により回路基板の信号線より特性インピーダンスを低くなるように構成し、さらに、詳しくはパッド部の幅をその回路基板の信号線幅より大きくすることにより、リード付近の特性インピーダンスを整合させることで、高周波数信号の反射を減少させて、入出力信号の損失を少なくする集積回路モジュールを提供すること、を目的としてなされたものである。

【課題を解決するための手段】

【0008】

本発明の集積回路モジュールは、各種デバイスが実装された回路基板と、回路基板の上面及び下面に設けられたパッド部に接合して回路基板を挟持するクリップ部及びクリップ部から延出したリード部からなるクリップリードとを備えた集積回路モジュールであって、回路基板の上面及び下面に設けられたパッド部の特性インピーダンスが回路基板の信号線の特性インピーダンスより低いことを特徴としたものである。 20

【発明の効果】

【0009】

回路基板の上下両面に設けられたパッド部の特性インピーダンスをその回路基板の信号線の特性インピーダンスより低くすることにより、上下のパッド部間のキャパシタンスを大きくし、リード付近全体で見た時の特性インピーダンスを整合させ、これによりリード付近の高周波数信号の反射を減少させて、入出力信号の損失を少なくすることができる。 30

【発明を実施するための最良の形態】

【0010】

図1は、本発明の一実施形態に係る集積回路モジュールの構造の一例を示す図である。図1(A)はクリップリードを接合した状態の集積回路モジュールの正面図で、図1(B)は図1(A)に示すA部のクリップリード接合前における概要を示す部分斜視図である。図中、1は各種デバイスが実装された回路基板、2a及び2bは回路基板1の上下面に設けられたパッド部、3は回路基板1の信号線、10はクリップリードを示す。

【0011】

クリップリード10は、回路基板1の上下面のエッジ部に形成されているパッド部2a及び2bに接続するもので、回路基板1を挟持するクリップ部11、クリップ部11から延出したリード部12から構成されている。尚、以下の各実施形態においてパワーアンプモジュールを代表例として説明するものとするが、これに限定されるものでなく、本発明はクリップリードを備える集積回路モジュール全般に適用することができる。 40

【0012】

図1(A)及び(B)において、クリップリード10は、クリップ部11がパッド部2a及び2bに接合され、回路基板1を挟持した状態で固定される。この際、リード部12は、回路基板1の基板面に対して平行方向あるいは斜め下向きに引き出される。このとき、リード部12の回路基板1の基板面に対する角度は、回路基板1のデバイス実装面と、集積回路モジュールを実装する外部基板面(図示せず)との間に生じる段差に応じて、モ 50

ジュール毎に適切に決定されるが、本実施形態のパワーアンプモジュールの場合、回路基板 1 の基板面に対して約 $0 \sim 50^\circ$ の範囲で設定できるものとする。

【0013】

図 2 は、図 1 に示したクリップリード 10 付近をモデル化した例を示す概略斜視図である。図 2 (A) はクリップリード 10 付近を斜め上方から見た構造を示し、図 2 (B) はクリップリード 10 付近を斜め下方から見た構造を示し、図中、4 は回路基板 1 の放熱板、5 は回路基板 1 とクリップリード 10 を介して接続される外部基板、6 は外部基板 5 上の回路、7 は A1 等の金属からなる放熱基板である。パッド部 2a には図示しない回路基板 1 の信号線が接続される。尚、図 2 (B) は放熱基板 7 を取り外した状態のクリップリード 10 付近の構造を示している。図 2 (A) 及び (B) に示すクリップリード 10 付近のモデルは、図 1 に示したリードパッド (パッド部 2a 及び 2b) 部分から外部基板までを含むクリップリード付近の構造を、後述するシミュレーションを行うためにモデル化したものである。

10

【0014】

図 2 (A) 及び (B) に示すシミュレーションモデルの具体的な構成例を以下に示す。

回路基板 1 は、材質：BT レジン、比誘電率 (ϵ_r) : 4.1、サイズ : $5.0 \times 2.0 \times 0.54$ mm、信号線 (ライン) 幅 1.1 mm (特性インピーダンス 50Ω)、外部基板 5 は、材質：FR-4、比誘電率 (ϵ_r) : 4.6、サイズ : $5.0 \times 1.5 \times 0.42$ mm、放熱板 4 は、材質：Cu、厚み : 0.7 mm、パッド部 2a 及び 2b は、材質：Cu、厚さ : $43 \mu\text{m}$ 、回路 6 は、材質：Au、厚さ : $2 \mu\text{m}$ (特性インピーダンス 50Ω)、クリップリード 10 は、材質：Cu、厚さ : 0.27 mm、幅 : 0.5 mm (リード部 12) である。尚、パワーアンプモジュールの場合、一般的に発熱が大きいいため、A1 等の金属からなる放熱基板 7 上に実装された状態でシミュレーションを行うものとする。

20

【0015】

図 3 は、図 2 に示したシミュレーションモデルに各種変数を設定した状態を示す図で、図中、 W_1 、 W_2 、 L_1 、 L_2 、 d は変数で、 W_1 はパッド部 2a 及び 2b の幅 (以下、パッド幅)、 W_2 はクリップリード 10 のリード部 12 の幅 (以下、リード幅)、 L_1 はクリップリード 10 のクリップ部 11 の長さ (以下、クリップ長さ)、 L_2 はパッド部 2a 及び 2b の長さ (以下、パッド長さ)、 d は回路基板 1 の厚さ (以下、基板厚) を示す。尚、パッド幅 W_1 の初期値 1.1 mm、リード幅 W_2 の初期値 0.5 mm、クリップ長さ L_1 の初期値 1.35 mm、パッド長さ L_2 の初期値 1.45 mm、基板厚 d の初期値 0.54 mm とする。

30

【0016】

上記のように構成したシミュレーションモデルに基づいて、図 3 に示すパッド幅 W_1 を変化させた場合のクリップリード付近の電気入力信号の反射特性 (S_{11}) を、1 ~ 8 GHz の周波数範囲で 1 GHz 毎に測定し、その測定結果を後述の図 4 に示す。尚、無線 LAN の環境を想定して、5 GHz 付近において -20 dB 以下を目標値とした。また、電気信号の入力と出力は、回路基板 1 上のパッド部 2a (回路) から電気信号を入力し、クリップリード 10 を介して外部基板 5 上の回路 6 に電気信号を出力する。

【0017】

図 4 は、パッド幅 W_1 を変えてシミュレーションを行った結果の反射特性の一例を示す図である。図 4 (A) は 5 GHz 帯においてパッド幅 W_1 を変化させたときの反射特性を示し、図 4 (B) はパッド幅 W_1 に初期値と最適値を設定して周波数を変化させたときのそれぞれの反射特性を示す。

40

【0018】

図 4 (A) において、従来の実施形態では、パッド幅 W_1 を回路基板 1 の信号線幅 (約 1.1 mm 以下) に合わせていたため、本シミュレーションでは、この値 (1.1 mm) をパッド幅 W_1 の初期値とし、この初期値 (1.1 mm) からパッド幅 W_1 を大きくしていったときの反射特性の変化について検討した。

その結果、パッド幅 W_1 が約 2.9 mm となったときに、反射レベルが最小値 (約 -3

50

3 dB)を示し、反射特性が最もよくなった。初期状態(約 - 17 dB)から比べて約 15 dB 程度の信号反射の減少を確認することができた。

【0019】

図4(B)において、パッド幅 W_1 に初期値(1.1 mm)と最適値(2.9 mm)を設定したときに、1 ~ 8 GHzで周波数帯を変化させてそれぞれの反射特性の変化について検討した。図中、13は $W_1 = 1.1$ mmの反射特性、14は $W_1 = 2.9$ mmの反射特性を示す。

その結果、パッド幅 W_1 を回路基板1の信号線3の幅よりも大きくすることにより、特定の周波数(本例では5 GHz帯)だけでなく、広い周波数帯域にわたって特性が改善されていることが確認できた。

【0020】

更に、上記基板厚 d 、クリップ長さ L_1 、パッド長さ L_2 、リード幅 W_2 、及び回路基板1の材質(すなわち、比誘電率 ϵ_r)の影響を調べるために、図3に示したクリップリード10付近のシミュレーションモデルに基づいて、上記基板厚 d 、クリップ長さ L_1 、パッド長さ L_2 、リード幅 W_2 、及び比誘電率 ϵ_r を変えてシミュレーションを実施した。そのシミュレーションの詳細について以下の図5乃至図7に基づいて説明する。

【0021】

(比誘電率 ϵ_r による反射特性)

図5は、回路基板1の比誘電率 ϵ_r を変えてシミュレーションを行った結果の反射特性の一例を示す図で、図中、21は比誘電率 $\epsilon_r = 4.1$ (初期値)の反射特性、22は比誘電率 $\epsilon_r = 6.0$ の反射特性、23は比誘電率 $\epsilon_r = 8.0$ の反射特性、24は比誘電率 $\epsilon_r = 10.0$ の反射特性を示す。尚、本例では、各比誘電率 ϵ_r に対してパッド幅 $W_1 = 1.1$ mmを初期値として変化させた。その他のモデル構成は、図3に示した構成と同様とする。また、他の変数については、基板厚 $d = 0.54$ mm、クリップ長さ $L_1 = 1.35$ mm、パッド長さ $L_2 = 1.45$ mm、リード幅 $W_2 = 0.5$ mmとした。

【0022】

図5に示すように、パッド幅 W_1 の最適値(反射レベルが最小値を示す値)は回路基板1の比誘電率 ϵ_r によって影響される。すなわち、比誘電率 ϵ_r を高くするに従い、パッド幅 W_1 を小さくすることで反射レベルをより低減できる。本例において、反射特性21($\epsilon_r = 4.1$)ではパッド幅 W_1 の最適値は約2.9 mm、反射特性22($\epsilon_r = 6.0$)ではパッド幅 W_1 の最適値は約2.3 mm、反射特性23($\epsilon_r = 8.0$)ではパッド幅 W_1 の最適値は約1.9 mm、反射特性24($\epsilon_r = 10.0$)ではパッド幅 W_1 の最適値は約1.5 mmを示している。

【0023】

回路基板1の信号線(マイクロストリップライン)3の幅は、特性インピーダンスを50 Ω とすると、 $\epsilon_r = 4.1$ では約1.045 mm、 $\epsilon_r = 6.0$ では約0.770 mm、 $\epsilon_r = 8.0$ では約0.595 mm、 $\epsilon_r = 10.0$ では約0.480 mmとなるため、上記パッド幅 W_1 の最適値は、各比誘電率 ϵ_r において上記信号線3の幅のおよそ2.0 ~ 4.0倍の範囲に収まることがわかる。従って、パッド幅 W_1 を信号線3の幅のおよそ2 ~ 4倍の範囲に収めるように設定することにより、より効果的に反射レベルを低減することができる。

【0024】

(基板厚 d による反射特性)

図6は、基板厚 d を変えてシミュレーションを行った結果の反射特性の一例を示す図で、図中、31は $d = 0.54$ mm(初期値)の反射特性、32は $d = 0.45$ mmの反射特性、33は $d = 0.35$ mmの反射特性を示す。尚、本例では、各基板厚 d に対してパッド幅 $W_1 = 1.1$ mmを初期値として変化させた。その他のモデル構成は、図3に示した構成と同様とする。また、他の変数については、クリップ長さ $L_1 = 1.35$ mm、パッド長さ $L_2 = 1.45$ mm、リード幅 $W_2 = 0.5$ mm、比誘電率 $\epsilon_r = 4.1$ とした。

【0025】

10

20

30

40

50

図 6 に示すように、パッド幅 W_1 の最適値（反射レベルが最小値を示す値）は基板厚 d によって影響される。すなわち、基板厚 d を小さくするに従い、パッド幅 W_1 を小さくすることで反射レベルをより低減できる。本例において、反射特性 3 1（ $d = 0.54 \text{ mm}$ ）ではパッド幅 W_1 の最適値は約 2.9 mm 、反射特性 3 2（ $d = 0.45 \text{ mm}$ ）及び反射特性 3 3（ $d = 0.35 \text{ mm}$ ）ではパッド幅 W_1 の最適値は約 2.7 mm を示している。

【0026】

（クリップ長さ L_1 ，パッド長さ L_2 ，リード幅 W_2 による反射特性）

図 7 は、クリップ長さ L_1 ，パッド長さ L_2 ，リード幅 W_2 をそれぞれ変えてシミュレーションを行った結果の反射特性の一例を示す図で、図中、4 1 は初期状態（クリップ長さ $L_1 = 1.35 \text{ mm}$ ，パッド長さ $L_2 = 1.45 \text{ mm}$ ，リード幅 $W_2 = 0.5 \text{ mm}$ ）の反射特性、4 2 はクリップ長さ $L_1 = 1.0 \text{ mm}$ にしたときの反射特性、4 3 はパッド長さ $L_2 = 1.35 \text{ mm}$ にしたときの反射特性、4 4 はリード幅 $W_2 = 0.3 \text{ mm}$ にしたときの反射特性を示す。尚、本例では、クリップ長さ L_1 （ $1.35 \text{ mm} \rightarrow 1.0 \text{ mm}$ ）、パッド長さ L_2 （ $1.45 \text{ mm} \rightarrow 1.35 \text{ mm}$ ）、リード幅 W_2 （ $0.5 \text{ mm} \rightarrow 0.3 \text{ mm}$ ）の変更に対してパッド幅 $W_1 = 1.1 \text{ mm}$ を初期値として変化させた。その他のモデル構成は、図 3 に示した構成と同様とする。また、比誘電率 $\epsilon_r = 4.1$ とした。

【0027】

上記シミュレーション結果から、クリップ長さ L_1 ，パッド長さ L_2 ，リード幅 W_2 をそれぞれ変更しても反射特性に大きな差異はないことが確認できた。

【0028】

以上のシミュレーション結果から、パッド幅 W_1 を回路基板 1 の信号線 3 の幅のおよそ 2 ～ 4 倍にすることで信号反射レベルを大幅に低減できることが確認できた。さらに、回路基板 1 の比誘電率 ϵ_r や基板厚 d の影響を受けるため、比誘電率が高くなるに従って、パッド幅をより小さくしたほうが好ましく、さらには、基板厚 d が小さくなるに従って、パッド幅 W_1 をより小さくしたほうが信号反射レベルを低減できることが確認できた。

【0029】

ここで、特性インピーダンスは、電流が流れるラインの単位長さあたりのインダクタンスと、キャパシタンスの比で、下記の式（1）で近似計算される。

【0030】

【数 1】

$$Z_0 \approx \sqrt{L/C} \quad \dots \text{式 (1)}$$

但し、 Z_0 :特性インピーダンス、 L :単位長さあたりのインダクタンス、 C :単位長さあたりのキャパシタンス

【0031】

ここで、クリップリード 1 0 付近における電流経路のキャパシタンスについて考える。

回路基板 1 の信号線 3 の幅と同じ幅のパッド部 2 a 及び 2 b を上下面に設けた場合、クリップリード 1 0 と GND 等との結合が少なく、クリップリード 1 0 付近において特性インピーダンスが高い線路となっている。

【0032】

一方、パッド幅 W_1 を回路基板 1 の信号線 3 の幅より大きくした場合、パッド部 2 a とパッド部 2 b 間の容量（キャパシタンス）が大きくなり、その結果、パッド部の特性インピーダンスが下がることで、リード付近全体で見た場合、特性インピーダンスの高いリード部と相殺され、回路基板 1 の信号ライン（電流経路）が持つ特性インピーダンスの値に近くなり、これにより信号反射（S 1 1）が低減される。

【0033】

本発明によると、回路基板の上下両面に設けられたパッド部の幅をその回路基板の信号線幅より大きくすることにより、上下パッド部間のキャパシタンスを大きくし、これにより特性インピーダンスが低くなることで高周波信号の反射を減らして、入出力信号の損失

10

20

30

40

50

を減少させることができる。

また、パッド部の幅の調整のみで特性を改善することができるため、配線の混み合ったモジュールでも簡単且つ低コストで実施することができる。

【 0 0 3 4 】

尚、本発明が上記各実施の形態に限定されず、本発明の技術思想の範囲内において、各実施の形態は適宜変更され得ることは明らかである。また、上記構成部材の数、位置、形状等は上記実施の形態に限定されず、本発明を実施する上で好適な数、位置、形状等に行うことができる。

【 図面の簡単な説明 】

【 0 0 3 5 】

10

【 図 1 】 本発明の一実施形態に係る集積回路モジュールの構造の一例を示す図である。

【 図 2 】 図 1 に示したクリップリード付近をモデル化した例を示す概略斜視図である。

【 図 3 】 図 2 に示したシミュレーションモデルに各種変数を設定した状態を示す図である。

。

【 図 4 】 パッド幅を変えてシミュレーションを行った結果の反射特性の一例を示す図である。

【 図 5 】 回路基板の比誘電率を変えてシミュレーションを行った結果の反射特性の一例を示す図である。

【 図 6 】 基板厚を変えてシミュレーションを行った結果の反射特性の一例を示す図である。

20

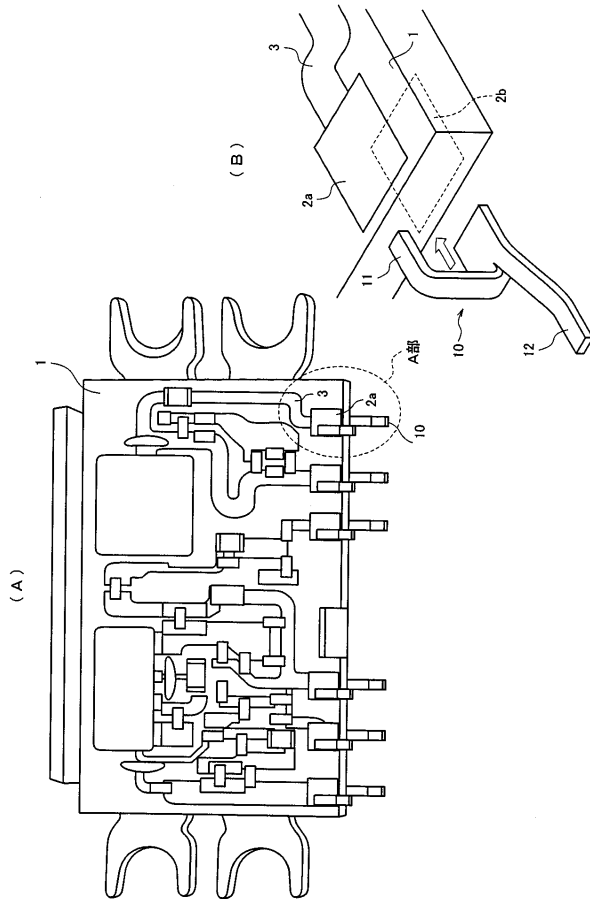
【 図 7 】 クリップ長さ、パッド長さ、リード幅をそれぞれ変えてシミュレーションを行った結果の反射特性の一例を示す図である。

【 符号の説明 】

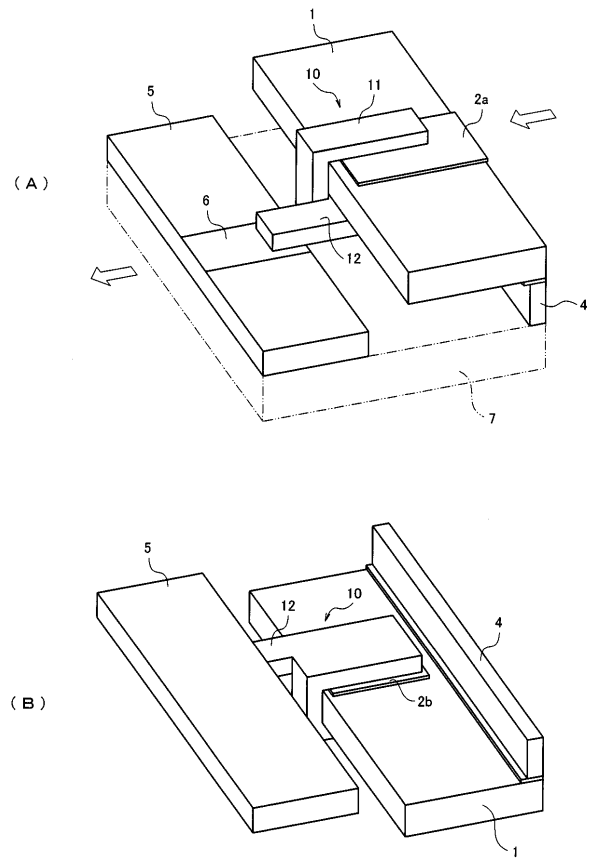
【 0 0 3 6 】

1 ... 回路基板、 2 a , 2 b ... パッド部、 3 ... 信号線、 4 ... 放熱板、 5 ... 外部基板、 6 ... 回路、 7 ... 放熱基板、 1 0 ... クリップリード、 1 1 ... クリップ部、 1 2 ... リード部、 1 3 , 1 4 , 2 1 , 2 2 , 2 3 , 2 4 , 3 1 , 3 2 , 3 3 , 4 1 , 4 2 , 4 3 , 4 4 ... 反射特性。

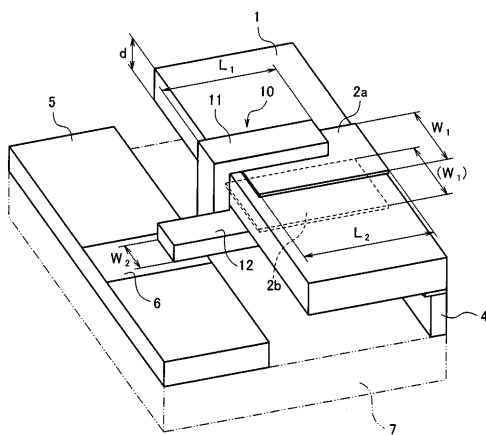
【図 1】



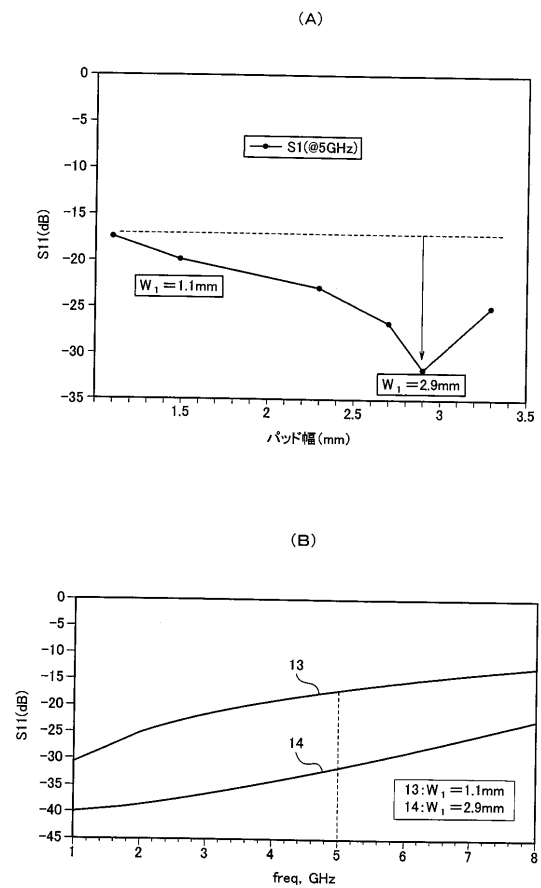
【図 2】



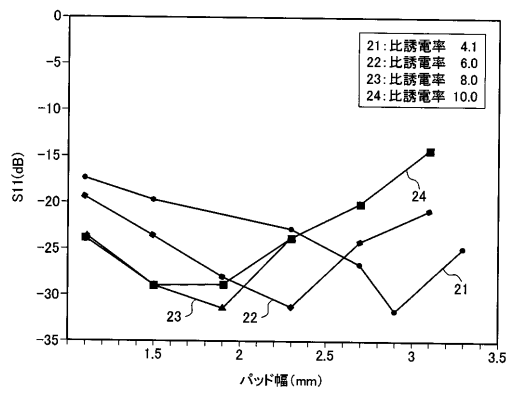
【図 3】



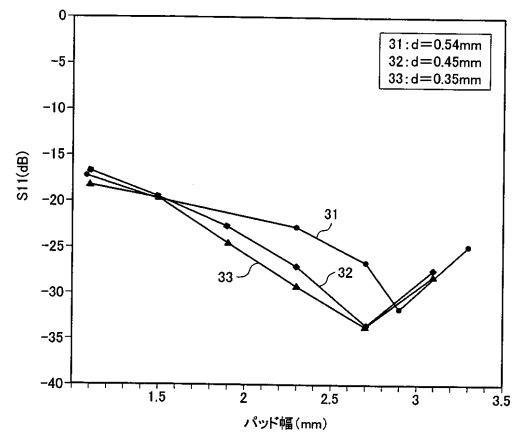
【図 4】



【図 5】



【図 6】



【図 7】

