

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3831020号

(P3831020)

(45) 発行日 平成18年10月11日(2006.10.11)

(24) 登録日 平成18年7月21日(2006.7.21)

(51) Int. Cl.

H02P 7/29 (2006.01)

F I

H02P 7/29

A

請求項の数 11 (全 11 頁)

(21) 出願番号	特願平8-230643	(73) 特許権者	592253644
(22) 出願日	平成8年8月30日(1996.8.30)		エスジーエーストムソン・マイクロエレクトロニクス・ソチエタ・ア・レスポンサビリタ・リミタータ
(65) 公開番号	特開平9-121591		SGS-THOMSON MICROELECTRONICS S. R. L.
(43) 公開日	平成9年5月6日(1997.5.6)		イタリア国、20041 アグラテ・ブリアンツァ、ヴィア・チ・オリヴェッティ 2
審査請求日	平成15年8月15日(2003.8.15)		
(31) 優先権主張番号	95830371.1	(74) 代理人	100057874
(32) 優先日	平成7年8月31日(1995.8.31)		弁理士 曾我 道照
(33) 優先権主張国	イタリア(IT)	(74) 代理人	100068113
			弁理士 小林 慶男
		(74) 代理人	100071629
			弁理士 池谷 豊

最終頁に続く

(54) 【発明の名称】ブリッジ回路の駆動方法、ブリッジ回路の駆動回路及びディスク・ドライブ

(57) 【特許請求の範囲】

【請求項1】

信号入力(I1、I2)と、

信号出力(O1、O2)と、

半ブリッジ回路ごとに1つの導電制御入力(C1、C2)であって、少なくとも2つの導電制御入力(C1、C2)と

を有するタイプの、2つの前記半ブリッジ回路によって形成されるブリッジ回路(BR)をパルス幅変調(PWM)手順によって駆動する方法であって、

前記制御入力(C1、C2)の一方(C1)に供給するための、可変デューティ・サイクルを有する第1の方形波信号を生成することと、

前記制御入力の他方(C2)に供給するための、前記第1の方形波信号に依存する第2のデューティサイクルを有する第2の方形波信号を生成することであって、

前記第1および第2の方形波は同じ周波数を有し、

前記PWMの信号は、前記方形波状制御信号およびそれぞれのエラー信号の信号処理によって生成される

第2の方形波信号を生成することと

を含み、

前記導電制御信号が、

a) 出力(O1-O2)で供給された電流を検出するステップと、

b) 検出された電流(VS)と、出力(O1-O2)で必要とされる平均電流値に対

10

20

応する基準信号（V I）との間の差の平均値に対応するエラー信号（V E）を生成するステップと、

c）エラー信号（V E）と位相が互いに逆の2つの共振信号（T R 1、T R 2）のそれぞれとの間の、前記導電制御信号に対応する2つの論理差信号を生成するステップとを通じて生成され、

負荷における電流の平均値と、負荷における電流の方向とを変更するために、前記第1の方形波状制御信号のデューティ・サイクルが第1の方向に変動するとともに、前記第2の方形波信号のデューティ・サイクルが逆の方向に変動し、

前記第1および第2の方形波信号の前記デューティ・サイクルの変動は、互いに対応する変動である

ブリッジ回路の駆動方法。

【請求項2】

前記第1および第2の方形波信号の前記デューティ・サイクルの前記対応する変動は、互いに線形に対応する変動である、請求項1に記載のブリッジ回路の駆動方法。

【請求項3】

ブリッジ回路の非導電条件が、前記第1および第2の方形波状制御信号が50%デューティ・サイクルを有する条件に対応することを特徴とする請求項1または請求項2に記載のブリッジ回路の駆動方法。

【請求項4】

デューティ・サイクルが、少なくともブリッジ（B R）によって前記出力（O 1、O 2）に供給される平均電流に対して変動することを特徴とする請求項1～3のいずれかに記載のブリッジ回路の駆動方法。

【請求項5】

信号入力（I 1、I 2）と、

信号出力（O 1、O 2）と、

半ブリッジ回路ごとに1つの導電制御入力（C 1、C 2）であって、少なくとも2つの導電制御入力（C 1、C 2）と

を有するタイプの、2つの前記半ブリッジ回路によって形成されるブリッジ回路（B R）をパルス幅変調（PWM）手順によって駆動する回路であって、

第1の方形波信号を生成するための、前記2つの制御入力的一方（C 1）に結合された出力を有する、ほぼ方形の波の第1の生成装置（C O 1）と、

第2の方形波信号であって、前記第1の方形波と同じ周波数を有する、第2の方形波信号を生成するための、前記2つの制御入力の他方（C 2）に結合された出力を有するほぼ方形の波の第2の生成装置（C O 2）と

を備え、

前記第1の方形波信号のデューティ・サイクルを第1の方向に変動させるとともに、前記第2の方形波信号のデューティ・サイクルを逆の方向に変動させるために、前記生成装置（C O 1、C O 2）の双方が、生成される波のデューティ・サイクルを制御する入力（I P 1、I N 2）をそれぞれ有し、それによって、負荷における電流の平均値および方向を変更し、

前記生成装置（C O 1、C O 2）のデューティ・サイクルを制御する入力（I P 1、I N 2）どうしが、結合され、生成される前記第1および第2の波のデューティ・サイクルが、互いに対応して変動するようにそれぞれの生成装置（C O 1、C O 2）に作用するブリッジ回路の駆動回路。

【請求項6】

ブリッジ回路（B R）の非導電条件が、50%デューティ・サイクルを有する波を生成することによって得られることを特徴とする請求項5に記載のブリッジ回路の駆動回路。

【請求項7】

平均電流を検出するために前記信号出力（O 1、O 2）に結合された入力を有し、前記生成装置の少なくとも一方の制御入力（I P 1、I N 2）に結合された出力を有するフィ

10

20

30

40

50

ードバック回路網を備えることを特徴とする請求項5または6に記載のブリッジ回路の駆動回路。

【請求項8】

a) 前記信号出力(O1、O2)に供給された電流に関する検出回路(RS)と、
b) 低域タイプの伝達関数を有し、前記検出回路(RS)の出力に結合された第1の入力と、前記信号出力(O1、O2)での電流の所望の平均値に対応する基準信号(VI)を受け取る第2の入力とを有する第1の比較器(OA1、OA2、OA3)と、
c) 共に前記第1の比較器(OA1、OA2、OA3)の出力に結合された互いに異なるタイプの2つの入力(IP1、IN2)と、それぞれ、位相が互いに逆の2つの共振信号(TR1、TR2)を受け取る、互いに異なるタイプの他の2つの入力(IN1、IP2)とを有する第2の比較器(CO1)および第3の比較器(CO2)とを備えることを特徴とする請求項7に記載のブリッジ回路の駆動回路。

10

【請求項9】

ほぼ三角形の波の少なくとも1つの生成装置も備え、前記他の2つの入力(IN1、IP2)に結合された少なくとも1つの出力を有することを特徴とする請求項8に記載のブリッジ回路の駆動回路。

【請求項10】

チップにおいて集積形で実現されることを特徴とする請求項5～9のいずれかに記載のブリッジ回路の駆動回路。

【請求項11】

20

少なくともヘッド(H)と、前記ヘッド(H)を位置決めする電磁アクチュエータ(VCM)と、前記ディスクを回転させるモータ(SM)と、前記ヘッド(H)に接続された読取り・書込み制御システム(RWCS)と、前記アクチュエータ(VCM)に接続された位置制御システム(PCS)と、前記モータ(SM)に接続された回転制御システム(RCS)とを備え、前記位置制御システム(PCS)が、請求項5～10のいずれかに記載のブリッジ回路の駆動回路を備えることを特徴とするディスク・ドライブ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えば、ディスクを回転させるモータ用のブリッジ回路の駆動方法、駆動回路に関し、特に、請求項1の前提部分に記載のブリッジをPWM手順によって駆動する方法と、請求項5の前提部分に記載の対応する回路に関する。

30

【0002】

【従来の技術】

ブリッジ回路で構成される出力段を介して、パルス幅変調(PWM)手順によって負荷を駆動することは、様々な電気システム、特に直流スピンドル・モータおよび直流音声コイル・モータ用にかなり広く実施されている。多くの場合、ブリッジ回路によって負荷に供給される電流の強度だけでなく方向も制御できると有用である。

【0003】

この主題に関する論文の一覧が、SGS-THOMSON MICROELECTRONICSの目録"Designers' Guide to Power Products"1992年6月号の"DC and Brushless Motors"と題する章に記載されている。

40

【0004】

ブリッジ回路の概略図を図1に示す。このブリッジ回路は、信号入力用の2つの端子I1およびI2と、信号出力用の2つの端子O1およびO2と、制御入力用の端子C1およびC2とを有し、主導電経路、すなわちドレインソースがブリッジ回路の分岐を構成する4つのnチャネルMOSトランジスタT1、T2、T3、T4を備える。トランジスタT1の制御端子は直接、端子C1に接続され、トランジスタT2の制御端子は、インバータP1を通して端子C1に接続され、トランジスタT3の制御端子は直接、端子C2に接続

50

され、トランジスタT 4の制御端子は、インバータP 2を通して端子C 2に接続され、端子0 1と0 2との間に負荷LDが配置される。負荷LDは、モータ記号で表されているが、ブリッジ回路の一部ではない。

【0005】

通常、図2に示すように、端子I 1には電位基準VDDが結合され、端子I 2は接地電位基準GNDに結合される。

【0006】

端子C 1での電位が高い場合、トランジスタT 1はオンであり、トランジスタT 2はオフである。端子C 1での電位が低い場合、トランジスタT 1はオフであり、トランジスタT 2はオンである。このことはすべて、端子C 2ならびにトランジスタT 3およびT 4に同様に当てはまる。

10

【0007】

端子C 1およびC 2に導電制御信号を適切に印加することによって、ブリッジ回路の出力0 1－0 2に接続された負荷内を流れる平均電流が所望の値をとるデューティ・サイクルを有するほぼ方形の波形を有する電圧信号を出力0 1－0 2で得ることができる。

【0008】

ブリッジ回路の制御入力C 1およびC 2をドライブする簡単な既知の方法は、一定の値を有する第1の電圧導電制御信号を一方の入力、たとえばC 1へ送り、ほぼ方形の波からなる第2の電圧導電制御信号を他方の入力、たとえばC 2へ送ることである。この第2の信号のデューティ・サイクルを制御することによって、出力0 1－0 2のデューティ・サイクル、したがって負荷LD中の平均電流の強度が制御される。強度は同じであるが方向が逆である平均電流を得たいときは、第1の信号を入力C 2へ送り、第2の信号を入力C 1へ送れば十分である。

20

【0009】

前述の目録の231ページに示された図に対応する図2には、図1に示したブリッジ回路BRと同様であり、基準VDDに接続された入力端子I 1と基準GNDに結合された入力端子I 2とを有するブリッジ回路と、駆動回路との組合せが示されており、駆動回路は、固定周波数およびデューティ・サイクルを有する方形波を一方の出力で生成するように設計された発振器OSOと、（電流モジュールのみを検出するために）端子2と基準GNDとの間に接続された抵抗器RSと、抵抗器RSに接続された非反転入力と出力0 1－0 2での所望の電流に対応する基準信号VRを受け取る反転入力とを有する比較器COOと、発振器OSOの出力に接続されたセット端子Sと比較器COOの出力に接続されたりセット端子Rとを有するSR型のフリップフロップFFと、共に、フリップフロップFFの状態出力Qに接続された第1の入力と、それぞれ、一方が他方の逆である2つの論理信号L 1およびL 2を受け取る第2の入力とを有する、2つのAND論理ゲートG 1およびG 2とを備える。

30

【0010】

【発明が解決しようとする課題】

図2の回路は、前述の原則に従って動作する。実際、信号L 1およびL 2のうちの一方は必然的に低論理値を有し、したがって、その信号が接続されたAND論理ゲートの出力は、出力Qの論理値にはかかわらずに低論理値を有する。動作条件では、信号VRの値に関連付けられた一定の周波数および一定の平均デューティ・サイクルを有する方形波が出力Qに存在する。これは一定周波数動作である。図2の回路では、発振器OSOおよびフリップフロップFFではなく、比較器COOの出力によって始動される準安定回路を使用して、同様な効果が得られる。しかし、動作条件では、準安定回路の出力で一定の平均周波数および一定の平均デューティ・サイクルを有する方形波が得られる。これは、一定オフ・タイム(T off)動作である。

40

【0011】

そのような回路は、制御可能な電流に対するより低い固有限界を示す。実際、出力Qでの波のデューティ・サイクルは連続的に零まで低下することはできない。この方形波のデュー

50

ーティ・サイクルを非常に低い値に制御することができる場合でも、ブリッジBRは非常に短いパルスに適切に応答することはできない。したがって、負の値と正の値の両方を備える間隔で負荷LD中の電流を調整したい場合、調整の直線性は電流値が零の付近で回復不能に損なわれ、信号L1およびL2を生成する適切な回路も必要になる。

【0012】

【課題を解決するための手段】

本発明の目的は、PWM手順によってブリッジ回路を駆動する方法と、その結果として動作し従来技術の欠点を解消できるようにする回路を提供することである。

この目的は、請求項1に記載した機能を有する方法と、請求項5に記載した特徴を有する回路によって達成される。本発明の他の有利な態様は、従属請求項に記載されている。

10

本発明は、前述の方法および回路を有利に適用することができ、請求項11に記載した特徴を有するディスク・ドライブにも関する。

一定の値を有する導電制御信号を2つのブリッジ回路制御入力のうち的一方に供給し、ほぼ方形の波からなる信号を他方の制御入力に供給するのではなく、方形波からなる2つの信号を両方の制御入力に供給する場合、ヌル電流値はもはや固有の不連続性を構成せず、任意の値、場合によっては零に近い値でも比較的容易に制御することができる。

その場合、可変調整を行いたい場合には、両方の方形波のデューティ・サイクルをヌル電流条件に関して50%に設定し、最良の動作一様性および対称性が得られるように両方の方形波のデューティ・サイクルを互いに逆の方向へ同じ法則に従って変動させると特に有利である。

20

【0013】

【発明の実施の形態】

実施の形態1.

本発明を既知のタイプのブリッジ回路を示す図1を用いて説明する。本発明を実施するために使用できる多数の他のタイプのブリッジ回路が市販されている。たとえば、SGS-THOMSON MICROELECTRONICSの集積回路L298Nは、バイポーラ・トランジスタからなる二重ブリッジ回路を備え、これに対して、前述の会社の集積回路L6201、L6202、L6203は、MOSトランジスタからなるブリッジ回路を備え、一連の追加サービス回路も備える。

【0014】

30

ほぼ方形の2つの波からなる2つの導電制御信号を2つの端子C1およびC2へ送る場合、第1の半ブリッジ回路を構成するトランジスタT1、T2と第2の半ブリッジ回路を構成するトランジスタT3、T4は共に、交互に始動され停止される。本明細書では、方形波によって、2つのレベルしか安定に有することができず、必ずしも周期的ではない信号が意味されるに過ぎない。

【0015】

負荷LDでは、電流は、トランジスタT1、T4またはT2、T3が同時に導電状態である場合にしか流れることはできない。したがって、2つの方形波がほぼ同じである場合、負荷LDでは電流がほとんど流れない。2つの方形波において、一方がハイ・レベルであり他方がロー・レベルである時間間隔がある場合、このような差間隔中には電流が流れる。

40

【0016】

実際には、前述のことが厳密に当てはまるのは抵抗負荷の場合だけである。直流モータなどの誘導負荷では、インダクタ中の累積流を可能にする必要がある。具体的には、差間隔中に、端子I1と端子I2との間に存在する電圧が負荷LDに印加され、したがって、負荷LDに存在する電流は指数関数的に増大する。残りの時間、いわゆる「再循環」フェーズ中には、負荷LDはそれ自体上の短絡で閉鎖され、したがって負荷中の電流は指数関数的に低減する。一般に、充電に関する時間定数と放電に関する時間定数は異なり、動作条件に応じて変動する。

【0017】

50

抵抗のタイプにはかかわらずに、2つの方形波の周波数および位相が十分に長い間一定のままである場合、負荷LD内を流れる電流の平均値は、定格動作値に固定される。この値は差間隔の継続時間に依存する。

【0018】

したがって、この継続時間の短縮に対する固有の限界がないことは明確である。というのは、この限界は、2つの方形波の立上りおよび立下りの相互の位置に関連しているからである。

【0019】

2つの波が同じ周波数を有する場合、負荷中の電流の平均値はデューティ・サイクルの値に依存する。デューティ・サイクルを少なくとも1つの方形波だけ変化させる場合、平均定格動作電流が変化する。

10

【0020】

両方の方形波のデューティ・サイクルを互いに逆の方向へ変化させる場合、電流を変化させる効果はより大きくなる。両方の方形波に同じ変更法則を使用する場合、効果は2倍になり、また、両方の方形波のデューティ・サイクルをヌル電流条件に関して50%に設定した場合、ブリッジ回路の最良の動作一様性および対称性が得られる。制御に関しては、線形制御が得られるようにこの法則が線形のものであると有利である。

【0021】

出力でフィードバック型の電流制御を行いたい場合、特に負荷が誘導性のものである場合には、負荷に供給される平均電流に対してデューティ・サイクルを変化させなければならない。

20

【0022】

この場合、導電制御信号は下記のステップによって有利に生成することができる。

- a) 出力01-02に供給された電流の検出
- b) 検出された電流と、出力01-02で必要とされる平均電流値に対応する基準信号との間の差の平均値に対応するエラー信号の生成
- c) エラー信号と位相が互いに逆の2つの共振信号のそれぞれとの間の、論理タイプの2つの差信号の生成

【0023】

この2つの差信号は、導電制御信号に対応し、すなわち、そのまま使用することも、あるいは必要に応じて、振幅、レベルなどを調整することによって使用することもできる。

30

【0024】

この方法では、ステップb)では、まず差が見つかり、次いで平均値が求められる場合でも、あるいはその逆でも、変わりはない。

共振信号はたとえば、正弦波でも、あるいは線形制御を得るために三角波でもよい。本発明の方法では、信号の共振周波数および振幅は、共に、徐々にかつ同様に変化するかぎり、経時的に一定である必要はない。

【0025】

この方法は非常に簡単であり、その結果、後述の回路で実施することができる。

【0026】

40

本発明による方法を実施する駆動回路を図3に示す。この図は、駆動回路に接続されたブリッジ回路BRも示す。このブリッジ回路は、図1に示したブリッジ回路と同様な既知のタイプのものでよい。下記では、ブリッジ回路BRの語が使用され、ブリッジ回路BRは、その出力01-02で負荷LDに結合される。

【0027】

回路BRの端子I1は直接、電力基準VDDに接続され、端子I2は直接、接地基準GNDに接続される。

【0028】

駆動回路は、端子C1に結合された出力を有する第1の比較器CO1（図3）に対応するほぼ方形の波の第1の生成装置と、端子C2に結合された出力を有する第2の比較器CO

50

2 (図3) に対応するほぼ方形の波の第2の生成装置とを備える。このように、ブリッジ回路BRの導電制御信号は2つの方形波からなる。

【0029】

比較器CO1は、非反転入力IP1と反転入力IN1とを有する。比較器CO2は、非反転入力IP2と反転入力IN2とを有する。

【0030】

負荷LDに直列に、出力O1-O2に供給される電流のモジュールおよび方向の検出回路として働く抵抗器RSが配置される。ブリッジ回路の負荷における、電流のモジュール及び方向を検出する他の方法がある。直列抵抗器を選んだのは、それが簡単だからである。

【0031】

抵抗器RSを横切って生成される電圧VSは、抵抗器R11を通して抵抗器RSの一方の端子に接続された反転入力と、抵抗器R12を通して抵抗器RSの他方の端子に接続された非反転入力と、抵抗器R13を通した反転入力上のフィードバック出力とを有する演算増幅器OA1からなる差分増幅器へ送られる。また、非反転端子は、抵抗器R14を通して電位基準VMに接続される。この電位は、電力基準VDDの電位の2分の1である。

【0032】

駆動回路には、出力O1-O2での電流の所望の平均値に対応する基準信号VIが供給される。信号VIは、抵抗器R21の第1の端子に接続された反転入力と、抵抗器R22の第1の端子に接続された非反転入力と、抵抗器R23を通した反転入力上のフィードバック出力とを有する演算増幅器OA2からなる差分増幅器へ送られ、電圧信号VIは抵抗器R21およびR22の第2の端子に印加される。また、非反転端子は、抵抗器R24を通して電位基準VMに接続される。

【0033】

演算増幅器OA1およびOA2の出力はそれぞれ、抵抗器RAおよび抵抗器RBを通して演算増幅器OA3の反転入力に接続される。この増幅器は、基準VMに接続された非反転入力を有し、かつこの増幅器は、出力と反転入力との間に接続され、抵抗器RPと直列接続された抵抗器RZおよびキャパシタCZとの間の並列接続からなるフィードバック回路網によってフィードバックされる。

【0034】

演算増幅器OA1、OA2、OA3およびそれらに接続されたダイポール全体が、供給された電流と所望の電流との間の差の平均値に対応するエラー信号VEを生成するように設計された比較器を構成する。この比較器は、主として増幅器OA3によって導入される極のために、低域伝達関数を有する。

【0035】

増幅器OA3の出力は、それぞれ比較器CO1および比較器CO2の入力IP1および入力IN2に接続される。入力IN1およびIP2はそれぞれ、位相が互いに逆の2つの共振信号TR1およびTR2を受け取る。具体的には、これらの共振信号は、電位基準GNDに対応する最小値と、電位基準VDDに対応する最大値とを有し、したがって電位基準VMの値に等しい平均値を有するほぼ一定の周波数を有する三角波である。

【0036】

駆動回路の電圧信号は、一定の等しいオフセットVDD/2を有する。これは、ブリッジ回路および駆動回路が同じ正電位専用電源から電力を供給されることに関連している。オフセットを回避するために複数の電源を有することができる。

【0037】

前述の回路は、出力でフィードバック型の電流制御を行う。したがって、調整ループを確立することが必須である。このために、増幅器OA3のフィードバック回路網は、零を導入し、電動機の負荷によって導入される極の効果をなくする。

【0038】

平均供給電流が平均所望電流に対応し、かつヌルである場合、増幅器OA3の出力での電圧VEはVDD/2である。この場合の、比較器CO1の入力での信号TR1およびVE

10

20

30

40

50

の動作、比較器C O 2の入力での信号T R 2およびV Eの動作、端子C 1、O 1、C 2、O 2での電圧の動作、負荷の電流I - L Dの動作を図4 (A)に示す。両方の方形波のデューティ・サイクルが50%であることに留意されたい。

【0039】

平均供給電流が、平均所望電流に対応し、かつ正であり、すなわち、端子O 1から出力される場合、増幅器O A 3の出力での電圧V Eは $VDD/2$ よりも大きい。この場合の、比較器C O 1の入力での信号T R 1およびV Eの動作、比較器C O 2の入力での信号T R 2およびV Eの動作、端子C 1、O 1、C 2、O 2での電圧の動作、負荷の電流I - L Dの動作を図4 (B)に示す。端末C 1およびO 1での方形波のデューティ・サイクルが、たとえば15%よりも50%多く、これに対して、端末C 2およびO 2での方形波のデューティ・サイクルがその量、すなわちこの例では15%よりも50%少ないことに留意されたい。

10

【0040】

平均供給電流が平均所望電流に対応し、かつ負であり、すなわち端子O 1に入力される場合、増幅器O A 3の出力での電圧V Eは $VDD/2$ よりも低く、状況は前述の状況とは逆になる。

【0041】

デューティ・サイクルの変動の直線性は、信号T R 1およびT R 2に三角波を使用することに決定したためのものである。逆方向の変動は、比較器C O 1の端子と比較器C O 2の端子を交換したためと、信号T R 1およびT R 2の位相が互いに逆であるためのものである。信号V Iがヌルであるとき、基準V Mによって与えられるオフセット $VDD/2$ は50%のデューティ・サイクルを伴う。この信号の小さな正または負の変動には、2つの方形波のデューティ・サイクルの小さな変動と、真に最適な直線性および低ひずみを有する負荷電流の小さな変動が対応する。

20

【0042】

特に図4から、電流I - L Dの周波数がチョッピング周波数、すなわちブリッジ回路トランジスタのスイッチング周波数の2倍であることに留意されたい。そのため、従来技術の回路に関しては、波の振幅が小さくなり、あるいは振幅が等しい場合には、より低いチョッピング周波数を選択することができ、その結果スイッチング損失が低減する。

【0043】

図3の回路では、信号T R 1およびT R 2を、駆動回路への入力に供給されるものとして表した。駆動回路に、それらの信号を生成するように設計された回路を含めることが可能である。この回路のトポロジを適切に選択することによって、単一の三角波生成装置および小型の追加回路を用いて両方の信号を生成することができ、これは、2つの信号の周波数および位相が密に結合される利点を有する。

30

【0044】

前述のような駆動回路は、チップで集積するのに適している。

【0045】

そのようなチップでは、必要に応じて、たとえば、ブリッジ回路を集積することも、あるいは補助機能用の追加回路を集積することも、あるいは場合によっては、SGS-THOMSON MICROELECTRONICSの集積回路L 6515と同様に直流電動機の制御回路全体を集積することも可能である。

40

【0046】

前述のように、この駆動回路は、ディスク・ドライブで使用するのに非常に適している。ディスク・ドライブの非常に一般的なブロック図を図5に示す。

【0047】

これは、ヘッドHと、ヘッドHを位置決めする電磁アクチュエータVCM、通常は音声コイル・モータと、ディスクD SKを回転させるモータSMと、ヘッドHに接続された読取り・書込み制御システムRWCSと、アクチュエータVCMに接続された位置制御システムPCSと、モータSMに接続された回転制御システムRCSとを備える。

50

【0048】

多くの場合、このようなディスク・ドライブは、いくつかのディスクを備え、したがって、機械的に相互接続されたいくつかのヘッドを備える。

【0049】

この種のディスク・ドライブは通常、フロッピー・ディスクとハード・ディスクの両方のためにパーソナル・コンピュータで使用される。このようなディスク・ドライブでは一般に、コンピュータ・バスにカードを接続する必要がある。ドライブ、特にドライブに含まれるRCS制御システム、PCS制御システム、RWCS制御システムと、カードとの間で、書き込むべきデータ、読み取られたデータ、位置決めコマンド、モータ始動コマンド、モータ停止コマンドなどを含む電気信号CNT Rが連続的に交換される。

10

【0050】

本発明による駆動回路は、ブリッジ回路と組み合わせてヘッド位置制御システムPCSに適用することができる。アクチュエータVCMは実際には並進モータであり、移動はこのモータ内を循環する平均電流に依存する。良好な直線性を有する本発明の駆動回路を通じてこの電流を制御することによって、正確な位置決めを行うことが可能である。

【0051】

モータSMに関しては、一般に、異なる方法および駆動回路を必要とする少なくとも3本の巻き線を含むブラシなし直流モータを使用することが好ましい。しかし、共通の直流スピンドル・モータを使用する場合は、場合によっては回転制御システムRCSにも本発明による駆動回路を適用することができる。

20

【0052】

以上のように、信号入力I1、I2と、信号出力O1、O2と、少なくとも2つの導電制御信号C1、C2とを有するタイプのブリッジ回路BRをPWM手順によって駆動する本発明の回路は、2つの制御入力のうちの一方に結合された出力を有するほぼ方形の波の第1の生成装置CO1と、2つの制御入力のうちの他方に結合された出力を有するほぼ方形の波の第2の生成装置CO2とを備えるため、ブリッジが2つの方形波によって駆動されるので、出力O1、O2での電流のヌル値はもはや固有の不連続性を構成せず、任意の値、場合によっては零に近い値を比較的容易に制御することができる。

【図面の簡単な説明】

【図1】本発明に使用することができる既知のブリッジ回路を示す図である。

30

【図2】既知のタイプの駆動回路を示す図である。

【図3】既知のタイプのブリッジ回路と組み合わされる本発明による駆動回路を示す図である。

【図4】2つの異なる動作条件のうちの一方で図3の駆動回路に存在する電流信号および電流信号に関する2つのタイム・チャート群のうちの一方を示す図である。

【図5】本発明によるディスク・ドライブのブロック図である。

【符号の説明】

I 信号入力、O 信号出力、C 制御入力、T トランジスタ、BR ブリッジ回路、PWM パルス幅変調、VI 基準信号、VE エラー信号、TR 共振信号、CO 生成装置、RS 検出回路、OA 比較器、H ヘッド、VCM 電磁アクチュエータ、SM モータ、RWCS 読取り・書込み制御システム、PCS 位置制御システム、RCS 回転制御システム。

40

フロントページの続き

(74)代理人 100084010

弁理士 古川 秀利

(74)代理人 100094695

弁理士 鈴木 憲七

(74)代理人 100081916

弁理士 長谷 正久

(74)代理人 100064779

弁理士 黒岩 徹夫

(72)発明者 エツィオ・ガルビアーティ

イタリア国、26020 アニャデッロ、ピアッツァ・カステッロ 14

審査官 梶本 直樹

(56)参考文献 特開昭62-6526 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H02P 7/29