

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成29年11月24日(2017.11.24)

【公開番号】特開2017-50776(P2017-50776A)

【公開日】平成29年3月9日(2017.3.9)

【年通号数】公開・登録公報2017-010

【出願番号】特願2015-173922(P2015-173922)

【国際特許分類】

H 03M 1/54 (2006.01)

【F I】

H 03M 1/54

【手続補正書】

【提出日】平成29年10月9日(2017.10.9)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項1

【補正方法】変更

【補正の内容】

【請求項1】

オペアンプ(11)と、該オペアンプの第1入力端子と出力端子との間に挿入された積分容量(C1)と、を有する積分器(10, 40, 70)と、

前記オペアンプの出力信号を量子化した量子化結果を出力する量子化器(20)と、

前記オペアンプにおける前記第1入力端子に接続され、前記積分容量に蓄積された電荷の減算を行うためのD A C電圧(Vdac)を前記量子化結果に基づいて決定するD A C(30)と、を備えるA / D変換器であって、

前記積分器は、前記積分容量と前記オペアンプの出力端子との間に、互いの接続をオンオフするフィードバックスイッチ(S3)を有し、

入力信号としてのアナログ信号は、前記積分容量と前記フィードバックスイッチとの間に入力され、

前記積分容量は、前記フィードバックスイッチがオフされた状態で前記アナログ信号をサンプリングし、

前記量子化器が前記オペアンプの出力に基づいて量子化を行い、

前記D A Cが前記量子化結果に基づいて前記積分容量に蓄積された電荷を順次減算することにより前記アナログ信号をデジタル値に変換することを特徴とするA / D変換器。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

上記目的を達成するために、本発明は、オペアンプ(11)と、該オペアンプの第1入力端子と出力端子との間に挿入された積分容量(C1)と、を有する積分器(10, 40, 70)と、オペアンプにおける第1入力端子に接続され、積分容量に蓄積された電荷の減算を行うためのD A C電圧(Vdac)を量子化値に基づいて決定するD A C(30)と、を備えるA / D変換器であって、積分器は、積分容量とオペアンプの出力端子との間に、互いの接続をオンオフするフィードバックスイッチ(S3)を有し、入力信号としてのアナログ信号は、積分容量とフィードバックスイッチとの間に入力され、積分容量は、フィードバ

クスイッチがオフされた状態でアナログ信号をサンプリングし、量子化器がオペアンプの出力に基づいて量子化を行い、D A C が量子化値に基づいて積分容量に蓄積された電荷を順次減算することによりアナログ信号をデジタル値に変換することを特徴としている。