



(12) 发明专利

(10) 授权公告号 CN 1855451 B

(45) 授权公告日 2010.06.23

(21) 申请号 200610076530.X

审查员 马良

(22) 申请日 2006.04.28

(30) 优先权数据

2005-132539 2005.04.28 JP

(73) 专利权人 新光电气工业株式会社

地址 日本长野县

(72) 发明人 小林智树 岛田纪治 井上明宜

加治木笃典 加藤広幸 清水浩

(74) 专利代理机构 北京天昊联合知识产权代理

有限公司 11112

代理人 顾红霞 张天舒

(51) Int. Cl.

H01L 23/31 (2006.01)

H01L 23/552 (2006.01)

H01L 21/56 (2006.01)

(56) 对比文件

US 5903049 A, 1999.05.11, 说明书第2栏第41行至第3栏第36行、附图1.

CN 1378420 A, 2002.11.06, 全文.

CN 1338775 A, 2002.03.06, 全文.

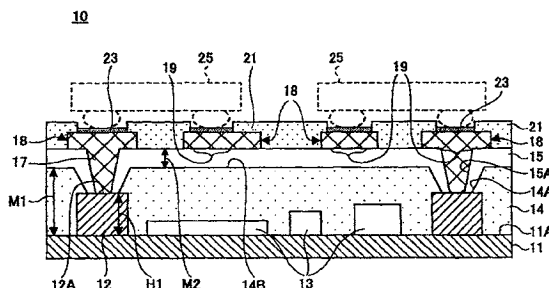
权利要求书 2 页 说明书 14 页 附图 20 页

(54) 发明名称

半导体装置及其制造方法

(57) 摘要

本发明公开一种半导体装置及其制造方法, 其中, 在难以形成导电薄膜的密封树脂上布置树脂层, 该树脂层与导电薄膜的附着力高于该密封树脂与导电薄膜的附着力, 并且在该树脂层上布置电连接至电子元件的图案配线。



1. 一种半导体装置,包括:  
基板,其具有端子;  
电子元件,其安装在所述基板上;  
密封树脂,其用于密封所述电子元件;  
树脂层,其布置在所述密封树脂上,并且所述树脂层与导电薄膜的附着力高于所述密封树脂与所述导电薄膜的附着力,其中所述树脂层的至少一部分与所述端子接触;以及  
导电图案,其布置在所述树脂层上,并经由所述端子电连接至所述电子元件。
2. 根据权利要求 1 所述的半导体装置,其中,  
所述导电图案具有用于连接其它电子元件的连接部。
3. 根据权利要求 2 所述的半导体装置,还包括:  
保护膜,其在使所述连接部露出的状态下覆盖所述导电图案。
4. 一种半导体装置,包括:  
基板;  
接地端子,其在所述基板上形成;  
电子元件,其安装在所述基板上;  
密封树脂,其用于密封所述电子元件;  
树脂层,其布置在所述密封树脂上,并且所述树脂层与导电薄膜的附着力高于所述密封树脂与所述导电薄膜的附着力,其中所述树脂层的至少一部分与所述接地端子接触;以及  
屏蔽层,其布置在所述树脂层上,并电连接至所述接地端子,其中所述接地端子将所述屏蔽层和所述电子元件电连接。
5. 根据权利要求 4 所述的半导体装置,其中,  
所述树脂层布置为连续地覆盖所述密封树脂的上表面和侧表面,并且所述屏蔽层布置为覆盖所述树脂层。
6. 根据权利要求 4 或 5 所述的半导体装置,还包括:  
用于覆盖所述屏蔽层的保护膜。
7. 一种半导体装置的制造方法,所述半导体装置包括:具有端子的基板;安装在所述基板上的电子元件;以及用于密封所述电子元件的密封树脂,所述方法包括:  
使所述端子从所述密封树脂露出;  
树脂层形成步骤,其在所述密封树脂上形成树脂层,所述树脂层与导电薄膜的附着力高于所述密封树脂与所述导电薄膜的附着力;  
使所述端子从所述树脂层露出;以及  
导电图案形成步骤,其在所述树脂层上形成导电图案,其中所述端子将所述导电图案和所述电子元件电连接。
8. 一种半导体装置的制造方法,所述半导体装置包括:基板;在所述基板上形成的接地端子;安装在所述基板上的电子元件;以及用于密封所述电子元件的密封树脂,所述方法包括:  
树脂层形成步骤,其在所述密封树脂上形成树脂层,所述树脂层与导电薄膜的附着力高于所述密封树脂与所述导电薄膜的附着力;以及

屏蔽层形成步骤,其在所述树脂层上形成电连接至所述接地端子的屏蔽层。

9. 根据权利要求 8 所述的半导体装置的制造方法,其中,

所述树脂层形成步骤将所述树脂层形成为连续地覆盖所述密封树脂的上表面和侧表面,并且所述屏蔽层形成步骤将所述屏蔽层形成为覆盖所述树脂层。

10. 根据权利要求 8 或 9 所述的半导体装置的制造方法,还包括:

保护膜形成步骤,其形成用于覆盖所述屏蔽层的保护膜。

## 半导体装置及其制造方法

### 技术领域

[0001] 本发明涉及半导体装置及其制造方法，特别是涉及包括用于密封电子元件的密封树脂的半导体装置及其制造方法。

### 背景技术

[0002] 通常，现有技术的半导体装置包括用于密封安装在基板上的电子元件的密封树脂，以及在该密封树脂上用于保护该电子元件免受电磁波影响的屏蔽层。

[0003] 图 42 为现有技术的半导体装置的透视图，该半导体装置包括屏蔽层和用于密封电子元件的密封树脂。在图 42 中，为便于理解半导体装置 100 的结构，对屏蔽层 105 和密封树脂 104 的一部分进行切开并示出。

[0004] 如图 42 中所示，半导体装置 100 具有基板 101、电子元件 102、密封树脂 104 和屏蔽层 105。

[0005] 电子元件 102 安装在基板 101 上。举例来说，电子元件 102 为高频半导体元件、片状电阻器或片状电容器。密封树脂 104 保护电子元件 102 免受来自外部的冲击等。并将密封树脂 104 设置为覆盖电子元件 102。密封树脂 104 具有良好的抗冲击性和耐久性，并且其表面形成为光滑表面。

[0006] 屏蔽层 105 直接布置在密封树脂 104 上，以便于覆盖密封树脂 104 的上表面。通过诸如溅射法、真空蒸发法或电镀法形成的导电薄膜（金属薄膜）可以用作屏蔽层 105。屏蔽层 105 通过屏蔽来自外部的电磁波，以保护电子元件 102 免受电磁波的影响（例如，见日本专利公报：JP-A-2002-280468）。

[0007] 然而，密封树脂 104 具有良好的抗冲击性和耐久性，因此难以使其表面变粗糙。因此，密封树脂 104 与通过溅射法、真空蒸发法、电镀法等形成的导电薄膜之间的附着力较差，这样难以在密封树脂 104 上直接形成由导电薄膜制成的图案配线或屏蔽层 105。

[0008] 此外，在现有技术的半导体装 100 中，屏蔽层 105 并未布置在密封树脂 104 的侧表面，因此存在这样的问题，即：由于电磁波从密封树脂 104 的侧表面侵入而使电子元件 102 的电气特性降低。

[0009] 此外，还存在这样的问题，即：随着近年来的电子设备的性能变得更高，从而必须提高半导体装置 100 的安装密度。

### 发明内容

[0010] 以下的公开内容说明了能够提高安装密度、并高精度地阻挡电磁波的半导体装置和该半导体装置的制造方法。

[0011] 根据本发明的一方面，公开了一种半导体装置，该半导体装置包括：基板；电子元件，其安装在基板上；密封树脂，其用于密封电子元件；树脂层，其布置在密封树脂上，并且树脂层与导电薄膜的附着力高于密封树脂与导电薄膜的附着力；以及导电图案，其布置在树脂层上，并电连接至电子元件。

[0012] 通过在难以形成导电薄膜的密封树脂上布置树脂层（该树脂层与导电薄膜的附着力高于密封树脂与导电薄膜的附着力），可以将导电图案布置在树脂层上，并且能够提高半导体装置的安装密度。

[0013] 在这里，导电图案包括图案配线或天线。

[0014] 此外，在上述结构中，导电图案可以具有用于连接其它电子元件的连接部。通过在导电图案中布置连接部，并将其它电子元件安装在该连接部中，从而能够进一步提高半导体装置的安装密度。

[0015] 根据本发明的另一方面，公开了一种半导体装置，该半导体装置包括：基板；接地端子，其在基板上形成；电子元件，其安装在基板上；密封树脂，其用于密封电子元件；树脂层，其布置在密封树脂上，并且树脂层与导电薄膜的附着力高于密封树脂与导电薄膜的附着力；以及屏蔽层，其布置在树脂层上，并电连接至接地端子。

[0016] 通过在难以形成导电薄膜的密封树脂上布置树脂层（该树脂层与导电薄膜的附着力高于密封树脂与导电薄膜的附着力），可以将屏蔽层布置在树脂层上。

[0017] 此外，在上述结构中，可以将树脂层布置为连续地覆盖密封树脂的上表面和侧表面，并且可以将屏蔽层布置为覆盖树脂层。通过将屏蔽层布置为包围密封树脂的上表面和侧表面，从而能够高精度地阻挡电磁波。

[0018] 根据本发明的又一方面，公开了一种半导体装置的制造方法，该半导体装置包括：基板；安装在基板上的电子元件；以及用于密封电子元件的密封树脂，所述方法包括：树脂层形成步骤，其在密封树脂上形成树脂层，该树脂层与导电薄膜的附着力高于密封树脂与导电薄膜的附着力；以及导电图案形成步骤，其在树脂层上形成导电图案。

[0019] 通过设置在难以形成导电薄膜的密封树脂上形成树脂层（该树脂层与导电薄膜的附着力高于密封树脂与导电薄膜的附着力）的树脂层形成步骤，可以在树脂层上形成导电图案。

[0020] 在这里，导电图案包括图案配线或天线。

[0021] 根据本发明的其它方面，公开了一种半导体装置的制造方法，该半导体装置包括：基板；在基板上形成的接地端子；安装在基板上的电子元件；以及用于密封电子元件的密封树脂，所述方法包括：树脂层形成步骤，其在密封树脂上形成树脂层，该树脂层与导电薄膜的附着力高于密封树脂与导电薄膜的附着力；以及屏蔽层形成步骤，其在树脂层上形成电连接至接地端子的屏蔽层。

[0022] 通过设置在难以形成导电薄膜的密封树脂上形成树脂层（该树脂层与导电薄膜的附着力高于密封树脂与导电薄膜的附着力）的树脂层形成步骤，可以在树脂层上形成屏蔽层。

[0023] 下列优点中的一个或多个体现在下文的实施例。例如，能够提高半导体装置的安装密度、能够高精度地阻挡电磁波等优点。

## 附图说明

[0024] 图 1 为根据本发明的第一示例性实施例，即非限制性实施例的半导体装置的剖视图。

[0025] 图 2 为用于半导体装置形成的基板的平面图，在该基板中形成示例性实施例即非

限制性实施例的半导体装置。

[0026] 图 3 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第一)。

[0027] 图 4 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第二)。

[0028] 图 5 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第三)。

[0029] 图 6 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第四)。

[0030] 图 7 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第五)。

[0031] 图 8 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第六)。

[0032] 图 9 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第七)。

[0033] 图 10 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第八)。

[0034] 图 11 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第九)。

[0035] 图 12 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第十)。

[0036] 图 13 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第十一)。

[0037] 图 14 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第十二)。

[0038] 图 15 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第十三)。

[0039] 图 16 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第十四)。

[0040] 图 17 为根据本发明的第二示例性实施例,即非限制性实施例的半导体装置的剖视图。

[0041] 图 18 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第一)。

[0042] 图 19 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第二)。

[0043] 图 20 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第三)。

[0044] 图 21 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第四)。

[0045] 图 22 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第五)。

[0046] 图 23 为根据本发明的第三示例性实施例,即非限制性实施例的半导体装置的剖视图。

[0047] 图 24 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第一)。

[0048] 图 25 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第二)。

[0049] 图 26 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第三)。

[0050] 图 27 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第四)。

[0051] 图 28 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第五)。

[0052] 图 29 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第六)。

[0053] 图 30 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第七)。

[0054] 图 31 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第八)。

[0055] 图 32 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第九)。

[0056] 图 33 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第十)。

[0057] 图 34 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第十一)。

[0058] 图 35 为根据本发明的第四示例性实施例,即非限制性实施例的半导体装置的剖视图。

[0059] 图 36 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第一)。

[0060] 图 37 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第二)。

[0061] 图 38 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第三)。

[0062] 图 39 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第四)。

[0063] 图 40 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图(第五)。

[0064] 图 41 为示出示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图

(第六)。

[0065] 图 42 为现有技术的半导体装置的透视图,该半导体装置包括屏蔽层和用于密封电子元件的密封树脂。

### 具体实施方式

[0066] 接下来,将参照附图对本发明的实施例进行说明。

[0067] 第一实施例

[0068] 图 1 为根据本发明的第一示例性实施例,即非限制性实施例的半导体装置的剖视图。在图 1 中,H1、M1 和 M2 分别表示导通连接用端子 12 的高度(以下称为高度 H1)、在使用基板 11 的上表面 11A 作为基准的情况下的密封树脂 14 的厚度(以下称为厚度 M1)、以及树脂层 15 的厚度(以下称为厚度 M2)。

[0069] 首先,参照图 1 对根据本发明的示例性实施例,即非限制性实施例的半导体装置 10 进行说明。半导体装置 10 具有基板 11、导通连接用端子 12、电子元件 13、密封树脂 14、树脂层 15、导通部(via)17、图案配线 18、保护膜 21 和防扩散膜 23。

[0070] 基板 11 将电子元件 13 电连接至诸如母板等的其它基板(未示出)。举例来说,印刷线路板可以用作基板 11。

[0071] 导通连接用端子 12 布置在基板 11 上,并通过配线(未示出)电连接至电子元件 13。此外,导通连接用端子 12 的上表面 12A 连接至导通部 17。举例来说,可以通过在基板 11 的配线上使镀铜薄膜沉淀为柱状,或安装柱状铜材以形成导通连接用端子 12。

[0072] 此外,可以加高导通连接用端子 12 的高度 H1(这里,  $H1 < M1$ )。通过加高导通连接用端子 12 的高度 H1,可以减小在密封树脂 14 中形成的开口 14A 的深度,以便容易地形成开口 14A。

[0073] 电子元件 13 安装在基板 11 上。举例来说,诸如晶体振荡器、片状电容器、片状电阻器或半导体芯片等的无源元件可以用作电子元件 13。

[0074] 密封树脂 14 具有用于露出导通连接用端子 12 的上表面 12A 的开口 14A,并以密封电子元件 13 的方式布置在基板 11 上。密封树脂 14 保护安装在基板 11 上的电子元件 13 免受来自外部的冲击等。密封树脂 14 具有良好的抗冲击性和耐久性,并且其表面形成为光滑表面,这样难以使密封树脂 14 的表面变粗糙。因此,密封树脂 14 与通过溅射法、真空蒸发法、电镀法等形成的导电薄膜的附着力较差,这样会导致导电薄膜的剥离,从而难以在密封树脂 14 上直接形成导电薄膜(图案配线 18)。举例来说,成型树脂可以用作密封树脂 14。举例来说,通过传递成型法形成的环氧型成型树脂可以用作成型树脂。更具体地说,可以使用在环氧树脂中包含固化剂(具有填料)的树脂。举例来说,可以使用甲酚酚醛清漆型环氧树脂作为环氧树脂,苯酚酚醛清漆型树脂作为固化剂,熔凝硅石或结晶二氧化硅作为填料。

[0075] 此外,举例来说,可以将密封树脂 14 的厚度 M1 设为 1mm。

[0076] 树脂层 15 为这样的树脂层:即,其与导电薄膜的附着力高于密封树脂 14 与导电薄膜的附着力,并且可以对树脂层 15 进行粗糙化处理到这样的程度,即能够形成导电薄膜。树脂层 15 具有用于露出导通连接用端子 12 的上表面 12A 的开口 15A,并以覆盖密封树脂 14 的上表面 14B 的方式布置。此外,开口 15A 为用于布置导通部 17 的开口。举例来说,环氧型树脂或在环氧型树脂中分散有诸如钯等的用作电镀催化剂的金属微粒的材料可以用

作树脂层 15。更具体地说,可以使用其中不包含固化剂或填料的环氧树脂、苯酚型树脂、液晶聚合物或聚酰亚胺树脂。由于用作树脂层 15 的环氧树脂不包含固化剂或填料,所以树脂层 15 与用作密封树脂 14 的具有固化剂和 / 或填料的环氧树脂的附着力相比较,树脂层 15 通过粗糙化处理而获得的附着力能够得到提高。

[0077] 举例来说,可以将树脂层 15 的厚度 M2 设定在 30  $\mu\text{m}$  到 60  $\mu\text{m}$  的范围。

[0078] 通过在具有与导电薄膜的附着力较差的密封树脂 14 上布置树脂层 15 (该树脂层 15 与导电薄膜的附着力高于密封树脂 14 与导电薄膜的附着力),可以将图案配线 18 布置在树脂层 15 上,从而能够提高半导体装置 10 的安装密度。

[0079] 更具体地说,由于在成型树脂中包含的填料成分的数量通常较大(例如,重量百分比大于 70%),所以即使对成型树脂进行用于提高其与导电薄膜的附着力的粗糙化处理,但因填料的倒塌(塌缩)而使附着结构也无法得到保持。举例来说,在将导电薄膜布置在成型树脂上的情况下,导电薄膜的剥离强度为 20 ~ 60g/cm,这会使得导电薄膜从成型树脂剥落。与此相比,在将树脂层(该树脂层与导电薄膜的附着力高于成型树脂与导电薄膜的附着力)布置在成型树脂上(树脂层通过热硬化附着于成型树脂上)、然后将导电薄膜布置在树脂层上的情况下,导电薄膜的剥离强度为 600g/cm 或更大,这会提高树脂层与导电薄膜的附着力。

[0080] 另外,导电薄膜也包括种晶层(seed layer)。此外,可以形成天线代替图案配线 18。导电薄膜在这里是指构成诸如图案配线或天线或种晶层的导电图案的薄膜。

[0081] 导通部 17 布置在形成于树脂层 15 中的开口 15A 内。导通部 17 的下端电连接至导通连接用端子 12,上端电连接至图案配线 18。举例来说,可以通过电镀法形成导通部 17。此外,举例来说,可以使用铜作为导通部 17 的材料。

[0082] 图案配线 18 布置在树脂层 15 上,并且图案配线 18 具有用于安装其它电子元件 25 的连接部 19。通过在图案配线 18 中布置用于安装其它电子元件 25 的连接部 19,这样能够进一步提高半导体装置 10 的安装密度。

[0083] 可以通过在导电薄膜上制作布线图案来形成图案配线 18,举例来说,该导电薄膜是通过溅射法、真空蒸发法或电镀法形成的。在使用溅射法或真空蒸发法的情况下,举例来说,可以使用铝作为图案配线 18 的材料。此外,在使用电镀法的情况下,举例来说,可以使用铜作为图案配线 18 的材料。此外,举例来说,诸如晶体振荡器、片状电容器、片状电阻器或半导体芯片等的无源元件可以用作其它电子元件 25。

[0084] 保护膜 21 为具有绝缘性能的薄膜,并布置在树脂层 15 上,以便于覆盖除了连接部 19 之外的图案配线 18。保护膜 21 为用于保护图案配线 18 免受来自外部的冲击等的薄膜。举例来说,阻焊膜可以用作保护膜 21。

[0085] 防扩散膜 23 布置在连接部 19 上。举例来说,镍 / 金层(布置在连接部 19 上的镍层和布置在该镍层上的金层的组合层)可以用作防扩散膜 23。

[0086] 根据本示例性实施例,即非限制性实施例的半导体装置,通过在具有与导电薄膜的附着力较差的密封树脂 14 上布置树脂层 15 (该树脂层 15 与导电薄膜的附着力高于密封树脂 14 与导电薄膜的附着力),可以将图案配线 18 布置在树脂层 15 上,从而提高半导体装置 10 的安装密度。另外,通过在图案配线 18 中布置用于连接其它电子元件 25 的连接部 19,能够进一步提高半导体装置的安装密度。

[0087] 另外,在本示例性实施例,即非限制性实施例中,可以在没有设置导通连接用端子 12 的情况下,将导通部 17 直接连接至基板 11 的配线。此外,可以将连接至基板 11 的配线的外部连接端子布置在基板 11 的下表面。此外,图案配线 18 可以用作电子元件 13 之间的电连接的引线。

[0088] 图 2 为用于半导体装置形成的基板的平面图,在该基板中形成本示例性实施例即非限制性实施例的半导体装置。在图 2 中,A 和 B 分别表示形成半导体装置 10 的区域(以下称为半导体装置形成区 A)和切割刀对用于半导体装置形成的基板 30 进行切割的位置(以下称为切割位置 B)。

[0089] 接下来,根据图 2 对用于半导体装置形成的、在其中形成半导体装置 10 的基板 30 进行说明。用于半导体装置形成的基板 30 具有多个半导体装置形成区 A。在用于半导体装置形成的基板 30 的半导体装置形成区 A 中形成基板 11。如下所述,在形成对应于半导体装置 10 的结构之后,沿切割位置 B 对用于半导体装置形成的基板 30 进行切割。这样,将半导体装置 10 分成单独的片,从而制造出半导体装置 10。举例来说,玻璃环氧树脂可以用作用于半导体装置形成的基板 30 的材料。

[0090] 图 3 至 16 为示出本示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图。在图 3 至 16 中,对与图 1 中示出的半导体装置 10 的元件相同的元件赋予相同的标号。

[0091] 接下来,根据图 3 至 16 对本示例性实施例,即非限制性实施例的半导体装置 10 的制造方法进行说明。如图 3 中所示,首先在基板 11 上形成导通连接用端子 12,所述基板 11 在半导体装置形成区 A 中形成,随后,在基板 11 上安装电子元件 13(电子元件安装工艺)。举例来说,可以通过使镀铜薄膜沉淀为柱状或安装柱状铜材,以形成导通连接用端子 12。

[0092] 然后,如图 4 中所示,在基板 11 上形成密封树脂 14,以便于覆盖导通连接用端子 12 和电子元件 13(密封树脂形成工艺)。举例来说,可以将密封树脂 14 的厚度 M1 设为 1mm。此外,举例来说,可以将密封树脂 14 在导通连接用端子 12 上的厚度 M3 设为 200  $\mu\text{m}$ 。

[0093] 然后,如图 5 中所示,在密封树脂 14 中形成用于露出导通连接用端子 12 的上表面 12A 的开口 14A。举例来说,可以通过激光器或钻孔器形成开口 14A。

[0094] 然后,如图 6 中所示,形成树脂层 15(该树脂层 15 与导电薄膜的附着力高于密封树脂 14 与导电薄膜的附着力),以便于填充开口 14A 并覆盖密封树脂 14 的上表面 14B(树脂层形成工艺)。举例来说,环氧型树脂或在环氧型树脂中分散有诸如钯等的用作电镀催化剂的金属微粒的材料可以用作树脂层 15。举例来说,可以将树脂层 15 的厚度 M2 设定在 30  $\mu\text{m}$  到 60  $\mu\text{m}$  的范围。

[0095] 随后,如图 7 中所示,在树脂层 15 中形成用于露出导通连接用端子 12 的上表面 12A 的开口 15A,随后,使树脂层 15 的表面变粗糙。举例来说,可以通过激光器或钻孔器形成开口 15A。此外,举例来说,除污处理可以用作树脂层 15 的表面的粗糙化处理。

[0096] 然后,如图 8 中所示,形成种晶层 32,以便于覆盖在开口 15A 露出的导通连接用端子 12 的上表面 12A 和在其中形成开口 15A 的树脂层 15。举例来说,通过化学电镀法(无电解电镀法)形成的铜层可以用作种晶层 32。

[0097] 然后,如图 9 中所示,在种晶层 32 上形成具有对应于图案配线 18 的形状的开口 33A 的抗蚀层 33。随后,如图 10 中所示,通过电解电镀法在种晶层 32 上形成导电薄膜 35。

这样,在开口 15A 中形成由导电薄膜 35 和种晶层 32 构成的导通部 17。举例来说,可以使用铜膜作为导电薄膜 35。

[0098] 随后,如图 11 中所示,用抗蚀剥离剂(脱胶剂)去除抗蚀层 33。然后,如图 12 中所示,去除未覆盖有导电薄膜 35 的不必要的种晶层 32(图案配线形成工艺)。因此,在树脂层 15 上形成由导电薄膜 35 和种晶层 32 构成的图案配线 18(包括连接部 19)。

[0099] 然后,如图 13 中所示,形成具有开口 36A 的抗蚀层 36,该抗蚀层 36 在覆盖图案配线 18 和树脂层 15 的同时使连接部 19 露出。

[0100] 随后,如图 14 中所示,在连接部 19 上形成防扩散膜 23。举例来说,镍/金层(布置在连接部 19 上的镍层和布置在该镍层上的金层的组合层)可以用作防扩散膜 23。举例来说,可以通过使用连接部 19 作为供电层的电解电镀法形成镍/金层。在形成防扩散膜 23 之后,用抗蚀剥离剂去除抗蚀层 36。

[0101] 然后,如图 15 中所示,形成具有开口 21A 的保护膜 21(保护膜形成工艺),该保护膜 21 在覆盖图案配线 18 和树脂层 15 的同时使防扩散膜 23 露出。保护膜 21 为具有绝缘性能的薄膜。举例来说,阻焊膜可以用作保护膜 21。

[0102] 然后,如图 16 中所示,沿切割位置 B 对图 15 中示出的结构体进行切割,并将其分成单独的片,从而制造出半导体装置 10。

[0103] 根据本示例性实施例,即非限制性实施例的半导体装置的制造方法,通过设置在难以形成导电薄膜 35 的密封树脂 14 上形成树脂层 15(该树脂层 15 与导电薄膜 35 的附着力高于密封树脂 14 与导电薄膜 35 的附着力)的树脂层形成工艺,可以在树脂层 15 上形成图案配线 18。

#### [0104] 第二实施例

[0105] 图 17 为根据本发明的第二示例性实施例,即非限制性实施例的半导体装置的剖视图。在图 17 中, M4 和 M5 分别表示密封树脂 41 的厚度(以下称为厚度 M4)和树脂层 42 的厚度(以下称为厚度 M5)。此外,在图 17 中,对与第一示例性实施例即非限制性实施例的半导体装置 10 的元件相同的元件赋予相同的标号。

[0106] 首先,参照图 17 对根据本发明的示例性实施例,即非限制性实施例的半导体装置 40 进行说明。除了设置密封树脂 41、树脂层 42 和导通部 45 以代替第一示例性实施例,即非限制性实施例的半导体装置 10 中的密封树脂 14、树脂层 15 和导通部 17 以外,半导体装置 40 具有与半导体装置 10 的结构相似的结构。

[0107] 密封树脂 41 为具有与第一示例性实施例,即非限制性实施例中说明的密封树脂 14 的性质相似的性质树脂,并且是具有与导电薄膜的附着力较差的树脂。密封树脂 41 以密封电子元件 13 的方式布置在基板 11 上。此外,密封树脂 41 的上表面 41A 形成为基本上与导通连接用端子 12 的上表面 12A 齐平。也就是说,密封树脂 41 的厚度 M4 构成为这样:即,密封树脂 41 的厚度 M4 基本上与导通连接用端子 12 的高度 H1 相等。与第一示例性实施例即非限制性实施例中说明的密封树脂 14 相似的树脂,可以用作密封树脂 41。

[0108] 通过将密封树脂 41 的上表面 41A 形成为基本上与导通连接用端子 12 的上表面 12A 齐平,这样能够使密封树脂 41 的厚度 M4 变薄,从而实现半导体装置 40 的小型化(薄型化)。

[0109] 树脂层 42 为这样的树脂层,即其与导电薄膜的附着力高于密封树脂 41 与导电薄

膜的附着力,并且可以对树脂层 42 进行粗糙化处理以达到这样的程度,即能够形成导电薄膜。树脂层 42 具有用于露出导通连接用端子 12 的上表面 12A 的开口 42A,并以覆盖密封树脂 41 的上表面 41A 的方式而布置。与在第一示例性实施例即非限制性实施例中说明的树脂层 15 相似的树脂,可以用作树脂层 42。另外,导电薄膜也包括种晶层。此外,可以形成天线代替图案配线 18。导电薄膜在这里是指构成诸如图案配线或天线或种晶层等导电图案的薄膜。

[0110] 导通部 45 布置在形成于树脂层 42 中的开口 42A 内,并在图案配线 18 和导通连接用端子 12 之间进行电连接。

[0111] 根据本示例性实施例,即非限制性实施例的半导体装置,通过在密封树脂 41 上布置树脂层 42(该树脂层 42 与导电薄膜的附着力高于密封树脂 41 与导电薄膜的附着力)并在树脂层 42 上形成图案配线 18,能够提高半导体装置 40 的安装密度,并且能够使密封树脂 41 的厚度 M4 变薄,从而实现半导体装置 40 的小型化。

[0112] 另外,连接至基板 11 的配线的外部连接端子可以布置在基板 11 的下表面。此外,图案配线 18 可以用作电子元件 13 之间的电连接的引线。

[0113] 图 18 至 22 为示出本示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图。在图 18 至 22 中,对与在图 17 中说明的半导体装置 40 的元件相同的元件赋予相同的标号。此外,在图 18 至 22 中,A1 和 B1 分别示出形成半导体装置 40 的区域(以下称为半导体装置形成区 A1)和切割刀进行切割的位置(以下称为切割位置 B1)。

[0114] 接下来,参照图 18 至 22 对本示例性实施例,即非限制性实施例的半导体装置 40 的制造方法进行说明。

[0115] 首先,进行与在第一示例性实施例即非限制性实施例中说明的图 3 和 4 相似的处理,并在其上形成导通连接用端子 12 的基板 11 上安装电子元件 13(电子元件安装工艺),然后形成密封树脂 41,以便于覆盖导通连接用端子 12 和电子元件 13(密封树脂形成工艺)。

[0116] 随后,如图 18 中所示,对密封树脂 41 进行抛光,以便使密封树脂 41 的上表面 41A 与导通连接用端子 12 的上表面 12A 齐平( $M4 = H1$ )。

[0117] 然后,如图 19 中所示,形成树脂层 42(该树脂层 42 与导电薄膜的附着力高于密封树脂 41 与导电薄膜的附着力),以便于覆盖密封树脂 41 上表面的 41A 和导通连接用端子 12 的上表面 12A(树脂层形成工艺)。举例来说,可以将树脂层 42 的厚度 M5 设定在  $30\ \mu\text{m}$  到  $60\ \mu\text{m}$  的范围。

[0118] 然后,如图 20 中所示,在树脂层 42 中形成用于露出导通连接用端子 12 的上表面 12A 的开口 42A,此后,使在其中形成开口 42A 的树脂层 42 的表面变粗糙。举例来说,可以通过激光器或钻孔器形成开口 42A。此外,举例来说,去污处理可以用作树脂层 42 的表面的粗糙化处理。

[0119] 然后,如图 21 中所示,形成种晶层 32,以便于覆盖在开口 42A 露出的导通连接用端子 12 的上表面 12A 和在其中形成开口 42A 的树脂层 42。举例来说,通过化学电镀法形成的铜层可以用作种晶层 32。

[0120] 随后,通过进行与在第一示例性实施例即非限制性实施例中说明的图 9 至 16 的工艺(包括图案配线形成工艺和保护膜形成工艺)相似的处理,从而制造出包括由导电薄膜

35 和种晶层 32 构成的导通部 45 的半导体装置 40, 这如图 22 中所示。

[0121] 根据本示例性实施例, 即非限制性实施例的半导体装置的制造方法, 通过对密封树脂 41 进行抛光, 以使密封树脂 41 的上表面 41A 与导通连接用端子 12 的上表面 12A 齐平, 这样能够使密封树脂 41 的厚度 M4 变薄, 从而实现半导体装置 40 的小型化。

[0122] 第三实施例

[0123] 图 23 为根据本发明的第三示例性实施例, 即非限制性实施例的半导体装置的剖视图。在图 23 中, M6 和 M7 分别表示树脂层 52 的厚度 (以下称为厚度 M6) 和屏蔽层 53 的厚度 (以下称为厚度 M7)。此外, 在图 23 中, 对与第一示例性实施例即非限制性实施例的半导体装置 10 的元件相同的元件赋予相同的标号。

[0124] 参照图 23, 对根据本发明的示例性实施例, 即非限制性实施例的半导体装置 50 进行说明。半导体装置 50 具有基板 11、电子元件 13、密封树脂 14、导通部 17、接地端子 51、树脂层 52、屏蔽层 53 和保护膜 55。

[0125] 接地端子 51 为设定成地电位的端子, 并布置在基板 11 上。接地端子 51 通过导通部 17 电连接至屏蔽层 53。

[0126] 树脂层 52 为这样的树脂层, 即其与导电薄膜的附着力高于密封树脂 14 与导电薄膜的附着力, 并且可以对树脂层 52 进行粗糙化处理以达到这样的程度, 即能够形成导电薄膜。树脂层 52 具有用于露出接地端子 51 的上表面 51A 的开口 52A, 并以覆盖密封树脂 14 的上表面 14B 和侧表面 14C 的方式而布置。与在第一示例性实施例, 即非限制性实施例中说明的树脂层 15 相似的树脂可以用作树脂层 52。举例来说, 可以将树脂层 52 的厚度 M6 设定在  $30\ \mu\text{m}$  到  $60\ \mu\text{m}$  的范围。另外, 导电薄膜也包括种晶层。导电薄膜在这里是指构成屏蔽层或种晶层的薄膜。

[0127] 通过将树脂层 52 (该树脂层 52 与导电薄膜的附着力高于密封树脂 14 与导电薄膜的附着力) 设置为连续地覆盖密封树脂 14 的上表面 14B 和侧表面 14C, 这样, 可以将屏蔽层 53 形成为连续地包围密封树脂 14 的上表面 14B 和侧表面 14C。

[0128] 屏蔽层 53 以这样的方式布置在树脂层 52 上: 即, 连续地包围密封树脂 14 的上表面 14B 和侧表面 14C。屏蔽层 53 电连接至导通部 17, 并通过导通部 17 电连接至接地端子 51。

[0129] 通过将屏蔽层 53 设置为包围用于密封电子元件 13 的密封树脂 14 的上表面 14B 和侧表面 14C, 这样, 能够阻挡从密封树脂 14 的侧表面 14C 侧侵入的电磁波, 并且能够高精度地阻挡来自外部的电磁波。

[0130] 可以通过由例如溅射法、真空蒸发法或电镀法形成的导电薄膜来形成屏蔽层 53。在使用溅射法或真空蒸发法的情况下, 举例来说, 可以使用铝作为屏蔽层 53 的材料。此外, 在使用电镀法的情况下, 举例来说, 可以使用铜作为屏蔽层 53 的材料。举例来说, 可以将屏蔽层 53 的厚度 M7 设定在  $10\ \mu\text{m}$  到  $30\ \mu\text{m}$  的范围。

[0131] 保护膜 55 为具有绝缘性能的薄膜, 并以覆盖屏蔽层 53 的方式布置。保护膜 55 为用于保护屏蔽层 53 的薄膜。举例来说, 阻焊膜可以用作保护膜 55。

[0132] 根据本示例性实施例, 即非限制性实施例的半导体装置, 通过将树脂层 52 (该树脂层 52 与导电薄膜的附着力高于密封树脂 14 与导电薄膜的附着力) 设置为覆盖在其上难以形成导电薄膜 (金属薄膜) 的密封树脂 14, 可以对树脂层 52 进行粗糙化处理以达到这样

的程度,即能够形成导电薄膜;并且在树脂层 52 上以这样的方式布置屏蔽层 53:即,连续地包围密封树脂 14 的上表面 14B 和侧表面 14C,从而能够高精度地阻挡来自外部的电磁波。另外,屏蔽层 53 和树脂层 52 可以只布置在密封树脂 14 的上表面 14B 的一侧。此外,连接至基板 11 的配线的外部连接端子可以布置在基板 11 的下表面。此外,在内部包括屏蔽层的基板可以用作基板 11。此外,在没有设置接地端子 51 的情况下,导通部 17 可以直接连接至基板 11 的接地用配线的一部分上。

[0133] 图 24 至 34 为示出本示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图。在图 24 至 34 中,A2 和 B2 分别示出形成半导体装置 50 的区域(以下称为半导体装置形成区 A2)和由切割刀进行切割的位置(以下称为切割位置 B2)。此外,在图 24 至 34 中,对与在图 23 中示出的半导体装置 50 的元件相同的元件赋予相同的标号。

[0134] 接下来,根据图 24 至 34,对本示例性实施例,即非限制性实施例的半导体装置 50 的制造方法进行说明。如图 24 中所示,首先在对应于半导体装置形成区 A2 的基板 11 上形成接地端子 51(接地端子形成工艺),随后,在基板 11 上安装电子元件 13(电子元件安装工艺)。

[0135] 然后,如图 25 中所示,在基板 11 上形成密封树脂 14,以便于覆盖接地端子 51 和电子元件 13(密封树脂形成工艺)。举例来说,可以将密封树脂 14 的厚度 M8(从接地端子 51 的上表面 51A 到密封树脂 14 的上表面 14B 的厚度)设为  $200\ \mu\text{m}$ 。

[0136] 然后,如图 26 中所示,与切割位置 B2 相对应的密封树脂 14 中形成用于露出基板 11 的凹槽部 57。举例来说,可以通过切割刀的切割形成凹槽部 57。举例来说,可以将凹槽部 57 的宽度 W1 设为  $0.5\text{mm}$ 。

[0137] 然后,如图 27 中所示,形成用于露出接地端子 51 的上表面 51A 的开口 14A。然后,如图 28 中所示,形成树脂层 52(树脂层形成工艺),该树脂层 52 与导电薄膜的附着力高于密封树脂 14 与导电薄膜的附着力,以便于在填充开口 14A 和凹槽部 57 的同时,覆盖密封树脂 14 的上表面 14B。

[0138] 随后,如图 29 中所示,在用以填充凹槽部 57 的树脂层 52 中形成用于露出基板 11 的上表面 11A 的凹槽部 59。在这种情况下,凹槽部 59 形成这样:即,使得树脂层 52 保留在密封树脂 14 的侧表面 14C(用树脂层 52 覆盖密封树脂 14 的侧表面 14C 的状态)。举例来说,可以通过切割刀的切割形成凹槽部 59。

[0139] 然后,如图 30 中所示,在树脂层 52 中形成用于露出接地端子 51 的上表面 51A 的开口 52A,此后,使树脂层 52 的表面变粗糙。举例来说,可以通过激光器或钻孔器形成开口 52A。此外,举例来说,除污处理可以用作树脂层 52 的表面的粗糙化处理。

[0140] 然后,如图 31 中所示,形成种晶层 32,以便于覆盖树脂层 52 和在开口 52A 中露出的接地端子 51 的上表面 51A。在进行电解电镀的情况下,种晶层 32 作为供电层。举例来说,通过化学电镀法形成的铜层可以用作种晶 32。

[0141] 然后,如图 32 中所示,在种晶层 32 上形成导电薄膜 35。因此,在开口 52A 中形成导通部 17 和用于包围密封树脂 14 的上表面 14B 和侧表面 14C 的屏蔽层 53(屏蔽层形成工艺)。屏蔽层 53 和导通部 17 分别由种晶层 32 和导电薄膜 35 构成。举例来说,通过电解电镀法形成的铜膜可以用作导电薄膜 35。

[0142] 随后,如图 33 中所示,形成保护膜 55(保护膜形成工艺),以便于在填充凹槽部 59

的同时覆盖屏蔽层 53。因此,在半导体装置形成区 A2 中形成对应于半导体装置 50 的结构体。保护膜 55 为具有绝缘性能的薄膜,并用于保护屏蔽层 53。举例来说,阻焊膜可以用作保护膜 55。

[0143] 然后,如图 34 中所示,沿切割位置 B2 对在图 33 中示出的结构体进行切割,并将其分成单独的片,从而制造出半导体装置 50。

[0144] 根据本示例性实施例,即非限制性实施例的半导体装置的制造方法,通过形成树脂层 52(该树脂层 52 与导电薄膜的附着力高于密封树脂 14 与导电薄膜的附着力),以便于覆盖在其上难以形成导电薄膜的密封树脂 14,从而能够高精度地在树脂层 52 上形成屏蔽层 53。

[0145] 此外,通过将树脂层 52 形成为覆盖密封树脂 14 的上表面 14B 和侧表面 14C,将屏蔽层 53 形成为包围密封树脂 14 的上表面 14B 和侧表面 14C,从而能够高精度地阻挡电磁波。

[0146] 另外,在本示例性实施例,即非限制性实施例的半导体装置的制造方法中,已经将通过电镀法形成屏蔽层 53 的情况作为示例进行了说明,但是也可以通过形成由例如溅射法或真空蒸发法形成的铝层,来形成屏蔽层 53。此外,屏蔽层 53 可以只布置在设置于密封树脂 14 的上表面 14B 侧的树脂层 52 上。

[0147] 第四实施例

[0148] 图 35 为第四示例性实施例,即非限制性实施例的半导体装置的剖视图。在图 35 中,H2、M8 和 M9 分别表示接地端子 51 的高度(以下称为高度 H2)、树脂层 63 的厚度(以下称为厚度 M8)和密封树脂 61 的厚度(以下称为厚度 M9)。此外,在图 35 中,对与第三示例性实施例,即非限制性实施例的半导体装置 50 的元件相同的元件,赋予相同的标号。

[0149] 首先,参照图 35 对根据本发明的示例性实施例,即非限制性实施例的半导体装置 60 进行说明。除了设置密封树脂 61、树脂层 63 和导通部 65 以代替在第三示例性实施例,即非限制性实施例的半导体装置 50 中的密封树脂 14、树脂层 52 和导通部 17 以外,半导体装置 60 具有与半导体装置 50 的结构相似的结构。

[0150] 密封树脂 61 以密封电子元件 13 的方式布置在基板 11 上。密封树脂 61 的上表面 61A 形成为基本上与接地端子 51 的上表面 51A 齐平。并且,密封树脂 61 的厚度 M9 形成为基本上与接地端子 51 的高度 H2 相等。

[0151] 通过将密封树脂 61 的上表面 61A 形成为基本上与接地端子 51 的上表面 51A 齐平,并使密封树脂 61 的厚度 M9 变薄,从而能够实现半导体装置 60 的小型化(薄型化)。另外,与在第一示例性实施例即非限制性实施例中说明的密封树脂 14 相似的树脂,可以用作密封树脂 61。

[0152] 树脂层 63 具有用于露出接地端子 51 的上表面 51A 的开口 63A,并以覆盖密封树脂 61 的上表面 61A 和侧表面 61B 的方式而布置。树脂层 63 为这样的树脂层,即其与导电薄膜的附着力高于密封树脂 61 与导电薄膜的附着力,并且可以对树脂层 63 进行粗糙化处理以达到这样的程度,即能够形成导电薄膜。与在第一示例性实施例即非限制性实施例中说明的树脂层 15 相似的树脂,可以用作树脂层 63。另外,导电薄膜也包括种晶层。导电薄膜在这里是指构成屏蔽层或种晶层的薄膜。

[0153] 导通部 65 布置在开口 63A 中,开口 63A 在树脂层 63 中形成。导通部 65 在屏蔽层

53 和接地端子 51 之间进行电连接。

[0154] 根据本示例性实施例,即非限制性实施例的半导体装置,可以高精度地阻挡来自外部的电磁波,并将密封树脂 61 的上表面 61A 形成为基本上与接地端子 51 的上表面 51A 齐平,这样使得密封树脂 61 的厚度 M9 变薄,从而能够实现半导体装置 60 的小型化。另外,屏蔽层 53 和树脂层 63 可以只布置在密封树脂 61 的上表面 61A 的一侧。此外,连接至基板 11 的配线的外部连接端子可以布置在基板 11 的下表面。此外,在内部包括屏蔽层的基板可以用作基板 11。

[0155] 图 36 至 41 为示出本示例性实施例,即非限制性实施例的半导体装置的制造工艺的简图。在图 36 至 41 中,A3 和 B3 分别示出形成半导体装置 60 的区域(以下称为半导体装置形成区 A3)和由切割刀进行切割的位置(以下称为切割位置 B3)。此外,在图 36 至 41 中,对与在图 35 中说明的半导体装置 60 的元件相同的元件赋予相同的标号。

[0156] 接下来,根据图 36 至 41,对本示例性实施例,即非限制性实施例的半导体装置 60 的制造方法进行说明。首先,进行与在第三示例性实施例,即非限制性实施例中说明的图 24 和 25 相似的处理,在基板 11 上形成接地端子 51(接地端子形成工艺),随后在基板 11 上安装电子元件 13(电子元件安装工艺)。此后,在基板 11 上形成密封树脂 61,以便于覆盖接地端子 51 和电子元件 13(密封树脂形成工艺)。

[0157] 随后,如图 36 中所示,对密封树脂 61 进行抛光,以便使密封树脂 61 的上表面 61A 与接地端子 51 的上表面 51A 齐平。

[0158] 然后,如图 37 中所示,与切割位置 B3 相对应的密封树脂 61 中形成用于露出基板 11 的上表面 11A 的凹槽部 62。举例来说,可以通过切割刀的切割形成凹槽部 62。举例来说,可以将凹槽部 62 的宽度 W2 设为 0.5mm。

[0159] 然后,如图 38 中所示,形成树脂层 63(树脂层形成工艺),该树脂层 63 与导电薄膜的附着力高于密封树脂 61 与导电薄膜的附着力,以便于在填充凹槽部 62 的同时,覆盖密封树脂 61 的上表面 61A。与在第一示例性实施例,即非限制性实施例中说明的树脂层 15 相似的树脂可以用作树脂层 63。此外,举例来说,可以将树脂层 63 的厚度 M8 设定在 30 μm 到 60 μm 的范围。

[0160] 然后,如图 39 中所示,在用以填充密封树脂 61 的凹槽部 62 的树脂层 63 中形成用于露出基板 11 的上表面 11A 的凹槽部 64。在这种情况下,凹槽部 64 形成为这样:即,使得树脂层 63 保留在密封树脂 61 的侧表面 61B(用树脂层 63 覆盖密封树脂 61 的侧表面 61B 的状态)。举例来说,可以通过切割刀的切割形成凹槽部 64。

[0161] 然后,如图 40 中所示,在树脂层 63 中形成用于露出接地端子 51 的上表面 51A 的开口 63A,此后,使树脂层 63 的表面变粗糙。举例来说,可以通过激光器或钻孔器形成开口 63A。此外,举例来说,除污处理可以用作树脂层 63 的表面的粗糙化处理。

[0162] 随后,通过进行在第三示例性实施例,即非限制性实施例中说明的图 31 至 34 的处理(包括屏蔽层形成工艺和保护膜形成工艺),制造出半导体装置 60,这如图 41 中所示。

[0163] 根据本示例性实施例,即非限制性实施例的半导体装置的制造方法,在能够以高精度形成屏蔽层 53 的同时,对密封树脂 61 进行抛光,以使密封树脂 61 的上表面 61A 与接地端子 51 的上表面 51A 齐平,这样能够使密封树脂 61 的厚度 M9 变薄,从而实现半导体装置 60 的小型化。

[0164] 另外,屏蔽层 53 可以只布置在设置于密封树脂 61 的上表面 61A 侧的树脂层 63 上。

[0165] 以上已经对本发明的优选实施例进行了详细的说明,但是本发明并不局限于这些特定实施例,在权利要求书中描述的本发明的要旨的范围内,可以做出各种修改和变化。

[0166] 根据上述公开内容,本发明可以应用于能够提高安装密度、并以高精度阻挡电磁波的半导体装置和该半导体装置的制造方法。

[0167] 本申请基于 2005 年 4 月 28 日提出的日本专利申请 No. 2005-132539 并要求该申请的外国优先权,该申请全部内容在此通过引用的方式并入本文。



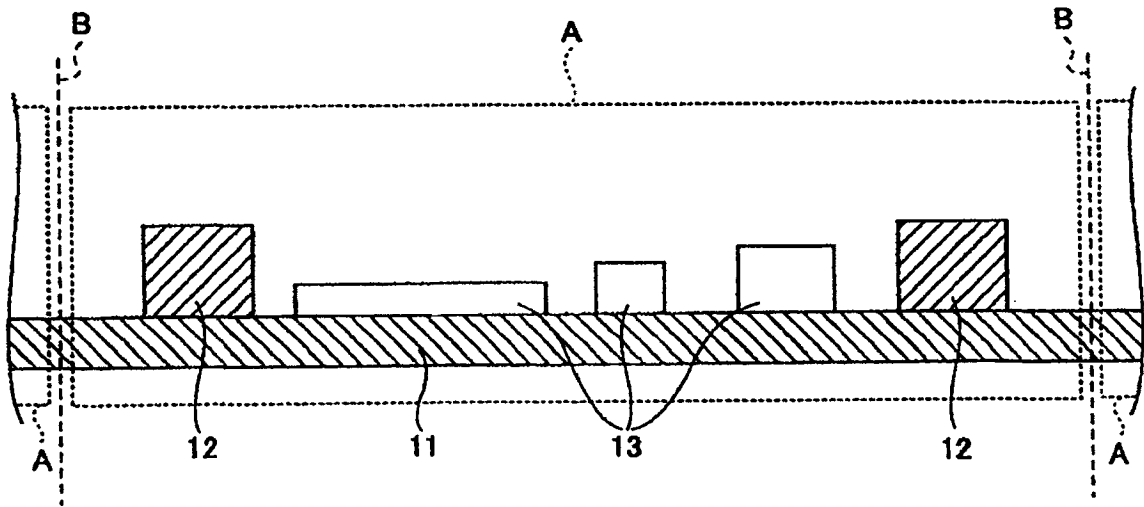


图 3

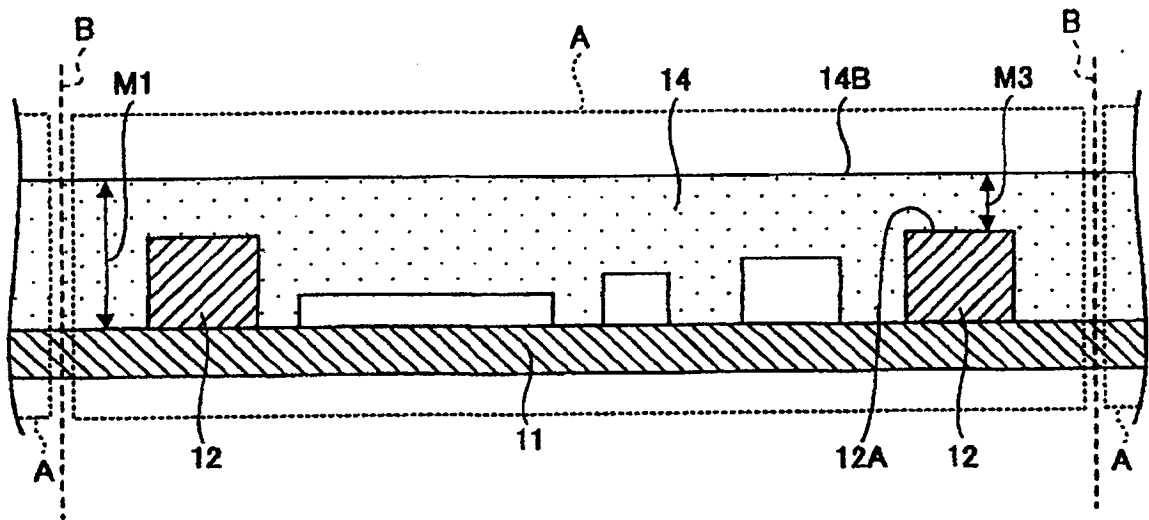


图 4

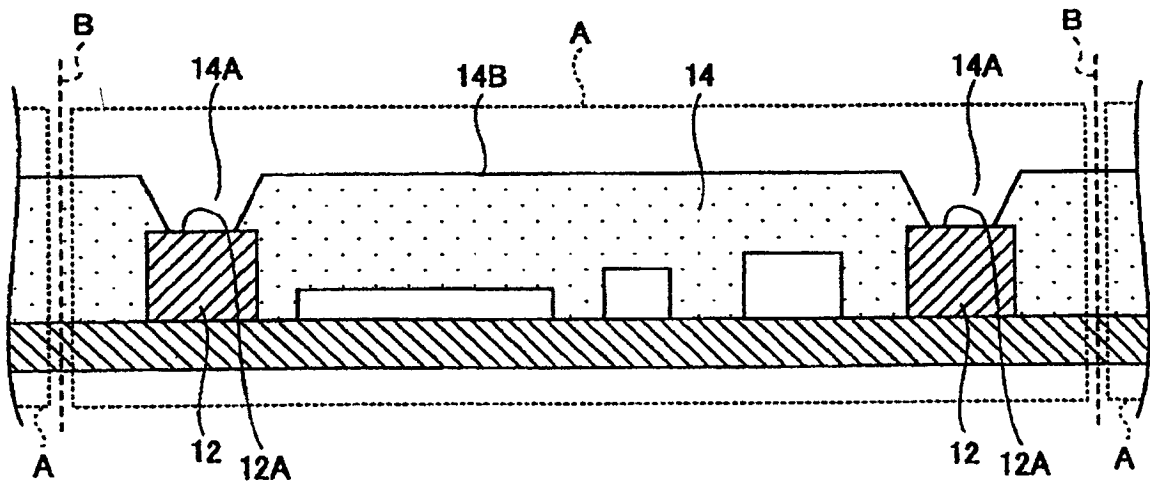


图 5

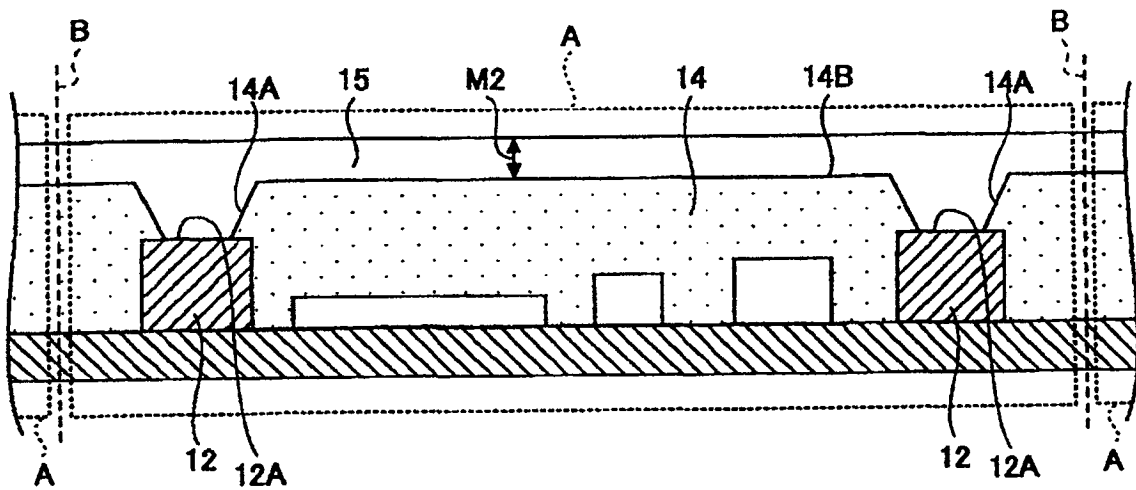


图 6

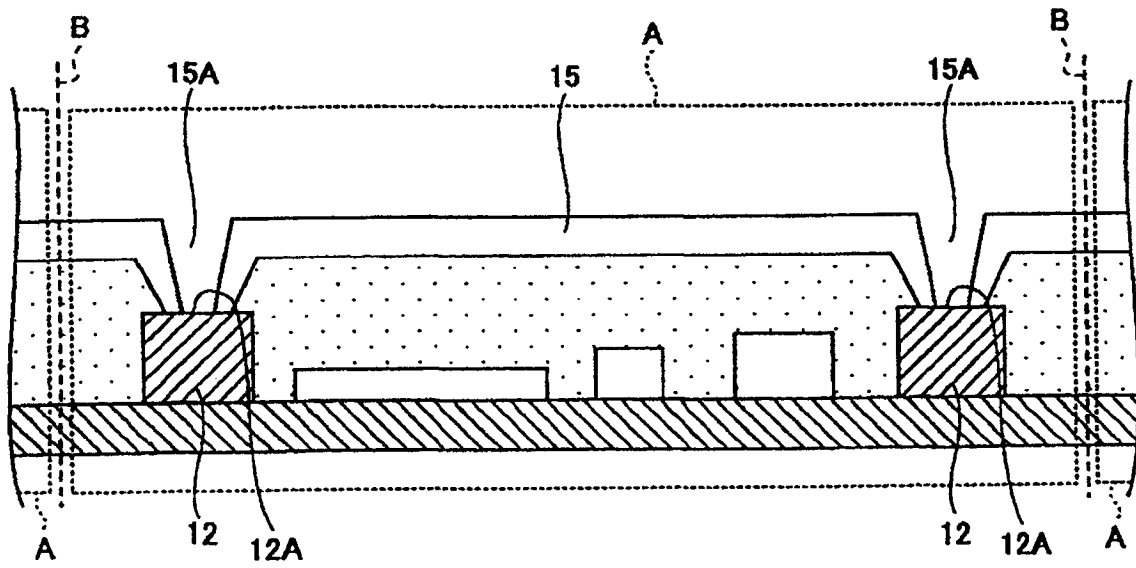


图 7

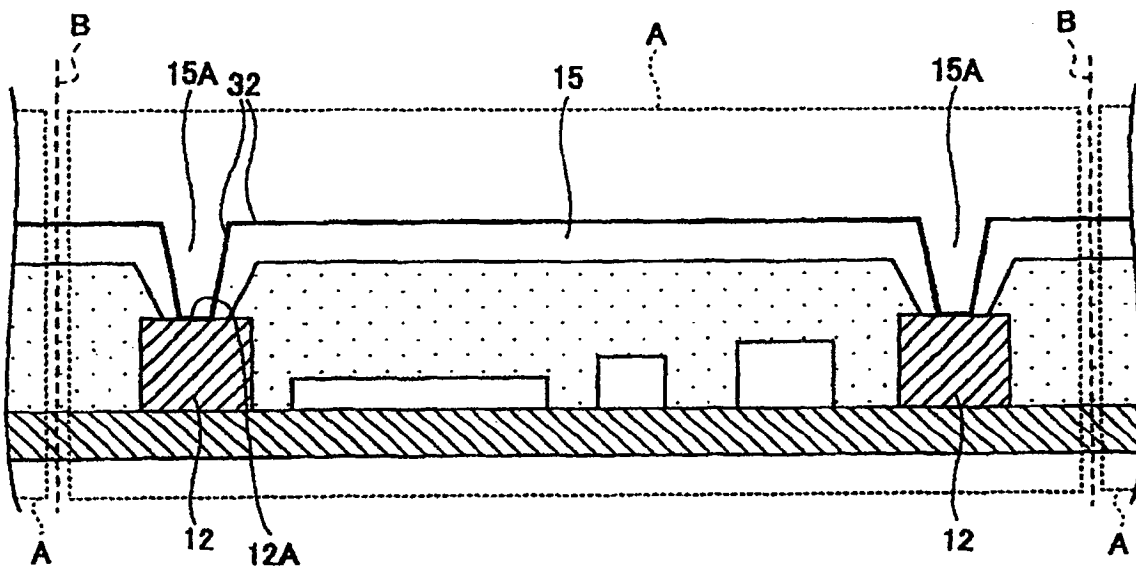


图 8

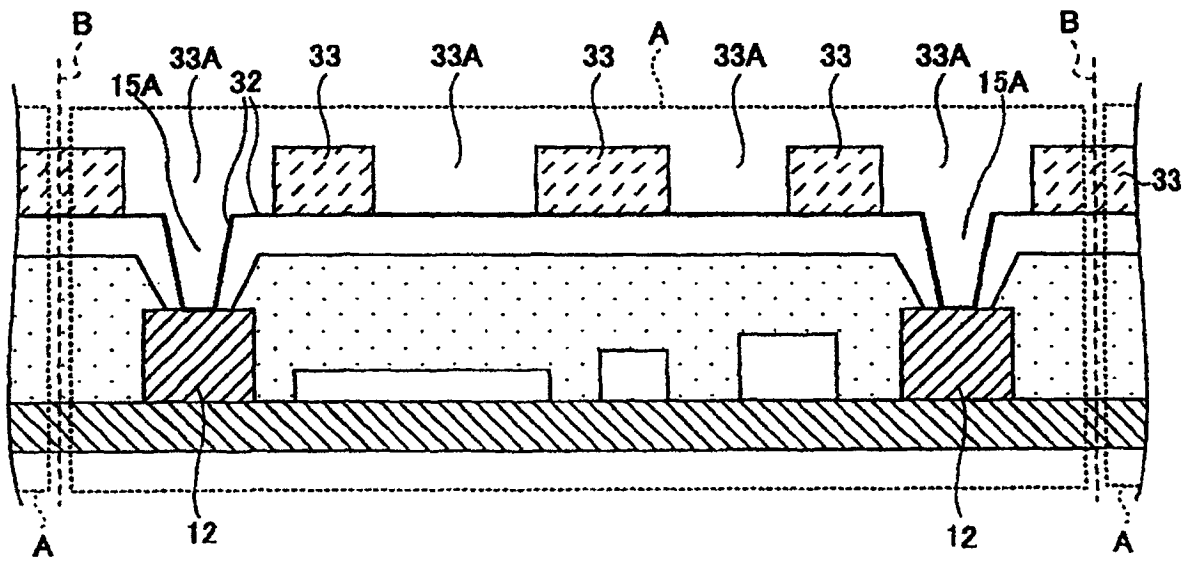


图 9

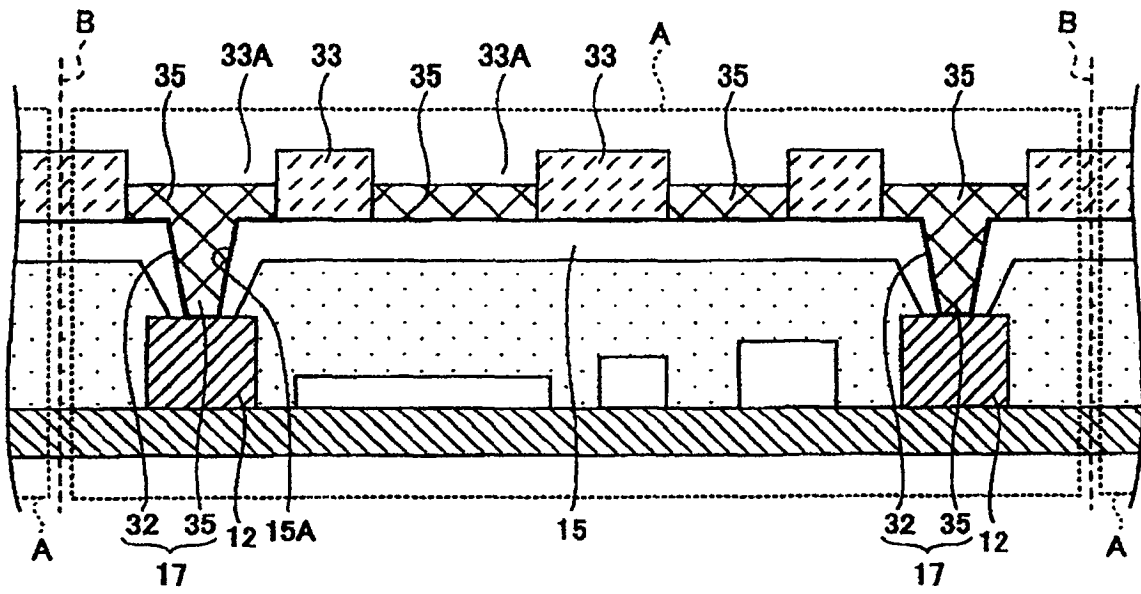


图 10

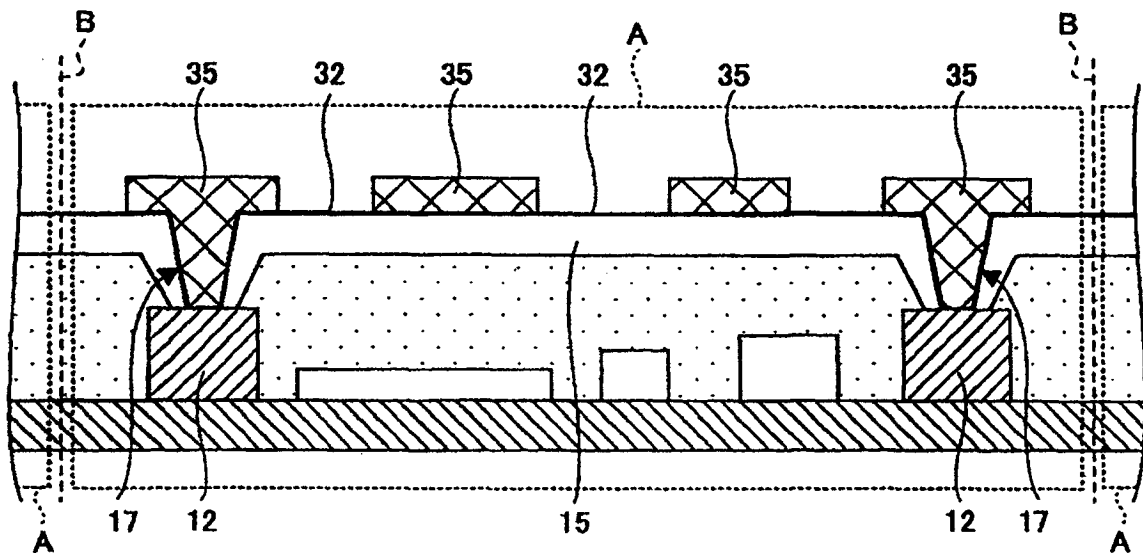


图 11

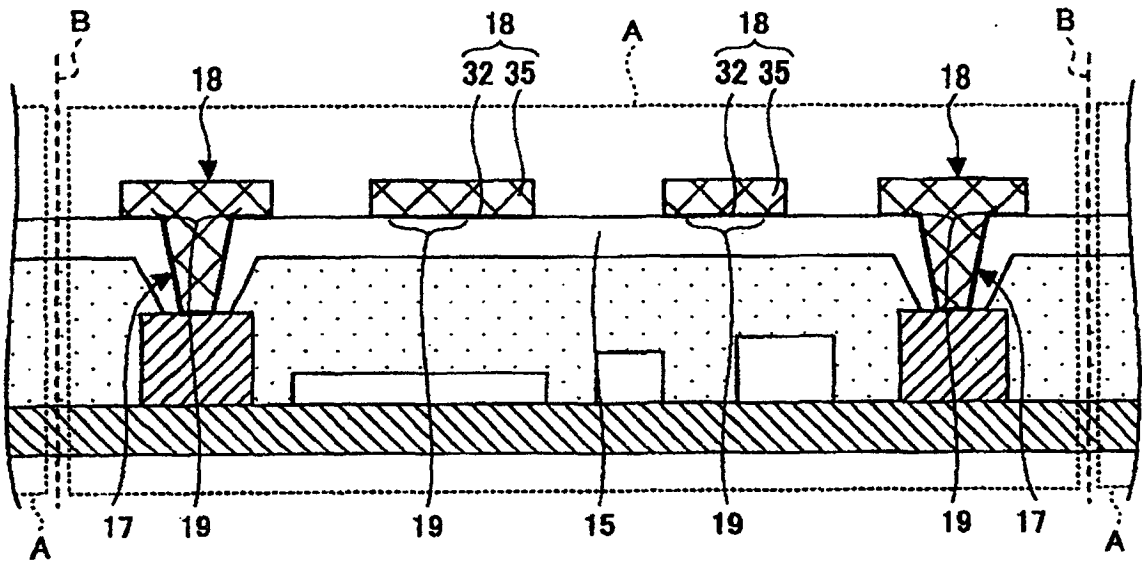


图 12

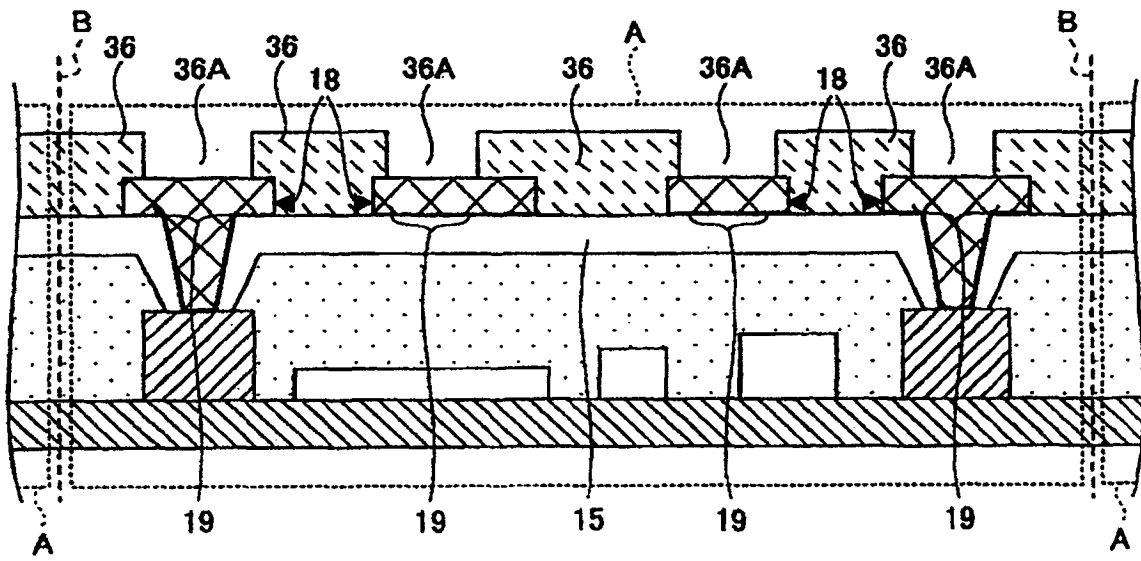


图 13

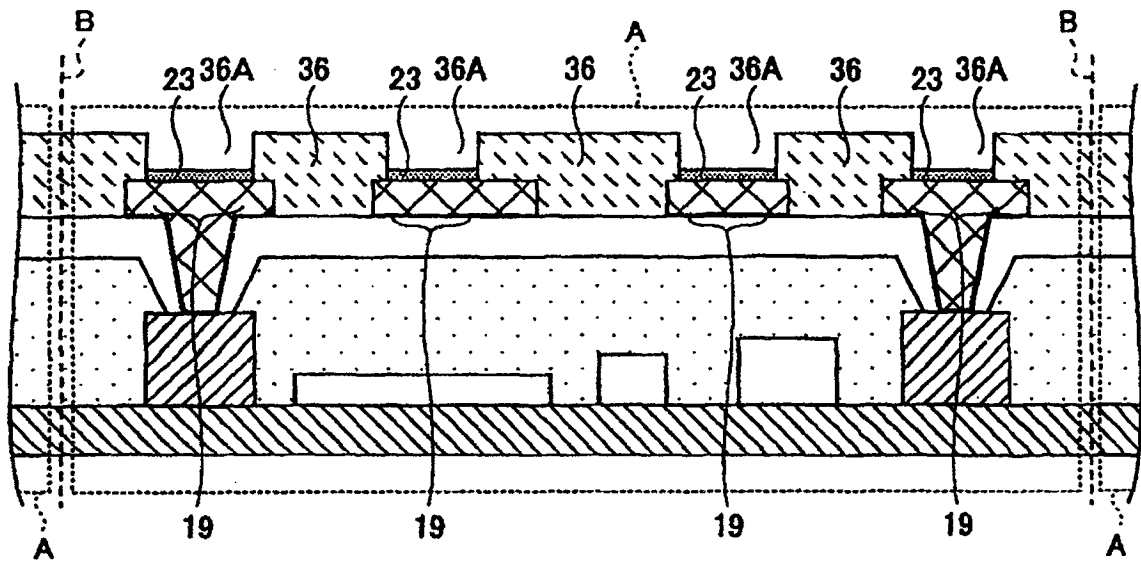


图 14

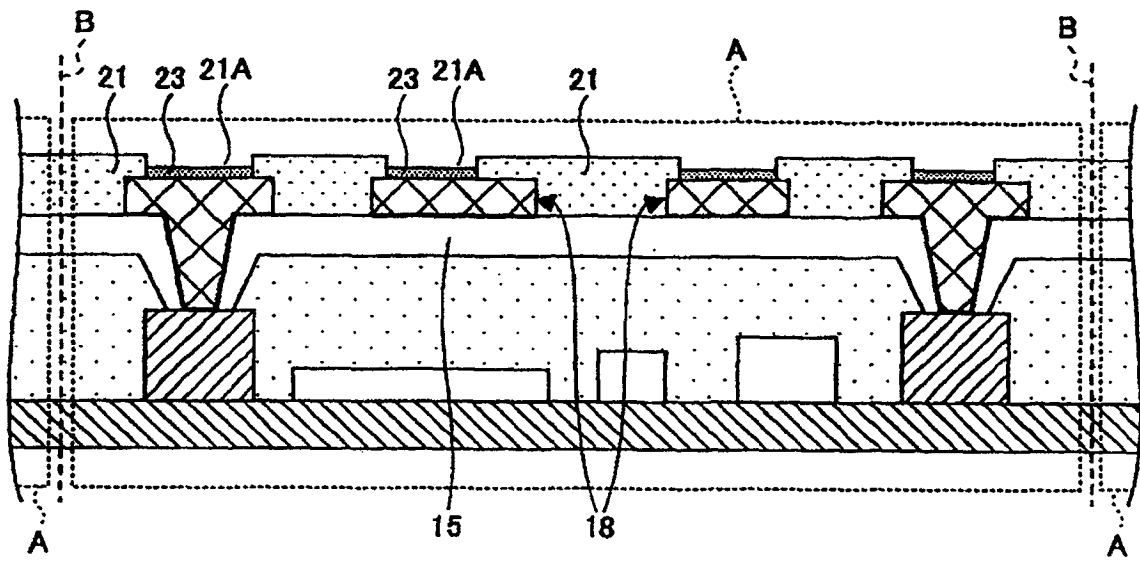


图 15

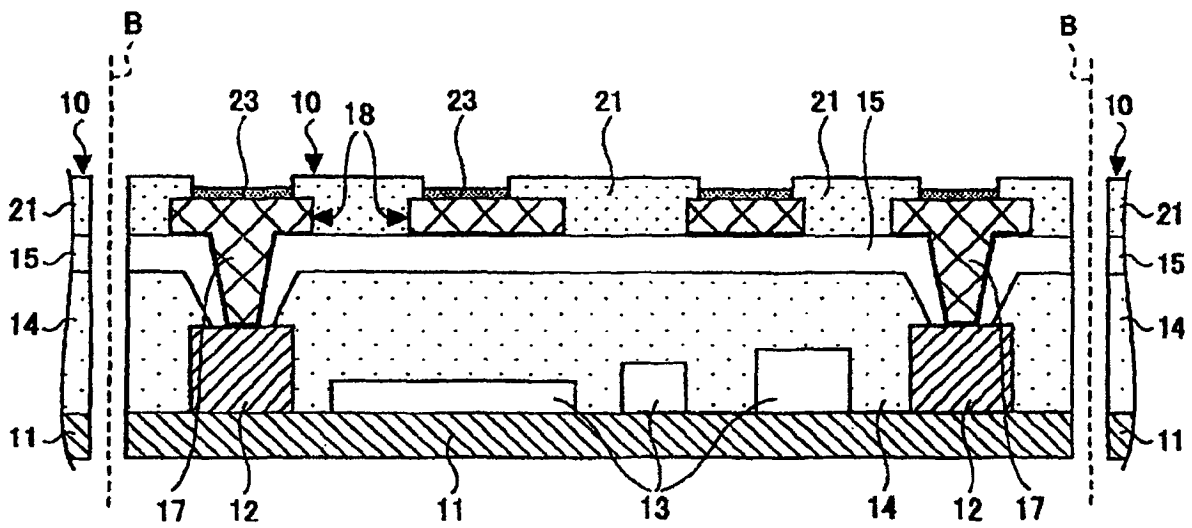


图 16



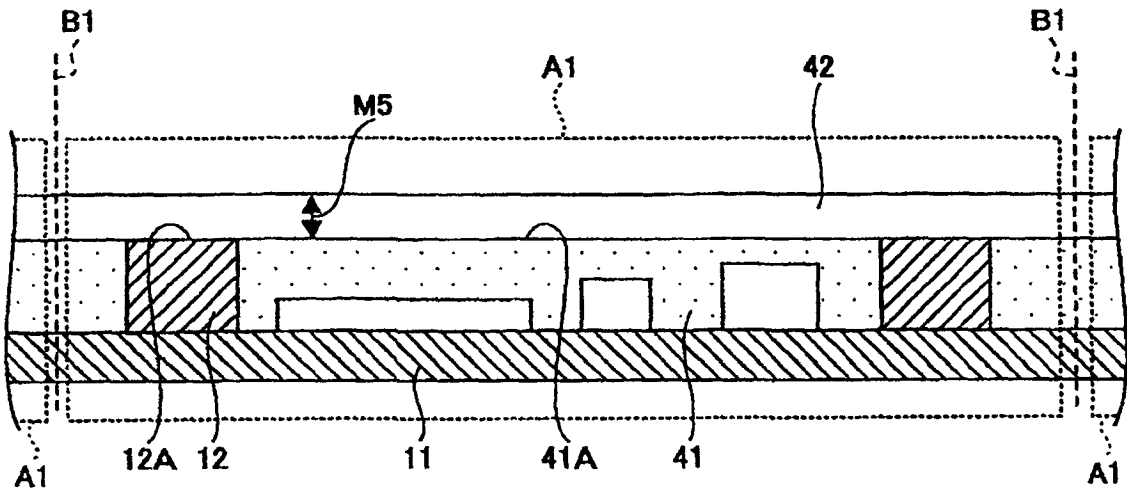


图 19

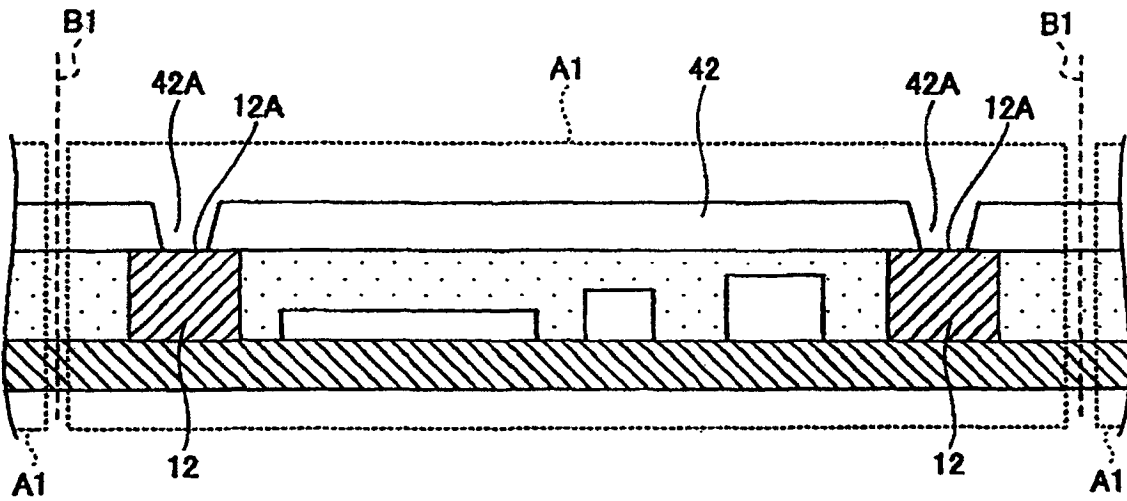


图 20

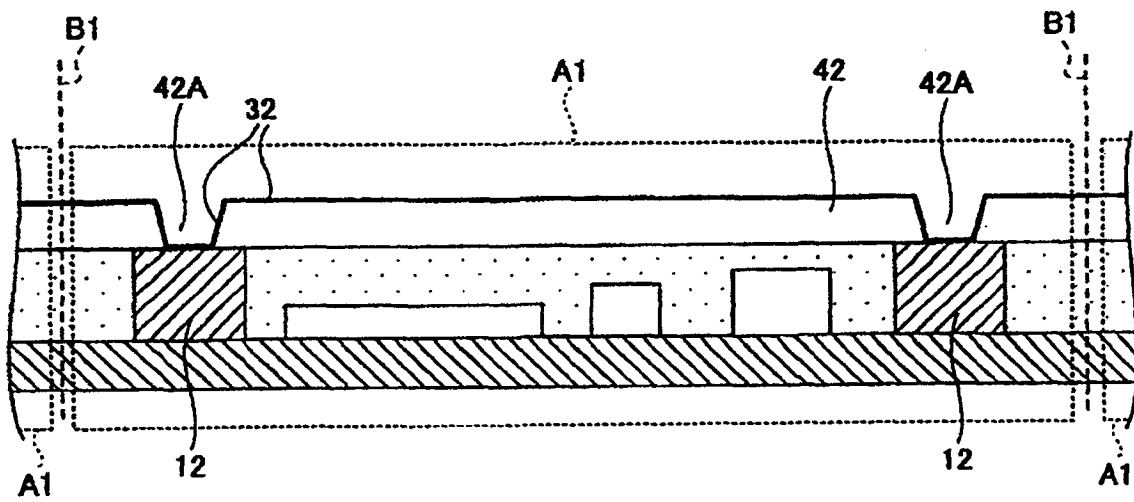


图 21

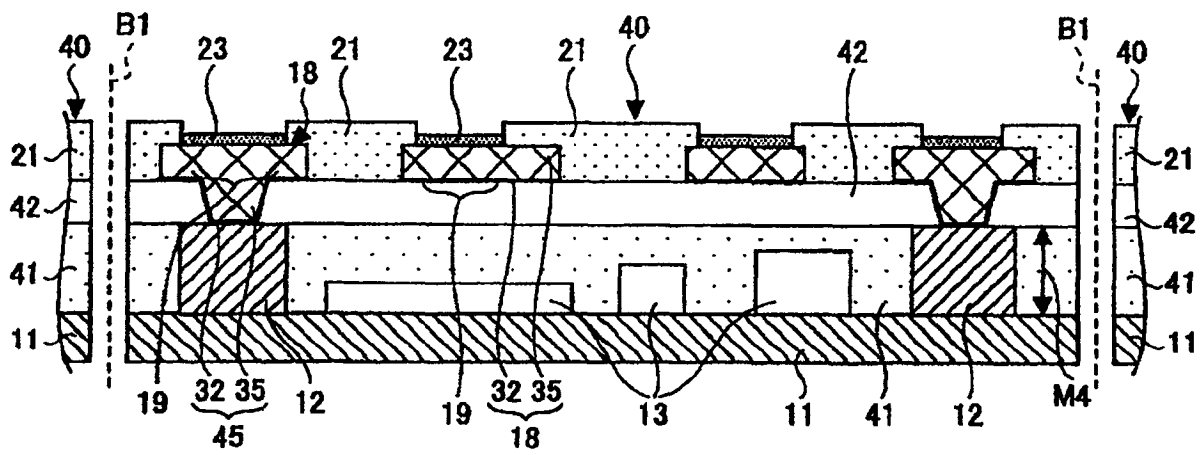


图 22



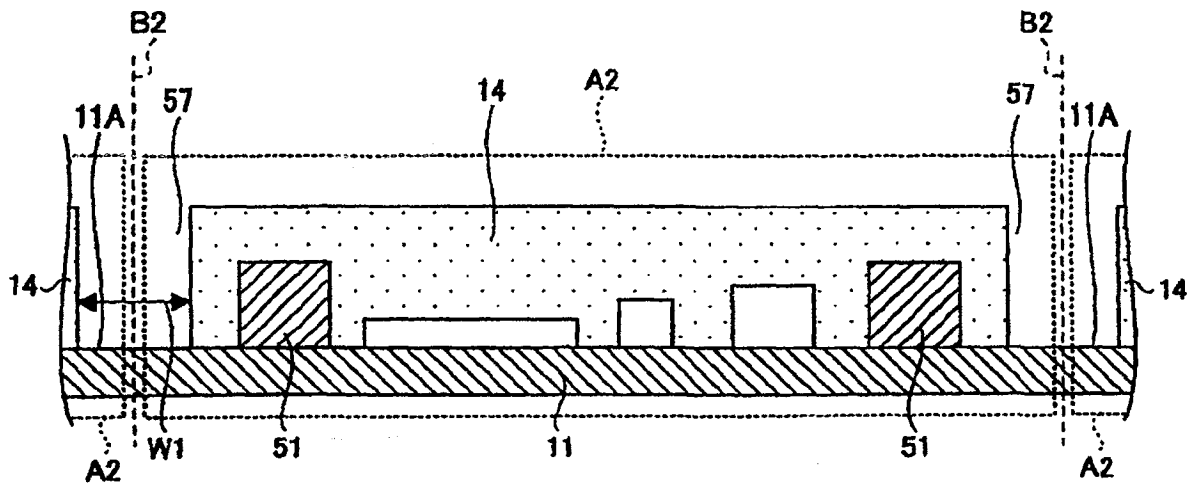


图 26

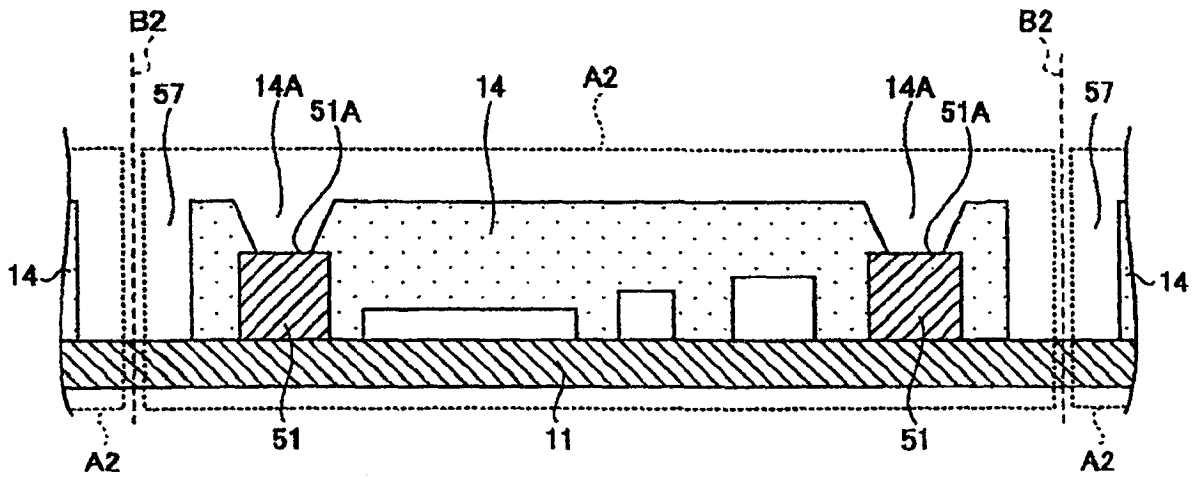


图 27



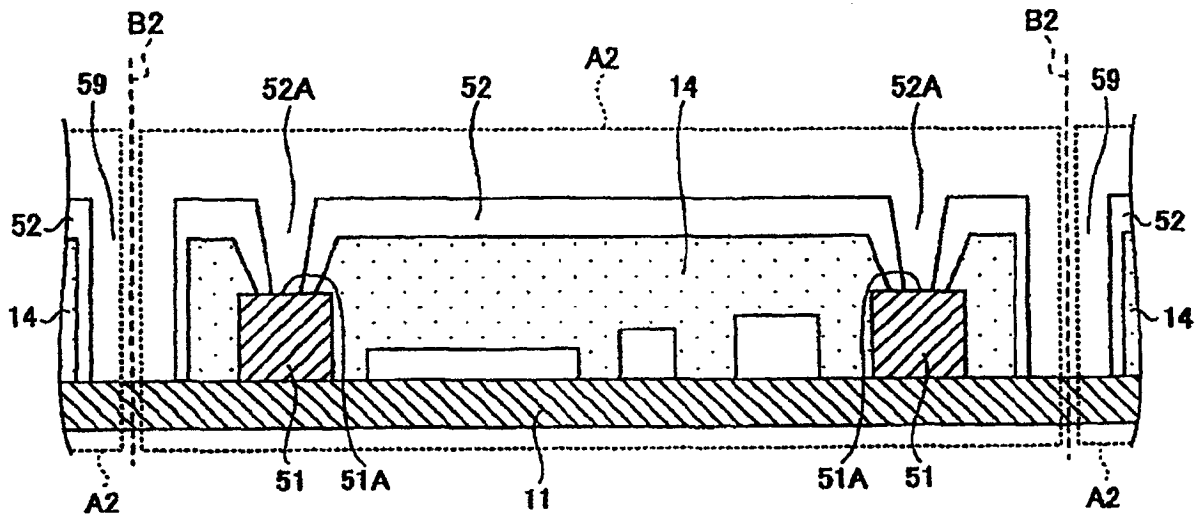


图 30

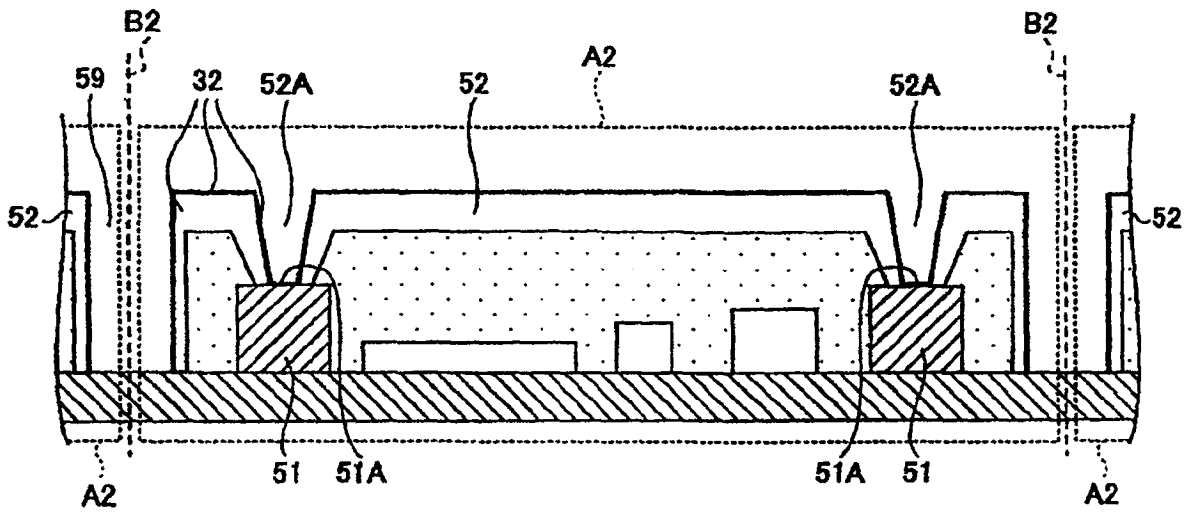


图 31

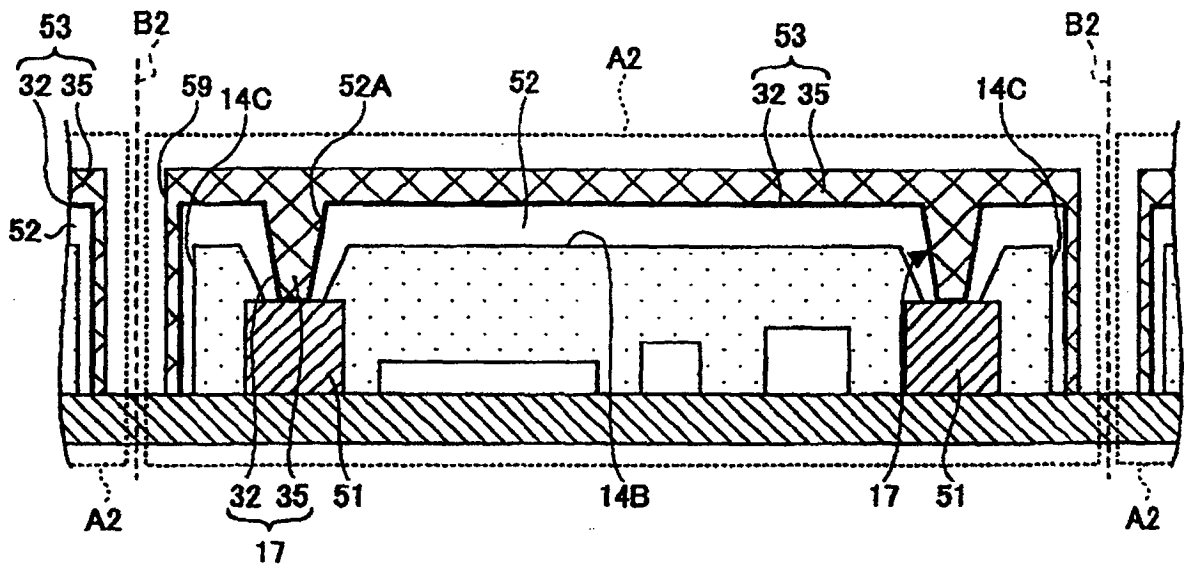


图 32

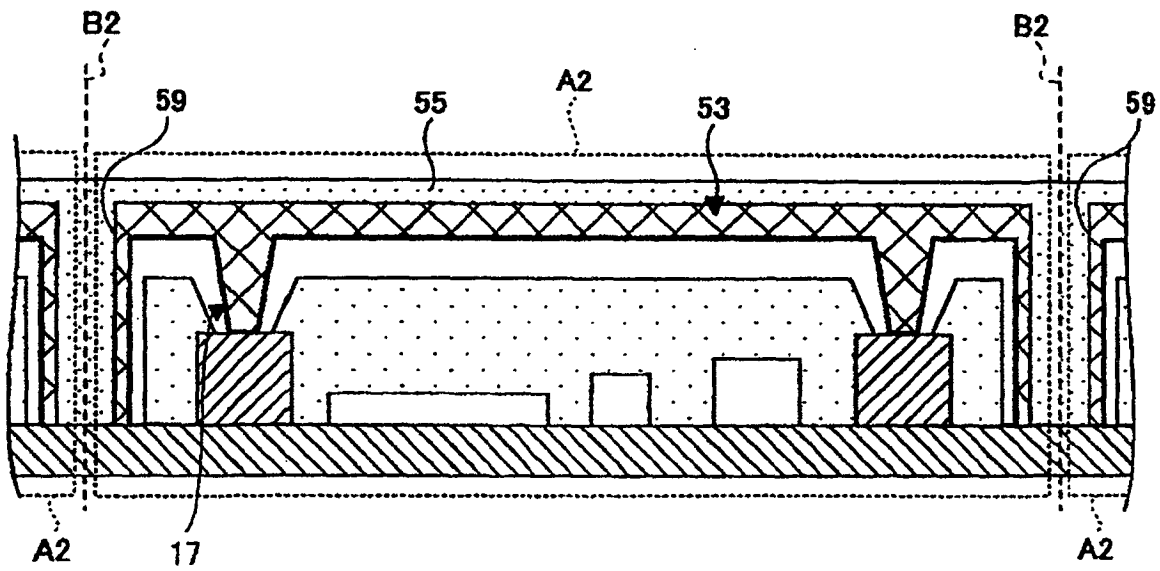


图 33

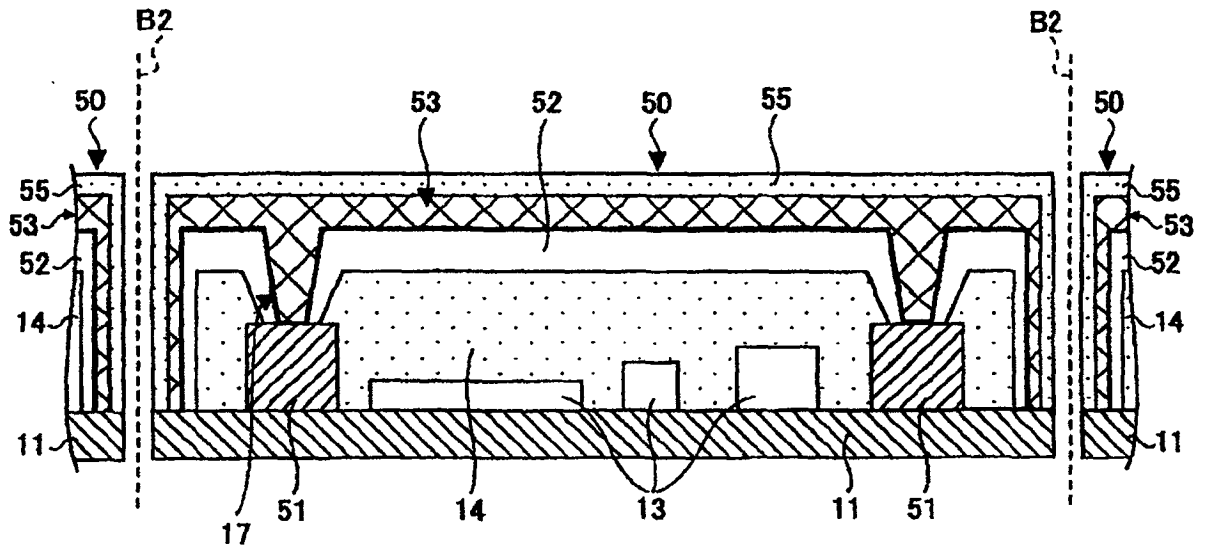


图 34

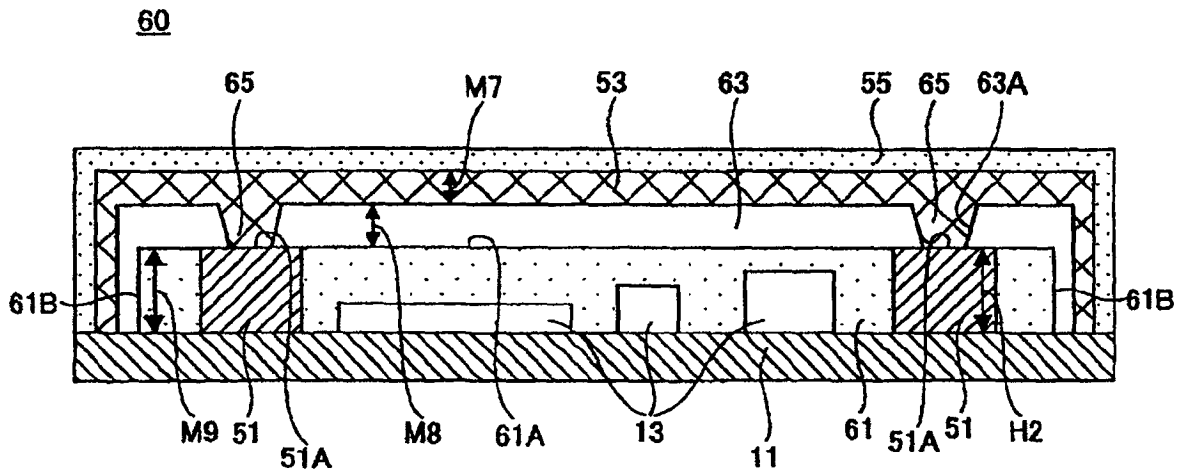


图 35

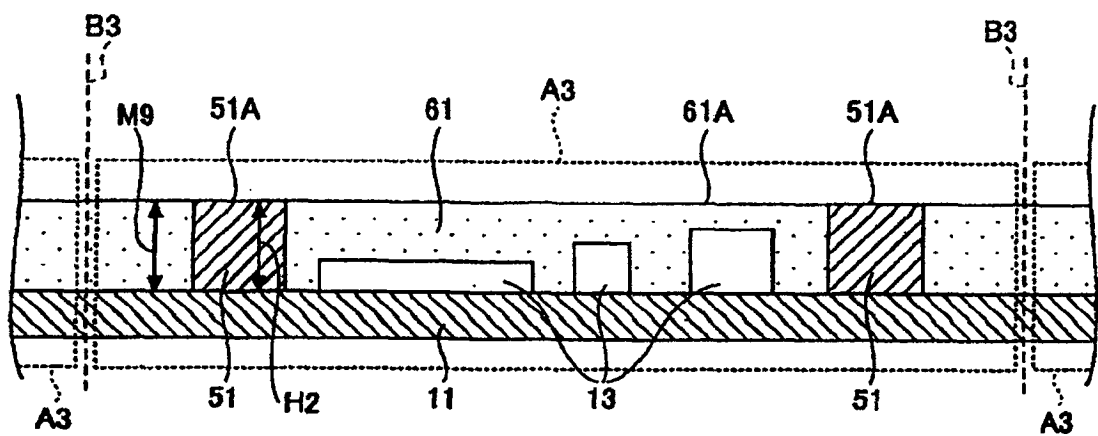


图 36

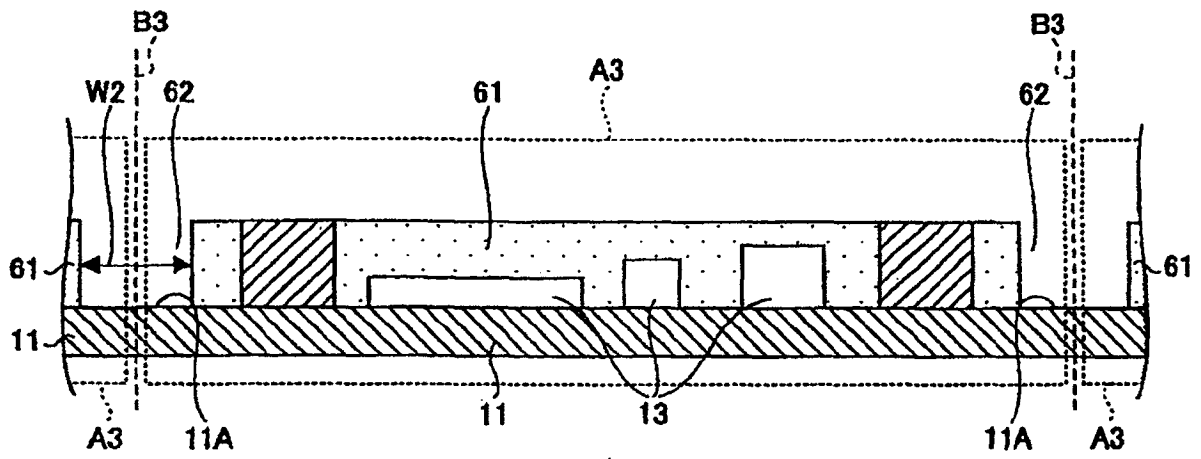


图 37

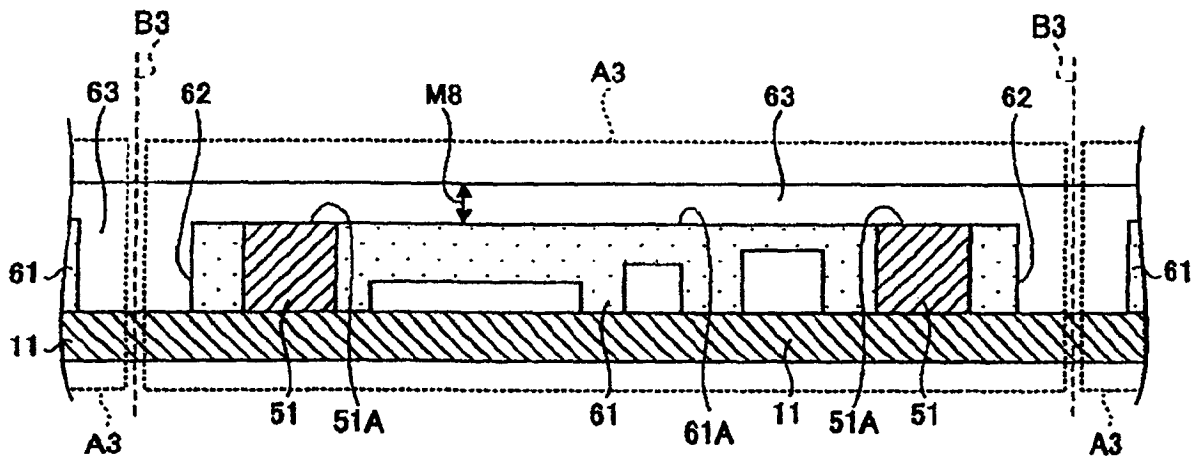


图 38

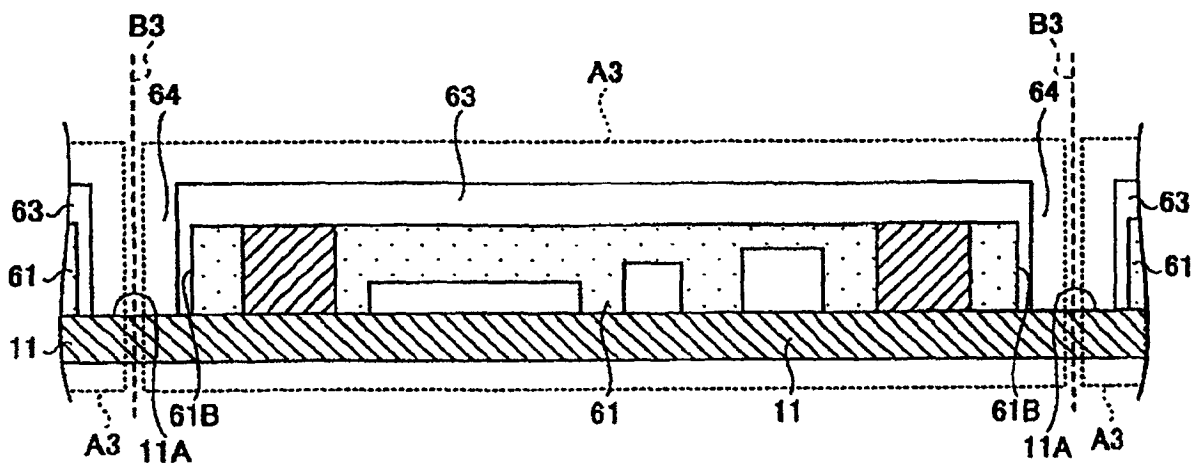


图 39

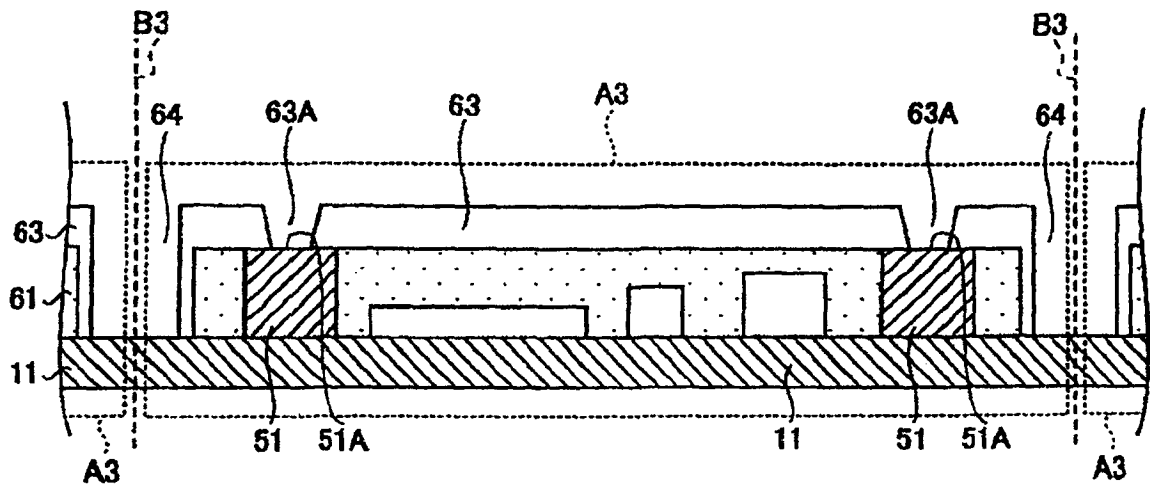


图 40

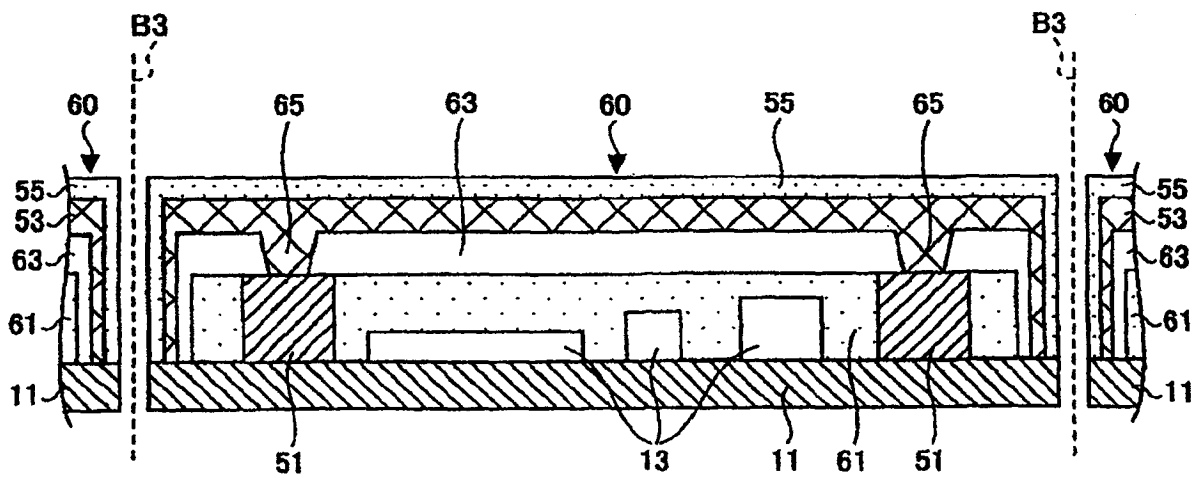


图 41

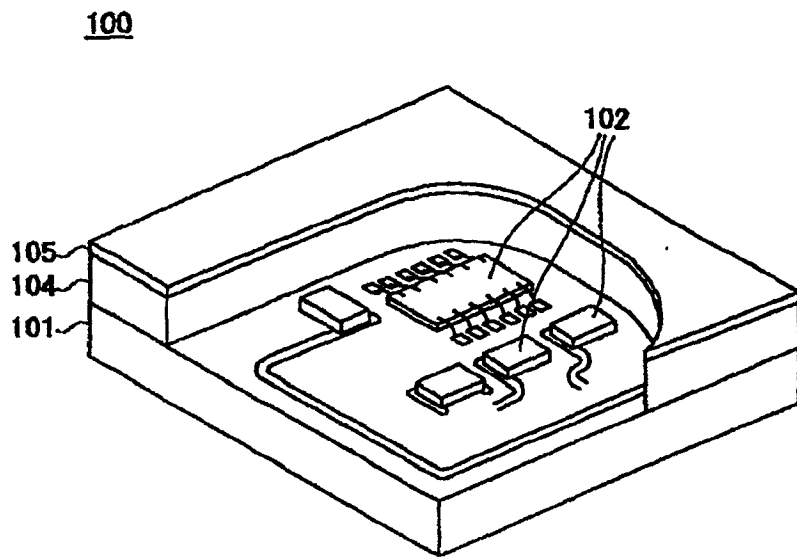


图 42