

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5114839号
(P5114839)

(45) 発行日 平成25年1月9日(2013.1.9)

(24) 登録日 平成24年10月26日(2012.10.26)

(51) Int.Cl.		F I		
HO 1 L 27/095	(2006.01)	HO 1 L 29/80		E
HO 1 L 21/338	(2006.01)	HO 1 L 29/80		L
HO 1 L 29/812	(2006.01)			

請求項の数 2 (全 11 頁)

(21) 出願番号	特願2005-309350 (P2005-309350)	(73) 特許権者	000004237
(22) 出願日	平成17年10月25日(2005.10.25)		日本電気株式会社
(65) 公開番号	特開2007-123304 (P2007-123304A)		東京都港区芝五丁目7番1号
(43) 公開日	平成19年5月17日(2007.5.17)	(74) 代理人	100110928
審査請求日	平成20年9月19日(2008.9.19)		弁理士 速水 進治
(出願人による申告) 国等の委託研究の成果に係る特許出願(平成17年度新エネルギー・産業技術総合開発機構からの委託研究「窒化物半導体を用いた低電力型高周波デバイスの開発」、産業活力再生特別措置法第30条の適用を受けるもの)		(72) 発明者	大田 一樹 東京都港区芝五丁目7番1号 日本電気株式会社内
		(72) 発明者	宮本 広信 東京都港区芝五丁目7番1号 日本電気株式会社内
		(72) 発明者	松永 高治 東京都港区芝五丁目7番1号 日本電気株式会社内

最終頁に続く

(54) 【発明の名称】 電界効果トランジスタ

(57) 【特許請求の範囲】

【請求項1】

基板上の一領域内に並列配置された複数のゲート電極と、
前記一領域内に設けられ、不純物がドーブされたことにより導電性を有する能動領域と

、
前記能動領域のゲート電極の延在方向中央部に設けられ、不純物がドーブされていない非導電領域とを含み、

前記各ゲート電極に対するゲート電極の延在方向における前記非導電領域が占める割合が、前記ゲート電極の配列方向における端部よりも中央部分において大きく、

前記能動領域が、前記非導電領域の周囲に連続的に設けられていることを特徴とする電界効果トランジスタ。

10

【請求項2】

請求項1に記載の電界効果トランジスタにおいて、

前記各ゲート電極に対するゲート電極の延在方向における前記非導電領域が占める割合は、前記ゲート電極の配列方向における中央部分から端部にかけて徐々に小さくなることを特徴とする電界効果トランジスタ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は電界効果トランジスタ、特に高出力動作に適した電界効果トランジスタ(FE

20

T) に関する。

【背景技術】

【0002】

高周波高出力用 FET では、出力を増加させるためにゲート幅を増加する必要があり、ゲート、ソース、およびドレインの各電極を楕形状に配置する構造、すなわちこれら各電極からなる単位電界効果トランジスタを複数並列してなる構造が一般的に採用されている。図6はこの楕形電極構造を示すもので、構成の要部を透視して示す平面図である。図において、半導体ウエハに予め形成された能動領域501上に所定の間隔で並べられたゲート電極502を複数個配置するとともに、これら複数のゲート電極502間にソース電極503およびドレイン電極504が各々交互に配置されている。各々のゲート電極502はバス配線505によりゲート引き出し電極506と接続され、同様にソース電極503およびドレイン電極504は各々引き出し電極507、508に集められ、接続されている。

10

【0003】

一般に電界効果トランジスタ(FET)は、ドレイン及びゲート電極に電圧を印加して能動領域にドレイン電流を流した状態では、ドレイン電流による発熱とトランジスタ表面及び裏面より放散される熱との関係で、トランジスタ表面の熱分布が決まる。例えば図6に示したような、楕形状に配置されたゲート電極502に対して能動領域501が一様に配されているFETでは、能動領域の中央付近が高温になる。図7はこの温度分布のプロファイルを示したもので、図6のa-a'線に沿った方向すなわちゲート電極502に平行な方向の温度分布を示している。これより、ゲート電極502の中央付近が高温になっていることがわかる。

20

【0004】

このような温度分布が生じると、高温部、すなわち能動領域の中央付近では、他の比較的低温の低い部分に比べて破壊(バーンアウト)やエレクトロマイグレーションが加速されやすいという問題がある。また、この温度分布に対応して電気特性にも分布が生じるため、不均一動作に伴って高周波特性が劣化したり、破壊(バーンアウト)が起こりやすくなるといった問題もある。

【0005】

この問題を解決する技術として、能動領域を分割して配置する構造が特許文献1に開示されている。図8はこの構造を示すもので、構成の要部を透視して示す平面図である。図8において、電極配置は図6と同様の楕形電極構造であり、所定の間隔で並べられたゲート電極702を複数個配置するとともに、これら複数のゲート電極702間にソース電極703およびドレイン電極704が各々交互に配置されている。各々のゲート電極702はバス配線705によりゲート引き出し電極706と接続され、同様にソース電極703およびドレイン電極704は各々引き出し電極707、708に集められ、接続されている。このような楕形電極構造に対して、能動領域701aと701bが、ゲート電極702の中央部に位置する帯状の非導電領域709をはさんで分割形成されている。

30

【0006】

ゲート電極中央部の非導電領域709にはドレイン電流が流れない、すなわちこの領域の発熱がないため、ゲート電極702に平行なa-a'線に沿った温度分布は、図9に示すように、ゲート電極702の中央部でのピーク温度が低下し、かつ平坦な分布となる。特許文献1によれば、上述のように能動領域をトランジスタの並設方向に平行な帯状の非導電領域を挟んで分割形成して、ゲート電極中央部のピーク温度を下げることにより、高温部の存在に伴うバーンアウトやエレクトロマイグレーションを抑制できるとしている。

40

【特許文献1】特開平5-129604号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、この従来の技術、すなわち図8に示したような帯状の非導電領域を設け

50

るという手法では、並設した多数本の単位電界効果トランジスタに対して中央部の単位電界効果トランジスタと端部の単位電界効果トランジスタとの間に生じる温度差を低減することはできないという問題がある。図10は、図8に示した櫛形電極構造を例えば窒化物半導体を用いた電界効果トランジスタに適用した場合のa a'、b b'、c c'線に沿ったゲート電極702に平行な方向の温度分布を示した図である。中央部の単位電界効果トランジスタ(a a')では温度が高く、端部の単位電界効果トランジスタ(c c')で温度が低いという分布が生じている。

【0008】

このように異なる単位電界効果トランジスタ間で温度分布を生じると、各々の単位電界効果トランジスタ毎に動作状態が異なることになり、この不均一動作に伴って高周波特性が劣化したり、破壊(バーンアウト)が起こりやすくなるといった問題が生じる。

10

【課題を解決するための手段】

【0009】

本発明の電界効果トランジスタ(FET)は、基板上の一領域内に並列配置された複数のゲート電極と、

前記一領域内に設けられた導電性を有する能動領域と、

前記能動領域のゲート電極の延在方向中央部に設けられる非導電領域とを含み、

前記各ゲート電極に対するゲート電極の延在方向における前記非導電領域が占める割合が、前記ゲート電極の配列方向における端部よりも中央部分において大きいことを特徴としている。

20

【0010】

本発明による電界効果トランジスタは、ベース電極、ソース電極およびドレイン電極からなる単位電界効果トランジスタが、複数並列して構成される。また、各単位電界効果トランジスタの中央付近の一部が非導電領域となっている。この非導電領域にはドレイン電流が流れないため発熱が起こらない。このため、非導電領域を櫛形電極構造の電界効果トランジスタの中で高温になりやすい部分に大きく配することにより、温度分布のピーク温度を下げ、かつ分布を平坦にすることができる。その結果、高温部で局所的に生じる破壊(バーンアウト)やエレクトロマイグレーションを抑制できるという効果が得られる。

【0011】

また、本発明による電界効果トランジスタは、前記各ゲート電極に対するゲート電極の延在方向における前記非導電領域が占める割合が、前記ゲート電極の配列方向における端部よりも中央部分において大きくなっている。すなわち、並設した複数の単位電界効果トランジスタに対して、より高温になりやすい中央部の単位電界効果トランジスタほど非導電領域を大きくとり発熱を抑制することにより、温度上昇を抑制し、元々高温になりにくい端部の単位電界効果トランジスタほど非発熱領域である非導電領域を小さくしている。このため、異なる単位電界効果トランジスタの間に生じる温度分布を低減し、トランジスタ動作の均一性を高めることができる。その結果、不均一動作に伴う高周波特性劣化や破壊(バーンアウト)を抑制することができるという効果が得られる。

30

【0012】

さらに、本発明による電界効果トランジスタでは、能動領域を、前記非導電領域の周囲に連続的に設けるようにしてもよい。すなわち、並設した複数の単位電界効果トランジスタに対して、端部の単位電界効果トランジスタほど非導電領域を小さくした結果、両端の1本または数本の単位電界効果トランジスタに設ける非導電領域の長さを0(ゼロ)、すなわち両端の1本または数本の電界効果トランジスタに対しては非導電領域を設けない構造とすることができる。これにより、上述したトランジスタ動作の均一性を損なうことなく、電界効果トランジスタのゲート幅を大きくし、RF出力を高めることができる。あるいは、必要なRF出力を得るゲート幅の電界効果トランジスタが占める面積を低減することができるという効果が得られる。

40

【発明の効果】

【0013】

50

本発明によれば、ゲート電極に平行な方向および異なる単位電界効果トランジスタ間の温度分布を低減することで動作の均一性を向上し、高周波特性や信頼性に優れた電界効果トランジスタ(FET)を提供することができる。

【発明を実施するための最良の形態】

【0014】

次に、本発明の実施の形態について図面を参照して詳細に説明する。

図1は本発明の第一の実施形態の電界効果トランジスタ(FET)について、電極と能動層部分の平面構成を説明するため透視して示す平面図であり、図2は、図1のFETのb-b'断面図である。

【0015】

本実施形態の電界効果トランジスタは、図1および図2に示したように、基板上の一領域内に並列配置された複数のゲート電極102と、前記一領域内に設けられた導電性を有する能動領域101と、この能動領域101のゲート電極102の延在方向中央部に設けられる非導電領域109とを含む。

【0016】

具体的には、図1に示すように、電極配置は櫛形電極構造であることが好ましい。すなわち、能動領域101においては、前述したように所定の間隔で並べられたゲート電極102を複数個配置するとともに、これら複数のゲート電極102間にソース電極103およびドレイン電極104を各々交互に配置する。各々のゲート電極102はバス配線105によりゲート引き出し電極106と接続され、同様にソース電極103およびドレイン電極104は各々引き出し電極107、108に集められ、接続されている。

【0017】

また、本実施形態では、各ゲート電極102に対するゲート電極の延在方向における非導電領域109が占める割合が、ゲート電極102の配列方向における端部よりも中央部分において大きくなるように、例えば、ゲート電極102の配列方向における中央部分から端部にかけて徐々に小さくなるようにしている。図1においては、例えば能動領域101の中央付近に非導電領域109を楕円形になるように設け、並設した複数の単位電界効果トランジスタのうち中央の単位電界効果トランジスタほど、ゲート電極102に平行な方向の非導電領域109の長さが長くなるようにしてある。

【0018】

能動領域101中央付近の非導電領域109は、選択イオン注入やメサ分離など、従来より素子分離に用いられている製造技術により容易に形成することができる。

【0019】

能動領域101中央付近に設けられた楕円形の非導電領域109は、非導電領域109が無い従来の電界効果トランジスタで高温になる領域に対応している。すなわち、従来の電界効果トランジスタで高温になる領域に非導電領域109を設けることによって、能動領域101中央付近からの発熱が抑制されるため、ピーク温度が低減し、平坦な温度分布が得られるようになる。

【0020】

図3は、図1および図2に示した櫛形電極構造を例えば窒化物半導体を用いた電界効果トランジスタに適用した場合のa-a'、b-b'、c-c'線に沿ったゲート電極102に平行な方向の温度分布プロファイルを示した図である。

【0021】

ゲート電極中央付近に非能動領域109が設けられていることにより、ゲート電極102と平行な方向に対してピーク温度を低減した平坦な温度分布となっている。また、並設した多数本の単位電界効果トランジスタのうち中央の単位電界効果トランジスタほど、ゲート電極102に平行な方向の非導電領域109の長さが長くなるようにした結果、従来技術として図10に示したプロファイルと比較して、異なる単位電界効果トランジスタ間の温度差が小さくなっている。

【0022】

10

20

30

40

50

このように、本発明の構造を用いることにより、ゲート電極に平行な方向の温度分布の差および異なる単位電界効果トランジスタ間の温度分布の差を低減し、トランジスタ動作の均一性を向上することができる。その結果として、本実施形態に示した電界効果トランジスタは、従来の電界効果トランジスタに比べて、破壊（バーンアウト）しにくくなっていることから、動作電圧を例えば30%高めても安定に動作し、RF飽和出力を1dB高めることができた。

【0023】

(第二の実施の形態)

本発明の第二の実施形態は、能動領域を、非導電領域の周囲に連続的に設けることで、能動領域において、並設した複数の単位電界効果トランジスタに対して、端部の単位電界効果トランジスタほど非導電領域を小さくした結果、両端の1本または数本の単位電界効果トランジスタに設ける非導電領域の長さを0(ゼロ)、すなわち両端の1本または数本の電界効果トランジスタに対しては非導電領域を設けない構造としたものである。

10

【0024】

図4は、このような第二の実施形態の電界効果トランジスタ(FET)について、電極と能動層部分の平面構成を説明するため透視して示す平面図である。

【0025】

図4に示すように、電極配置は第一の実施形態でも説明したような櫛形電極構造であることが好ましい。すなわち、能動領域301においては、所定の間隔で並べられたゲート電極302を複数個配置するとともに、これら複数のゲート電極302間にソース電極303およびドレイン電極304を各々交互に配置する。各々のゲート電極302はバス配線305によりゲート引き出し電極306と接続され、同様にソース電極303およびドレイン電極304は各々引き出し電極307、308に集められ、接続されている。

20

【0026】

また、本実施形態では、第一の実施形態と同様に、各ゲート電極302に対するゲート電極の延在方向における非導電領域309が占める割合が、ゲート電極302の配列方向における端部よりも中央部分において大きくなるように、例えば、ゲート電極302の配列方向における中央部分から端部にかけて徐々に小さくなるようにしている。図4においては、例えば能動領域301中央付近に非導電領域309を楕円形になるように設け、並設した複数の単位電界効果トランジスタのうち中央の単位電界効果トランジスタほど、ゲート電極302に平行な方向の非導電領域309の長さが長くなるようにしてある。

30

【0027】

さらに、本実施形態では、能動領域301を、非導電領域309の周囲に連続的に設けており、具体的には、両端1本ずつの単位電界効果トランジスタには、非導電領域309が重ならないようにしてある。

【0028】

能動領域301中央付近の非導電領域309は、第一の実施形態と同様に、選択イオン注入やメサ分離など、従来より素子分離に用いられている製造技術により容易に形成することができる。

【0029】

本実施形態では、第一の実施形態と同様に、楕円形の非能動領域309を設けた結果として、ゲート電極に平行な方向および異なる単位電界効果トランジスタ間の温度分布を低減し、トランジスタ動作の均一性を向上することができる。

40

【0030】

一方、本実施形態は、第一の実施形態と比べて、並設した複数の単位電界効果トランジスタのうち両端に位置する単位電界効果トランジスタには、非導電領域309が重ならないようにしている点が異なる。これにより、非能動領域309が第一の実施形態と比べて小さくなっており、トランジスタとして有効に機能する部分、いわゆるゲート幅を第一の実施形態よりも大きくできる。その結果、発熱領域である能動領域が大きくなったことによってトランジスタ全体の温度が上昇するものの(ただし温度分布は平坦)、ゲート幅が

50

大きくなったことにより、RF出力を向上させることができる。あるいは、必要なRF出力を得るゲート幅の電界効果トランジスタが占める面積を低減することができるという効果が得られる。

【0031】

本実施形態においては、能動領域を非導電領域の周囲に連続的に設ける態様として、非導電領域309が重ならないようにする単位電界効果トランジスタを両端の1本ずつにするようにしたが、本数はこれに限定されるものではなく、両端数本の単位電界効果トランジスタに非導電領域が重ならないようにしてもよい。

【0032】

(第三の実施の形態)

第一の実施形態および第二の実施形態においては、ゲート電極の配列方向における中央部分から端部にかけて徐々に小さくなるようにする態様、例えば能動領域の中央付近に設ける非導電領域の形状を楕円形とする態様を説明してきたが、各ゲート電極に対するゲート電極の延在方向における非導電領域が占める割合が、ゲート電極の配列方向における端部よりも中央部分において大きくなるような態様であれば、これに限定されない。

【0033】

そこで、本実施形態では、非能動領域を一つの楕円形の領域とするのではなく、複数に分割して形成する態様を説明する。

【0034】

図5は、本発明の第三の実施形態の電界効果トランジスタ(FET)について、電極と能動層部分の平面構成を説明するため透視して示す平面図である。

図5に示すように、電極配置は第一および第二の実施形態でも説明したような楕円形電極構造であることが好ましい。すなわち、能動領域401においては、所定の間隔で並べられたゲート電極402を複数個配置するとともに、これら複数のゲート電極402間にソース電極403およびドレイン電極404を各々交互に配置する。各々のゲート電極402はバス配線405によりゲート引き出し電極406と接続され、同様にソース電極403およびドレイン電極404は各々引き出し電極407、408に集められ、接続されている。

【0035】

本実施形態においては、各ゲート電極402に対するゲート電極の延在方向における非導電領域409が占める割合が、ゲート電極402の配列方向における端部よりも中央部分において大きくなるように、非導電領域409を三つに分割された長形状の非導電領域409a、409b、409cにより構成するようにしている。具体的には、図5に示したように、非導電領域409a、409b、409cを、ゲート電極402の延在方向に並列させて、中央の非導電領域409aは全ての単位電界効果トランジスタと重なるように、両隣の非導電領域409b、409cは、並設した電界効果トランジスタの両端2本ずつの単位電界効果トランジスタには重ならないように形成する。

【0036】

このように、非導電領域の形状や個数を変えても、各ゲート電極402に対するゲート電極の延在方向における非導電領域409が占める割合が、ゲート電極402の配列方向における端部よりも中央部分において大きくなっていけば、第一および第二の実施形態と同様に、ゲート電極に平行な方向の温度分布の差および異なる単位電界効果トランジスタ間の温度分布の差を低減し、トランジスタ動作の均一性を向上できるという効果が得られる。

【0037】

以上述べてきた実施の形態において、非導電領域の形状はこれらに限定されるものではなく、並設した多数本の単位電界効果トランジスタのうち中央の単位電界効果トランジスタほど、ゲート電極に平行な方向の非導電領域の長さが長くなるように非導電領域を配置すれば、本発明による効果を得ることができる。上記実施形態以外の形状としては、例えば、ひし形、多角形などが挙げられる。

10

20

30

40

50

【0038】

以上説明したように、これら実施形態における第一の効果は、櫛形電極構造を有する電界効果トランジスタの温度分布のピーク温度を下げ、かつ分布を平坦にできることであり、その結果、高温部で局所的に生じる破壊（バーンアウト）やエレクトロマイグレーションを抑制できるという効果が得られる。

【0039】

第二の効果は、櫛形電極構造を有する電界効果トランジスタにおいて、異なる単位電界効果トランジスタの間に生じる温度分布を低減し、トランジスタ動作の均一性を高められることであり、その結果、不均一動作に伴う高周波特性劣化や破壊（バーンアウト）を抑制することができるという効果が得られる。

10

【0040】

第三の効果は、第一、第二の効果を損なうことなく、電界効果トランジスタのゲート幅を大きくし、RF出力を高めることができる、あるいは、必要なRF出力を得るゲート幅の電界効果トランジスタが占める面積を低減できることである。

【0041】

なお、本発明に係る電界効果トランジスタの活用例として、窒化物系半導体材料を用いた半導体装置、例えば携帯電話や衛星通信、WLANなどの無線通信システムを構成するマイクロ波トランジスタなどが挙げられる。

【図面の簡単な説明】

【0042】

20

【図1】本発明の第一の実施形態の電界効果トランジスタ（FET）を透視して示す平面図である。

【図2】図1のFETのbb'断面図である。

【図3】図1のaa'、bb'、cc'線に沿った温度分布プロファイルを示す図である。

【図4】本発明の第二の実施形態の電界効果トランジスタを透視して示す平面図である。

【図5】本発明の第三の実施形態の電界効果トランジスタを透視して示す平面図である。

【図6】従来例の一般的な電界効果トランジスタを透視して示す平面図である。

【図7】図6のaa'線に沿った温度分布プロファイルを示す図である。

【図8】従来例の他の電界効果トランジスタを透視して示す平面図である。

30

【図9】図8のaa'線に沿った温度分布プロファイルを示す図である。

【図10】図8のaa'、bb'、cc'線に沿った温度分布プロファイルを示す図である。

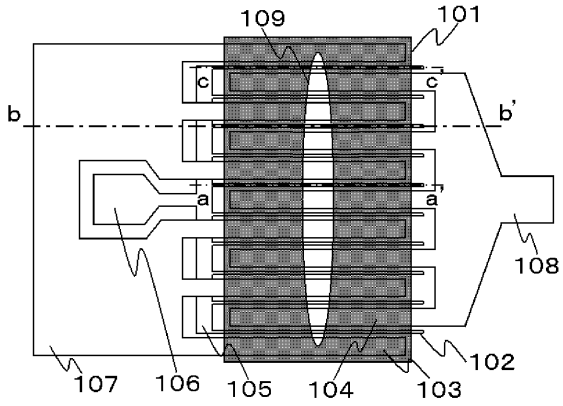
【符号の説明】

【0043】

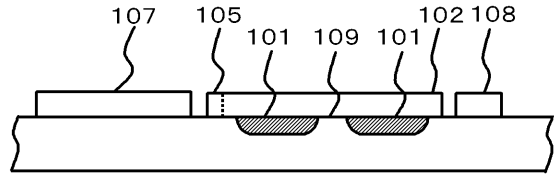
101、301、401、501、701	能動領域
102、302、402、502、702	ゲート電極
103、303、403、503、703	ソース電極
104、304、404、504、704	ドレイン電極
105、305、405、505、705	バス配線
106、306、406、506、706	ゲート引き出し電極
107、307、407、507、707	ソース引き出し電極
108、308、408、508、708	ドレイン引き出し電極
309、409、509、709	非導電領域
409a、409b、409c	非導電領域

40

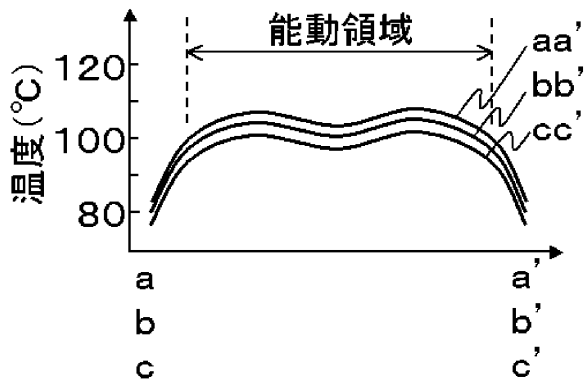
【図1】



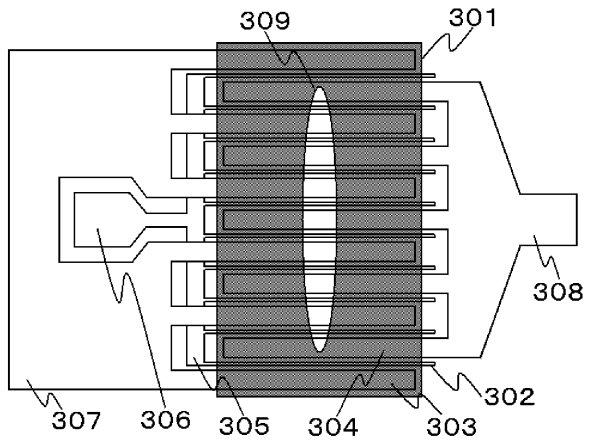
【図2】



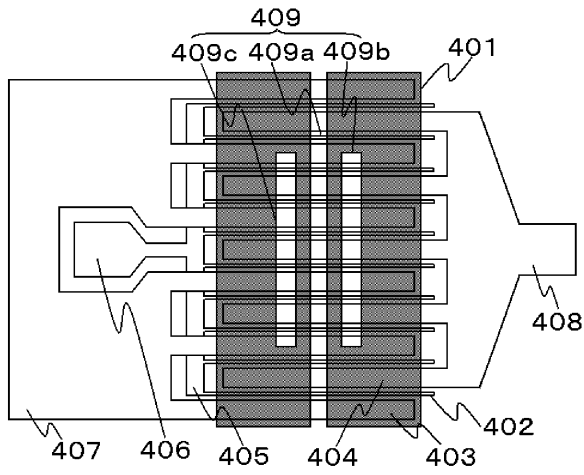
【図3】



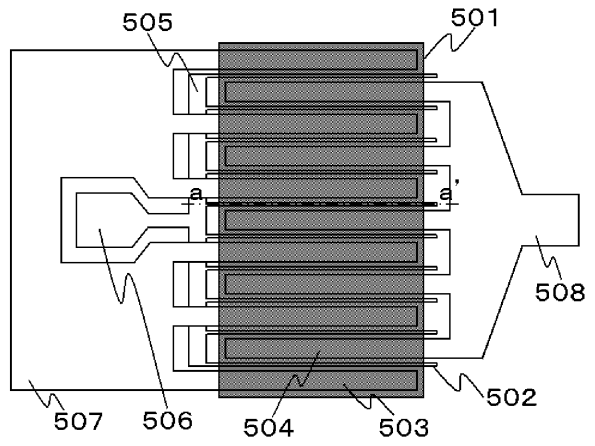
【図4】



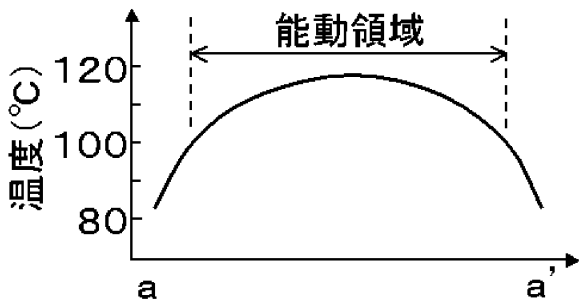
【図5】



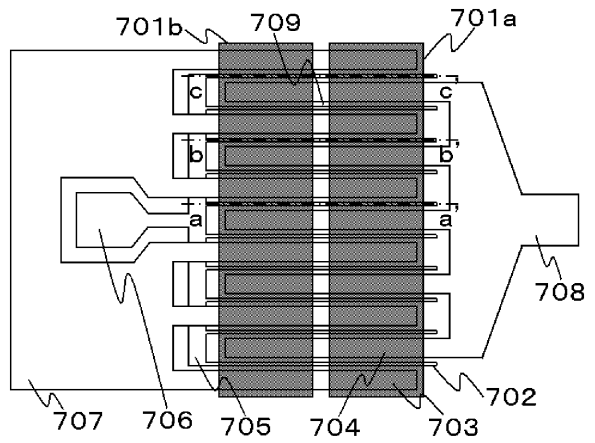
【図6】

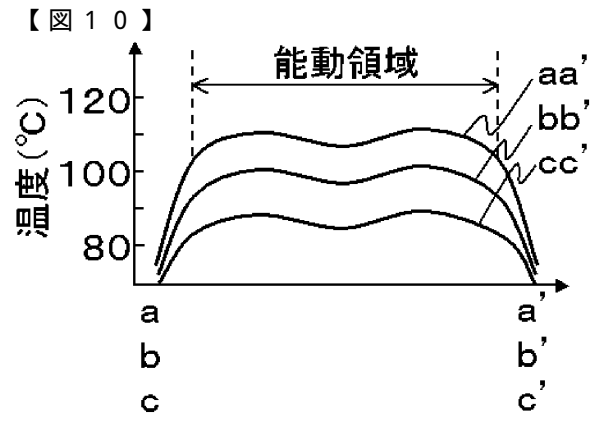
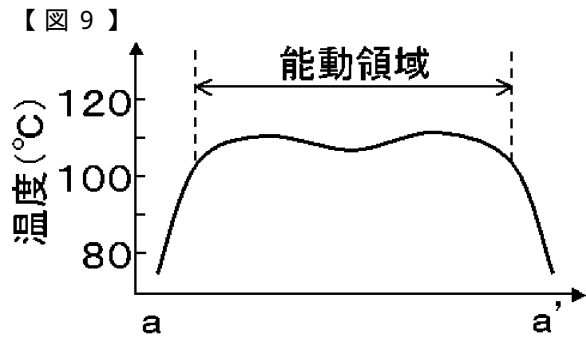


【図7】



【図8】





フロントページの続き

- (72)発明者 安藤 裕二
東京都港区芝五丁目7番1号 日本電気株式会社内
- (72)発明者 井上 隆
東京都港区芝五丁目7番1号 日本電気株式会社内
- (72)発明者 黒田 尚孝
東京都港区芝五丁目7番1号 日本電気株式会社内
- (72)発明者 岡本 康宏
東京都港区芝五丁目7番1号 日本電気株式会社内
- (72)発明者 中山 達峰
東京都港区芝五丁目7番1号 日本電気株式会社内
- (72)発明者 分島 彰男
東京都港区芝五丁目7番1号 日本電気株式会社内
- (72)発明者 田能村 昌宏
東京都港区芝五丁目7番1号 日本電気株式会社内
- (72)発明者 村瀬 康裕
東京都港区芝五丁目7番1号 日本電気株式会社内

審査官 行武 哲太郎

- (56)参考文献 特開平8 - 162475 (JP, A)
特開平5 - 275459 (JP, A)
特開平11 - 87367 (JP, A)
特開平8 - 213409 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 29/80 - 29/812
H01L 29/778
H01L 21/337 - 21/338