



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0091284
(43) 공개일자 2022년06월30일

(51) 국제특허분류(Int. Cl.)
H02M 1/44 (2007.01) G01R 19/10 (2006.01)
G01R 19/165 (2006.01) H03F 1/22 (2006.01)
(52) CPC특허분류
H02M 1/44 (2013.01)
G01R 19/10 (2013.01)
(21) 출원번호 10-2020-0182641
(22) 출원일자 2020년12월23일
심사청구일자 2020년12월23일

(71) 출원인
이엠코어텍 주식회사
울산광역시 울주군 언양읍 유니스트길 50 (106동504-1호(울산과학기술원))
울산과학기술원
울산광역시 울주군 언양읍 유니스트길 50
(72) 발명자
정상영
울산광역시 울주군 언양읍 유니스트길 50
김진국
울산광역시 울주군 언양읍 유니스트길 50
(74) 대리인
특허법인더웨이브

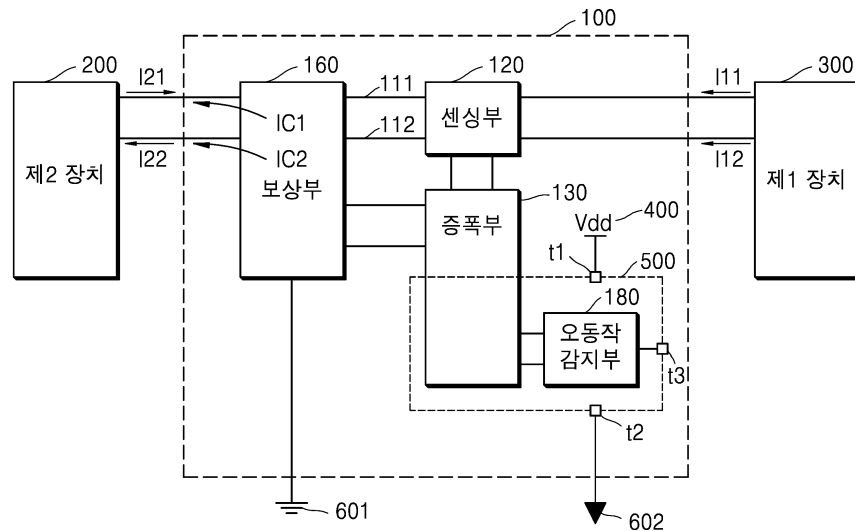
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 오동작을 감지할 수 있는 능동형 전류 보상 장치

(57) 요약

본 발명은, 적어도 둘 이상의 대전류 경로 각각에 공통 모드로 발생하는 노이즈를 능동적으로 보상하는 능동형 전류 보상 장치에 있어서, 상기 대전류 경로 상의 공통 모드 노이즈 전류에 대응하는 출력 신호를 생성하는 센싱부와, 상기 출력 신호를 증폭하여 증폭 전류를 생성하는 증폭부와, 상기 증폭 전류를 기초하여 보상 전류를 생성하고, 상기 보상 전류를 상기 적어도 둘 이상의 대전류 경로 각각에 흘리도록 하는 보상부와, 상기 증폭부의 오동작을 감지하는 오동작 감지부를 포함하며, 상기 증폭부의 적어도 일부분과 상기 오동작 감지부는 하나의 집적 회로(IC) 칩에 내재화된, 능동형 전류 보상 장치를 제공한다.

대표도 - 도1



(52) CPC특허분류

G01R 19/16566 (2019.05)

H03F 1/22 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711108156
과제번호	2020R1A2C1005576
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	개인기초연구(과기정통부)(R&D)
연구과제명	반도체 내 EMI 노이즈의 관측과 상쇄를 위한 회로 및 시스템 개발
기 여 율	1/2
과제수행기관명	울산과학기술원
연구기간	2020.03.01 ~ 2021.02.28

이 발명을 지원한 국가연구개발사업

과제고유번호	1711116792
과제번호	2020-0-00839-001
부처명	과학기술정보통신부
과제관리(전문)기관명	정보통신기획평가원
연구사업명	방송통신산업기술개발(R&D)
연구과제명	초연결 E-Vehicle 전력 및 신호 EMC 고도화 기술 개발
기 여 율	1/2
과제수행기관명	한국과학기술원
연구기간	2020.04.01 ~ 2020.12.31

명세서

청구범위

청구항 1

적어도 둘 이상의 대전류 경로 각각에 공통 모드로 발생하는 노이즈를 능동적으로 보상하는 능동형 전류 보상 장치에 있어서,

상기 대전류 경로 상의 공통 모드 노이즈 전류에 대응하는 출력 신호를 생성하는 센싱부;

상기 출력 신호를 증폭하여 증폭 전류를 생성하는 증폭부;

상기 증폭 전류에 기초하여 보상 전류를 생성하고, 상기 보상 전류를 상기 적어도 둘 이상의 대전류 경로 각각에 흘리도록 하는 보상부; 및

상기 증폭부의 오동작을 감지하는 오동작 감지부;를 포함하고,

상기 증폭부의 적어도 일부분과 상기 오동작 감지부는 하나의 집적회로(IC) 칩에 내재화된,

능동형 전류 보상 장치.

청구항 2

제1항에 있어서,

상기 증폭부에 포함된 두 노드에서의 신호가 차동으로 상기 오동작 감지부에 입력되는,

능동형 전류 보상 장치.

청구항 3

제1항에 있어서,

상기 증폭부는 제1 트랜지스터 및 제2 트랜지스터를 포함하고,

상기 제1 트랜지스터의 일 노드 및 상기 제2 트랜지스터의 일 노드는 사익 오동작 감지부의 입력단에 연결되는,

능동형 전류 보상 장치.

청구항 4

제1항에 있어서,

상기 오동작 감지부는,

상기 증폭부에 포함된 두 노드에서의 차동 DC 전압을 감지하고,

상기 차동 DC 전압이 소정의 범위 내인지 여부를 검출하는,

능동형 전류 보상 장치.

청구항 5

제1항에 있어서,

상기 집적회로 칩은,

상기 증폭부 및 상기 오동작 감지부에 전원을 공급하는 전원장치와 연결되기 위한 단자, 상기 증폭부 및 상기 오동작 감지부의 기준전위와 연결되기 위한 단자, 및 상기 오동작 감지부의 출력 단자를 포함하는,

능동형 전류 보상 장치.

청구항 6

제1항에 있어서,
 상기 집적회로 칩은,
 상기 오동작 감지부에 전원을 선택적으로 공급하기 위한 스위치와 연결되는 단자를 포함하는,
 능동형 전류 보상 장치.

발명의 설명

기술 분야

[0001] 본 발명의 실시예들은 오동작을 감지할 수 있는 능동형 전류 보상 장치에 관한 것으로, 전력 시스템에 연결되는 둘 이상의 대전류 경로 상에 공통 모드로 입력되는 노이즈를 능동적으로 보상하는 능동형 전류 보상 장치에 관한 것이다.

배경 기술

[0002] 일반적으로 가전용, 산업용 전기 제품이나 전기자동차와 같은 전기 기기들은 동작하는 동안 노이즈를 방출한다. 가령 전자 기기 내에서 전력 변환 장치의 스위칭 동작으로 인해 노이즈가 전력선을 통해 방출될 수 있다. 이러한 노이즈를 방지하면 인체에 유해할 뿐만 아니라 주변 부품 및 다른 전자 기기에 오동작 또는 고장을 야기한다. 이렇듯, 전자 기기가 다른 기기에 미치는 전자 장애를, EMI(Electromagnetic Interference)라고 하며, 그 중에서도, 와이어 및 기판 배선을 경유하여 전달되는 노이즈를 전도성 방출(Conducted Emission, CE) 노이즈라고 한다.

[0003] 전자 기기가 주변 부품 및 다른 기기에 고장을 일으키지 않고 동작하도록 하기 위해서, 모든 전자 제품에서 EMI 노이즈 방출량을 엄격히 규제하고 있다. 따라서 대부분의 전자 제품들은, 노이즈 방출량에 대한 규제를 만족하기 위해, EMI 노이즈 전류를 저감시키는 노이즈 저감 장치(예: EMI 필터)를 필수적으로 포함한다. 예를 들면, 에어컨과 같은 백색가전, 전기차, 항공, 에너지 저장 시스템(Energy Storage System, ESS) 등에서, EMI 필터가 필수적으로 포함된다. 종래의 EMI 필터는, 전도성 방출(CE) 노이즈 중 공통 모드(Common Mode, CM) 노이즈를 저감시키기 위해 공통 모드 choke(CM choke)를 이용한다. 공통 모드(CM) choke는 수동 필터(passive filter)로써, 공통 모드 노이즈 전류를 '억제'하는 역할을 한다.

[0004] 한편, 고전력 시스템에서 수동 EMI 필터의 노이즈 저감 성능을 유지하려면, 공통 모드 choke의 사이즈를 키우거나 개수를 늘려야 한다. 따라서 고전력 제품에서는 수동 EMI 필터의 크기와 가격이 매우 증가하게 된다.

발명의 내용

해결하려는 과제

[0005] 상기와 같은 수동 EMI 필터의 한계를 극복하기 위해, 능동 EMI 필터에 대한 관심이 대두되었다. 능동 EMI 필터는, EMI 노이즈를 감지하여, 상기 노이즈를 상쇄시키는 신호를 발생시킴으로써 EMI 노이즈를 제거할 수 있다. 능동 EMI 필터는, 감지된 노이즈 신호로부터 증폭 신호를 생성할 수 있는 능동회로부를 포함한다.

[0006] 그런데 상기 능동회로부의 고장은 육안으로 식별하기 어려운 문제점이 있다. 또한 능동 EMI 필터는 노이즈 저감 기능을 수행할 뿐이므로, 능동회로부가 고장 나더라도 전력 시스템은 여전히 정상 동작할 수 있기 때문에, 현상으로부터 능동회로부의 고장을 판단하기도 어려운 문제점이 있다.

[0007] 본 발명은 상기와 같은 문제점을 개선하기 위해 안출된 것으로, 오동작을 감지할 수 있는 능동형 전류 보상 장치를 제공하는 것을 목적으로 한다. 특히, 하나의 집적회로(IC) 칩에 능동회로부와 오동작 감지 회로가 함께 내재화된 능동형 전류 보상 장치를 제공하는 것을 목적으로 한다.

[0008] 그러나 이러한 과제는 예시적인 것으로, 이에 의해 본 발명의 범위가 한정되는 것은 아니다.

과제의 해결 수단

[0009] 본 발명의 일 실시예에 따른, 적어도 둘 이상의 대전류 경로 각각에 공통 모드로 발생하는 노이즈를 능동적으로 보상하는 능동형 전류 보상 장치는, 상기 대전류 경로 상의 공통 모드 노이즈 전류에 대응하는 출력 신호를 생성하는 센싱부; 상기 출력 신호를 증폭하여 증폭 전류를 생성하는 증폭부; 상기 증폭 전류에 기초하여 보상 전

류를 생성하고, 상기 보상 전류를 상기 적어도 둘 이상의 대전류 경로 각각에 흘리도록 하는 보상부; 및 상기 증폭부의 오동작을 감지하는 오동작 감지부;를 포함하고, 상기 증폭부의 적어도 일부분과 상기 오동작 감지부는 하나의 집적회로(IC) 칩에 내재화될 수 있다.

- [0010] 일 실시예에 따르면, 상기 증폭부에 포함된 두 노드에서의 신호가 차동으로 상기 오동작 감지부에 입력될 수 있다.
- [0011] 일 실시예에 따르면, 상기 증폭부는 제1 트랜지스터 및 제2 트랜지스터를 포함하고, 상기 제1 트랜지스터의 일 노드 및 상기 제2 트랜지스터의 일 노드는 사익 오동작 감지부의 입력단에 연결될 수 있다.
- [0012] 일 실시예에 따르면, 상기 오동작 감지부는, 상기 증폭부에 포함된 두 노드에서의 차동 DC 전압을 감지하고, 상기 차동 DC 전압이 소정의 범위 내인지 여부를 검출할 수 있다.
- [0013] 일 실시예에 따르면, 상기 집적회로 칩은, 상기 증폭부 및 상기 오동작 감지부에 전원을 공급하는 전원장치와 연결되기 위한 단자, 상기 증폭부 및 상기 오동작 감지부의 기준전위와 연결되기 위한 단자, 및 상기 오동작 감지부의 출력 단자를 포함할 수 있다.
- [0014] 일 실시예에 따르면, 상기 집적회로 칩은, 상기 오동작 감지부에 전원을 선택적으로 공급하기 위한 스위치와 연결되는 단자를 포함할 수 있다.
- [0015] 전술한 것 외의 다른 측면, 특징, 이점이 이하의 도면, 특허청구범위 및 발명의 상세한 설명으로부터 명확해질 것이다.

발명의 효과

- [0016] 상술한 바와 같이 이루어진 본 발명의 다양한 실시예에 따른 능동형 전류 보상 장치는, 고전력 시스템에서, CM 초크로 구성된 수동 필터에 비하여 가격, 면적, 부피, 무게, 발열이 감소될 수 있다.
- [0017] 또한, 본 발명의 다양한 실시예에 따른 능동형 전류 보상 장치는, 능동회로부의 고장 또는 오동작을 검출할 수 있다.
- [0018] 또한, 본 발명의 다양한 실시예에서, 능동회로부와 오동작 감지부가 함께 내재화된 하나의 집적회로(IC) 칩을 제공할 수 있다. 능동회로부가 집적화된 칩에 오동작 감지부를 내재화함으로써, 일반 상용 소자를 사용하여 오동작 감지부를 별도로 구성하는 경우보다 사이즈 및 가격을 저감시킬 수 있다.
- [0019] 또한, 능동회로부와 오동작 감지부를 하나의 IC 칩에 집적화함으로써, 상기 IC 칩은 독립된 부품으로써 범용성을 가지고 상용화될 수 있다.
- [0020] 뿐만 아니라, 상기 IC 칩을 포함하는 전류 보상 장치를 독립된 모듈로 제작하여 상용화할 수도 있다. 이러한 전류 보상 장치는 주변 전기 시스템의 특성에 무관하게 독립적인 모듈로써 오동작을 검출할 수 있다.
- [0021] 물론 이러한 효과에 의해 본 발명의 범위가 한정되는 것은 아니다.

도면의 간단한 설명

- [0022] 도 1은 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100)를 포함하는 시스템의 구성을 개략적으로 도시한다.
- 도 2는 본 발명의 일 실시예에 따른 증폭부(130), 오동작 감지부(180), 및 IC 칩(500)의 포함관계를 나타낸다.
- 도 3은 도 1에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100A)를 개략적으로 도시한다.
- 도 4는 도 3에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100A-1)를 개략적으로 도시한다.
- 도 5는 도 3에 도시된 실시예의 보다 구체적인 다른 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100A-2)를 개략적으로 도시한다.
- 도 6은 본 발명의 일 실시예에 따른 오동작 감지부(180)의 기능적 구성을 나타낸다.
- 도 7은 본 발명의 일 실시예에 따른 논리회로(184)의 개략도이다.

도 8은 본 발명의 일 실시예에 따른 능동소자부(132) 및 오동작 감지부(180)의 회로도이다.

도 9는 본 발명의 다른 일 실시예에 따른 능동형 전류 보상 장치(100B)의 구성을 개략적으로 도시한다.

발명을 실시하기 위한 구체적인 내용

- [0023] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.
- [0024] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.
- [0025] 이하의 실시예에서, 제1, 제2 등의 용어는 한정적인 의미가 아니라 하나의 구성 요소를 다른 구성 요소와 구별하는 목적으로 사용되었다. 이하의 실시예에서, 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 이하의 실시예에서, 포함하다 또는 가지다 등의 용어는 명세서상에 기재된 특징, 또는 구성요소가 존재함을 의미하는 것이고, 하나 이상의 다른 특징들 또는 구성요소가 부가될 가능성을 미리 배제하는 것은 아니다. 도면에서는 설명의 편의를 위하여 구성요소들이 그 크기가 과장 또는 축소될 수 있다. 이하의 실시예에서, 구성요소, 부, 유닛, 모듈 등이 연결되었다고 할 때, 구성요소, 부, 유닛, 모듈들이 직접적으로 연결된 경우뿐만 아니라 구성요소, 부, 유닛, 모듈들 중간에 다른 구성요소, 부, 유닛, 모듈들이 개재되어 간접적으로 연결된 경우도 포함한다.
- [0027] 도 1은 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100)를 포함하는 시스템의 구성을 개략적으로 도시한다. 능동형 전류 보상 장치(100)는, 제1 장치(300)로부터 둘 이상의 대전류 경로(111, 112)를 통해 공통 모드(Common Mode, CM)로 입력되는 제1 전류(I11, I12)(예: EMI 노이즈 전류)를 능동적으로 보상할 수 있다.
- [0028] 도 1을 참조하면, 능동형 전류 보상 장치(100)는, 센싱부(120), 증폭부(130), 오동작 감지부(180), 및 보상부(160)를 포함할 수 있다.
- [0029] 본 명세서에서 제1 장치(300)는 제2 장치(200)가 공급하는 전원을 사용하는 다양한 형태의 전력 시스템일 수 있다. 가령 제1 장치(300)는 제2 장치(200)가 공급하는 전원을 이용하여 구동되는 부하일 수 있다. 또한 제1 장치(300)는 제2 장치(200)가 공급하는 전원을 이용하여 에너지를 저장하고, 저장된 에너지를 이용하여 구동되는 부하(예컨대 전기 자동차)일 수 있다. 다만 이에 한정되지 않는다.
- [0030] 본 명세서에서 제2 장치(200)는 제1 장치(300)에 전원을 전류 및/또는 전압의 형태로 공급하기 위한 다양한 형태의 시스템일 수 있다. 가령 제2 장치(200)는 전원을 생산하여 공급하는 장치일 수도 있고, 다른 장치에 의해 생산된 전원을 공급하는 장치(예컨대 전기 자동차 충전 장치)일 수도 있다. 물론 제2 장치(200)는 저장된 에너지를 공급하는 장치일 수도 있다. 다만 이에 한정되지 않는다.
- [0031] 제1 장치(300) 측에는 전력 변환 장치가 위치할 수 있다. 예를 들면 상기 전력 변환 장치의 스위칭 동작에 의해 제1 전류(I11, I12)가 전류 보상 장치(100)에 입력될 수 있다. 즉, 제1 장치(300) 측은 노이즈 소스에 대응할 수 있으며, 제2 장치(200) 측은 노이즈 리시버에 대응할 수 있다.
- [0032] 둘 이상의 대전류 경로(111, 112)는 제2 장치(200)에 의해 공급되는 전원, 즉 제2 전류(I21, I22)를 제1 장치(300)에 전달하는 경로일 수 있는데, 예컨대 전력선일 수 있다. 예를 들면, 둘 이상의 대전류 경로(111, 112) 각각은 라이브선(Live line)과 중성선(Neutral line)일 수 있다. 대전류 경로(111, 112)의 적어도 일부는 전류 보상 장치(100)를 통과할 수 있다. 제2 전류(I21, I22)는, 제2 주파수 대역의 주파수를 갖는 교류 전류일 수 있다. 제2 주파수 대역은 예를 들면, 50Hz 내지 60Hz 대역일 수 있다.
- [0033] 또한 둘 이상의 대전류 경로(111, 112)는, 제1 장치(300)에서 발생한 노이즈, 즉 제1 전류(I11, I12)가 제2 장치(200)에 전달되는 경로일 수도 있다. 제1 전류(I11, I12)는 둘 이상의 대전류 경로(111, 112) 각각에 대해 공통 모드(Common Mode)로 입력될 수 있다. 제1 전류(I11, I12)는 다양한 원인에 의해 제1 장치(300)에서 의도치 않게 발생하는 전류일 수 있다. 가령 제1 전류(I11, I12)는 제1 장치(300)와 주변 환경 사이의 가상의 커패시턴스(Capacitance)에 의해 발생하는 노이즈 전류일 수 있다. 또는 제1 전류(I11, I12)는, 제1 장치(300)의 전력 변환 장치의 스위칭 동작에 의해 발생하는 노이즈 전류일 수 있다. 제1 전류(I11, I12)는 제1 주파수 대역의 주

파수를 갖는 전류일 수 있다. 제1 주파수 대역은 전술한 제2 주파수 대역보다 높은 주파수 대역일 수 있다. 제1 주파수 대역은 예를 들면, 150KHz 내지 30MHz 대역일 수 있다.

[0034] 한편 둘 이상의 대전류 경로(111, 112)는 도 1에 도시된 바와 같이 두 개의 경로를 포함할 수도 있고, 도 9에 도시된 바와 같이 세 개의 경로를 포함할 수도 있고, 또는 네 개의 경로를 포함할 수도 있다. 대전류 경로(111, 112)의 수는 제1 장치(300) 및/또는 제2 장치(200)가 사용하는 전원의 종류 및/또는 형태에 따라 달라질 수 있다.

[0035] 센싱부(120)는 둘 이상의 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지하고, 제1 전류(I11, I12)에 대응되는 출력 신호를 생성할 수 있다. 즉, 센싱부(120)는 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지하는 수단을 의미할 수 있다. 센싱부(120)에는, 제1 전류(I11, I12)의 센싱을 위하여 대전류 경로(111, 112)의 적어도 일부가 통과할 수 있지만, 센싱부(120) 내에서 센싱에 의한 출력 신호가 생성되는 부분은, 대전류 경로(111, 112)와 절연될 수 있다. 예를 들면 센싱부(120)는 센싱 변압기로 구현될 수 있다. 센싱 변압기는 대전류 경로(111, 112)와 절연된 상태에서 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지할 수 있다.

[0036] 일 실시예에 따르면, 센싱부(120)는 증폭부(130)의 입력단과 차동(differential)으로 연결될 수 있다.

[0037] 증폭부(130)는 센싱부(120)에 전기적으로 연결되어, 센싱부(120)가 출력한 출력 신호를 증폭하여, 증폭된 출력 신호를 생성할 수 있다. 본 발명에서 증폭부(130)에 의한 '증폭'은 증폭 대상의 크기 및/또는 위상을 조절하는 것을 의미할 수 있다. 증폭부(130)는 다양한 수단으로 구현될 수 있으며, 능동 소자를 포함할 수 있다. 일 실시예에서, 증폭부(130)는 BJT(Bipolar Junction Transistor)를 포함할 수 있다. 예를 들면 증폭부(130)는 BJT 이외에 저항과 커패시터 등 복수의 수동 소자들을 포함할 수 있다. 다만 이에 한정되지 않으며, 본 발명에서 설명하는 '증폭'을 위한 수단은 본 발명의 증폭부(130)로 제한 없이 사용될 수 있다. 증폭부(130)의 제2 기준전위(602)와 전류 보상 장치(100)의 제1 기준전위(601)는 서로 구분될 수 있다.

[0038] 오동작 감지부(180)는 증폭부(130)의 오동작 또는 고장을 검출할 수 있다. 일 실시예에 따르면, 증폭부(130)에 포함된 두 노드에서의 신호가 차동으로 오동작 감지부(180)에 입력될 수 있다. 오동작 감지부(180)는 증폭부(130)에 포함된 상기 두 노드 사이의 차동 신호를 감지할 수 있다. 오동작 감지부(180)는 입력된 상기 차동 신호를 이용하여 증폭부(130)의 오동작을 감지할 수 있다. 예를 들면 오동작 감지부(180)는 상기 차동 신호가 소정의 조건을 만족시키는지 여부를 판별하여 증폭부(130)의 오동작을 감지할 수 있다. 오동작 감지부(180)는 증폭부(130)의 고장 여부를 나타내는 신호를 출력할 수 있다. 일 실시예에 따르면 오동작 감지부(180)는 능동소자를 포함할 수 있다.

[0039] 증폭부(130)의 적어도 일부분과 오동작 감지부(180)는 물리적으로 하나의 집적회로(IC) 칩(500)에 내재화될 수 있다.

[0040] 도 2는 본 발명의 일 실시예에 따른 증폭부(130), 오동작 감지부(180), 및 IC 칩(500)의 포함관계를 나타낸다.

[0041] 도 2를 참조하면, 증폭부(130)는 수동소자부(131) 및 능동소자부(132)를 포함할 수 있다. 수동소자부(131)는 수동소자로만 구성되며, 능동소자부(132)는 능동소자를 포함한다. 일 실시예에서 능동소자부(132)는 능동소자뿐만 아니라 수동소자를 더 포함할 수 있다. 수동소자부(131) 및 능동소자부(132)를 포함하는 증폭부(130)의 상세한 구성의 예들은 도 4 내지 도 5에서 후술된다.

[0042] 도 1과 도 2를 함께 참조하면, 수동소자부(131)와 능동소자부(132)의 조합은, 센싱부(120)로부터 출력된 출력 신호로부터, 증폭 신호를 생성하는 기능을 수행할 수 있다. 상기 증폭 신호는 보상부(160)에 입력될 수 있다.

[0043] 상술한 바와 같이 증폭부(130)에 포함된 두 노드에서의 신호가 차동으로 오동작 감지부(180)에 입력될 수 있다. 오동작 감지부(180)는 상기 두 노드의 차동 신호를 감지할 수 있다. 상기 두 노드는 능동소자부(132)에 포함된 두 노드일 수 있다. 일 실시예에서, 상기 두 노드는 수동소자부(131)에도 연결될 수 있다.

[0044] 일 실시예에서, 증폭부(130)의 능동소자부(132) 및 오동작 감지부(180)가 물리적으로 하나의 IC 칩(500)에 집적화될 수 있다. 다만 이는 일 실시예일뿐이며, 다른 실시예에서, 증폭부(130)의 수동소자부(131)와 능동소자부(132), 및 오동작 감지부(80)가 물리적으로 하나의 IC 칩(500)에 집적화될 수도 있음은 물론이다.

[0045] 오동작 감지부(180)는 능동소자를 포함할 수 있다. 여기서, 오동작 감지부(180)의 기준전위는 증폭부(130)의 기준전위인 제2 기준전위(602)와 같을 수 있다. 오동작 감지부(180)의 기준전위는, 전류 보상 장치(100)의 기준전위(예를 들면, 보상부(160)의 기준전위)인 제1 기준전위(601)와 다를 수 있다.

- [0046] 증폭부(130)와 오동작 감지부(180)는 제1 장치(300) 및/또는 제2 장치(200)와 구분되는 전원장치(400)로부터 전원을 공급받을 수 있다. 증폭부(130)는 전원장치(400)로부터 전원을 공급받아, 센싱부(120)가 출력한 출력신호를 증폭하여 증폭 전류를 생성할 수 있다. 오동작 감지부(180)는 전원장치(600)로부터 전원을 공급받아, 증폭부(130)로부터의 차동 입력 신호가 소정의 범위 내인지 여부를 나타내는 출력 신호를 생성할 수 있다. 상기 출력 신호는, 증폭부(130)의 고장 여부를 나타낼 수 있다.
- [0047] 전원장치(400)는 제1 장치(300) 및 제2 장치(200)와 무관한 전원으로부터 전원을 공급 받아 증폭부(130)와 오동작 감지부(180)의 입력 전원을 생성하는 장치일 수 있다. 선택적으로 전원장치(400)는 제1 장치(300) 및 제2 장치(200) 중 어느 하나의 장치로부터 전원을 공급 받아 증폭부(130)와 오동작 감지부(180)의 입력 전원을 생성하는 장치일 수도 있다.
- [0048] IC 칩(500)은 전원장치(400)와 연결되기 위한 단자(t1), 제2 기준전위(602)와 연결되기 위한 단자(t2), 및 오동작 감지부(180)의 출력 신호를 출력하기 위한 단자(t3)를 포함할 수 있다. IC 칩(500)은 다른 단자를 더 포함할 수 있다.
- [0049] 예를 들어, 증폭부(130) 중 수동소자부(131)를 제외한 능동소자부(132)만 오동작 감지부(180)와 함께 IC 칩(500)에 집적화되는 실시예에서, 상기 다른 단자는 수동소자부(131)에 연결될 수 있다.
- [0050] 다른 예를 들어, 증폭부(130)에 포함된 수동소자부(131)와 능동소자부(132), 및 오동작 감지부(180)가 모두 하나의 IC 칩(500)에 집적화되는 실시예에서, 상기 다른 단자는 센싱부(120)의 출력단 및 보상부(160)의 입력단에 연결될 수 있다.
- [0051] 보상부(160)는, 증폭부(130)에 의해 증폭된 출력 신호에 기초하여 보상 전류를 생성할 수 있다. 보상부(160)의 출력 측은 대전류 경로(111, 112)에 보상 전류(IC1, IC2)를 흘려주기 위해 대전류 경로(111, 112)와 연결될 수 있지만, 증폭부(130)와는 절연될 수 있다. 예를 들면 보상부(160)는, 상기 절연을 위해 보상 변압기를 포함할 수 있다. 예를 들면 상기 보상 변압기의 1차 측에는 증폭부(130)의 출력 신호가 흐르고, 보상 변압기의 2차 측에는 상기 출력 신호에 기초한 보상 전류가 생성될 수 있다.
- [0052] 보상부(160)는 제1 전류(I11, I12)를 상쇄시키기 위하여, 둘 이상의 대전류 경로(111, 112) 각각을 통해 보상 전류(IC1, IC2)를 대전류 경로(111, 112)에 주입(inject)시킬 수 있다. 보상 전류(IC1, IC2)는, 제1 전류(I11, I12)와 크기가 동일하고 위상이 반대일 수 있다.
- [0054] 도 3은 도 1에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100A)를 개략적으로 도시한 다. 능동형 전류 보상 장치(100A)는 제1 장치(300)와 연결되는 두 개의 대전류 경로(111, 112) 각각에 공통 모드로 입력되는 제1 전류(I11, I12)(예: 노이즈 전류)를 능동적으로 보상할 수 있다.
- [0055] 도 3을 참조하면, 능동형 전류 보상 장치(100A)는, 센싱 변압기(120A), 증폭부(130), 오동작 감지부(180) 및 보상부(160A)를 포함할 수 있다.
- [0056] 일 실시예에서, 전술한 센싱부(120)는 센싱 변압기(120A)를 포함할 수 있다. 이 때 센싱 변압기(120A)는 대전류 경로(111, 112)와 절연된 상태에서 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지하기 위한 수단일 수 있다. 센싱 변압기(120A)는 제1 장치(300) 측으로부터 대전류 경로(111, 112)(예: 전력선)로 입력되는 노이즈 전류인 제1 전류(I11, I12)를 센싱할 수 있다.
- [0057] 센싱 변압기(120A)는, 대전류 경로(111, 112) 상에 배치되는 1차 측(121A), 및 증폭부(130)의 입력단과 차동(differential)으로 연결된 2차 측(122A)을 포함할 수 있다. 센싱 변압기(120A)는 대전류 경로(111, 112) 상에 배치되는 1차 측(121A)(예: 1차 권선)에서, 제1 전류(I11, I12)에 의해 유도되는 자속 밀도에 기초하여 2차 측(122A)(예: 2차 권선)에 유도 전류를 생성할 수 있다. 상기 센싱 변압기(120A)의 1차 측(121A)은, 예를 들면 하나의 코어에 제1 대전류 경로(111) 및 제2 대전류 경로(112)가 각각 감겨있는 권선일 수 있다. 다만 이에 한정되지 않으며, 상기 센싱 변압기(120A)의 1차 측(121A)은, 제1 대전류 경로(111) 및 제2 대전류 경로(112)가 상기 코어를 통과하는 형태일 수도 있다.
- [0058] 구체적으로, 제1 대전류 경로(111)(예: 라이브선) 상의 제1 전류(I11)에 의해 유도되는 자속 밀도와, 제2 대전류 경로(112)(예: 중성선) 상의 제1 전류(I12)에 의해 유도되는 자속 밀도가 서로 중첩(또는 보강)되도록 구성될 수 있다. 이 때, 대전류 경로(111, 112) 상에는 제2 전류(I21, I22)도 흐르는데, 제1 대전류 경로(111) 상의

제2 전류(I21)에 의해 유도되는 자속 밀도와, 제2 대전류 경로(112) 상의 제1 전류(I22)에 의해 유도되는 자속 밀도는 서로 상쇄되도록 구성될 수 있다. 또한 일 예를 들면, 센싱 변압기(120A)는 제1 주파수 대역(예를 들어 150KHz 내지 30MHz의 범위를 갖는 대역)의 제1 전류(I11, I12)에 의해 유도되는 자속 밀도의 크기가 제2 주파수 대역(예를 들어 50Hz 내지 60Hz의 범위를 갖는 대역)의 제2 전류(I21, I22)에 의해 유도되는 자속 밀도의 크기보다 크도록 구성될 수 있다.

[0059] 이와 같이 센싱 변압기(120A)는 제2 전류(I21, I22)에 의해 유도되는 자속 밀도가 서로 상쇄될 수 있게 구성되어, 제1 전류(I11, I12)만이 감지되도록 할 수 있다. 즉, 센싱 변압기(120A)의 2차 측(122A)에 유도되는 전류는, 제1 전류(I11, I12)가 일정 비율로 변환된 전류일 수 있다.

[0060] 예를 들어, 센싱 변압기(120A)에서, 1차 측(121A)과 2차 측(122A)의 권선비가 $1:N_{sen}$ 이고, 센싱 변압기(120A)의 1차 측(121A)의 셀프 인덕턴스가 L_{sen} 이라고 하면, 2차 측(122A)은, $N_{sen}^2 \cdot L_{sen}$ 의 셀프 인덕턴스를 가질 수 있다. 이 때, 2차 측(122A)에 유도되는 전류는, 제1 전류(I11, I12)의 $1/N_{sen}$ 배이다. 예를 들어 센싱 변압기(120A)의 1차 측(121A)과 2차 측(122A)은, k_{sen} 의 결합 계수(coupling coefficient)로 결합될 수 있다.

[0061] 센싱 변압기(120A)의 2차 측(122A)은, 증폭부(130)의 입력단에 연결될 수 있다. 예를 들면 센싱 변압기(120A)의 2차 측(122A)은, 증폭부(130)의 입력단과 차동으로 연결되어, 증폭부(130)에게 유도 전류를 공급할 수 있다.

[0062] 증폭부(130)는, 센싱 변압기(120A)에 의해 감지되어 2차 측(122A)에 유도되는 전류를 증폭시킬 수 있다. 예를 들면 증폭부(130)는, 상기 유도 전류의 크기를 일정 비율로 증폭시키거나, 및/또는 위상을 조절할 수 있다.

[0063] 오동작 감지부(180)는 증폭부(130)의 오동작 또는 고장을 검출할 수 있다. 일 실시예에 따르면 증폭부(130)에 포함된 두 노드 사이의 차동 신호가 오동작 감지부(180)에 입력될 수 있다. 오동작 감지부(180)는 입력된 차동 신호가 소정의 범위 내인지 여부를 감지함으로써, 증폭부(130)의 고장 여부를 감지할 수 있다. 오동작 감지부(180)는 증폭부(130)의 고장 여부를 나타내는 신호를 출력 단자(t3)를 통해 출력할 수 있다. 오동작 감지부(180)는 능동소자를 포함할 수 있다.

[0064] 본 발명의 다양한 실시예들에 따르면, 증폭부(130)의 적어도 일부분과 오동작 감지부(180)는 물리적으로 하나의 IC 칩(500)에 함께 집적화될 수 있다.

[0065] 증폭부(130)와 오동작 감지부(180)는 제2 기준전위(602)에 연결될 수 있고, 제2 기준전위(602)는 전류 보상 장치(100)(또는 보상부(160A))의 제1 기준전위(601)와 구분될 수 있다. 증폭부(130)와 오동작 감지부(180)는 전원 장치(400)에 연결될 수 있다.

[0066] IC 칩(500)은 전원장치(400)와 연결되기 위한 단자(t1), 제2 기준전위(602)와 연결되기 위한 단자(t2), 및 오동작 감지부(180)의 출력 신호를 출력하기 위한 단자(t3)를 포함할 수 있다.

[0067] 일 실시예에 따르면, 증폭부(130) 중 수동소자부(131)를 제외한 능동소자부(132)만 오동작 감지부(180)와 함께 IC 칩(500)에 집적화될 수 있다. 이 경우 IC 칩(500)은 수동소자부(131)와 연결되기 위한 단자를 더 포함할 수 있다.

[0068] 다른 일 실시예에 따르면, 증폭부(130)에 포함된 수동소자부(131) 및 능동소자부(132) 모두 오동작 감지부(180)와 함께 IC 칩(500)에 집적화될 수 있다. 이 경우 IC 칩(500)은 센싱부(120)의 출력단에 연결되기 위한 단자 및 보상부(160)의 입력단에 연결되기 위한 단자를 더 포함할 수 있다.

[0069] 보상부(160A)는, 전술한 보상부(160)의 일 예일 수 있다. 보상부(160A)는, 보상 변압기(140A) 및 보상 커패시터부(150A)를 포함할 수 있다. 전술한 증폭부(130)에 의해 증폭된 증폭 전류는, 보상 변압기(140A)의 1차 측(141A)으로 흐른다.

[0070] 보상 변압기(140A)는, 능동 소자를 포함하는 증폭부(130)를 대전류 경로(111, 112)로부터 절연시키기 위한 수단일 수 있다. 즉 보상 변압기(140A)는 대전류 경로(111, 112)와 절연된 상태에서, 증폭 전류에 기초하여 대전류 경로(111, 112)에 주입하기 위한 보상 전류를 (2차 측(142A)에) 생성하기 위한 수단일 수 있다.

[0071] 보상 변압기(140A)는, 증폭부(130)의 출력단과 차동(differential)으로 연결되는 1차 측(141A), 및 대전류 경로(111, 112)와 연결되는 2차 측(142A)을 포함할 수 있다. 보상 변압기(140A)는 1차 측(141A)(예: 1차 권선)을 흐르는 증폭 전류에 의해 유도되는 자속 밀도에 기초하여 2차 측(142A)(예: 2차 권선)에 보상 전류를 유도할 수 있다.

- [0072] 이 때 2차 측(142A)은 후술하는 보상 커패시터부(150A)와 전류 보상 장치(100A)의 제1 기준전위(601)를 연결하는 경로상에 배치될 수 있다. 즉, 2차 측(142A)의 일 단은 보상 커패시터부(150A)를 통해 대전류 경로(111, 112)와 연결되고, 2차 측(142A)의 타 단은 능동형 전류 보상 장치(100A)의 제1 기준전위(601)와 연결될 수 있다. 한편, 보상 변압기(140A)의 1차 측(141A), 증폭부(130), 오동작 감지부(180), 및 센싱 변압기(120A)의 2차 측(122A)은 능동형 전류 보상 장치(100A)의 나머지 구성요소들과 구분되는 제2 기준전위(602)와 연결될 수 있다. 전류 보상 장치(100A)의 제1 기준전위(601)와 증폭부(130)의 제2 기준전위(602)는 구분될 수 있다.
- [0073] 이와 같이 본 발명은 일 실시예에서 보상 전류를 생성하는 구성요소에 대해서 나머지 구성요소와 상이한 기준전위(즉, 제2 기준전위(602))를 사용하고, 별도의 전원장치(400)를 사용함으로써 보상 전류를 생성하는 구성요소가 절연된 상태에서 동작하도록 할 수 있으며, 이로써 능동형 전류 보상 장치(100A)의 신뢰도를 향상시킬 수 있다.
- [0074] 보상 변압기(140A)에서, 1차 측(141A)과 2차 측(142A)의 권선비가 $1:N_{inj}$ 이고, 보상 변압기(140A)의 1차 측(141A)의 셀프 인덕턴스가 L_{inj} 이라고 하면, 2차 측(142A)은, $N_{inj}^2 \cdot L_{inj}$ 의 셀프 인덕턴스를 가질 수 있다. 이 때, 2차 측(142A)에 유도되는 전류는, 1차 측(141A)에 흐르는 전류(즉, 증폭 전류)의 $1/N_{inj}$ 배이다. 보상 변압기(140A)의 1차 측(141A)과 2차 측(142A)은, k_{inj} 의 결합 계수(coupling coefficient)로 결합될 수 있다.
- [0075] 보상 변압기(140A)를 통해 변환된 전류는, 보상 커패시터부(150A)를 통해 대전류 경로(111, 112)(예: 전력선)에 보상 전류(IC1, IC2)로써 주입될 수 있다. 따라서, 보상 전류(IC1, IC2)는, 제1 전류(I11, I12)를 상쇄시키기 위해, 제1 전류(I11, I12)와 크기가 같고 위상이 반대일 수 있다. 따라서, 증폭부(130)의 전류이득의 크기는 $N_{sen} \cdot N_{inj}$ 가 되도록 설계될 수 있다.
- [0076] 보상 커패시터부(150A)는 전술한 바와 같이 보상 변압기(140A)에 의해 생성된 전류가 두 개의 대전류 경로(111, 112) 각각으로 흐르는 경로를 제공할 수 있다.
- [0077] 보상 커패시터부(150A)는, 일 단이 보상 변압기(140A)의 2차 측(142A)과 연결되고, 타 단이 대전류 경로(111, 112)와 연결되는 두 개의 Y-커패시터(Y-capacitor, Y-cap)를 포함할 수 있다. 상기 두 Y-cap 각각의 일 단은 보상 변압기(140A)의 2차 측(142A)과 연결되는 노드를 공유하며, 상기 두 Y-cap 각각의 반대 단은 각각 제1 대전류 경로(111) 및 제2 대전류 경로(112)와 연결되는 노드를 가질 수 있다.
- [0078] 보상 커패시터부(150A)는, 보상 변압기(140A)에 의해 유도된 보상 전류(IC1, IC2)를 전력선에 흘려줄 수 있다. 보상 전류(IC1, IC2)가 제1 전류(I11, I12)를 보상(또는 상쇄)함으로써, 전류 보상 장치(100A)는 노이즈를 저감시킬 수 있다.
- [0079] 한편, 보상 커패시터부(150A)는, 보상 커패시터를 통해 두 개의 대전류 경로(111, 112) 사이에 흐르는 전류(IL1)가 제1 임계 크기 미만인 되도록 구성될 수 있다. 또한 보상 커패시터부(150A)는 보상 커패시터를 통해 두 개의 대전류 경로(111, 112) 각각과 제1 기준전위(601) 사이에 흐르는 전류(IL2)가 제2 임계 크기 미만인 되도록 구성될 수 있다.
- [0080] 능동형 전류 보상 장치(100A)는, 보상 변압기(140A) 및 센싱 변압기(120A)를 이용함으로써, 절연형(isolated) 구조를 실현할 수 있다.
- [0082] 도 4는 도 3에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100A-1)를 개략적으로 도시한다. 도 4에 도시된 능동형 전류 보상 장치(100A-1)는, 도 3에 도시된 능동형 전류 보상 장치(100A)의 일 예시이다. 능동형 전류 보상 장치(100A-1)에 포함된 증폭부(130A-1)는, 능동형 전류 보상 장치(100A)의 증폭부(130)의 일 예시이다.
- [0083] 일 실시예에 따른 능동형 전류 보상 장치(100A-1)에 포함된 증폭부(130A-1)는 수동소자부 및 능동소자부를 포함할 수 있다. 증폭부(130A-1)의 수동소자부는 C_b , C_e , Z_1 , Z_2 , C_{dc} 를 포함할 수 있다. 증폭부(130A-1)의 능동소자부는 제1 트랜지스터(11), 제2 트랜지스터(12), 다이오드(13), R_{npn} , R_{pnp} , R_e 를 포함할 수 있다.
- [0084] 일 실시예에서 제1 트랜지스터(11)는 npn BJT일 수 있으며, 제2 트랜지스터(12)는 pnp BJT일 수 있다. 예를 들면 증폭부(130A-1)는 npn BJT 및 pnp BJT를 포함하는 push-pull 증폭기 구조를 가질 수 있다.

- [0085] 센싱 변압기(120A)에 의해 2차 측(122A)에서 유도된 유도 전류는, 증폭부(130A-1)에 차동(differential)으로 입력될 수 있다. 증폭부(130A-1)에 포함된 C_b 및 C_e 는 교류(AC) 신호만 선택적으로 결합시킬 수 있다.
- [0086] 전원장치(400)는, 증폭부(130A-1) 및 오동작 감지부(180)를 구동하기 위하여, 제2 기준전위(602)를 기준으로 하는 직류(DC) 전압 V_{dd} 를 공급한다. C_{dc} 는 상기 V_{dd} 에 대한, DC용 감결합 커패시터로, 전원장치(400)와 제2 기준전위(602) 사이에 병렬 연결될 수 있다. C_{dc} 는 제1 트랜지스터(11)(예: npn BJT) 및 제2 트랜지스터(12)(예: pnp BJT)의 양 콜렉터 사이를 AC 신호만 선택적으로 결합시킬 수 있다.
- [0087] 증폭부(130A-1)의 능동소자부에서, R_{npn} , R_{pnp} , 및 R_e 는, 제1, 제2 트랜지스터(11, 12)의 동작점을 조절할 수 있다. R_{npn} 은, 제1 트랜지스터(11)(예: npn BJT)의 콜렉터(collector) 단이자 전원장치(400) 단과, 제1 트랜지스터(11)(예: npn BJT)의 베이스(base) 단을 연결할 수 있다. R_{pnp} 는, 제2 트랜지스터(12)(예: pnp BJT)의 콜렉터(collector) 단이자 제2 기준전위(602)와, 제2 트랜지스터(12)(예: pnp BJT)의 베이스 단을 연결할 수 있다. R_e 는, 제1 트랜지스터(11)의 이미터(emitter) 단과 제2 트랜지스터(12)의 이미터 단을 연결할 수 있다.
- [0088] 일 실시예에 따른 센싱 변압기(120A)의 2차 측(122A) 측은, 제1, 제2 트랜지스터(11, 12)의 베이스 측과 에미터 측 사이에 연결될 수 있다. 일 실시예에 따른 보상 변압기(140A)의 1차 측(141A) 측은 제1, 제2 트랜지스터(11, 12)의 콜렉터 측과 베이스 측 사이에 연결될 수 있다. 여기서 연결은 간접적으로 연결된 경우도 포함한다. 일 실시예에 따른 증폭부(130A-1)는, 출력 전류를 제1, 제2 트랜지스터(11, 12)의 베이스로 다시 주입시키는 회귀 구조를 가질 수 있다. 회귀 구조로 인해, 증폭부(130A-1)는, 능동형 전류 보상 장치(100A-1)의 동작을 위한 일정한 전류 이득을 안정적으로 얻을 수 있다.
- [0089] 노이즈 신호로 인한 증폭부(130A-1)의 입력 전압이 0보다 큰 포지티브 스윙(positive swing)의 경우, 제1 트랜지스터(11)(예: npn BJT)가 동작할 수 있다. 이 때 동작 전류는 제1 트랜지스터(11)를 통과하는 제1 경로를 통해 흐를 수 있다. 노이즈로 인한 증폭부(130A-1)의 입력 전압이 0보다 작은 네거티브 스윙(negative swing)의 경우, 제2 트랜지스터(12)(예: pnp BJT)가 동작할 수 있다. 이 때 동작 전류는 제2 트랜지스터(12)를 통과하는 제2 경로를 통해 흐를 수 있다.
- [0090] 다양한 실시예들에서, 제1 장치(300)에 따라 보상해야 하는 노이즈 레벨이 클 수 있기 때문에, 가능한 높은 전압을 갖는 전원장치(400)를 사용하는 것이 바람직할 수 있다. 예를 들면 전원장치(400)는 제1 장치(300) 및 제2 장치(200)와 독립적일 수 있다.
- [0091] 전원장치(400)로부터 전원을 공급받음에 따라 제1 트랜지스터(11)와 제2 트랜지스터(12)의 노드들이 공통 모드로 크게 스윙(swing)할 수 있다. 예를 들면, 제1, 제2 트랜지스터(11, 12)의 베이스 노드들 및 이미터 노드들에서의 전압이 공통 모드로 스윙(swing)할 수 있다.
- [0092] 증폭부(130A-1)의 능동소자부가 상술한 바와 같이 정상적으로 동작하는지 여부를 확인함으로써, 능동형 전류 보상 장치(100A-1) 자체의 정상 동작 여부를 확인할 수 있다. 다시 말하면, 증폭부(130A-1)의 DC 바이어스(bias)가 정상적인지 여부를 확인함으로써, 능동형 전류 보상 장치(100A-1)의 정상 동작 여부를 확인할 수 있다.
- [0093] 상술한 바와 같이, 제1, 제2 트랜지스터(11, 12)의 노드들에서 전압이 공통모드로 크게 스윙하기 때문에, 제1 트랜지스터(11)와 제2 트랜지스터(12) 사이의 차동 DC 전압만을 감지하여 오동작을 센싱할 수 있다. 즉, 증폭부(130A-1)의 오동작을 센싱하기 위해, 제1 트랜지스터(11)와 제2 트랜지스터(12) 사이의 차동 DC 전압만을 선택적으로 감지할 수 있다.
- [0094] 예를 들면, 제1 트랜지스터(11)의 일 노드와 제2 트랜지스터(12)의 일 노드 사이의 차동 DC 전압이 소정의 조건을 만족하면, 능동형 전류 보상 장치(100A-1)가 정상이라고 판단할 수 있다.
- [0095] 따라서 일 실시예에 따른 오동작 감지부(180)는 증폭부(130A-1)에 포함된 두 노드 사이의 차동 DC 전압을 이용하여, 증폭부(130A-1)의 오동작을 나타내는 신호를 출력할 수 있다.
- [0096] 예를 들면, 제1 트랜지스터(11)의 일 노드와 제2 트랜지스터(12)의 일 노드 사이의 차동 신호가 오동작 감지부(180)에 입력될 수 있다. 일 실시예에서 상기 차동 신호는 제1 트랜지스터(11)의 이미터와 제2 트랜지스터(12)의 이미터 사이의 차동 DC 전압일 수 있다.
- [0097] 일 실시예에 따르면, 오동작 감지부(180)는 제1 트랜지스터(11)의 이미터와 제2 트랜지스터(12)의 이미터 사이의 차동 DC 전압이 소정의 범위 내이면 출력 단자(t3)를 통해 정상을 나타내는 신호를 출력할 수 있다. 오동작

감지부(180)는 상기 차동 DC 전압이 상기 소정의 범위 외이면 출력 단자(t3)를 통해 고장을 나타내는 신호를 출력할 수 있다.

[0098] 본 발명의 실시예들에서, 증폭부(130A-1)의 적어도 일부와 오동작 감지부(180)는 물리적으로 하나의 IC 칩(500A-1)에 집적화될 수 있다.

[0099] 일 실시예에서, 도 4에 도시된 바와 같이 증폭부(130A-1)의 능동소자부와 오동작 감지부(180)가 하나의 IC 칩(500A-1)에 집적화될 수 있다. 예를 들면, 능동소자부의 제1 트랜지스터(11), 제2 트랜지스터(12), 다이오드(13), R_{npn} , R_{pnp} , R_e 와 오동작 감지부(180)가 하나의 IC 칩(500A-1)에 집적화될 수 있다. 이 경우 IC 칩(500A-1)은 전원장치(400)와 연결되기 위한 단자(t1), 제2 기준전위(602)와 연결되기 위한 단자(t2), 오동작 감지부(180)의 출력 신호를 출력하기 위한 단자(t3), 및 수동소자부와 연결되기 위한 단자들(예: t4, t5, t6, t7)을 포함할 수 있다. 예를 들면 수동소자부와 연결되기 위한 단자들은, 제1 트랜지스터(11)의 이미터에 대응하는 단자(t4) 및 제2 트랜지스터(12)의 이미터에 대응하는 단자(t5)를 포함할 수 있다. 도 4에 도시된 실시예에서, 이미터에 대응하는 두 단자들(t4, t5)은 오동작 감지부(180)의 차동 입력에도 대응할 수 있다. 이미터에 대응하는 단자들(t4, t5)은 각각 수동소자부의 C_e 에 연결될 수 있다. 또한 상기 수동소자부와 연결되기 위한 단자들은, 제1 트랜지스터(11)의 베이스에 대응하는 단자(t6) 및 제2 트랜지스터(12)의 베이스에 대응하는 단자(t7)를 포함할 수 있다. 베이스에 대응하는 단자들(t6, t7)은 각각 수동소자부의 C_b 에 연결될 수 있다.

[0100] 하지만 본 발명은 이에 한정되지 않는다. 다른 실시예에서, IC 칩(500A-1)은 증폭부(130A-1)의 수동소자부의 적어도 일부분을 더 포함할 수도 있을 것이다. 다른 실시예에서, IC 칩(500A-1)은 증폭부(130A-1)의 능동소자부와 수동소자부, 및 오동작 감지부(180)를 모두 포함할 수도 있다.

[0101] 본 발명의 실시예들에 따르면, 증폭부(130A-1)의 능동소자부가 집적화된 IC 칩(500A-1)에 오동작 감지부(180)를 내재화함으로써, 일반 상용 소자를 사용하여 오동작 감지부(180)를 별도로 구성하는 경우보다 사이즈 및 가격을 저감시킬 수 있다. 또한 증폭부(130A-1)의 적어도 일부와 오동작 감지부(180)를 하나의 IC 칩(500A-1)에 집적화함으로써, IC 칩(500A-1) 또는 전류 보상 장치(100A-1)는 독립된 부품으로써 범용성을 가지고 상용화될 수 있다.

[0102] 오동작 감지부(180)에 대한 상세한 설명은 도 6 내지 도 8에서 후술된다.

[0104] 도 5는 도 3에 도시된 실시예의 보다 구체적인 다른 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100A-2)를 개략적으로 도시한다. 도 5에 도시된 능동형 전류 보상 장치(100A-2)는, 도 3에 도시된 능동형 전류 보상 장치(100A)의 일 예시이다. 능동형 전류 보상 장치(100A-2)에 포함된 증폭부(130A-2)는, 능동형 전류 보상 장치(100A)의 증폭부(130)의 일 예시이다.

[0105] 도 5에 도시된 증폭부(130A-2)는 도 4에 도시된 증폭부(130A-1)에 상응하며, 오동작 감지부(180)가 연결되는 위치만 다를 수 있다. 구체적으로, IC 칩(500A-2)에서, 제1 트랜지스터(11)의 베이스와 제2 트랜지스터(12)의 베이스 사이의 차동 DC 전압이 오동작 감지부(180)에 입력될 수 있다. 따라서 증폭부(130A-2)에 관한 설명은 증폭부(130A-1)에 관한 설명에 상응하므로 간략히만 하기로 한다.

[0106] 일 실시예에서 증폭부(130A-2)의 수동소자부는 C_b , C_e , Z_1 , Z_2 , C_{dc} 를 포함할 수 있다. 증폭부(130A-2)의 능동소자부는 제1 트랜지스터(11), 제2 트랜지스터(12), 다이오드(13), R_{npn} , R_{pnp} , R_e 를 포함할 수 있다. 일 실시예에서 제1 트랜지스터(11)는 npn BJT일 수 있으며, 제2 트랜지스터(12)는 pnp BJT일 수 있다. 예를 들면 증폭부(130A-2)는 npn BJT 및 pnp BJT를 포함하는 push-pull 증폭기 구조를 가질 수 있다. 일 실시예에 따른 증폭부(130A-2)는, 출력 전류를 제1, 제2 트랜지스터(11, 12)의 베이스로 다시 주입시키는 회귀 구조를 가질 수 있다.

[0107] 노이즈 신호로 인한 증폭부(130A-2)의 입력 전압이 0보다 큰 포지티브 스윙(positive swing)의 경우, 제1 트랜지스터(11)(예: npn BJT)가 동작할 수 있다. 노이즈로 인한 증폭부(130A-2)의 입력 전압이 0보다 작은 네거티브 스윙(negative swing)의 경우, 제2 트랜지스터(12)(예: pnp BJT)가 동작할 수 있다.

[0108] 전원장치(400)로부터 전원을 공급받음에 따라, 제1, 제2 트랜지스터(11, 12)의 베이스 노드들 및 이미터 노드들에서의 전압이 공통 모드로 크게 스윙(swing)할 수 있다. 여기서 증폭부(130A-2)의 DC 바이어스(bias)가 정상적인지 여부를 확인함으로써, 능동형 전류 보상 장치(100A-2)가 정상적으로 동작하는지 여부를 확인할 수 있다.

- [0109] 상술한 바와 같이, 제1, 제2 트랜지스터(11, 12)의 베이스 노드들 및 이미터 노드들에서 전압이 공통모드로 크게 스윙하기 때문에, 제1 트랜지스터(11)의 일 노드와 제2 트랜지스터(12)의 일 노드 사이의 차동 DC 전압만을 감지하여 오동작을 센싱할 수 있다.
- [0110] 도 5에 도시된 실시예에 따르면, 제1 트랜지스터(11)의 베이스와 제2 트랜지스터(12)의 베이스 사이의 차동 DC 전압이 오동작 감지부(180)에 입력될 수 있다. 오동작 감지부(180)는 제1 트랜지스터(11)의 베이스와 제2 트랜지스터(12)의 베이스 사이의 차동 DC 전압이 소정 범위 내이면 출력 단자(t3)를 통해 정상을 나타내는 신호를 출력할 수 있다. 오동작 감지부(180)는, 제1 트랜지스터(11)의 베이스와 제2 트랜지스터(12)의 베이스 사이의 차동 DC 전압이 상기 소정 범위 외이면 출력 단자(t3)를 통해 고장을 나타내는 신호를 출력할 수 있다.
- [0111] 본 발명의 실시예들에서, 증폭부(130A-2)의 적어도 일부와 오동작 감지부(180)는 물리적으로 하나의 IC 칩(500A-2)에 집적화될 수 있다.
- [0112] 일 실시예에서, 도 5에 도시된 바와 같이 증폭부(130A-2)의 능동소자부와 오동작 감지부(180)가 하나의 IC 칩(500A-2)에 집적화될 수 있다. 예를 들면, 능동소자부의 제1 트랜지스터(11), 제2 트랜지스터(12), 다이오드(13), R_{npn} , R_{pnp} , R_e 와 오동작 감지부(180)가 하나의 IC 칩(500A-2)에 집적화될 수 있다. 이 경우 IC 칩(500A-2)은 전원장치(400)와 연결되기 위한 단자(t1), 제2 기준전위(602)와 연결되기 위한 단자(t2), 오동작 감지부(180)의 출력 신호를 출력하기 위한 단자(t3), 및 수동소자부와 연결되기 위한 단자들(예: t4, t5, t6, t7)을 포함할 수 있다. 예를 들면 수동소자부와 연결되기 위한 단자들은, 제1 트랜지스터(11)의 이미터에 대응하는 단자(t4) 및 제2 트랜지스터(12)의 이미터에 대응하는 단자(t5)를 포함할 수 있다. 이미터에 대응하는 단자들(t4, t5)은 각각 수동소자부의 C_e 에 연결될 수 있다. 또한 상기 수동소자부와 연결되기 위한 단자들은, 제1 트랜지스터(11)의 베이스에 대응하는 단자(t6) 및 제2 트랜지스터(12)의 베이스에 대응하는 단자(t7)를 포함할 수 있다. 도 5에 도시된 실시예에서, 베이스에 대응하는 두 단자들(t6, t7)은 오동작 감지부(180)의 차동 입력에도 대응할 수 있다. 베이스에 대응하는 단자들(t6, t7)은 각각 수동소자부의 C_b 에 연결될 수 있다.
- [0113] 하지만 본 발명은 이에 한정되지 않는다. 다른 실시예에서, IC 칩(500A-2)은 증폭부(130A-2)의 수동소자부의 적어도 일부분을 더 포함할 수도 있을 것이다. 다른 실시예에서, IC 칩(500A-2)은 증폭부(130A-2)의 능동소자부와 수동소자부, 및 오동작 감지부(180)를 모두 포함할 수도 있다.
- [0114] 오동작 감지부(180)에 대한 상세한 설명은 도 6 내지 도 8에서 후술된다.
- [0115] 이하에서 증폭부(130)를 통한 설명은, 증폭부(130A-1, 130A-2)에도 적용될 수 있다.
- [0117] 도 6은 본 발명의 일 실시예에 따른 오동작 감지부(180)의 기능적 구성을 나타낸다.
- [0118] 도 6을 참조하면, 오동작 감지부(180)는 감산기(subtractor, 181), 제1 비교기(comparator, 182a), 제2 비교기(182b), 제1 레벨 시프터(level shifter, 183a), 제2 레벨 시프터(183b), 및 논리회로(logic circuit, 184)를 포함할 수 있다. 다만 이는 일 실시예일뿐이며, 본 발명의 오동작 감지부(180)는 이에 한정되지 않는다.
- [0119] 오동작 감지부(180)는 전술한 다양한 실시예들에 따른 IC 칩(500, 500A-1, 500A-2)에 적용될 수 있다.
- [0120] 다양한 실시예들에서, 증폭부(130, 130A-1, 130A-2)에 포함된 두 노드의 신호가, 오동작 감지부(180)의 감산기(181)에 차동으로 입력될 수 있다. 전술한 바와 같이 제1 트랜지스터(11)의 일 노드의 신호와 제2 트랜지스터(12)의 일 노드의 신호가 감산기(181)에 차동으로 입력될 수 있다.
- [0121] 감산기(181)는 제1 트랜지스터(11)의 노드와 제2 트랜지스터(12)의 노드 사이의 차동 DC 전압만을 선택적으로 감지할 수 있다. 감산기(181)는 상기 두 노드에서의 전압을 차동으로 감지하므로, 상기 두 노드의 공통모드 스윙을 무시할 수 있다. 감산기(181)는 감지된 차동 DC 전압(V_{sub})을 출력할 수 있다.
- [0122] 일 실시예에서 도 4에 도시된 IC 칩(500A-1)의 경우, 감산기(181)는 제1 트랜지스터(11)의 이미터와 제2 트랜지스터(12)의 이미터 사이의 차동 DC 전압(V_{sub})을 출력할 수 있다. 이 경우 감산기(181)의 입력단은 제1, 제2 트랜지스터(11, 12)의 이미터와 노드를 공유할 수 있다.
- [0123] 다른 일 실시예에서 도 5에 도시된 IC 칩(500A-2)의 경우, 감산기(181)는 제1 트랜지스터(11)의 베이스와 제2 트랜지스터(12)의 베이스 사이의 차동 DC 전압(V_{sub})을 출력할 수 있다. 이 경우 감산기(181)의 입력단은 제1,

제2 트랜지스터(11, 12)의 베이스와 노드를 공유할 수 있다.

- [0124] 한편, 감산기(181)의 각 입력단에서의 전압은 스윙할 수 있으며, 스윙은 증폭부(130)의 정격전압(V_{dd})의 크기에 준할 수 있다. 따라서 감산기(181)는 증폭부(130)의 정격전압(V_{dd})에 상응하는 정격전압을 가져야 할 수 있다. 따라서 감산기(181)는 전원장치(400)의 공급전압(V_{dd})을 그대로 공급받아 구동될 수 있다.
- [0125] 오동작 감지부(180)가 증폭부(130)의 동작에 영향을 주면 안되므로, 오동작 감지부(180)의 감산기(181)는 높은 입력 임피던스를 가질 수 있다. 예를 들면, 감산기(181)는 10 k Ω 보다 큰 입력 임피던스를 갖는 회로로 구성될 수 있다.
- [0126] 일 실시예에 따르면, 감산기(181)는 레일-투-레일 연산증폭기(rail-to-rail Op-amp)를 포함할 수 있다.
- [0127] 제1, 제2 비교기(182a, 182b)는 감산기(181)의 출력인 차동 DC 전압(V_{sub})의 크기가 소정 범위 내인지 여부를 검출할 수 있다. 차동 DC 전압(V_{sub})의 크기가 상기 소정 범위 내이면 증폭부(130)는 정상으로 결정될 수 있고, 차동 DC 전압(V_{sub})의 크기가 상기 소정 범위 외이면 증폭부(130)는 고장으로 결정될 수 있다. 예를 들어 차동 DC 전압(V_{sub})이 최대 기준전압($V_{ref,max}$)과 최소 기준전압($V_{ref,min}$)의 사이에 있으면, 증폭부(130)가 정상일 수 있다. 차동 DC 전압(V_{sub})이 최대 기준전압($V_{ref,max}$)보다 높거나 최소 기준전압($V_{ref,min}$)보다 낮으면, 증폭부(130)가 고장일 수 있다.
- [0128] 최대 기준전압($V_{ref,max}$) 및 최소 기준전압($V_{ref,min}$)은 다양한 실시예들에 따라 미리 설정될 수 있다. 이하에서 최대 기준전압($V_{ref,max}$) 및 최소 기준전압($V_{ref,min}$)을 설정하는 기준에 대해 설명한다.
- [0129] 도 4와 같은 일 실시예에서, 감산기(181)는 제1 트랜지스터(11)의 이미터와 제2 트랜지스터(12)의 이미터 사이의 차동 DC 전압(V_{sub})을 감지할 수 있다. 증폭부(130)가 정상 동작할 때 상기 차동 DC 전압(V_{sub})은 $I_e \cdot R_e$ 에 상응할 수 있다. R_e 는 제1 트랜지스터(11)의 이미터 단과 제2 트랜지스터(12)의 이미터 단을 연결하는 저항이고, I_e 는 R_e 를 흐르는 전류를 나타낸다. I_e 와 R_e 는 설계에 따라 결정될 수 있다. 이 실시예에서 최대 기준전압($V_{ref,max}$)은 $I_e \cdot R_e$ 보다 지정된 크기만큼 높게 설정될 수 있다. 최소 기준전압($V_{ref,min}$)은 $I_e \cdot R_e$ 보다 지정된 크기만큼 낮게 설정될 수 있다.
- [0130] 도 5와 같은 일 실시예에서, 감산기(181)는 제1 트랜지스터(11)의 베이스와 제2 트랜지스터(12)의 베이스 사이의 차동 DC 전압(V_{sub})을 감지할 수 있다. 증폭부(130)가 정상 동작할 때 상기 차동 DC 전압(V_{sub})은 $(I_e \cdot R_e + 2V_{be,bjt})$ 에 상응할 수 있다. R_e 는 제1 트랜지스터(11)의 이미터 단과 제2 트랜지스터(12)의 이미터 단을 연결하는 저항이고, I_e 는 R_e 를 흐르는 전류를 나타낸다. I_e 와 R_e 는 설계에 따라 결정될 수 있다. $V_{be,bjt}$ 는 제1 트랜지스터(11) 또는 제2 트랜지스터(12)의 베이스와 이미터 사이의 전압을 나타낸다. 이 실시예에서 최대 기준전압($V_{ref,max}$)은 $(I_e \cdot R_e + 2V_{be,bjt})$ 보다 지정된 크기만큼 높게 설정될 수 있다. 최소 기준전압($V_{ref,min}$)은 $(I_e \cdot R_e + 2V_{be,bjt})$ 보다 지정된 크기만큼 낮게 설정될 수 있다. 예를 들면, 최대 기준전압($V_{ref,max}$)은 2 V, 최소 기준전압($V_{ref,min}$)은 1.4 V로 설정될 수 있다. 다만 이에 한정되지 않는다.
- [0131] 1 비교기(182a)는 차동 DC 전압(V_{sub})이 최대 기준전압($V_{ref,max}$)보다 낮은지 여부를 나타내는 제1 신호(a1)를 출력할 수 있다. 제2 비교기(182b)는 차동 DC 전압(V_{sub})이 최소 기준전압($V_{ref,min}$)보다 높은지 여부를 나타내는 제2 신호(b1)를 출력할 수 있다.
- [0132] 한편 제1, 제2 비교기(182a, 182b)의 입력단에는 여전히 높은 전압이 발생할 수 있으므로, 제1, 제2 비교기(182a, 182b)는 증폭부(130)의 정격전압(V_{dd})에 상응하는 정격전압을 가질 수 있다. 따라서 제1, 제2 비교기(182a, 182b)는 전원장치(400)의 공급전압(V_{dd})을 그대로 공급받아 구동될 수 있다.
- [0133] 일 실시예에 따르면, 제1, 제2 비교기(182a, 182b)는 개루프 이단 연산증폭기(open-loop 2-stage Op-amp)를 포함할 수 있다.
- [0134] 제1, 제2 레벨 시프터(183a, 183b)는 비교기(182a, 182b)의 출력 신호의 전압을 낮출 수 있다.

- [0135] 논리회로(184)에 포함되는 MOSFET의 게이트(gate) 전압은 비교기(182a, 182b)의 정격전압(V_{dd})보다 낮기 때문에 제1, 제2 신호(a1, b1)의 전압 레벨을 낮추어서 논리회로(184)에 입력시켜야 한다. 따라서 레벨 시프터(183a, 183b)를 이용하여, 제1, 제2 신호(a1, b1)의 부호를 유지하되 전압 크기만 낮출 수 있다.
- [0136] 제1 비교기(182a)로부터 출력된 제1 신호(a1)는 제1 레벨 시프터(183a)에 입력될 수 있다. 제1 레벨 시프터(183a)는 제1 신호(a1)의 전압 레벨이 낮춰진 제3 신호(a2)를 출력할 수 있다.
- [0137] 제2 비교기(182b)로부터 출력된 제2 신호(b1)는 제2 레벨 시프터(183b)에 입력될 수 있다. 제2 레벨 시프터(183b)는 제2 신호(b1)의 전압 레벨이 낮춰진 제4 신호(b2)를 출력할 수 있다.
- [0138] 레벨 시프터(183a, 183b)의 입력단의 정격전압은 전원장치(400)의 공급전압(V_{dd})에 상응할 수 있다. 레벨 시프터(183a, 183b)의 출력단의 정격전압은 상기 공급전압(V_{dd})보다 낮을 수 있다.
- [0139] 예를 들면 전원장치(400)의 공급전압(V_{dd})은 12V일 수 있고, 레벨 시프터(183a, 183b)의 출력단의 정격전압은 5V일 수 있다.
- [0140] 제3 신호(a2) 및 제4 신호(b2)는 논리회로(184)에 입력될 수 있다. 논리회로(184)는 제3 신호(a2) 및 제4 신호(b2)를 이용하여 차동 DC 전압(V_{sub})이 최대 기준전압($V_{ref,max}$)과 최소 기준전압($V_{ref,min}$)의 사이에 있는지 여부를 나타내는 제5 신호(c1)를 출력할 수 있다. 제5 신호(c1)는 0 또는 1 중 하나인 디지털 신호일 수 있다. 예를 들어 제5 신호(c1)가 0을 나타내면 증폭부(130)가 정상 상태이고, 제5 신호(c1)가 1을 나타내면 증폭부(130)가 고장 상태일 수 있다. 물론 그 반대의 경우도 가능하다.
- [0142] 도 7은 본 발명의 일 실시예에 따른 논리회로(184)의 개략도이다.
- [0143] 도 7을 참조하면, 제1 레벨 시프터(183a)의 출력인 제3 신호(a2)와 제2 레벨 시프터(183b)의 출력인 제4 신호(b2)가 논리회로(184)에 입력될 수 있다. 논리회로는 입력인 제3 신호(a2) 및 제4 신호(b2)에 기초하여 제5 신호(c1)를 출력할 수 있다. 예를 들면 논리회로(184)는 하기 표 1과 같은 진리표를 가질 수 있다.

표 1

[0144]

Inputs		Output
a2	b2	c1
0	0	1
0	1	1
1	0	0
1	1	1

- [0145] 일 실시예에서 제1 비교기(182a)는 차동 DC 전압(V_{sub})이 최대 기준전압($V_{ref,max}$)보다 작으면 1을 나타내는 고(high) 신호를 출력할 수 있다. 이 경우 제1 신호(a1)가 1을 나타내므로 제3 신호(a2)도 1을 나타낼 수 있다.
- [0146] 일 실시예에서 제2 비교기(182b)는 차동 DC 전압(V_{sub})이 최소 기준전압($V_{ref,min}$)보다 크면 0을 나타내는 저(low) 신호를 출력할 수 있다. 이 경우 제2 신호(b1)가 0을 나타내므로 제4 신호(b2)도 0을 나타낼 수 있다.
- [0147] 상술한 바와 같은 실시예에 따르면, 표 1에서 제5 신호(c1)가 0을 나타내면 증폭부(130)가 정상 동작한다고 판단할 수 있다. 제5 신호(c1)가 1을 나타내면 증폭부(130)가 오동작한다고 판단할 수 있다.
- [0148] 다만 도 7에 도시된 논리회로(184)와 상기 진리표는 일 예시일 뿐, 본 발명은 이에 한정되지 않는다. 다양한 실시예들에 따라, 오동작 감지부(180)는 증폭부(130)의 오동작 여부를 나타내는 제5 신호(c1)를 출력하도록 설계될 수 있다.
- [0149] 도 7을 참조하면, 논리회로(184)의 출력 단자(t3)에 LED 드라이버(14)가 연결될 수 있다. LED 드라이버(14)는 제5 신호(c1)에 기초하여 IC 칩(500) 외부의 LED(15)가 구동되도록 할 수 있다.
- [0150] 예를 들어 제5 신호(c1)가 1을 나타내면, LED 드라이버(14)는 외부 LED(15)를 턴온(turn on)할 수 있다. 턴온된 외부 LED(15)는 오동작 상황을 나타낼 수 있다. 제5 신호(c1)가 0을 나타내면 LED 드라이버(14)는 외부 LED(1

5)를 턴오프(turn off)할 수 있다. 턴오프된 외부 LED(15)는 정상 상황을 나타낼 수 있다.

- [0151] 논리회로(184)는 효율을 위해 작은 사이즈의 MOSFET으로 구비될 수 있다. 논리회로(184)의 출력인 제5 신호(c1)는 예를 들면 0 V 이상 5 V 이하일 수 있다. 논리회로(184)의 출력 단자((t3)에 연결되는 LED 드라이버(14)는 예를 들면 NMOS LED 드라이버일 수 있다.
- [0153] 한편 상술한 바와 같이 레벨 시프터(183a, 183b)의 출력단 및 논리회로(184)는, 감산기(181), 비교기(182a, 182b), 및 레벨 시프터(183a, 183b)의 입력단보다 낮은 정격전압을 가질 수 있다.
- [0154] 따라서 감산기(181), 비교기(182a, 182b), 및 레벨 시프터(183a, 183b)의 입력단에는 V_{dd} 가 공급될 수 있다. 레벨 시프터(183a, 183b)의 출력단 및 논리회로(184)에는 V_{dd} 보다 낮은 공급전압이 공급될 수 있다. 일 예를 들면 감산기(181), 비교기(182a, 182b), 및 레벨 시프터(183a, 183b)의 입력단은 12 V로 구동될 수 있다. 레벨 시프터(183a, 183b)의 출력단 및 논리회로(184)는 5 V로 구동될 수 있다. 따라서 도 6을 참조하면 감산기(181), 비교기(182a, 182b), 및 레벨 시프터(183a, 183b)의 입력단은 높은 공급전압 영역에 포함되는 것으로 도시하고, 레벨 시프터(183a, 183b)의 출력단 및 논리회로(184)는 낮은 공급전압 영역에 포함되는 것으로 도시하였다. 높은 공급전압 영역과 낮은 공급전압 영역은 실제 물리적인 영역을 나타내는 것이 아니라, 높은 공급전압에 의해 구동되는 구성요소들과 낮은 공급전압에 의해 구동되는 구성요소들을 구분하기 위한 용어이다.
- [0155] 도 8은 본 발명의 일 실시예에 따른 능동소자부(132) 및 오동작 감지부(180)의 회로도이다.
- [0156] 도 8을 참조하면, 증폭부(130)의 능동소자부(132)는 제1 트랜지스터(11), 제2 트랜지스터(12), 다이오드(13), R_{nnp} , R_{pnp} , R_e 를 포함할 수 있다.
- [0157] 오동작 감지부(180)는 감산기(181), 제1, 제2 비교기(182a, 182b), 제1, 제2 레벨 시프터(183a, 183b), 및 논리회로(184)를 포함할 수 있다. 오동작 감지부(180)는 논리회로(184)의 출력단에, LED 드라이버(14)를 더 포함할 수 있다.
- [0158] 오동작 감지부(180)가 능동소자부(132)를 포함하는 증폭부(130)의 동작에 영향을 주면 안되므로, 오동작 감지부(180)의 감산기(181)는 높은 입력 임피던스를 가질 수 있다.
- [0159] 오동작 감지부(180)는 항상 동작할 필요 없이, 오동작의 검사가 필요할 때만 동작시키면 된다. 따라서 불필요한 전력 소모를 줄이기 위해, 스위치(16)를 구비하여, 오동작 감지부(180)만 선택적으로 턴오프시킬 수 있다.
- [0160] 스위치(16)는 IC 칩(500)의 외부에 존재할 수 있다. IC 칩(500)은, 스위치(16)의 상태에 기초하여 오동작 감지부(180)에 전원을 선택적으로 공급하기 위한 별도의 단자(t8)를 더 구비할 수 있다. 스위치(16)는 전원장치(400)와 상기 단자(t8) 사이에 연결될 수 있다.
- [0161] 한편, 오동작 감지부(180)는 높은 공급전압에 의해 구동되는 구성요소들과 낮은 공급전압에 의해 구동되는 구성요소들을 포함할 수 있다. 예를 들어 감산기(181), 비교기(182a, 182b), 및 레벨 시프터(183a, 183b)의 입력단은 높은 공급전압(V_{dd})에 의해 구동될 수 있다. 레벨 시프터(183a, 183b)의 출력단 및 논리회로(184)는, 전압 분배회로(17)로 인하여 상기 공급전압(V_{dd})보다 낮은 전압으로 구동될 수 있다.
- [0162] 일 실시예에서, 능동소자부(132) 및 오동작 감지부(180)는 물리적으로 하나의 IC 칩(500)에 집적될 수 있다. 예를 들면, IC 칩(500)은 전원장치(400)와 연결되기 위한 단자(t1), 제2 기준전위(602)와 연결되기 위한 단자(t2), 오동작 감지부(180)의 출력 단자(t3), 수동소자부와 연결되기 위한 단자들(예: t4, t5, t6, t7), 및 오동작 감지부(180)의 구동을 온오프할 수 있는 단자(t8)를 포함할 수 있다.
- [0163] 한편 도 8에서는 제1, 제2 트랜지스터(11, 12)의 이미터 노드가 감산기(181)의 입력단에 연결되는 실시예를 도시하였지만, 다른 실시예에 따르면 제1, 제2 트랜지스터(11, 12)의 베이스 노드가 감산기(181)의 입력단에 연결될 수도 있다.
- [0165] 도 9는 본 발명의 다른 일 실시예에 따른 능동형 전류 보상 장치(100B)의 구성을 개략적으로 도시한다. 이하에 서는 도 1 내지 도 8을 참조하여 설명한 내용과 중복되는 내용의 설명은 생략한다.
- [0166] 도 9를 참조하면 능동형 전류 보상 장치(100B)는 제1 장치(300)와 연결되는 대전류 경로(111B, 112B, 113B) 각

각에 공통 모드로 입력되는 제1 전류(I11, I12, I13)를 능동적으로 보상할 수 있다.

- [0167] 이를 위해 본 발명의 다른 일 실시예에 따른 능동형 전류 보상 장치(100B)는 세 개의 대전류 경로(111B, 112B, 113B), 센싱 변압기(120B), 증폭부(130B), 오동작 감지부(180), 보상 변압기(140B), 보상 커패시터부(150B)를 포함할 수 있다.
- [0168] 전술한 실시예에 따른 능동형 전류 보상 장치(100A, 100A-1, 100A-2)와 대비하여 살펴보면, 도 9에 도시된 실시예에 따른 능동형 전류 보상 장치(100B)는 세 개의 대전류 경로(111B, 112B, 113B)를 포함하고, 이에 따라 센싱 변압기(120B) 및 보상 커패시터부(150B)의 차이점이 있다. 따라서 이하에서는 상술한 차이점을 중심으로 능동형 전류 보상 장치(100B)에 대해 설명한다.
- [0169] 능동형 전류 보상 장치(100B)는 서로 구분되는 제1 대전류 경로(111B), 제2 대전류 경로(112B) 및 제3 대전류 경로(113B)를 포함할 수 있다. 일 실시예에 따르면, 상기 제1 대전류 경로(111B)는 R상, 상기 제2 대전류 경로(112B)는 S상, 상기 제3 대전류 경로(113B)는 T상의 전력선일 수 있다. 제1 전류(I11, I12, I13)는 제1 대전류 경로(111B), 제2 대전류 경로(112B) 및 제3 대전류 경로(113B) 각각에 공통 모드로 입력될 수 있다.
- [0170] 센싱 변압기(120B)의 1차 측(121B)은 제1, 제2, 제3 대전류 경로(111B, 112B, 113B) 각각에 배치되어, 2차 측(122B)에 유도 전류를 생성할 수 있다. 세 개의 대전류 경로(111B, 112B, 113B) 상의 제1 전류(I11, I12, I13)에 의해 센싱 변압기(120B)에 생성되는 자속 밀도는 서로 보장될 수 있다.
- [0171] 한편 능동형 전류 보상 장치(100B)에서 증폭부(130B)는, 증폭부(130A-1), 증폭부(130A-2)를 포함하는 증폭부 중 하나로 구현될 수 있다. 도 9에서는 일 예시로 증폭부(130A-1)에 상응하는 증폭부(130B)를 도시하였다.
- [0172] 증폭부(130B)의 적어도 일부와 오동작 감지부(180)는 물리적으로 하나의 IC 칩(500B)에 집적화될 수 있다. 예를 들면 도 9에 도시된 바와 같이 증폭부(130B)의 능동소자부와 오동작 감지부(180)가 하나의 IC 칩(500B)에 집적화될 수 있다. 능동소자부는 예를 들면 제1 트랜지스터(11), 제2 트랜지스터(12), 다이오드(13), R_{npn} , R_{pnp} , R_e 를 포함할 수 있다. 하지만 본 발명은 이에 한정되지 않으며, C_b , C_e , Z_1 , Z_2 , C_{dc} 를 포함하는 수동소자부의 적어도 일부 구성요소도 IC 칩(500B)에 집적화될 수 있다.
- [0173] 한편 도 9에서는, 제1 트랜지스터(11)의 이미터 노드의 전압과 제2 트랜지스터(12)의 이미터 노드의 전압이 차동으로 오동작 감지부(180)에 입력되는 실시예를 도시하였다. 하지만 본 발명은 이에 한정되지 않으며 다른 실시예에 따르면, 제1 트랜지스터(11)의 베이스 노드의 전압과 제2 트랜지스터(12)의 베이스 노드의 전압이 차동으로 오동작 감지부(180)에 입력될 수도 있다. 제1 트랜지스터(11)는 npn BJT일 수 있으며, 제2 트랜지스터(12)는 pnp BJT일 수 있다.
- [0174] IC 칩(500B)은 전원장치(400)와 연결되기 위한 단자(t1), 제2 기준전위(602)와 연결되기 위한 단자(t2), 오동작 감지부(180)의 출력 신호를 출력하기 위한 단자(t3), 및 수동소자부와 연결되기 위한 단자들(예: t4, t5, t6, t7)을 포함할 수 있다. 하지만 본 발명은 이에 한정되지 않으며, 다른 실시예에 따르면 도 8과 같이, IC 칩(500B)은, 오동작 감지부(180)에 전원을 선택적으로 공급하기 위한 스위치(16)와 연결되는 단자(t8)를 더 포함할 수 있다. 이 경우 전원장치(400)와 상기 단자(t8) 사이에 스위치(16)가 연결될 수 있다.
- [0175] 도 9에 도시되지는 않았지만, 도 8과 같이 일 실시예에 따르면 오동작 감지부(180)의 출력 단자(t3)에 LED 드라이버(14) 및 외부 LED(15)가 연결될 수 있다. 외부 LED(15)는 능동형 전류 보상 장치(100B)의 정상 또는 오동작 상황을 나타낼 수 있다.
- [0176] 한편 보상 커패시터부(150B)는 보상 변압기(140B)에 의해 생성된 보상 전류(IC1, IC2, IC3)가 제1, 제2, 제3 대전류 경로(111B, 112B, 113B) 각각으로 흐르는 경로를 제공할 수 있다.
- [0177] 능동형 전류 보상 장치(100B)는, 출력 측(즉, 제2 장치(200) 측)에, 감결합 커패시터부(170B)를 더 포함할 수 있다. 감결합 커패시터부(170B)에 포함된 각 커패시터의 일 단은, 각각 제1 대전류 경로(111B), 제2 대전류 경로(112B) 및 제3 대전류 경로(113B)에 연결될 수 있다. 상기 각 커패시터의 반대 단은, 전류 보상 장치(100B)의 제1 기준전위(601)에 연결될 수 있다.
- [0178] 감결합 커패시터부(170B)는 능동형 전류 보상 장치(100B)의 보상 전류의 출력 성능이 제2 장치(200)의 임피던스 값의 변화에 따라 크게 변동되지 않도록 할 수 있다. 감결합 커패시터부(170B)의 임피던스(Z_L)는, 노이즈 저감의 대상이 되는 제1 주파수 대역에서 지정된 값보다 작은 값을 가지도록 설계될 수 있다. 감결합 커패시터부(170B)의 결합으로 인해, 전류 보상 장치(100B)는, 어떤 시스템(예: 3상 3선 시스템)에서든 독립적인 모듈로써

이용될 수 있다.

[0179] 일 실시예에 따르면, 능동형 전류 보상 장치(100B)에서 감결합 커패시터부(170B)는 생략될 수 있다.

[0180] 이와 같은 실시예에 따른 능동형 전류 보상 장치(100B)는 3상 3선의 전력 시스템의 부하에서 전원으로 이동하는 제1 전류(I11, I12, I13)를 보상(또는 상쇄)하기 위해 사용될 수 있다.

[0181] 본 발명의 기술적 사상에 따라, 다양한 실시예들에 따른 능동형 전류 보상 장치는 3상 4선에도 적용될 수 있도록 변형될 수 있음은 물론이다.

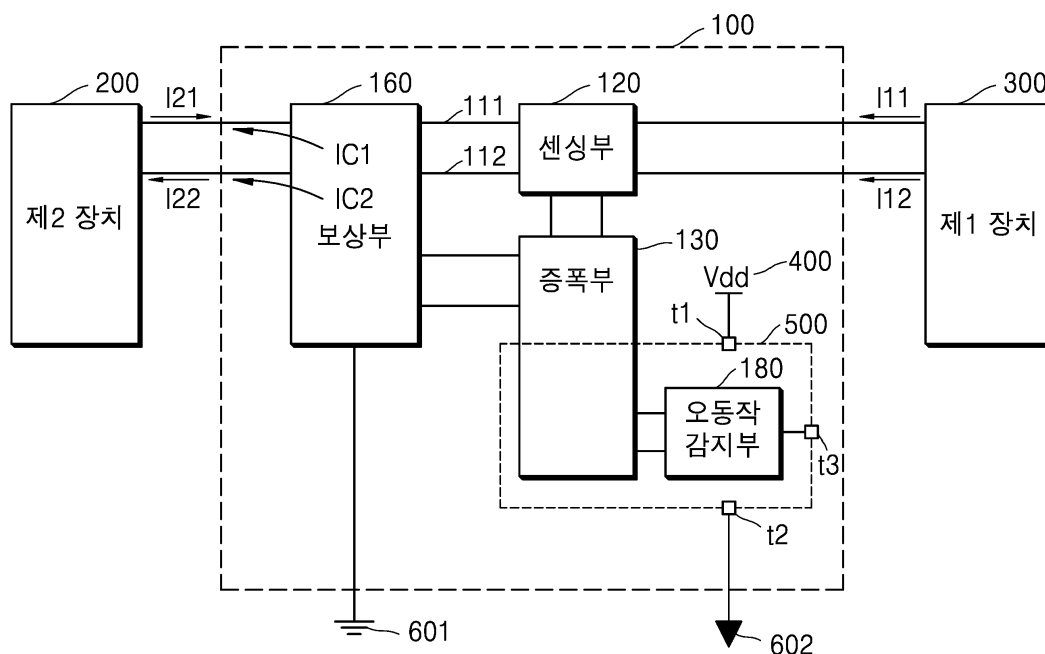
[0183] 다양한 실시예에 따른 능동형 전류 보상 장치(100, 100A, 100A-1, 100A-2, 100B)는, 수동 EMI 필터에 비하여, 고전력 시스템에서 크기와 발열의 증가가 미미하다. 능동회로부와 오동작 감지부를 하나의 IC 칩(500, 500A-1, 500A-2, 500B)에 집적화함으로써, IC 칩(500, 500A-1, 500A-2, 500B)은 독립된 부품으로써 범용성을 가지고 상용화될 수 있다. 뿐만 아니라, IC 칩(500, 500A-1, 500A-2, 500B)을 포함하는 전류 보상 장치(100, 100A, 100A-1, 100A-2, 100B)를 독립된 모듈로 제작하여 상용화할 수도 있다. 이러한 전류 보상 장치(100, 100A, 100A-1, 100A-2, 100B)는 주변 전기 시스템의 특성에 무관하게 독립적인 모듈로써 오동작을 검출할 수 있다.

[0185] 본 발명에서 설명하는 특정 실행들은 일 실시 예들로서, 어떠한 방법으로도 본 발명의 범위를 한정하는 것은 아니다. 명세서의 간결함을 위하여, 종래 전자적인 구성들, 제어 시스템들, 소프트웨어, 상기 시스템들의 다른 기능적인 측면들의 기재는 생략될 수 있다. 또한, 도면에 도시된 구성 요소들 간의 선들의 연결 또는 연결 부재들은 기능적인 연결 및/또는 물리적 또는 회로적 연결들을 예시적으로 나타낸 것으로서, 실제 장치에서는 대체 가능하거나 추가의 다양한 기능적인 연결, 물리적인 연결, 또는 회로 연결들로서 나타내어질 수 있다.

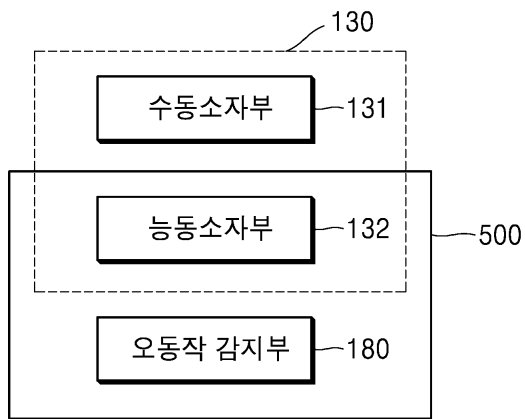
[0186] 본 발명의 사상은 상기 설명된 실시예에 국한되어 정해져서는 아니 되며, 후술하는 특허청구범위뿐만 아니라 이 특허청구범위와 균등한 또는 이로부터 등가적으로 변경된 모든 범위는 본 발명의 사상의 범주에 속한다고 할 것이다.

도면

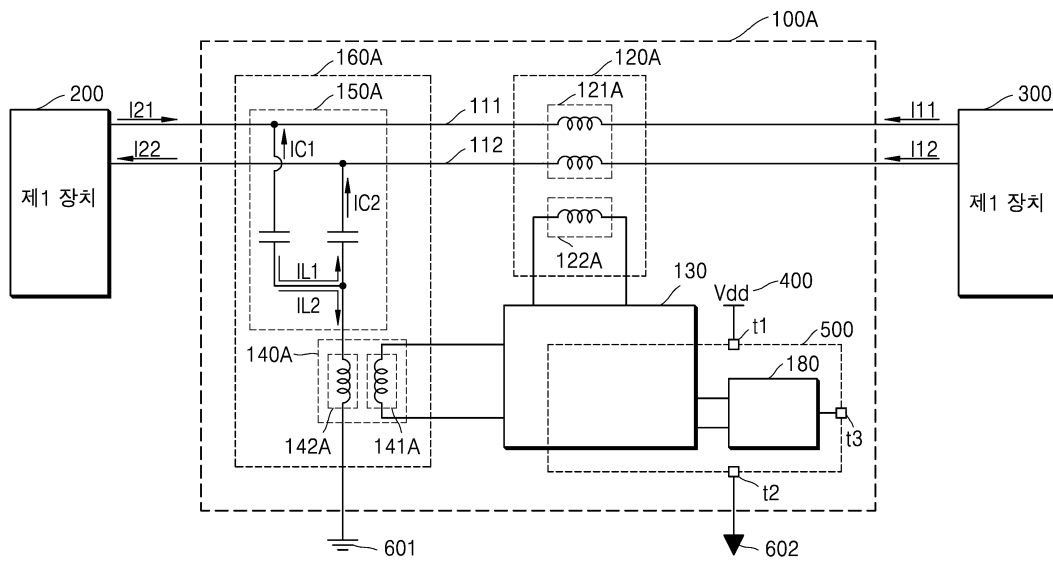
도면1



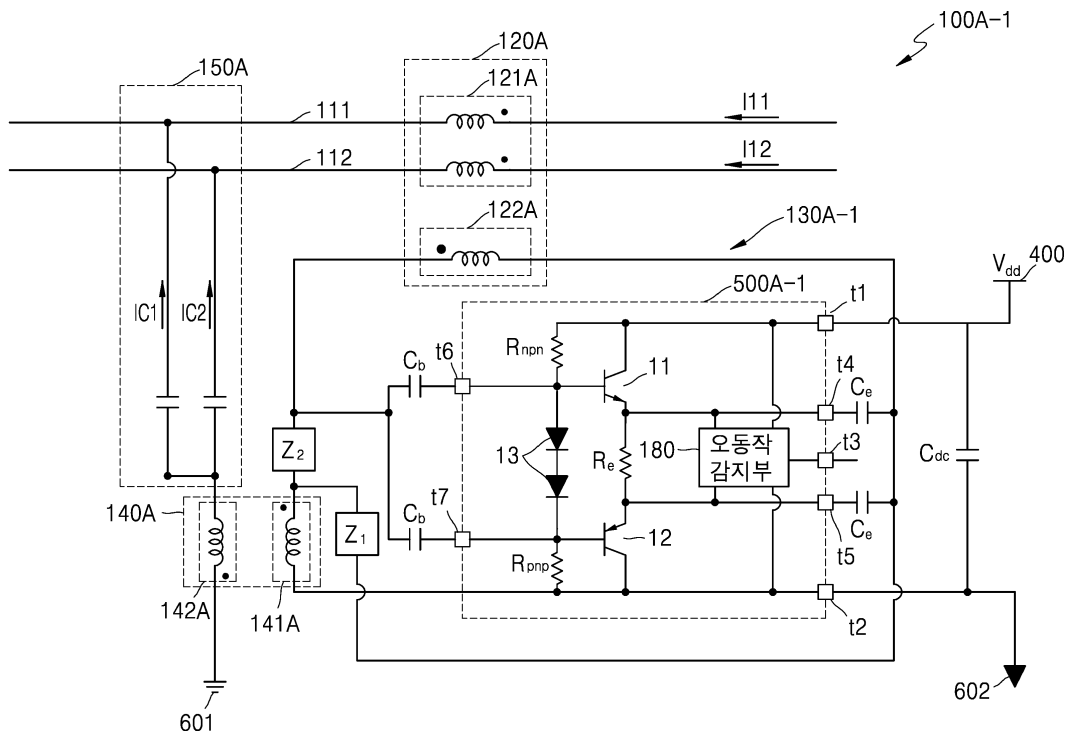
도면2



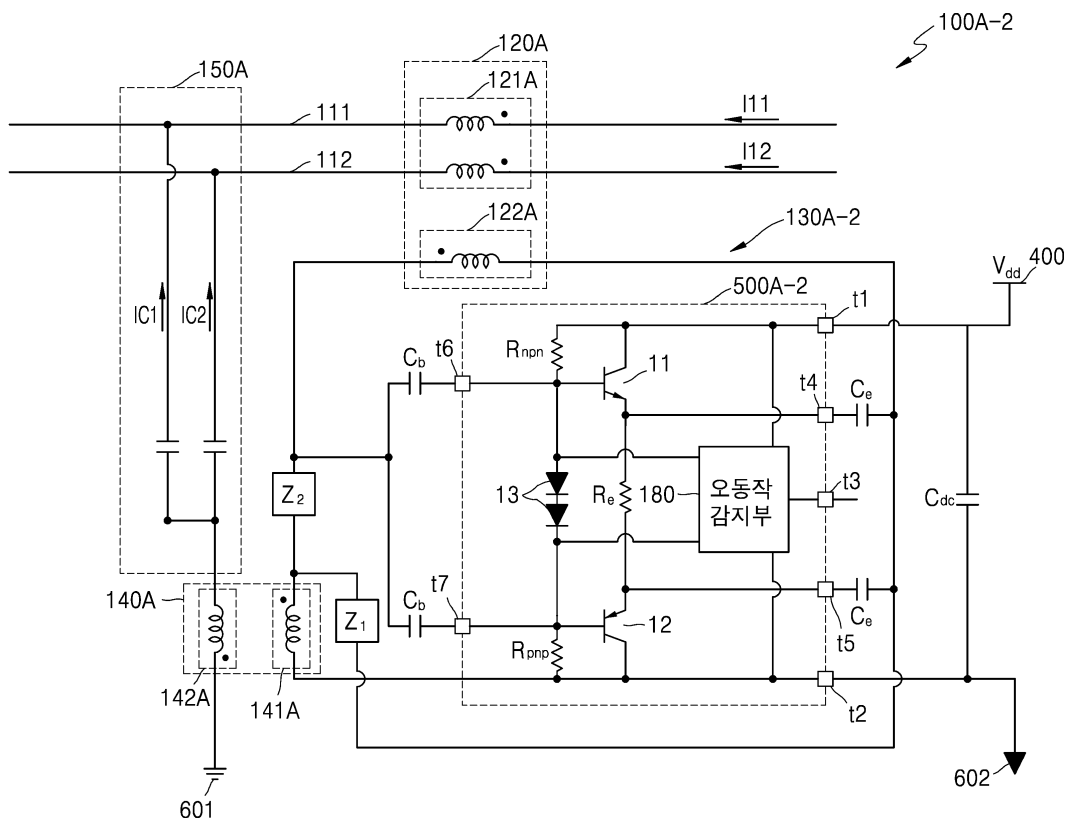
도면3



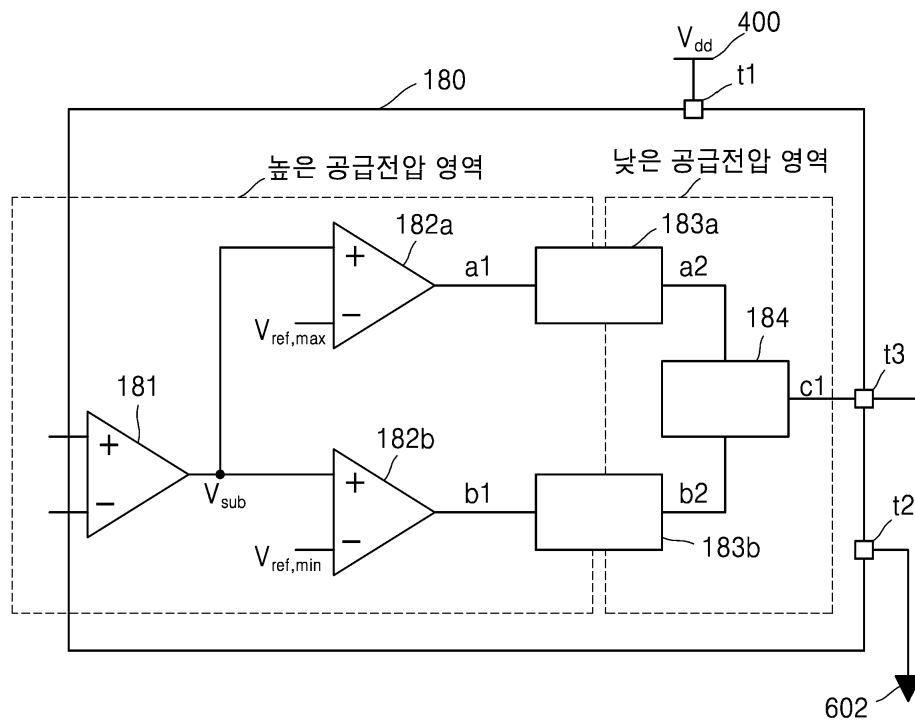
도면4



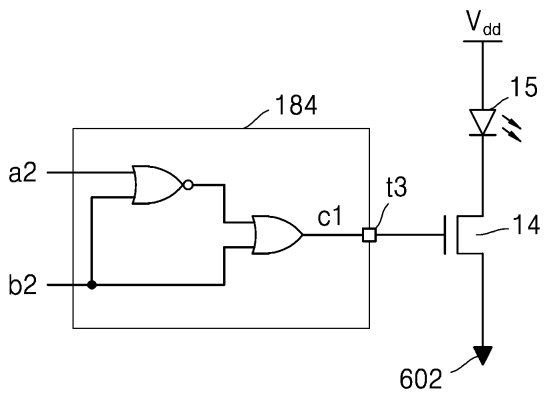
도면5



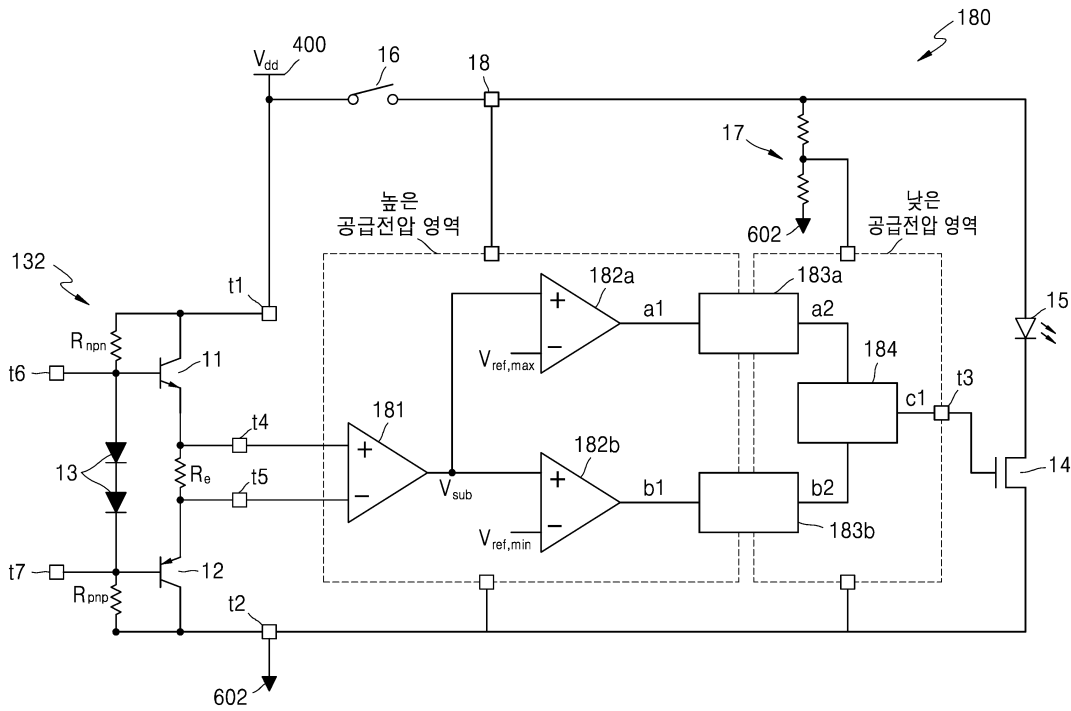
도면6



도면7



도면8



도면9

