

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4753628号  
(P4753628)

(45) 発行日 平成23年8月24日 (2011. 8. 24)

(24) 登録日 平成23年6月3日 (2011. 6. 3)

(51) Int. Cl.

F I

H O 1 L 21/301 (2006. 01)

H O 1 L 21/78

B

B 2 3 K 26/00 (2006. 01)

H O 1 L 21/78

L

B 2 3 K 26/073 (2006. 01)

B 2 3 K 26/00

D

B 2 3 K 26/14 (2006. 01)

B 2 3 K 26/073

H O 1 L 33/32 (2010. 01)

B 2 3 K 26/14

Z

請求項の数 9 (全 12 頁) 最終頁に続く

(21) 出願番号 特願2005-168174 (P2005-168174)

(22) 出願日 平成17年6月8日 (2005. 6. 8)

(65) 公開番号 特開2006-24914 (P2006-24914A)

(43) 公開日 平成18年1月26日 (2006. 1. 26)

審査請求日 平成20年3月27日 (2008. 3. 27)

(31) 優先権主張番号 特願2004-174333 (P2004-174333)

(32) 優先日 平成16年6月11日 (2004. 6. 11)

(33) 優先権主張国 日本国 (JP)

(73) 特許権者 000002004

昭和電工株式会社

東京都港区芝大門1丁目13番9号

(74) 代理人 100099759

弁理士 青木 篤

(74) 代理人 100077517

弁理士 石田 敬

(74) 代理人 100087413

弁理士 古賀 哲次

(74) 代理人 100102990

弁理士 小林 良博

(74) 代理人 100082898

弁理士 西山 雅也

最終頁に続く

(54) 【発明の名称】 化合物半導体素子ウェハーの製造方法

(57) 【特許請求の範囲】

【請求項 1】

基板上に複数の化合物半導体素子が分離帯域を介して配列された化合物半導体素子ウェハーを分割する化合物半導体素子の製造方法であって、その分離帯域の基板表面（半導体側）に、化合物半導体層が存在する状態でレーザー法により割溝を形成すること、分離帯域の化合物半導体層に溝部を形成する工程をさらに有すること、およびレーザー法により割溝を形成する前に、割溝形成面を保護膜で被覆し、レーザー法により割溝を形成した後、燐酸、硫酸または塩酸に浸漬し、割溝周辺部の汚れをウェットエッチングで選択的に除去し、さらに保護膜を除去することを特徴とする化合物半導体素子の製造方法。

【請求項 2】

化合物半導体がⅢⅤ族窒化物半導体である請求項 1 に記載の化合物半導体素子の製造方法。

【請求項 3】

基板がサファイア、SiCおよび窒化物半導体単結晶からなる群から選ばれた一種である請求項 1 または 2 に記載の化合物半導体素子の製造方法。

【請求項 4】

溝部の底面が負極形成面と同一平面上にあることを特徴とする請求項 1 ～ 3 のいずれか一項に記載の化合物半導体素子の製造方法。

【請求項 5】

分離帯域に存在する化合物半導体層の厚さが、0.5 μm 以上であることを特徴とする

請求項 1 ~ 4 のいずれか一項に記載の化合物半導体素子の製造方法。

【請求項 6】

割溝の断面形状が V 字型または U 字型であることを特徴とする請求項 1 ~ 5 のいずれか一項に記載の化合物半導体素子の製造方法。

【請求項 7】

割溝を形成する工程の後に、基板を背面から薄板化する工程をさらに有することを特徴とする請求項 1 ~ 6 のいずれか一項に記載の化合物半導体素子の製造方法。

【請求項 8】

レーザー法により割溝を形成する際に、レーザー加工部にガスを吹き付けつつ行なうことを特徴とする請求項 1 ~ 7 のいずれか一項に記載の化合物半導体素子の製造方法。

10

【請求項 9】

レーザービームのスポット形状が楕円であることを特徴とする請求項 1 ~ 8 のいずれか一項に記載の化合物半導体素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、基板上に複数の化合物半導体素子が分離帯域を介して配列された化合物半導体素子ウェハーの製造方法およびその製造方法により製造された化合物半導体素子に関する。

【背景技術】

20

【0002】

従来から、化合物半導体素子の一例として p n 接合型の発光ダイオード (LED) が周知である。例えば、導電性のリン化ガリウム (GaP) 単結晶を基板上にエピタキシャル成長させた GaP 層を発光層として利用した GaP 系 LED が知られている。また、砒化アルミニウム・ガリウム混晶 ( $Al_xGa_yAs$ : 0  $x, y$  1 で  $x + y = 1$ ) やリン化アルミニウム・ガリウム・インジウム混晶 ( $Al_xGa_yIn_zP$ : 0  $x, y, z$  1 で  $x + y + z = 1$ ) を発光層とする、赤色帯、橙黄色帯から緑色帯 LED がある。また、窒化ガリウム・インジウム ( $GaInN$ : 0  $x, y$  1 で  $x + y = 1$ ) 等の III 族窒化物半導体層を発光層とする、近紫外帯、青色帯または緑色帯の短波長 LED が知られている。

30

【0003】

そして、導電性の n 型または p 型の発光層は、例えば、 $Al_xGa_yIn_zP$  系 LED の場合には、導電性の p 型または n 型の砒化ガリウム ( $GaAs$ ) 単結晶を基板として用い、また、青色 LED では、電気絶縁性のサファイア ( $Al_2O_3$  単結晶) 等の単結晶を基板として利用し、また、短波長 LED では、立方晶 (3C 結晶型) 或いは六方晶 (4H または 6H 結晶型) の炭化珪素 (SiC) を基板として利用され、それぞれその上に形成されている。

【0004】

これらの基板上に多数の化合物半導体発光素子が分離帯域を介して規則的に且つ連続的に配列された化合物半導体発光素子ウェハーから個々のチップ状の化合物半導体発光素子を作製するには、通常ダイサーやスクライパーが用いられる。ダイサーとは刃先をダイヤモンドとする円盤の回転運動によりウェハーをフルカットするか、又は刃先巾よりも広い巾の溝を切り込んだ後 (ハーフカット)、外力によりカットする装置である。一方、スクライパーとは同じく先端をダイヤモンドとする針によりウェハーに極めて細い線 (スクライプライン) を例えば碁盤目状に引いた後、外力によってカットする装置である。GaP や GaAs 等のせん亜鉛構造の結晶は、へき開性が「110」方向にある。そのため、この性質を利用して GaAs、GaAlAs、GaP などの半導体ウェハーを比較的簡単に所望形状に分離することができる。

40

【0005】

しかしながら、例えば、窒化物半導体はサファイア基板上などに積層されるヘテロエピ

50

構造であり、窒化物半導体とサファイア基板とは格子定数不整が大きい。サファイア基板は六方晶系という性質上、へき開性を有していない。さらに、サファイア、窒化物半導体ともモース硬度がほぼ9と非常に硬い物質である。したがって、スクライバーで切断することは困難であった。また、ダイサーでフルカットすると、その切断面にクラック、チッピングが発生しやすく綺麗に切断できなかった。場合によっては、形成された半導体層がサファイアから剥がれる場合もあった。

【0006】

これらを改良するために、レーザー照射によるスクライブ加工が提案され、化合物半導体ウェハーにレーザー照射で割溝を形成すると、歩留まりと量産性が良いと報告されている（例えば特許文献1～3参照）。特に、化合物半導体側をスクライブ加工する場合では基板面を露出させた部分に行うと記載されている。しかし、実際には、サファイア基板面を露出させた部分にレーザー照射してスクライブ加工を行うと非常に加工速度が遅く、生産効率が非常に悪い。さらに、化合物半導体側のエッチング工程において、負極形成のためのn型半導体層の露出および割溝形成のためのサファイア基板面の露出と、少なくとも2回以上エッチング処理を行わなければならない。

10

【0007】

また、レーザー加工面に保護膜を形成し、レーザー溝形成後に保護膜上に積層した汚れを洗浄で除去すると、歩留まり良く3族窒化物系化合物半導体素子を得られると報告されている（例えば、上記特許文献3参照）。確かに逆耐電圧特性などの電気特性は改善され、外観及び特性起因による歩留まり低下は改善される。しかし、レーザー加工で割溝を形成した際、割溝の側面に溶融物が付着し、素子の発光出力が低下した。

20

【0008】

【特許文献1】特許第3449201号公報

【特許文献2】特開平11 177139号公報

【特許文献3】特開2004-31526号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

本発明の目的は、化合物半導体素子ウェハーの製造方法において、極めて高い歩留まりで正確に切断することができ、さらに加工速度が速く、生産性を改善させることができる化合物半導体素子ウェハーの製造方法を提供することである。

30

【課題を解決するための手段】

【0010】

本発明は以下の発明を提供する。

(1) 基板上に複数の化合物半導体素子が分離帯域を介して配列された化合物半導体素子ウェハーの製造方法であって、その分離帯域の基板表面(半導体側)に、化合物半導体層が存在する状態でレーザー法により割溝を形成することを特徴とする化合物半導体素子ウェハーの製造方法。

【0011】

(2) 化合物半導体がⅢⅤ族窒化物半導体である上記1項に記載の化合物半導体素子ウェハーの製造方法。

40

【0012】

(3) 基板がサファイア、SiCおよび窒化物半導体単結晶からなる群から選ばれた一種である上記1または2項に記載の化合物半導体素子ウェハーの製造方法。

【0013】

(4) 分離帯域の化合物半導体層に溝部を形成する工程をさらに有することを特徴とする上記1～3項のいずれか一項に記載の化合物半導体素子ウェハーの製造方法。

【0014】

(5) 溝部の底面が負極形成面と同一平面上にあることを特徴とする上記4項に記載の化合物半導体素子ウェハーの製造方法。

50

## 【0015】

(6) 分離帯域に存在する化合物半導体層の厚さが、 $0.5\mu\text{m}$ 以上であることを特徴とする上記1～5項のいずれか一項に記載の化合物半導体素子ウェハの製造方法。

## 【0016】

(7) 割溝の断面形状がV字型またはU字型であることを特徴とする上記1～6項のいずれか一項に記載の化合物半導体素子ウェハの製造方法。

## 【0017】

(8) 割溝を形成する工程の後に、基板を背面から薄板化する工程をさらに有することを特徴とする上記1～7項のいずれか一項に記載の化合物半導体素子ウェハの製造方法。

## 【0018】

(9) レーザー法により割溝を形成する際に、レーザー加工部にガスを吹き付けつつ行うことを特徴とする上記1～8項のいずれか一項に記載の化合物半導体素子ウェハの製造方法。

## 【0019】

(10) レーザービームのスポット形状が楕円であることを特徴とする上記1～9項のいずれか一項に記載の化合物半導体素子ウェハの製造方法。

## 【0020】

(11) 上記1～10項のいずれか一項に記載の化合物半導体素子ウェハの製造方法から製造された化合物半導体素子ウェハ。

## 【0021】

(12) 上記11項に記載の化合物半導体素子ウェハを割溝に沿って分割することによって製造される化合物半導体素子。

## 【発明の効果】

## 【0022】

本発明に従って、化合物半導体層が存在する状態で分離帯域にレーザー照射を行うことによって基板表面に割溝を形成すると、非常に早い加工スピードで割溝を形成させることができる。その理由は、化合物半導体層は基板に比較してレーザーをよく吸収するので、基板を含めて分離帯域が高温となるためと推察される。

## 【0023】

また、レーザービームのスポット形状を最適な形状に調整することによって、割溝側面の不要物が低減し、きれいな切断面が得られる。更には、割溝周辺部の汚れをエッチングで選択的に除去することで、良好な光取り出し効率が得られる。

## 【0024】

さらには基板表面の化合物半導体層側に割溝を形成するので、ウェハから各チップに押し割る際の発光面のチッピングも防止できる。従って、本発明の方法によって製造されたウェハから得られるチップ状の化合物半導体発光素子は、良好な光取り出し効率を示し、且つ、歩留まり良く、高い生産速度で生産される。

## 【発明を実施するための最良の形態】

## 【0025】

本発明の化合物半導体素子ウェハの基板には、ガラス、サファイア単結晶( $\text{Al}_2\text{O}_3$ ; A面、C面、M面、R面)、スピネル単結晶( $\text{MgAl}_2\text{O}_4$ )、 $\text{ZnO}$ 単結晶、 $\text{LiAlO}_2$ 単結晶、 $\text{LiGaO}_2$ 単結晶ならびに $\text{MgO}$ 単結晶などの酸化物単結晶、 $\text{SiC}$ 単結晶、 $\text{Si}$ 単結晶、 $\text{GaAs}$ 単結晶、 $\text{AlN}$ 単結晶ならびに $\text{GaN}$ 単結晶などの窒化物半導体単結晶および $\text{ZrB}_2$ などのホウ化物単結晶などの公知の基板材料を何ら制限なく用いることができる。なかでもサファイア単結晶、 $\text{SiC}$ 単結晶および窒化物半導体単結晶が好ましい。サファイア単結晶が特に好ましい。なお、基板の面方位は特に限定されない。また、ジャスト基板でも良いし、オフ角を付与した基板であっても良い。

## 【0026】

基板は通常単結晶インゴットから $250\sim 1000\mu\text{m}$ の厚さで切り出されて用いられる。このような厚さの基板に化合物半導体を積層させた後、基板背面を研磨して薄くして

10

20

30

40

50

から割溝を形成してもよい。もしくは割溝を形成後、基板背面を研磨して薄くしても良い。研磨後の基板厚さは $150\mu\text{m}$ 以下が好ましく、 $100\mu\text{m}$ 以下がさらに好ましい。基板厚さを抑えることで、切断距離を短縮でき、それによって切断が割溝の位置で確実にこるからである。

#### 【0027】

例えば、半導体層膜厚が $5\mu\text{m}$ 以上の場合、割溝を形成した後に、基板背面を研磨して薄くした方がよい。半導体層膜厚が厚くなるほど、半導体層と基板の熱膨張係数の違いによって、薄板化後のウェハの反りも大きくなるからである。このとき、半導体層側が凸面となる。ウェハの反りが大きくなると、その後の割溝形成や各素子への分割が非常に困難となる。

10

#### 【0028】

また、ウェハの反りは基板背面の表面粗さで調整させることも可能である。表面粗さ $R_a$ （算術平均粗さ）を大きくするほど、ウェハは平坦となる。 $R_a$ は $0.001\mu\text{m}$ 以上が好ましく、 $0.01\mu\text{m}$ 以上がさらに好ましい。但し、 $R_a$ を大きくし過ぎると、半導体層側が逆に凹面となるので、 $R_a$ は $2\mu\text{m}$ 以下が好ましく、 $0.3\mu\text{m}$ 以下がさらに好ましい。

#### 【0029】

本明細書において、基板背面の $R_a$ は原子間力顕微鏡（GI社製）を用いて測定した値であり、測定条件は視野が $30\times 30\mu\text{m}$ 、スキャンラインが256、およびスキャンレイトが1Hzである。

20

#### 【0030】

素子を構成する化合物半導体としては、例えばサファイア基板或いは炭化珪素またはシリコン基板等上に設けられた $\text{Al}_x\text{Ga}_y\text{In}_z\text{N}_{1-a}\text{M}_a$ （ $0 < x < 1$ 、 $0 < y < 1$ 、 $0 < z < 1$ で且つ、 $x + y + z = 1$ 。記号Mは窒素とは別の第V族元素を表し、 $0 < a < 1$ である。）等のIII族窒化物半導体層がある。また、砒化ガリウム（GaAs）単結晶基板上に設けた $\text{Al}_x\text{Ga}_y\text{As}$ （ $0 < x < 1$ 、 $0 < y < 1$ 、 $x + y = 1$ ）層や $\text{Al}_x\text{Ga}_y\text{In}_z\text{P}$ （ $0 < x < 1$ 、 $0 < y < 1$ 、 $0 < z < 1$ 、 $x + y + z = 1$ ）層等がある。また、GaP基板上に設けたGaP層がある。特に、切断が困難なIII族窒化物半導体は本発明の効果が顕著である。

#### 【0031】

これらの化合物半導体層は、目的とする機能に基づき、基板上に適所に配置されているべきである。例えば、ダブルヘテロ（二重異種）接合構造の発光部を構成するには、発光層の上下の両表面側にn型とp型の化合物半導体層を配置する。

30

#### 【0032】

これらの化合物半導体の成長方法は特に限定されず、MOCVD（有機金属化学気相成長法）、HVPE（ハイドライド気相成長法）、MBE（分子線エピタキシー法）、など化合物半導体を成長させることが知られている全ての方法を適用できる。好ましい成長方法としては、膜厚制御性、量産性の観点からMOCVD法である。

#### 【0033】

MOCVD法では、例えばIII族窒化物半導体の場合、キャリアガスとして水素（ $\text{H}_2$ ）または窒素（ $\text{N}_2$ ）、III族原料であるGa源としてトリメチルガリウム（TMG）またはトリエチルガリウム（TEG）、Al源としてトリメチルアルミニウム（TMA）またはトリエチルアルミニウム（TEA）、In源としてトリメチルインジウム（TMI）またはトリエチルインジウム（TEI）、V族原料であるN源としてアンモニア（ $\text{NH}_3$ ）、ヒドラジン（ $\text{N}_2\text{H}_4$ ）などが用いられる。また、ドーパントとしては、n型にはSi原料としてモノシラン（ $\text{SiH}_4$ ）またはジシラン（ $\text{Si}_2\text{H}_6$ ）を、Ge原料として有機ゲルマを用い、p型にはMg原料としては例えばビスシクロペンタジエニルマグネシウム（ $\text{Cp}_2\text{Mg}$ ）またはビスエチルシクロペンタジエニルマグネシウム（ $(\text{EtCp})_2\text{Mg}$ ）を用いる。

40

#### 【0034】

目的とする半導体層を積層したのち、発光素子の場合は所定の位置に正極および負極を

50

形成する。化合物半導体発光素子用の正極および負極として、各種の構成および構造が知られており、これら公知の正極および負極を本発明においても何ら制限なく用いることができる。また、それらの製造方法も、真空蒸着法およびスパッタリング法等公知の方法を何ら制限なく用いることができる。

#### 【0035】

このようにして、基板上に多数の化合物半導体素子を規則的に且つ連続的に分離帯域を介して配列した後、分離帯域に個々の素子に分割するための割溝を形成する。なお、発光素子の場合、割溝形成後に電極を設けることも可能である。

#### 【0036】

割溝形成前に、分離帯域の化合物半導体の一部を除去して溝部を設けることもできる。または割溝形成後に溝部を設けてもよい。溝部を設ける場合、本発明の効果である速い加工速度を確保するためには、基板表面に厚さが少なくとも $0.5\mu\text{m}$ の半導体層を残すことが好ましい。基板表面に $2.0\mu\text{m}$ 以上の半導体層があればさらに好ましく、 $5.0\mu\text{m}$ 以上あれば特に好ましい。基板側からn型層、発光層およびp型層の順序で積層された発光素子の場合、負極をn型層に設けるために化合物半導体層の一部を除去するので、この時同時に溝部を設けておくことが好ましい。

#### 【0037】

図1は実施例1で作製した本発明による発光素子用のウェハの平面を示した模式図である。10は個々の発光素子であり、20は分離帯域である。30は負極形成面である。図2はその断面を示した模式図である。1は基板、2はn型層、3は発光層、4はp型層、5は正極である。分離帯域の半導体はn型層が露出するまで除去されて溝部40を形成している。50は割溝である。

#### 【0038】

溝部の幅は通常分離帯域の幅と等しいが、分離帯域の幅よりも小さくすることもできる。しかし、割溝の幅よりも大きくしておかなければならない。

#### 【0039】

溝部の深さは、基板表面に上述の厚さの半導体層を残しておけば、別に制限されずどのような深さでもよい。半導体層の厚さによって異なるが、一般に $1\sim 10\mu\text{m}$ 程度である。溝部の深さをn型層が露出する深さとして、エッチングにより負極形成面を露出させる際に、同時に溝部を形成することが製造工程を簡略化できて好ましい。

#### 【0040】

溝部の断面形状は、矩形、U字状およびV字状等どのような形状でもよいが、底面に割溝を形成するには矩形が好ましい。

#### 【0041】

溝部の形成には、エッチング法、ダイシング法、レーザー法およびスクライブ法など周知の手法を何ら制限なく用いることができる。特に、ウェットエッチングおよびドライエッチングなどのエッチング方法を用いることが好ましい。なぜならエッチングが化合物半導体層の表面および側面を傷めにくいからである。

#### 【0042】

ドライエッチングであれば、例えば、反応性イオンエッチング、イオンミリング、集束ビームエッチングおよびECREッチングなどの手法を用いることができ、ウェットエッチングであれば、例えば硫酸とリン酸の混酸を用いることができる。但し、エッチングを行う前に、化合物半導体表面に、所望のチップ形状となるように、所定のマスクを形成することはいうまでもない。

#### 【0043】

溝部は基板上に化合物半導体層が残るように形成しなければならない。上述した如く、少なくとも $5\mu\text{m}$ の厚さで残すことが好ましい。半導体素子が発光素子の場合、化合物半導体層はn型半導体層、発光層およびp型半導体層から構成されるが、その化合物半導体層の少なくとも一部が基板上に存在している。

#### 【0044】

10

20

30

40

50

割溝の形成は、この化合物半導体層の上からレーザーを照射して行なう。化合物半導体は基板よりもレーザーを吸収し易いので、化合物半導体が存在せずに基板が露出している場合に比較して、基板を含めて割溝形成部の温度が高温になり、割溝の加工スピードが速くなる。

【0045】

割溝の幅は分離帯域内に収まれば別に制限されない。深さは基板表面から6  $\mu\text{m}$ 以上であることが好ましい。これより浅いと、切断面が斜めに割れるため、不良チップ生成の原因となる。10  $\mu\text{m}$ 以上あることがさらに好ましく、20  $\mu\text{m}$ 以上あれば特に好ましい。

【0046】

割溝の断面形状は矩形、U字状およびV字状等どのような形状でもよいが、好ましくはV字状またはU字状にすると良い。V字状が特に好ましい。なぜならば、チップ状に分割する際、V字状の最先端付近からクラックが発生するので、不良率が低下する。割溝の断面形状は、ビーム径および焦点位置等のレーザー光学系の制御によりコントロール可能である。

【0047】

割溝は基板の表面(半導体側)のみならず背面にも併せて形成することができる。表面の割溝と背面の割溝間で確実に切断され、不良率が低下する。また、背面にも形成する場合、背面の割溝と表面の割溝の中心線をずらしておくと、発光素子の側面が垂直ではなく斜めになるので、光の取り出し効率を向上させることができる。

【0048】

本発明では、割溝の形成にレーザー法を用いるが、レーザー加工では割溝を所望の深さまで形成することでき、また、エッチング法に比べて迅速に割溝を形成することができる。さらに、スクライプ法やダイシング法に比べて、ブレードやダイヤモンド針の消耗および劣化による加工精度のバラツキがなく、また、それらの刃先の交換などに発生するコストを低減することができる。

【0049】

また、レーザー法で形成した割溝の側面を微分干渉系光学顕微鏡で観察すると、側面に凹凸があり、光の取り出し効率がよくなる。さらに、格子状割溝の交点、即ち、チップの角部において深さが深くなり、チップの分割が確実になる。

【0050】

本発明に用いることができるレーザー加工機としては、半導体ウェハーを各チップに分離可能な割溝を形成できるものであればどのようなタイプでも良い。具体的にはCO<sub>2</sub>レーザー、YAGレーザー、エキシマ・レーザーおよびパルスレーザーなどを用いることができる。なかでもパルスレーザーが好ましい。

【0051】

レーザーの波長は355 nm、266 nmなどを用いることができ、さらに短い波長でもよい。周波数は1~100000 Hzが好ましく、30000~70000 Hzがさらに好ましい。出力は割溝の幅および深さによって異なるが、所望の割溝を得るに必要な最小限の出力であることが好ましい。化合物半導体はレーザーの吸収効率がよいので、低出力での加工が可能となる。余分なレーザー出力は基板や化合物半導体に熱損傷を与えるので、通常2 W以下が好ましく、1 W以下がさらに好ましい。

【0052】

また、照射するレーザービームのスポット形状は円形よりも楕円形の方が好ましい。特に、楕円形状は加工方向に細長く調整する方が良い。これは円形よりもきれいな切断面が得られ、かつ加工スピードも向上させることが可能となる。楕円の幅は10  $\mu\text{m}$ 以下が好ましく、さらには5  $\mu\text{m}$ 以下が好ましい。ビームの長さは10  $\mu\text{m}$ 以上が好ましく、さらには50  $\mu\text{m}$ 以上が好ましい。

【0053】

さらに、レーザー加工部にガスを吹き付けることによって、化合物半導体層の加工部周辺が冷却され、化合物半導体層の熱損傷を低減できる。さらには、加工で発生した溶融物

10

20

30

40

50

が割溝側面に付着せず、ガス流によって吹き飛ばされるため、割溝側面からの外光取り出し量を改善できる。加工部に吹き付けるガスとしては、酸素、窒素、ヘリウム、アルゴン、水素などを何ら制限無く用いることができる。特に冷却効果の高いヘリウム、水素、窒素などが挙げられるが、好ましくは安価な窒素である。ガスの吹き付けは、先端のノズル径が細いほど好ましい。ノズル径が細いほど、局所的な吹き付けが可能となり、ガス流速を早くすることができる。

【0054】

レーザー加工機によって照射されるレーザーは、レンズなどの光学系によって所望の位置に焦点位置を調整させることができる。焦点は半導体層の近傍、特に表面に合わせることを好ましい。

10

【0055】

また、レーザー法で割溝を形成する場合、他法に比べ汚れの飛散が特に激しく、割溝形成時に半導体ウェハの表面および背面（背面にも割溝を設ける場合）に付着する。汚れは、電子顕微鏡（FE-SEM）でEDX分析した結果、化合物半導体および基板の成分であるAl、O、C、Cl、Siなどの少なくとも一つの元素を有する成分であった。

【0056】

汚れが付着すると光の取り出し効率が低下するので、割溝形成前に割溝形成面を保護膜で被覆し、割溝形成後保護膜と共に付着した汚れを除去することが好ましい。溝部を形成する場合は溝部形成後に保護膜を設ける。

【0057】

20

保護膜としては、レジスト、透明樹脂、ガラス、金属および絶縁膜などを何ら制限なく用いることができる。例えば、レジストとしてはフォトリソグラフィーで用いられる水溶性のレジストなどが挙げられる。透明樹脂としてはアクリル樹脂、ポリエステル、ポリイミド、塩ビおよびシリコン樹脂などが挙げられる。金属保護膜としてはニッケルおよびチタンなどが挙げられ、絶縁膜としては酸化珪素および窒化珪素などが挙げられる。これらの保護膜は、塗布法、蒸着法およびスパッタリング法など周知の手段により形成することができる。

【0058】

保護膜の厚さは、割溝形成時に損傷しない程度の強度があればよく、その下限は0.001  $\mu\text{m}$ 以上が好ましく、さらに好ましくは0.01  $\mu\text{m}$ 以上である。また、あまり厚すぎると、例えばレーザー法を用いて割溝を形成する場合、保護膜がレーザー光を吸収して剥がれる場合がある。従って、厚さの上限は5  $\mu\text{m}$ 以下が好ましく、さらに好ましくは3  $\mu\text{m}$ 以下、特に好ましくは1  $\mu\text{m}$ 以下である。

30

【0059】

割溝形成後、表面に付着した汚れと共に保護膜を除去する。除去方法は特に限定されずどのような方法でもよい。超音波、ジェット水流、シャワー、浸漬、エッチング、スクラブ洗浄など保護膜が完全に除去できれば何ら制限なく用いることができる。

【0060】

水溶性のレジストは、スピンコーターで半導体ウェハの表面全体に均一な膜厚の保護膜を形成することができ、割溝を形成後、簡単に水洗浄で除去することができるので好ましい。または、保護膜にフォトレジストを用いた場合、割溝形成後に燐酸、硫酸、塩酸などに浸漬し、割溝周辺部の汚れをウェットエッチングで選択的に除去し、その後アセトンなどの有機溶剤でウェハ表面のフォトレジストを完全に除去することが好ましい。

40

【0061】

絶縁膜を保護膜として使用した場合、除去する際に溝部の保護膜を残しておく、正極および負極間のリーク防止になるので好ましい。この場合、透明な絶縁膜を用いることが好ましい。このように部分的に除去する場合は、エッチングマスクを用いて選択的にエッチングすればよい。

【実施例】

【0062】

50



以下に実施例により本発明をさらに詳細に説明するが、本発明はこれらの実施例にのみ限定されるものではない。

【0063】

(実施例1)

窒化ガリウム系化合物半導体からなる青色発光素子を以下のとおり作製した。

サファイア基板上にAlNからなるバッファ層を介してアンドープGaNからなる厚さ2 μmの下地層、Siドープ(濃度 $1 \times 10^{19} / \text{cm}^3$ ) GaNからなる厚さ2 μmのnコンタクト層、Siドープ(濃度 $1 \times 10^{18} / \text{cm}^3$ ) In<sub>0.1</sub>Ga<sub>0.9</sub>Nからなる厚さ12.5 nmのnクラッド層、GaNからなる厚さ16 nmの障壁層とIn<sub>0.2</sub>Ga<sub>0.8</sub>Nからなる厚さ2.5 nmの井戸層を交互に5回積層させた後、最後に障壁層を設けた多重量子井戸構造の発光層、Mgドープ(濃度 $1 \times 10^{20} / \text{cm}^3$ ) Al<sub>0.07</sub>Ga<sub>0.93</sub>Nからなる厚さ2.5 nmのpクラッド層およびMgドープ(濃度 $8 \times 10^{19} / \text{cm}^3$ ) GaNからなる厚さ0.15 μmのpコンタクト層を順次積層して化合物半導体積層物とした。

10

【0064】

この化合物半導体積層物のpコンタクト層上の所定の位置に公知のフォトリソグラフィ技術およびリフトオフ技術を用いて、pコンタクト層側から順にAuおよびNiOを積層した構造を持つ透光性の正極を形成した。続いて、公知のフォトリソグラフィ技術を用い、半導体側からTi/Al/Ti/Au層構造よりなる正極ボンディング用パッドを形成した。

【0065】

20

上記の方法により作製した透光性正極の波長470 nmの光における透過率は60%であった。なお、透過率は、上記と同じ透光性正極を透過率測定用の大きさに形成したもので測定した。

【0066】

次に、図1に示したようなピッチが350 μm、幅が20 μmの分離帯域を公知のフォトリソグラフィ技術および反応性イオンエッチング技術により深さが1 μmになるようにエッチングして、溝部を形成した。同時に、図1に示したように、分離帯域に臨む位置で、半円状にエッチングし、nコンタクト層を露出させ、負極形成面(30)としている。続いて、この負極形成面にTi/Au二層構造の負極を当業者周知の方法で形成した。

【0067】

30

その後、半導体ウェハーの半導体層側の表面に水溶性のレジストをスピンコーターで表面全体に均一に塗布し、乾燥させて厚さ0.2 μmの保護膜を形成した。

【0068】

次に半導体ウェハーのサファイア基板側にUVテープを貼りつけた後、パルスレーザー加工機のステージ上に半導体ウェハーを真空チャックで固定した。ステージはX軸(左右)およびY軸(前後)方向に移動することができ、回転可能な構造となっている。固定後、レーザーの焦点が溝部の半導体表面に結ばれるようにレーザー光学系を調整し、サファイア基板のX軸方向に350 μmピッチ、幅5 μm、基板表面からの深さ20 μm、断面形状がV字状の割溝を溝部の底面に形成した。レーザーの波長は266 nm、周波数は50 kHz、出力は1.6 Wであった。この条件下、加工スピード70 mm/秒で良好な割溝が形成できた。さらに、ステージを90°回転させ、Y軸方向に同様にして割溝を形成した。割溝形成後、真空チャックを解放し、ウェハーをステージから剥ぎ取った。

40

【0069】

次に、半導体ウェハーを洗浄機のステージに設置し、半導体ウェハーを回転させつつ、半導体層側の表面にシャワー水を流すことによって、形成した保護膜を除去した。最後は、高回転数で回転させ、シャワー水を吹き飛ばして乾燥させた。

【0070】

以上のようにして得られた化合物半導体発光素子ウェハーのサファイア基板背面側をラッピングおよびポリッシングすることで、厚さが85 μmとなるように薄板化した。基板背面のRaは0.005 μmであった。

50

## 【 0 0 7 1 】

得られた化合物半導体発光素子ウェハーの表面には目視検査で汚れは全く観察されなかった。このウェハーをサファイア基板側から押し割って分離することにより、 $350\mu\text{m}$ 角のチップを多数得た。外形不良の無いものを取り出したところ、歩留まりは90%であった。さらに耐電圧特性不良なものを除去したところ、歩留まりは86%であった。

## 【 0 0 7 2 】

ベアチップマウントした状態の積分球測定において、この発光素子は電流20mAで5.1mWの発光出力を示した。

## 【 0 0 7 3 】

(比較例1)

半導体エッチングによる分離帯域に溝部を形成する工程を、負極形成面および分離帯域をnコンタクト層まで露出させる第一段階、さらに分離帯域をサファイア基板面まで露出させて溝部とする第二段階の2段階で行なった以外は、実施例1と同様にチップ状の化合物半導体発光素子を作製した。その結果、得られた発光素子は実施例1と同等の品質であったが、割溝の深さを $20\mu\text{m}$ にするためには加工スピードは $40\text{mm}/\text{秒}$ となり、1時間あたりの加工枚数が約40%低下した。さらに、サファイア基板を露出させるためのエッチング工程に約4時間費やした。

## 【 0 0 7 4 】

(実施例2)

化合物半導体積層物におけるアンドープGaNからなる下地層の厚さを $8\mu\text{m}$ としたことを除いて、実施例1と同様に窒化ガリウム系化合物半導体からなる青色発光素子を作製した。基板面からの深さ $20\mu\text{m}$ の割溝が加工スピード $70\text{mm}/\text{秒}$ で良好に形成できた。実施例1と同等の品質の発光素子が同等の歩留まりで得られた。

## 【 0 0 7 5 】

本実施例において、基板の薄板化を割溝形成工程の前に行なったところ、基板に反りが発生し、レーザー焦点を半導体表面に安定して設定できず、化合物半導体層に熱損傷部が発生した。さらに個々のチップに押し割る際に、クラックの発生が見られ、最終的に歩留まりは70%であった。薄板化の際に、基板背面のRaを $0.015\mu\text{m}$ にしたところ、基板の反りが減少し、実施例1と同等の品質の発光素子が同等の歩留まりで得られた。

## 【 0 0 7 6 】

なお、化合物半導体層の厚さが薄い実施例1においては、基板の薄板化を割溝形成工程の前に行なっても、基板に反りは見られず、得られた発光素子の品質および歩留まりに影響はなかった。

## 【産業上の利用可能性】

## 【 0 0 7 7 】

本発明の製造方法によって、化合物半導体素子ウェハーの加工スピードが大幅に改良されるので、化合物半導体素子の製造における産業上の利用価値は極めて大きい。

## 【図面の簡単な説明】

## 【 0 0 7 8 】

【図1】実施例1で作製した本発明のウェハーの平面を示した模式図である。

【図2】実施例1で作製した本発明のウェハーの断面を示した模式図である。

## 【符号の説明】

## 【 0 0 7 9 】

- 1      基板
- 2      n型半導体層
- 3      発光層
- 4      p型半導体層
- 5      正極
- 10     発光素子
- 20     分離帯域

10

20

30

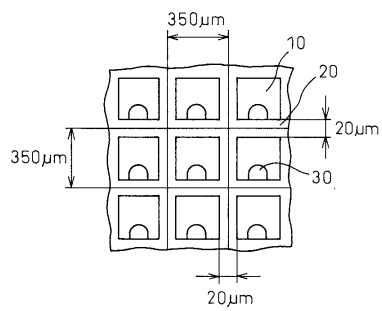
40

50

- 3 0 負極形成面
- 4 0 溝部
- 5 0 割溝

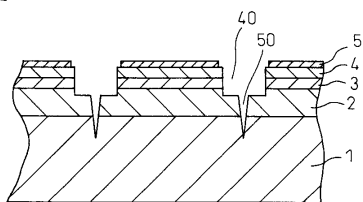
【図 1】

図 1



【図 2】

図 2



---

フロントページの続き

(51)Int.Cl. F I  
B 2 3 K 101/40 (2006.01) H 0 1 L 33/00 1 8 6  
B 2 3 K 101:40

(72)発明者 楠木 克輝  
千葉県市原市八幡海岸通5 - 1 昭和電工株式会社内

審査官 岩瀬 昌治

(56)参考文献 特開平10 - 034363 (JP, A)  
特開2004 - 165227 (JP, A)  
特開2004 - 031526 (JP, A)  
特開2004 - 158872 (JP, A)  
特開2001 - 203176 (JP, A)  
特開2005 - 244198 (JP, A)  
特開平05 - 343742 (JP, A)  
特開2003 - 338638 (JP, A)

(58)調査した分野(Int.Cl., DB名)  
H 0 1 L 2 1 / 3 0 1  
B 2 3 K 2 6 / 0 0  
B 2 3 K 2 6 / 0 7 3  
B 2 3 K 2 6 / 1 4  
H 0 1 L 3 3 / 3 2  
B 2 3 K 1 0 1 / 4 0