



(12) 发明专利申请

(10) 申请公布号 CN 101855831 A

(43) 申请公布日 2010. 10. 06

(21) 申请号 200880115573. 1

代理人 刘国伟

(22) 申请日 2008. 11. 12

(51) Int. Cl.

(30) 优先权数据

H03L 7/089 (2006. 01)

60/987, 678 2007. 11. 13 US

11/953, 575 2007. 12. 10 US

(85) PCT申请进入国家阶段日

2010. 05. 11

(86) PCT申请的申请数据

PCT/US2008/083261 2008. 11. 12

(87) PCT申请的公布数据

W02009/064801 EN 2009. 05. 22

(71) 申请人 高通股份有限公司

地址 美国加利福尼亚州

(72) 发明人 王沈 李桑奥 杨炯锡

(74) 专利代理机构 北京律盟知识产权代理有限公司
责任公司 11287

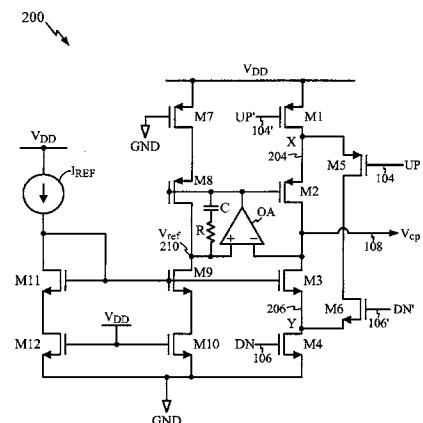
权利要求书 4 页 说明书 6 页 附图 5 页

(54) 发明名称

快速切换低噪声电荷泵

(57) 摘要

在本发明的一个实施例中，揭示一种用于电荷泵的方法。所述方法包含：加偏压于多个晶体管；切换一对主晶体管开关以经由所述经偏压晶体管在输出端子上施加净电荷或移除所述输出端子上的净电荷；以及当所述主晶体管开关断开时，接通辅助晶体管开关。所述辅助晶体管开关在接通时在所述主晶体管开关与所述经偏压晶体管之间提供到达节点的辅助均衡路径。所述辅助均衡路径均衡中间节点之间的电压，以快速断开所述经偏压晶体管，并减少所述电荷泵的所述输出端子上的噪声。



1. 一种电荷泵，其包括：

运算放大器，其具有负反馈回路、耦合到参考电压的正输入端子，以及耦合到电荷泵输出端子的负输入端子；

第一主切换晶体管，其耦合在正电源与第一中间节点之间，其中控制端子耦合到第一经反相控制信号；

第一经偏压晶体管，其耦合在所述第一中间节点与所述电荷泵输出端子之间，其中控制端子耦合到所述运算放大器的输出；

第二主切换晶体管，其耦合在接地与第二中间节点之间，其中控制端子耦合到第二控制信号；

第二经偏压晶体管，其耦合在所述第二中间节点与所述电荷泵输出端子之间，其中控制端子耦合到参考电流源；以及

第一辅助切换晶体管和第二辅助切换晶体管，其耦合在所述第一中间节点与所述第二中间节点之间，其中控制端子分别耦合到第一控制信号和第二经反相控制信号。

2. 根据权利要求 1 所述的电荷泵，其中：

当所述第一主切换晶体管和所述第二主切换晶体管分别被所述第一经反相控制信号和所述第二控制信号断开时，所述第一辅助切换晶体管和所述第二辅助切换晶体管在所述第一中间节点与所述第二中间节点之间提供均衡路径。

3. 根据权利要求 1 所述的电荷泵，其中：

所述第一主切换晶体管、所述第一辅助切换晶体管和所述第一经偏压晶体管为 P 沟道场效应晶体管；且

所述第二主切换晶体管、所述第二辅助切换晶体管和所述第二经偏压晶体管为 N 沟道场效应晶体管。

4. 根据权利要求 1 所述的电荷泵，其中：

所述第一主切换晶体管、所述第一经偏压晶体管、所述第二主切换晶体管和所述第二经偏压晶体管形成第一晶体管支线，且所述电荷泵进一步包含：

与所述第一晶体管支线并行的第二晶体管支线，所述第二晶体管支线包含：第一连续接通晶体管，其耦合在所述正电源与第三中间节点之间，其中控制端子耦合到接地；

第三经偏压晶体管，其耦合在所述第三中间节点与参考节点之间，其中控制端子耦合到所述运算放大器的所述输出；

第二连续接通晶体管，其耦合在所述接地与第四中间节点之间，其中控制端子耦合到所述正电源；以及

第四经偏压晶体管，其耦合在所述第四中间节点与所述参考节点之间，其中控制端子耦合到所述参考电流源。

5. 根据权利要求 4 所述的电荷泵，其中：

所述第一主切换晶体管、所述第一辅助切换晶体管、所述第一经偏压晶体管、所述第一连续接通晶体管和所述第三经偏压晶体管为 P 沟道场效应晶体管；且

所述第二主切换晶体管、所述第二辅助切换晶体管、所述第二经偏压晶体管、所述第二连续接通晶体管和所述第四经偏压晶体管为 N 沟道场效应晶体管。

6. 根据权利要求 4 所述的电荷泵，其进一步包括：

所述参考电流源，其耦合到所述正电源；

第三连续接通晶体管，其耦合在接地与第五中间节点之间，其中控制端子耦合到所述正电源；以及

二极管接法晶体管，其耦合在所述第五中间节点与所述参考电流源之间。

7. 一种用于电荷泵的方法，其包括：

加偏压于一对主晶体管开关之间的多个晶体管；

早于所述对主晶体管开关中的一者而接通另一主晶体管开关，以经由所述多个经偏压晶体管向输出端子添加净电荷或从输出端子减去净电荷；以及

当所述对主晶体管开关断开时，接通辅助晶体管开关，以在所述主晶体管开关与所述经偏压晶体管之间提供到达节点的辅助均衡路径，以均衡电荷且快速断开所述经偏压晶体管。

8. 根据权利要求 7 所述的方法，其进一步包括：

当所述对主晶体管开关接通时，断开所述辅助晶体管开关。

9. 根据权利要求 7 所述的方法，其进一步包括：

更改所述经偏压晶体管的偏压控制端子上的偏压控制电压。

10. 根据权利要求 7 所述的方法，其进一步包括：

将参考电压与所述输出端子上的电压进行比较；以及

更改所述经偏压晶体管的一对偏压控制端子上的偏压控制电压。

11. 根据权利要求 7 所述的方法，其进一步包括：

大体上同时接通且大体上同时切断所述对主晶体管开关，以不向所述输出端子添加净电荷且不从所述输出端子减去净电荷。

12. 一种电荷泵，其包括：

输出晶体管支线，其具有在正电源与接地之间串行耦合在一起的第一多个晶体管，所述输出晶体管支线包含耦合到所述正电源的第一主切换晶体管以及耦合到所述接地的第二主切换晶体管，以周期性地对所述输出晶体管支线的电荷泵输出端子进行充电；

第一辅助切换晶体管和第二辅助切换晶体管，其在所述输出晶体管支线的第一中间节点与第二中间节点之间串行耦合在一起；且

其中，当所述第一主切换晶体管和所述第二主切换晶体管断开时，所述第一辅助切换晶体管和所述第二辅助切换晶体管接通，以在所述第一中间节点与所述第二中间节点之间提供均衡路径。

13. 根据权利要求 12 所述的电荷泵，其进一步包括：

并行晶体管支线，其具有在所述正电源与所述接地之间串行耦合在一起的第二多个晶体管，所述第二多个晶体管与所述第一多个晶体管类似地按比例缩放；以及

一个或一个以上偏压电路，其耦合到所述输出晶体管支线和所述并行晶体管支线，所述一个或一个以上偏压电路用以加偏压于所述第一多个晶体管和所述第二多个晶体管中的一个或一个以上晶体管的控制端子。

14. 根据权利要求 12 所述的电荷泵，其中

第一经偏压晶体管耦合在所述电荷泵输出端子与所述第一主切换晶体管之间，且

第二经偏压晶体管耦合在所述电荷泵输出端子与所述第二主切换晶体管之间。

15. 根据权利要求 14 所述的电荷泵，其中

所述第一辅助切换晶体管和所述第二辅助切换晶体管在所述第一中间节点与所述第二中间节点之间提供均衡路径，以更快速地断开所述第一经偏压晶体管和所述第二经偏压晶体管，并减少所述电荷泵输出端子上的噪声。

16. 一种电路，其包括：

压控振荡器，其用以响应于直流控制电压而产生具可变频率的输出时钟信号；

分频器，其耦合到所述压控振荡器以接收所述输出时钟信号，所述分频器用以对所述输出时钟信号中的若干时钟周期进行细分，且偏移所述输出时钟信号的相位以更好地与参考时钟信号的相位匹配，以产生分频输出信号；

相位频率检测器，其耦合到所述分频器以接收所述分频输出信号，所述相位频率检测器用以将所述参考时钟信号的所述相位和频率与所述分频输出信号的相位和频率进行比较以产生频率控制信号，以增加或降低所述压控振荡器所产生的所述输出时钟信号的所述频率；以及

电荷泵，其耦合在所述压控振荡器与所述相位频率检测器之间以接收所述频率控制信号，所述电荷泵用以响应于所述频率控制信号而产生耦合到所述压控振荡器中的输出控制电压，所述电荷泵具有第一辅助切换晶体管和第二辅助切换晶体管，其在输出晶体管支线中的多个串行耦合晶体管的第一中间节点与第二中间节点之间串行耦合在一起，所述第一辅助切换晶体管和所述第二辅助切换晶体管用以周期性地接通以在所述第一中间节点与所述第二中间节点之间提供均衡路径，以减少所述电荷泵的输出中的噪声。

17. 根据权利要求 16 所述的电路，其进一步包括：

低通滤波器，其耦合在所述电荷泵与所述压控振荡器之间，所述低通滤波器用以在所述电荷泵所产生的所述输出控制电压耦合到所述压控振荡器中之前大体上滤出所述输出控制电压中不合需要的交流分量。

18. 根据权利要求 16 所述的电路，其中：

所述电路为无线电系统的频率合成器。

19. 根据权利要求 16 所述的电路，其中：

所述电荷泵的所述输出支线包含：

第一主切换晶体管，其耦合到正电源，

第二主切换晶体管，其耦合到接地，

第一经偏压晶体管，其耦合在电荷泵输出端子与所述第一主切换晶体管之间，

第二经偏压晶体管，其耦合在所述电荷泵输出端子与所述第二主切换晶体管之间，且

其中所述第一主切换晶体管和所述第二主切换晶体管用以周期性地对所述输出晶体管支线的所述电荷泵输出端子进行充电。

20. 一种电荷泵，其包括：

用于加偏压于一对主晶体管开关之间的多个晶体管的装置；

用于早于所述对主晶体管开关中的一者而接通另一主晶体管开关以经由所述多个经偏压晶体管向输出端子添加净电荷或从输出端子减去净电荷的装置；以及

用于在所述对主晶体管开关断开时接通辅助晶体管开关以在所述主晶体管开关与所述经偏压晶体管之间提供到达节点的辅助均衡路径以均衡电荷且快速断开所述经偏压晶

体管的装置。

21. 根据权利要求 20 所述的电荷泵, 其进一步包括 :

用于在所述对主晶体管开关接通时断开所述辅助晶体管开关的装置。

22. 根据权利要求 20 所述的电荷泵, 其进一步包括 :

用于更改所述经偏压晶体管的偏压控制端子上的偏压控制电压的装置。

23. 根据权利要求 20 所述的电荷泵, 其进一步包括 :

用于将参考电压与所述输出端子上的电压进行比较的装置 ; 以及

用于更改所述经偏压晶体管的一对偏压控制端子上的偏压控制电压的装置。

24. 根据权利要求 20 所述的电荷泵, 其进一步包括 :

用于大体上同时接通所述对主晶体管开关且用于大体上同时切断所述对主晶体管开关以既不向所述输出端子添加净电荷也不从所述输出端子减去净电荷的装置。

快速切换低噪声电荷泵

[0001] 优先权

[0002] 本申请案主张 2007 年 11 月 13 日申请的标题为“快速切换低噪声电荷泵 (FAST-SWITCHING LOW-NOISE CHARGE PUMP)”的第 60/987,678 号美国临时申请案的权益，此申请案的整个揭示内容被视为本申请案的揭示内容的一部分。

技术领域

[0003] 本发明的实施例涉及电荷泵、压控振荡器、锁相回路和频率合成器。

背景技术

[0004] 电荷泵被用作许多较大电路或系统中的积木式部件 (building block) 或子电路。一些电路或系统可能或多或少对由电荷泵产生的噪声敏感。在对噪声较敏感的那些系统中，需要减少原本由电荷泵产生的噪声。即，较低噪声电荷泵可改进电路或系统（电荷泵是所述电路或系统的一部分）的性能。

发明内容

[0005] 本发明的实施例由所附权利要求书概括。

附图说明

[0006] 图 1 是图 2 中的电荷泵可用于其中的锁相回路 (PLL) 的功能框图。

[0007] 图 2 是包含辅助开关以减少噪声的电荷泵的示意图。

[0008] 图 3A 是说明不具有辅助开关的电荷泵的瞬态波形的图。

[0009] 图 3B 是说明具有辅助开关的电荷泵的瞬态波形的图。

[0010] 图 4 是用以对具有辅助开关与不具有辅助开关的电荷泵的输出噪声进行比较的波形图。

[0011] 图 5 是图 2 中的电荷泵可用于其中的无线电系统的功能框图。

具体实施方式

[0012] 在本发明实施例的以下详细描述中，陈述大量具体细节以便提供全面理解。然而，本发明的实施例可在无这些具体细节的情况下实践。在其它例子中，未详细描述众所周知的方法、程序、组件和电路，以免不必要的模糊本发明实施例的方面。

[0013] 电荷泵电路通常被用作压控振荡器 (VCO)、锁相回路 (PLL) 或频率合成器中的积木式部件。

[0014] 现在参看图 1，说明锁相回路 (PLL) 100 的功能框图。PLL 100 包含如图 1 所示耦合在一起的相位频率检测器 102、电荷泵 110、低通滤波器 112、压控振荡器 (VCO) 114 和分频器 118。

[0015] 出于比较的目的，参考时钟 Vref 101 作为来自分频器 118 的分频器输出 FDO 119

耦合到相位频率检测器 102。相位频率检测器 102 产生上升脉冲信号 UP 104 和下降脉冲信号 DN 106。上升脉冲信号 UP 104 与下降脉冲信号 DN 106 之间的脉冲持续时间差异表示在参考时钟 Vref 101 与来自分频器 118 的输出信号之间检测到的相位差。上升脉冲信号 UP 104、下降脉冲信号 DN 106 以及其相应的补充物 UP'、DN' 耦合到电荷泵 110 中,且可在本文中统称为频率控制信号。

[0016] 受上升脉冲信号 104、下降脉冲信号 106 及其补充物驱动,电荷泵 110 将电流供应到低通滤波器 112 中或从低通滤波器 112 吸收电流,以在电荷泵 110 的输出 Vcp 108 处产生控制电压信号。电荷泵 110 的电荷泵输出信号 Vcp 108 含有 DC 分量,其与参考时钟 Vref 与分频器 118 的分频器输出 FDO 119 之间的相位差成比例。将本文中进一步揭示的电荷泵(见图 2 的电荷泵 200)的实施例用作 PLL 100 中的电荷泵 110。电荷泵 110 的输出 Vcp 108 耦合到低通滤波器 112 中。

[0017] 低通滤波器 112 在将作为 DC 控制电压 Vcv 113 的经滤波的 Vcp 信号耦合到 VCO 114 中之前,将不合需要的 AC 分量从电荷泵 110 的输出信号 Vcp 大体上移除(滤出)。

[0018] 根据 VCO 114 的 DC 控制电压 Vcv 113, VCO 114 产生具可变频率的输出时钟信号 Vo 120。较高的 DC 控制电压 Vcv 113 可增加输出时钟信号 Vo 120 的频率,而较低的控制电压可降低所述频率。或者,较低的 DC 控制电压 Vcv 113 可增加输出时钟信号 Vo 120 的频率,而较高的控制电压可降低所述频率。输出时钟信号 Vo 120 耦合到在 PLL 100 的反馈路径中的分频器 118。

[0019] 分频器 118 对输出时钟信号 Vo 120 中的若干时钟周期进行分频,且偏移输出时钟信号 Vo 120 的相位以更好地与参考时钟信号 Vref 101 的相位匹配。当参考时钟信号 Vref 101 和分频器输出信号 FDO 119 在相位和频率上被锁在一起时,PLL 100 处于锁定状态。

[0020] 在锁相回路中,带内相位噪声在很大程度上是通过具有非理想电荷泵来确定。已观测到,来自电荷泵的显著噪声贡献是归因于电荷泵的输出级中的输出晶体管的长切断时间。即,电荷泵噪声与输出晶体管的切换时间成比例。因此,对于低带内相位噪声锁相回路来说,需要具有快速切换能力的电荷泵。

[0021] 现在参看图 2,说明电荷泵电路 200 的示意图。电荷泵电路 200 包含如图所示在正电源端子 VDD 与接地端子 GND 之间耦合在一起的 P 沟道场效应晶体管(PFET)M1 到 M2、M5、M7 到 M8;N 沟道场效应晶体管(NFET)M3 到 M4、M6、M9 到 M10、M11 到 M12;参考电流源 Iref;电阻器 R;电容器 C;以及运算放大器 OA。NFET 和 PFET 中的每一者具有栅极(控制)、源极和漏极端子。

[0022] 晶体管 M1 到 M4 形成电荷泵的输出晶体管支线,而晶体管 M7 到 M10 形成电荷泵的与输出晶体管支线并行的另一晶体管支线(并行晶体管支线)。具有反馈回路中串行耦合的电阻器 R 和电容器 C 的运算放大器 OA 在输出晶体管支线与并行晶体管支线之间起作用,以加偏压于晶体管 M2 和 M8。电流源 Iref 以及晶体管 M11 和 M12 向晶体管 M3 和 M9 提供偏压。

[0023] 晶体管 M1 到 M4 分别与晶体管 M7 到 M10 成对,每对之间的比例因子是相同的。比例因子是成对晶体管之间的晶体管纵横比的比率。给定晶体管的晶体管纵横比是通过将其晶体管宽度除以其晶体管长度来确定的。当晶体管 M4 接通时,晶体管 M3 和 M9 为晶体管电

流镜对,但可具有不同纵横比。当晶体管 M1 接通时,晶体管 M2 和 M8 也为晶体管电流镜对,但可具有不同纵横比。

[0024] 晶体管 M10 和 M12 使其栅极连结到电源端子 Vdd,且晶体管 M7 使其栅极连结到接地端子 GND,使得所述晶体管可始终接通。晶体管 M7、M10 和 M12 在本文中可被称作恒定接通晶体管 (constantly on transistor)。晶体管 M11、M9 和 M3 是电流镜晶体管,且使其栅极耦合到同一节点。晶体管 M9 和 M11 通常是接通的,以在 MOSFET 的饱和区域中操作。晶体管 M3 响应于晶体管 M4 接通和切断而切换到饱和中和切换出饱和。当晶体管 M4 切断时,由于减小的栅极到源极电压,晶体管 M3 退出饱和,且理想上还被断开。晶体管 M11 使其栅极端子耦合到其漏极端子。晶体管 M11 在本文中可被称作二极管接法晶体管 (diode-connected transistor)。施加到晶体管 M3 和 M9 的栅极的电压是相同的以设法对其加偏压以使其接通,但晶体管 M3 的栅极到源极电压可变化。假定晶体管 M4 由为高的 DN 106 接通,晶体管 M3、M9 和 M11 可具有相同的栅极到源极电压。如果是这样的话,那么每一支线中的电流可由成对晶体管之间的比例因子、成对晶体管的纵横比 (由 W/L 界定) 以及由参考电流源 Iref 供应的电流的电平确立。与晶体管 M3、M9 以及 M4、M10 分别相比,晶体管 M11 和 M12 的纵横比可相对较小。这可减少流经晶体管 M11 到 M12 的参考电流 Iref 的量以及电荷泵的功率消耗。晶体管 M3 和 M9 在电荷泵的每一支线中提供压控电流源。因此,晶体管 M3 和 M9 在本文中可被称作压控电流源晶体管,或简称为经偏压晶体管。

[0025] 参考电流源 Iref 结合晶体管 M7 到 M12 形成偏压电路,以在晶体管 M8 与 M9 之间的连接节点 210 处产生参考电压 Vref 210。在运算放大器 OA 及其反馈的协助下,参考电压 Vref210 跟踪电荷泵输出 Vcp 108 处的电荷泵输出电压。参考电压 Vref210 保证:当晶体管 M1 接通时从 Vdd 经由晶体管 M1 和 M2 供应到电荷泵输出 Vcp 108 的升电流大体上与当晶体管 M4 接通时经由晶体管 M3 和 M4 从电荷泵输出 Vcp 108 拉到接地的降电流匹配。

[0026] 运算放大器 OA 使其正输入端子耦合到 Vref 节点 210,且使其负输入端子耦合到电荷泵输出节点 Vcp 108。运算放大器 OA 的输出端子耦合到匹配的晶体管 M2 和 M8 的栅极端子。晶体管 M2 和 M8 的栅极由运算放大器 OA 的电压输出同等地加偏压。

[0027] 电阻器 R 和电容器 C 在运算放大器 OA 的正输入端子与输出端子之间串行耦合在一起,以形成负反馈回路。负反馈回路中的运算放大器 OA 以及电阻器 R 和电容器 C 形成另一偏压电路,其用于加偏压于晶体管 M2 和 M8。在负反馈回路中使用运算放大器 OA 是为了实现输出晶体管支线中的经由晶体管 M1 到 M2 的升电流源与经由晶体管 M3 到 M4 的降电流源之间的良好匹配。

[0028] 运算放大器 OA 产生用于晶体管 M2 和 M8 的偏压栅极电压,其可变化以维持所述晶体管接通。晶体管 M2 和 M8 在本文中可被称为电流镜,或简称为经偏压晶体管。

[0029] 通常, Vref 与 Vcp 的电压电平是相似的,且耦合到运算放大器 OA。然而,如果电荷泵输出 Vcp 108 处的电压变低,那么运算放大器 OA 设法通过稍稍增加输出电压来做出补偿,使得参考电压 Vref210 接近于电荷泵输出 Vcp 108 处的电压。相反地,如果电荷泵输出 Vcp 108 处的电压变高,那么运算放大器 OA 也设法通过稍稍减小输出电压来做出补偿,使得参考电压 Vref210 接近于电荷泵输出 Vcp 108 处的电压。

[0030] 晶体管 M1 和 M4 使其栅极分别耦合到 UP' 信号 104' 和 DN 信号 106,使其源极端子分别耦合到电源端子 VDD 和接地端子 GND,且使其漏极端子分别耦合到中间节点 X 204 和

中间节点 Y 206(其分别耦合到晶体管 M2 和 M3 的源极)。晶体管 M1 和 M4 是电荷泵 200 中的主切换晶体管。当接通时,晶体管 M1 将来自电源 VDD 的电荷供应到节点 X204 中。当接通时,晶体管 M4 将来自节点 Y 206 的电荷排出到接地 GND 中。

[0031] 晶体管 M5 和 M6 是主切换晶体管 M1 和 M4 的辅助切换晶体管。晶体管 M5 和 M6 使其漏极端子耦合在一起、使其源极端子分别耦合到节点 X 204(晶体管 M1 的漏极)和节点 Y 206(晶体管 M4 的漏极),且使其栅极端子分别耦合到 UP 信号 104 和 DN' 信号 106'。当晶体管 M5 和 M6 接通时,节点 X 204 与 Y 206 之间形成辅助路径,以更快地断开晶体管 M2 和 M3。晶体管 M5 和 M6 还可被视为均衡晶体管,因为其在电荷泵 200 切换离开供应或耗散电荷泵输出 Vcp 108 上的电荷时均衡节点 X 与 Y 之间的电压。

[0032] 如果电荷泵 200 是 PLL 或频率合成器中的子电路,那么控制信号 UP 104、DN 106 及其相应的补充物 UP' 104'、DN' 106' 可由相位频率检测器产生。补充信号 UP' 104'、DN' 106' 在逻辑上分别与控制信号 UP 104、DN 106 反相。

[0033] 如果电荷泵输出 Vcp 108 上的电压将增加,那么 UP 104 脉冲信号的前沿比 DN 106 脉冲信号的前沿先产生,以在接通下拉晶体管 M4 之前接通上拉晶体管 M1。然而,UP 104 脉冲信号和 DN 106 脉冲信号两者的后沿大体上同时产生,使得晶体管 M1 和 M4 两者同时切断。因此,UP 104 脉冲信号比 DN 106 脉冲信号宽,使得电荷泵向电荷泵输出 Vcp 108 供应净电荷以增加电压输出。

[0034] 如果电荷泵输出 Vcp 108 上的电压将降低,那么 DN 106 脉冲信号的前沿比 UP 104 脉冲信号的前沿先产生,以在上拉晶体管 M2 之前接通下拉晶体管 M4。然而,UP 104 脉冲信号和 DN 106 脉冲信号两者的后沿大体上同时产生,使得晶体管 M1 和 M4 两者同时切断。因此,DN 脉冲信号 106 比 UP 脉冲信号 104 宽,使得电荷泵耗散来自电荷泵输出 Vcp 108 的净电荷以降低电压输出。

[0035] 如果电荷泵输出 Vcp 108 上的电压具有适当电平,那么可不产生 UP 104 或 DN 106 控制信号以进一步对电荷泵输出 Vcp 108 进行充电或放电。UP 104 和 DN 106 控制信号大体上类似地产生,使得主开关 M1 和 M4 两者大体上同时接通和切断。因此,UP 104 和 DN 109 脉冲信号具有相同的宽度,使得无净电荷耦合到电荷泵输出 Vcp 108 上或从电荷泵输出 Vcp 108 耦合出,以增加或减小电压输出,这有时被称作锁定状态。图 3A 和图 3B 中所说明的波形说明锁定状态,其中 UP 104 和 DN 109 脉冲信号大体上同时产生,且具有大体相同的脉冲宽度。

[0036] DN 脉冲信号 106 耦合到主切换晶体管 M4 的栅极。DN' 脉冲信号 106' 耦合到均衡切换晶体管 M6 的栅极。在 DN 脉冲信号期间,主切换晶体管 M4 接通,且均衡切换晶体管 M6 断开。在 DN 脉冲信号之后,主切换晶体管 M4 切断,且均衡切换晶体管 M6 接通。

[0037] UP' 脉冲信号 104' 耦合到主切换晶体管 M1 的栅极。UP 脉冲信号 104 耦合到均衡切换晶体管 M5 的栅极。在 UP' 脉冲信号期间,主切换晶体管 M1 接通,且均衡切换晶体管 M5 断开。在 UP' 脉冲信号之后,主切换晶体管 M1 切断,且均衡切换晶体管 M5 接通。

[0038] 当主切换晶体管 M1 和 M4 两者均接通时,辅助切换晶体管 M5 和 M6 两者均断开。在主切换晶体管 M1 和 M4 两者均接通的情况下,内部节点 X 204 经由晶体管 M1 快速向上充电到 Vdd,且内部节点 Y 206 经由晶体管 M4 快速向下放电到接地。

[0039] 当主切换晶体管 M1 和 M4 两者均断开时,辅助切换晶体管 M5 和 M6 两者均接通。在

辅助切换晶体管 M5 和 M6 两者均接通的情况下,在节点 X 204 与节点 Y 206 之间建立均衡路径。节点 Y 206 上缺乏电荷有助于使内部节点 X 204 快速放电,而内部节点 X 204 上的电荷有助于使内部节点 Y 206 快速充电。结果,晶体管 M2 和 M3 快速断开,且内部节点 X 204 和内部节点 Y 206 上的电压介于电源 Vdd 与接地之间。

[0040] 在无辅助切换晶体管 M5 到 M6 的情况下,当 UP' 104' 逻辑上为高且 DN 106 逻辑上为低时,晶体管 M2 和 M3 在内部节点 X 204 和内部节点 Y 206 达到适当的电压电平之前不断开。在无辅助切换晶体管 M5 到 M6 的情况下,由于当主切换晶体管 M1 和 M4 断开时内部节点 X 204 和内部节点 Y 206 所经历的高阻抗,切断晶体管 M2 和 M3 的时间显著长于接通晶体管 M2 和 M3 的时间。

[0041] 现在参看图 3A 到图 3B,分别在不具有和具有具相同装置大小且在相同条件(电源电压、温度和工艺拐点(process corner))下的电荷均衡晶体管 M5 和 M6 的情况下,说明输入信号 DN 106、UP' 104' 的瞬态波形以及电荷泵中的节点 X 204、Y 206 的模拟结果。

[0042] 如先前所提及,图 3A 和图 3B 所说明的波形说明锁定状态,其中 UP 104 和 DN 109 脉冲信号大体上同时产生,且具有大体相同的脉冲宽度。因此,图 3A 到图 3B 中分别说明的 DN 信号 106 和 UP' 信号的波形 106 和 104' 是相同的。UP' 脉冲 301 和 DN 脉冲 302 分别形成于波形 104' 和 106 中。图 3A 与图 3B 之间的模拟结果针对节点 X 204 与 Y 206 相异。在图 3A 中,波形 204A 和 206A 分别表示不具有均衡晶体管 M5 和 M6 的情况下节点 X 204 和 Y 206 的模拟结果。在图 3B 中,波形 204B 和 206B 分别表示在具有均衡晶体管 M5 和 M6 以及节点之间所添加的均衡路径的情况下节点 X 204 和 Y 206 的模拟结果。

[0043] 由于许多因素,节点 X 204 和 Y 206 处存在寄生电容,所述因素包含半导体衬底上的集成电路内的电荷泵的半导体制造。在图 3A 的波形 204A 和 206A 中,可看到节点 X 204 和 Y 206 上的寄生电容的效应以及缺乏用以放电或充电的任何额外辅助路径。在点 306A 处,节点 Y 206 的电压逐渐增加以克服完全放电的寄生电容而完全断开晶体管 M3。在点 304A 处,节点 X 204 的电压逐渐降低以克服完全充电的寄生电容而完全断开晶体管 M2。当辅助晶体管 M5 和 M6 接通时,节点 X 204 与 Y 206 之间形成均衡路径,使得所述节点分别得以快速放电和快速充电。

[0044] 当分别在点 304B 和 304A 处比较波形 204B 和 204A 时,可看到由于电压均衡晶体管 M5 和 M6 正接通以提供均衡路径,所以节点 X 204 被快速拉向接地,以快速切断晶体管 M2。在施加到晶体管 M1 的栅极的电压正增加以将其断开的同时快速减小节点 X 204 和晶体管 M1 的漏极上的电压会更快地关断晶体管 M2。

[0045] 当分别在点 306B 和 306A 处比较波形 206B 和 206A 时,可看到由于电压均衡晶体管 M5 和 M6 正接通以提供均衡路径,所以节点 Y 206 更快地被拉向正电源 Vdd,以快速切断晶体管 M3。在施加到晶体管 M4 的栅极的电压正减小以将其断开的同时快速增加节点 Y 206 和晶体管 M4 的漏极上的电压会更快地关断晶体管 M3。

[0046] 因此,在具有辅助切换晶体管 M5 和 M6 的情况下,切断晶体管 M2 和 M3 的时间减少。电荷泵所产生的噪声与输出端子上的充电周期的脉冲宽度成比例。预期较早切断晶体管 M2 和 M3 将减少电荷泵所产生的噪声。

[0047] 现在参看图 4,说明来源于模拟的噪声功率波形 400 和 401。波形 400 展示不具有辅助切换晶体管 M5 和 M6 的电荷泵的输出噪声功率。波形 401 展示具有辅助切换晶体管 M5

和 M6 的电荷泵的输出噪声功率,其比波形 400 的输出噪声功率减少。在具有辅助切换晶体管 M5 和 M6 的电荷泵 200 中,可实现大约三分贝 (3dB) 的噪声功率减小。因此,电荷泵电路 200 具有快速切换和低噪声的特征。电荷泵电路 200 可用于锁相回路或其它电路中。

[0048] 现在参看图 5,说明其中可使用本文中所述的电荷泵 200 的无线电系统 500。举例来说,所述无线电系统 500 可为移动蜂窝式电话。电荷泵 200 可用作锁相回路中的子电路以产生时钟信号,或提供频率合成器以提供可与一个或一个以上混频器一起使用以升频转换或降频转换射频电路中的 RF 信号的各种载波频率信号。

[0049] 无线电系统 500 包含耦合到天线 504 的射频 RF 电路 502。RF 电路 502 可包含耦合到天线 504 的 RF 发射器 506 和 RF 接收器 510 中的一者或两者。一个或一个以上电荷泵 200 可用于 RF 发射器 506 和 / 或 RF 接收器 510 中。电荷泵 200 可耦合到 RF 发射器 506 中的混频器 512。电荷泵 200 可耦合到 RF 接收器 510 中的混频器 514。

[0050] 尽管已描述并在附图中展示了某些示范性实施例,但将理解,由于所属领域的技术人员可想到各种其它修改,因此这些实施例仅仅是说明本发明而不是限制本发明,且本发明的实施例不限于所展示并描述的具体构造和布置。代替的是,应根据所附权利要求书来解释本发明的实施例。

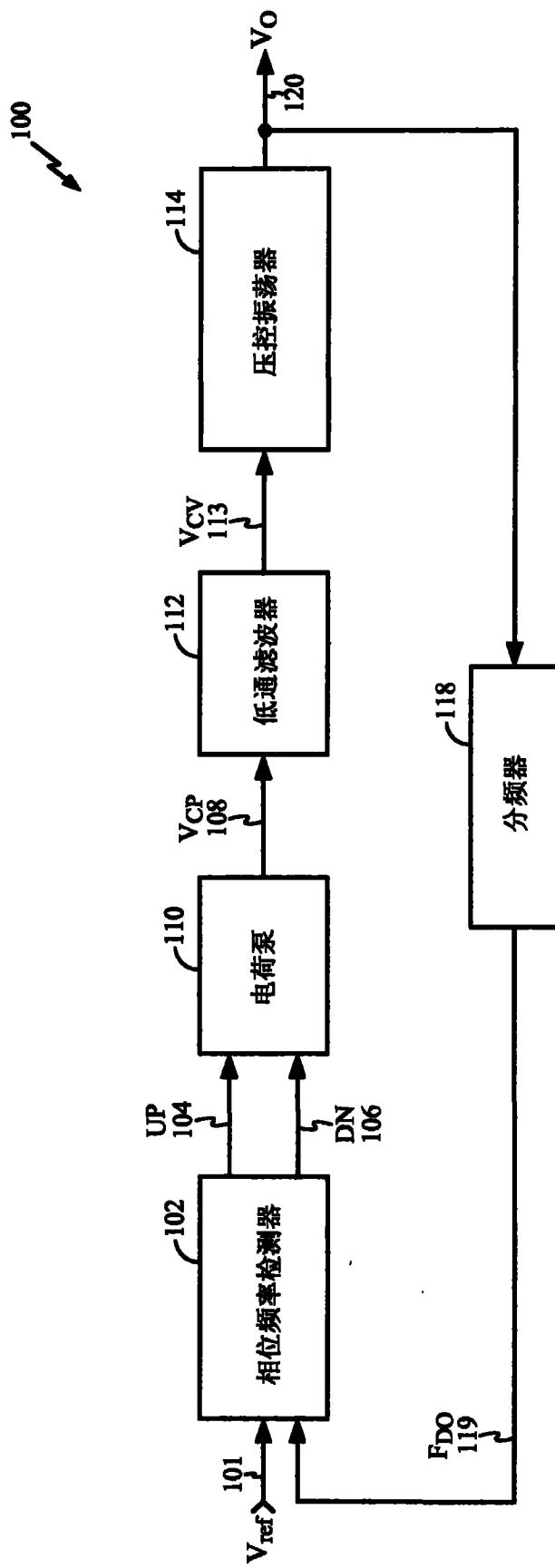


图 1

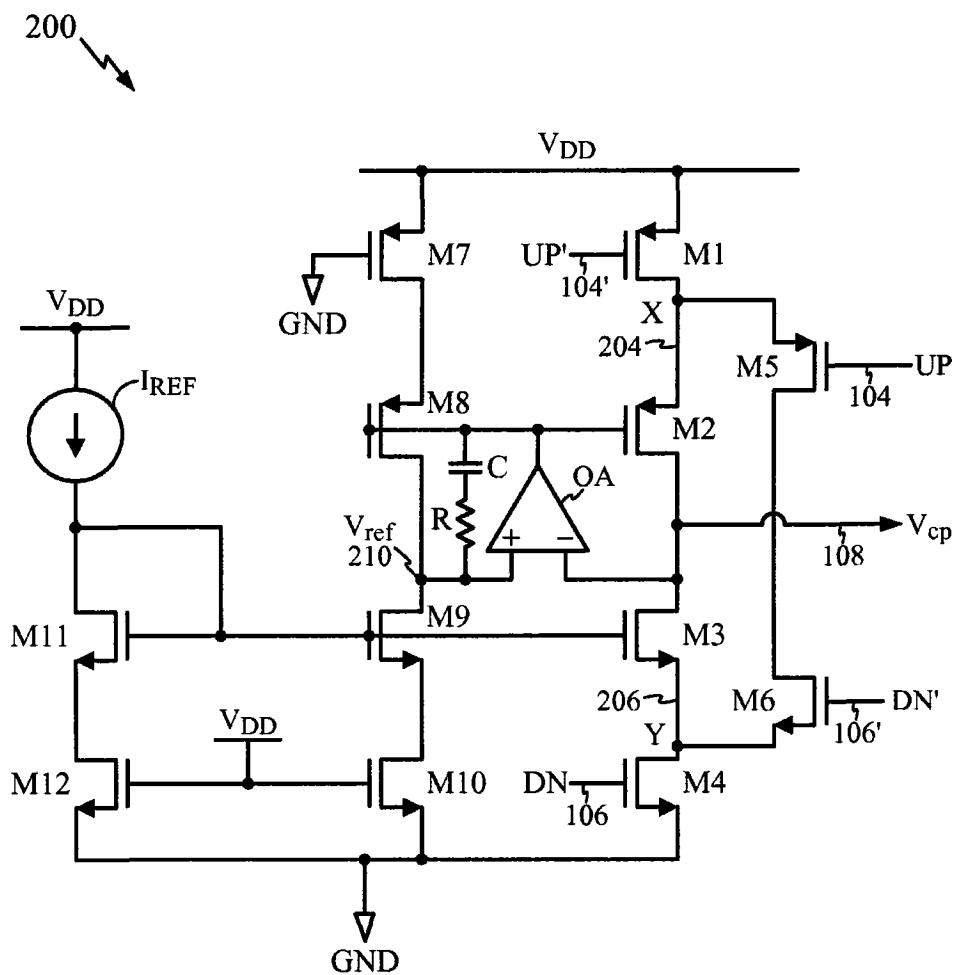


图 2

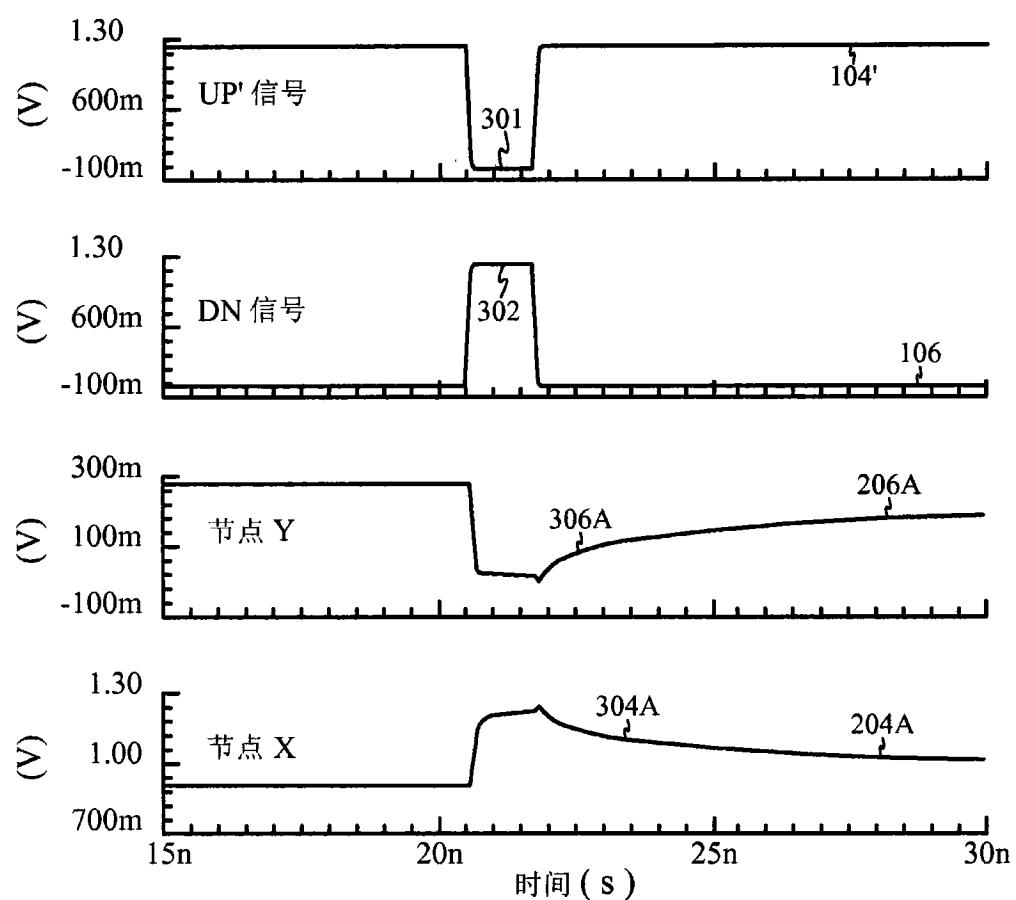


图 3A

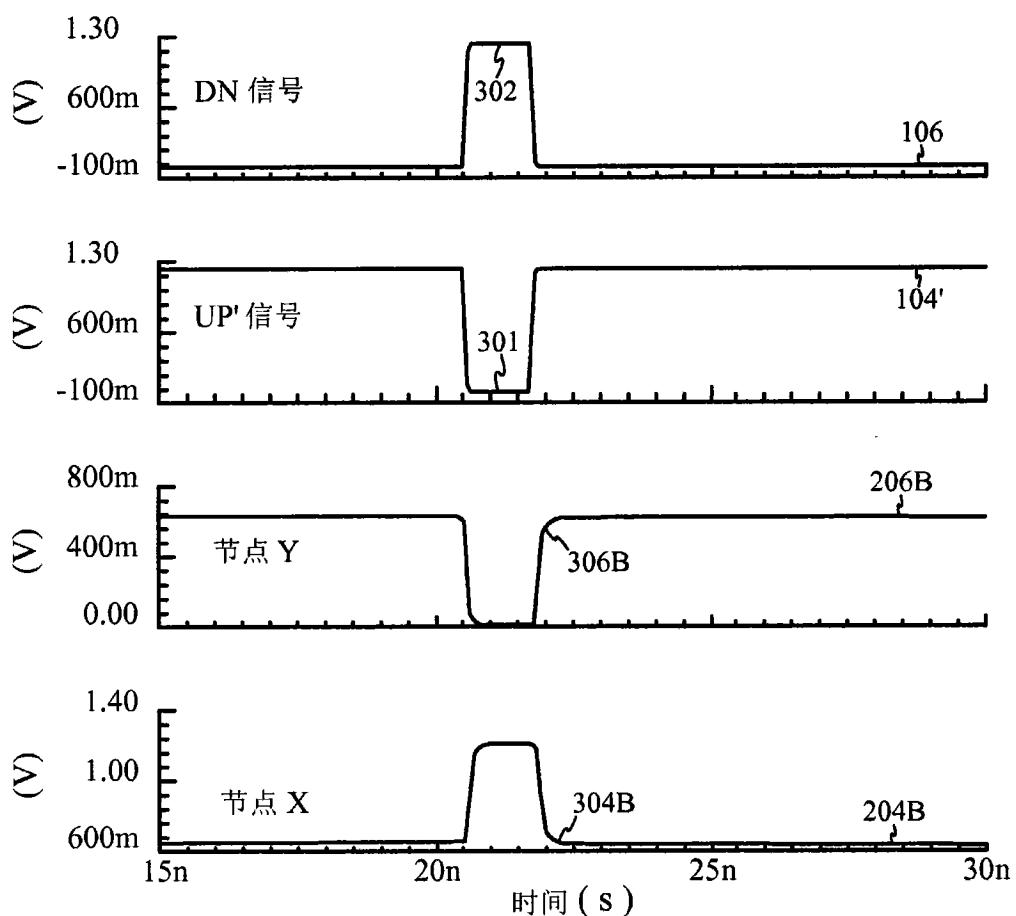


图 3B

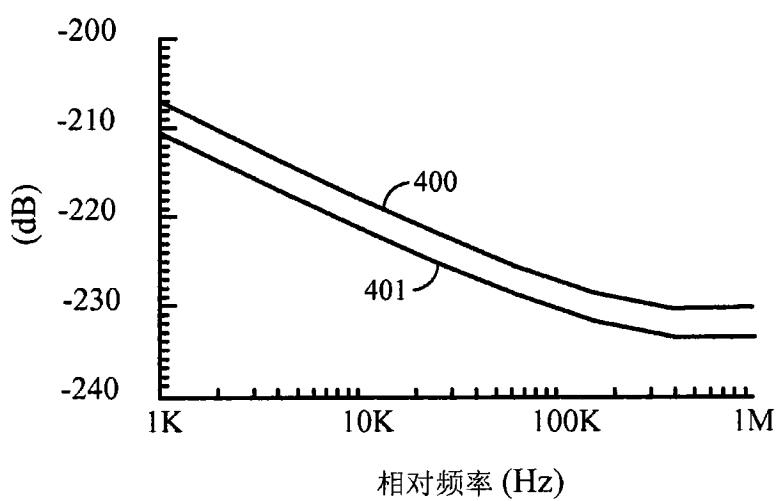


图 4

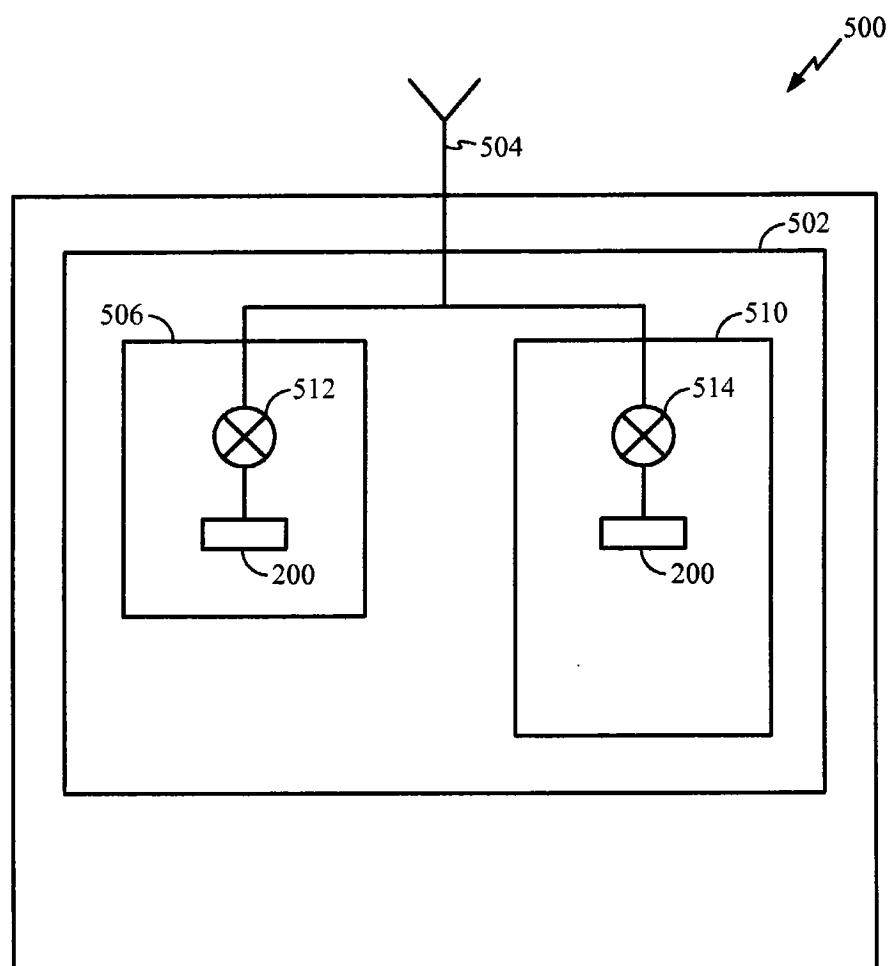


图 5