



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 602 12 174 T2 2007.04.12**

(12) **Übersetzung der europäischen Patentschrift**

(97) **EP 1 444 784 B1**

(21) Deutsches Aktenzeichen: **602 12 174.4**

(86) PCT-Aktenzeichen: **PCT/GB02/05152**

(96) Europäisches Aktenzeichen: **02 777 541.0**

(87) PCT-Veröffentlichungs-Nr.: **WO 2003/044961**

(86) PCT-Anmeldetag: **13.11.2002**

(87) Veröffentlichungstag

der PCT-Anmeldung: **30.05.2003**

(97) Erstveröffentlichung durch das EPA: **11.08.2004**

(97) Veröffentlichungstag

der Patenterteilung beim EPA: **07.06.2006**

(47) Veröffentlichungstag im Patentblatt: **12.04.2007**

(51) Int Cl.⁸: **H03L 7/187 (2006.01)**
H04B 1/40 (2006.01)

(30) Unionspriorität:

0127537 16.11.2001 GB

(73) Patentinhaber:

Renesas Technology Corp., Tokio/Tokyo, JP;
TTPCOM Ltd., Royston, Hertfordshire, GB

(74) Vertreter:

BEETZ & PARTNER Patentanwälte, 80538
München

(84) Benannte Vertragsstaaten:

AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB,
GR, IE, IT, LI, LU, MC, NL, PT, SE, SK, TR

(72) Erfinder:

KASAHARA, c/o Hitachi, Masumi, Kodaira-shi,
Tokyo 187-0022, JP; OSAWA, c/o Hitachi, Hirotaka,
Kodaira-shi, Tokyo 187--0022, JP; HENSHAW, c/o
TTPCOM Limited, Robert Astle, Melbourn,
Royston, Hertfordshire SG8 6EE, GB

(54) Bezeichnung: **Integrierte Halbleiter-Kommunikationsschaltungsvorrichtung und drahtloses Kommunikationssystem**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

[0001] Die vorliegende Erfindung bezieht sich auf eine Technik, die effizient auf eine Phasenverriegelungsschleifenschaltung (PLL-Schaltung), die einen spannungsgesteuerten Oszillator (VCO) enthält und die eine Oszillationsfrequenz ändern kann, anwendbar ist, sowie auf eine Technik, die in einer PLL-Schaltung, einer integrierten Hochfrequenz-Halbleiterschaltung, die jene enthält, und einem drahtlosen Kommunikationssystem unter Verwendung derselben, in dem die PLL-Schaltung ein Oszillationssignal mit einer vorgegebenen Frequenz erzeugt, das in einer Mobilkommunikationsvorrichtung, etwa in einem Mobiltelefon, z. B. zum Übertragen von Mehrbandsignalen mit einem empfangenen Signal und einem Sendesignal zu mischen ist, effizient zu verwenden ist.

[0002] In einem drahtlosen Kommunikationssystem, etwa in einem Mobiltelefon, wird eine PLL-Schaltung als ein lokaler Oszillator zur Erzeugung eines Oszillationssignals mit einer vorgegebenen Frequenz, das mit einem empfangenen Signal und einem Sendesignal zu mischen ist, verwendet. Bisher ist ein Zweiband-Mobiltelefon, das mit Signalen in zwei Frequenzbändern arbeiten kann, z. B. in einem Band von 880 Megahertz (MHz) bis 915 MHz des globalen Systems für Mobilkommunikation (GSM) und in einem Band von 1710 MHz bis 1785 MHz des digitalen Zellsystems (DCS), bekannt geworden. In einem solchen Zweiband-Mobiltelefon wird ein System verwendet, in dem eine PLL-Schaltung durch Ändern der Frequenz der PLL-Schaltung mit zwei Frequenzbändern zurechtkommen kann.

[0003] In letzter Zeit besteht jedoch ein Bedarf für ein Dreiband-Mobiltelefon, das mit Signalen in einem Personalkommunikationssystem in ein Frequenzband von 1850 MHz bis 1915 MHz zusätzlich zum GSM und zum DCS arbeiten kann. Es ist denkbar, dass in Zukunft ein Mobiltelefon benötigt wird, das mit vier oder mehr Frequenzbändern arbeitet.

[0004] Für eine integrierte Hochfrequenz-Halbleiterschaltung (wird im Folgenden als eine LSI-Hochfrequenzschaltung bezeichnet), die in einem solchen Mobiltelefon, das mit mehreren Bändern zurechtkommt, ein Sendesignal moduliert und ein empfangenes Signal demoduliert, ist ein Direktumsetzungssystem in Erwägung einer Reduzierung der Anzahl von Teilen der Schaltung effizient. Obgleich das Direktumsetzungssystem relativ einfach mit mehreren Bändern zurechtkommen kann, wird jedoch der Bereich von Frequenzen, die von dem VCO erzeugt werden können, breiter. Wenn versucht wird, durch einen VCO mit allen Frequenzen zurechtkommen, wird die Empfindlichkeit des VCO in Bezug auf seine Steuerspannung größer. Dies führt zu einem Nachteil, dass der VCO im Hinblick auf ein Rauschen und eine Änderung der Stromversorgungsspannung empfindlich ist oder davon leicht beeinflusst wird.

[0005] Um die Anzahl der Teile der Vorrichtung zu reduzieren, ist es andererseits effizient, den VCO, der im Stand der Technik im Allgemeinen als ein Modul unabhängig von einer LSI-Hochfrequenzschaltung bereitgestellt wird, zusammen mit der LSI-Hochfrequenzschaltung auf einem Halbleiterchip auszubilden. Allerdings wird in dem Einchip-VCO die Schwankungsbreite in Bezug auf den Absolutwert der Oszillationsfrequenz aufgrund ungünstiger Faktoren bei der Herstellung der Vorrichtung größer. Deshalb ist eine Funktion zum Einstellen der Oszillationsfrequenz nach der Fertigung der Vorrichtung unvermeidbar. Wenn die Einstellung der Schwankungsbreite in Bezug auf den Absolutwert der Oszillationsfrequenz durch eine allgemeine Prozedur ausgeführt wird, die für integrierte Halbleiterschaltungen des Standes der Technik verwendet wird, d. h. durch die Maskenwahl, die Wahl des Kontaktierungsdrahts oder das Trimmen, steigen die Herstellungskosten unvermeidlich.

[0006] Das US-Patent Nr. 6.317.006 B1 offenbart eine Vorrichtung zum Synthetisieren von Hochfrequenzsignalen wie etwa Signale für eine drahtlose Kommunikation, die eine PLL-Schaltung mit einem VCO umfasst, der eine diskret variierbare Kapazität in Verbindung mit einer stetig variierbaren Kapazität aufweist. Die Grob- und Feinabstimmung der VCO-Oszillationsfrequenz wird durch Ändern der Kapazitätswerte durchgeführt.

[0007] Das US-Patent Nr. 6.114.920 offenbart einen selbstkalibrierenden VCO einer PLL-Schaltung. Während der Selbstabgleichoperationen der Schaltung, wird der VCO automatisch auf eine geeignete Oszillatorarbeitskurve für die Verwendung während normaler Schaltungsoperationen eingestellt.

[0008] Vorzugsweise ist es daher eine Aufgabe der vorliegenden Erfindung, eine integrierte Kommunikations-Halbleiterschaltung (LSI-Hochfrequenzschaltung) zu schaffen, die eine PLL-Schaltung umfasst, bei der die Empfindlichkeit des VCO in Bezug auf die Steuerspannung nicht erhöht ist und die von einem externen Rauschen und einer Abweichung in der Stromversorgungsspannung nicht leicht beeinflusst wird, auch wenn der Bereich von Frequenzen, die von dem VCO erzeugt werden können, erweitert ist, um mit mehreren Bän-

dem zurechtzukommen.

[0009] Vorzugsweise besteht eine weitere Aufgabe der vorliegenden Erfindung darin, eine integrierte Kommunikations-Halbleiterschaltung (LSI-Hochfrequenzschaltung) zu schaffen, bei der die Abweichung in der Oszillationsfrequenz des VCO automatisch durch eine interne Schaltung korrigiert werden kann.

[0010] Vorzugsweise besteht eine nochmals weitere Aufgabe der vorliegenden Erfindung darin, eine integrierte Kommunikations-Halbleiterschaltung (LSI-Hochfrequenzschaltung) zu schaffen, die eine Kommunikation unter Verwendung von Signalen in mehreren Frequenzbändern ausführen kann und bei der der VCO außerdem auf dem Halbleiterchip der LSI-Hochfrequenzschaltung ausgebildet sein kann, um dadurch die Anzahl ihrer Teile zu reduzieren.

[0011] Die oben genannten und weitere Aufgaben sowie neuartige Merkmale der vorliegenden Erfindung werden klarer nach Betrachtung der folgenden ausführlichen Beschreibung anhand der beigefügten Zeichnung.

[0012] Von dieser Anmeldung offenbarte repräsentative Aspekte der vorliegenden Erfindung werden unten beschrieben.

[0013] Gemäß einem ersten Aspekt der vorliegenden Erfindung wird eine integrierte Kommunikations-Halbleiterschaltungsvorrichtung geschaffen, die eine Phasenverriegelungsschleifenschaltung (PLL-Schaltung), die ein Oszillationssignal mit einer Frequenz in Übereinstimmung mit bestimmten Frequenzinformationen erzeugen kann, umfasst, wobei die PLL-Schaltung umfasst: eine Phasenerfassungsschaltung für die Erfassung einer Phasendifferenz zwischen einem als Referenz dienenden Frequenzsignal und einem Rückkopplungssignal, eine Ladungspumpe und einen Filterkondensator für die Erzeugung einer Spannung in Reaktion auf die von der Phasenerfassungsschaltung erfasste Phasendifferenz, und eine Oszillatorschaltung, um ein Signal in mehreren Frequenzbändern entsprechend der Spannung über dem Filterkondensator oszillieren zu lassen, mit:

Mitteln zum Liefern einer festgelegten Spannung, die eine vorgegebene Gleichspannung als eine Steuerspannung der Oszillatorschaltung liefern;

einem Frequenzzähler, der eine Oszillationsfrequenz der Oszillatorschaltung bestimmt;

Speichermittel, die so beschaffen sind, dass sie gleichzeitig Frequenzinformationen speichern, die jedem Frequenzband der mehreren Frequenzbänder der Oszillatorschaltung entsprechen; und

einer Steuerschaltung, die in einem Zustand, in dem die PLL-Schaltung in einen Zustand mit offener Schleife versetzt ist, die Oszillatorschaltung dazu veranlasst, eine Oszillationsoperation durch eine Gleichspannung von den Mitteln für die Lieferung einer festgelegten Spannung auszuführen, um eine Oszillationsfrequenz für jedes Frequenzband der Oszillatorschaltung zu bestimmen und um die Speichermittel dazu zu veranlassen, jede Frequenz gleichzeitig zu speichern.

[0014] Entsprechend dem Aspekt, kann die Empfindlichkeit der Oszillatorschaltung, die durch ein Verhältnis ($\Delta f/\Delta f_{Vc}$) zwischen einer Abweichung der Frequenz und einer Abweichung der Steuerspannung dargestellt wird, angemessen oder klein werden, d. h. nicht übermäßig groß. Daher ist die PLL-Schaltung unempfindlich gegenüber einem Rauschen, wobei es nicht notwendig ist, eine eindeutige Zuordnung zwischen einem spezifizierten Bandwert und einem Frequenzband der Oszillatorschaltung im Voraus herzustellen. Es ist lediglich nötig, einen Wert auszuwählen, der jedem spezifizierten Bandwert entsprechend der durch die Messung erfassten tatsächlichen Eigenschaft entspricht. Es ist daher nicht erforderlich, die Frequenzanpassung oder -einstellung für die Oszillatorschaltung auszuführen.

KURZBESCHREIBUNG DER ZEICHNUNG

[0015] Die Aufgaben und Merkmale der vorliegenden Erfindung werden klarer nach Betrachtung der folgenden ausführlichen Beschreibung anhand der beigefügten Zeichnung, in der:

[0016] [Fig. 1](#) ein Blockschaltplan ist, der eine erste Ausführungsform einer PLL-Schaltung gemäß der vorliegenden Erfindung zeigt;

[0017] [Fig. 2A](#) und [Fig. 2B](#) graphische Darstellungen sind, die jeweils die Beziehungen zwischen einer Steuerspannung V_c und einer Oszillationsfrequenz f_{vco} in einem Fall, in dem der variable VCO-Frequenzbereich in der PLL-Schaltung gemäß der vorliegenden Erfindung stetig verändert wird, und in einem Fall, in dem der variable VCO-Frequenzbereich für jedes Band in der PLL-Schaltung gemäß der vorliegenden Erfindung ver-

ändert wird, zeigen;

[0018] **Fig. 3** ein Logikschaltplan ist, der ein Konfigurationsbeispiel einer Bandentscheidungsschaltung in einer Ausführungsform der PLL-Schaltung gemäß der vorliegenden Erfindung zeigt;

[0019] **Fig. 4** ein Blockschaltplan ist, der eine zweite Ausführungsform einer PLL-Schaltung gemäß der vorliegenden Erfindung zeigt;

[0020] **Fig. 5** ein Ablaufplan ist, der ein Beispiel einer Frequenzmessprozedur des VCO in einer Ausführungsform der PLL-Schaltung gemäß der vorliegenden Erfindung zeigt; und

[0021] **Fig. 6** ein Blockschaltplan ist, der ein Konfigurationsbeispiel eines Sendeabschnitts eines Mobiltelefons als ein Beispiel für ein drahtloses Kommunikationssystem unter Verwendung einer PLL-Schaltung gemäß der vorliegenden Erfindung zeigt.

BESCHREIBUNG DER AUSFÜHRUNGSFORMEN

[0022] Es wird nun eine Beschreibung einer Ausführungsform der vorliegenden Erfindung gegeben.

[0023] **Fig. 1** zeigt eine erste Ausführungsform einer PLL-Schaltung, in der ein Frequenzband gemäß der vorliegenden Erfindung automatisch ausgewählt werden kann. Die Konfiguration von **Fig. 1** umfasst einen spannungsgesteuerten Oszillator (VCO) **10**, eine Referenzoszillatorschaltung (TCXO) **11** mit einem Quarzkristalloszillator, um eine Frequenz mit hoher Genauigkeit zu erzeugen, eine variable Frequenzteilerschaltung **12**, um ein Oszillationssignal ϕ_{vco} des VCO **10** durch N zu teilen, eine feste Frequenzteilerschaltung **13**, um ein Oszillationssignal ϕ_{ref} der Referenzoszillatorschaltung **11** durch R zu teilen (N und R sind positive Ganzzahlen), einen Phasenkomparator **14**, der eine Phase eines von der variablen Frequenzteilerschaltung **12** geteilten Signals mit einer Phase eines von der festen Frequenzteilerschaltung **13** geteilten Signals vergleicht, um eine Spannung HOCH oder TIEF entsprechend der Phasendifferenz zwischen ihnen auszugeben, eine Ladungspumpe **15** und ein Schleifenfilter **16**. Die Ladungspumpe **15** lädt ein kapazitives Element des Schleifenfilters **16** auf, wobei ein im Ergebnis der Ladeoperation erzeugtes Signal als eine Steuerspannung V_c des VCO **10** ausgegeben wird. Auf diese Weise ist eine PLL-Schleife konfiguriert.

[0024] Die variable Frequenzteilerschaltung **12** kann ein Oszillationssignal des VCO **10** durch einen beliebigen Teilungsfaktor N entsprechend einem Wert, der dafür extern festgelegt wird, teilen. Die Oszillationsfrequenz des VCO **10** wird so gesteuert, dass eine Frequenz eines von der variablen Frequenzteilerschaltung **12** geteilten Signals gleich der Frequenz eines Signals ist, das von der festen Frequenzteilerschaltung **13** durch Teilung des Referenzoszillationssignals ϕ_{ref} der Referenzoszillatorschaltung **11** durch R erhalten wird. Die bis zu diesem Punkt beschriebene Konfiguration ist der der allgemeinen PLL-Schaltung des Standes der Technik ähnlich.

[0025] Die PLL-Schaltung dieser Ausführungsform umfasst: wie in **Fig. 1** gezeigt ist, einen Schalter SW zwischen einer Ladungspumpe **15** und einem Schleifenfilter **16**, um eine vorgegebene Gleichspannung VDC anstelle einer Spannung V_c von der Ladungspumpe **15** an das Schleifenfilter **16** zu liefern; einen Frequenzzähler **17**, um das Oszillationssignal des VCO **10** zu zählen; eine Speicherschaltung **18**, die z. B. ein Register bzw. Register zum Speichern des von dem Frequenzzähler **17** gezählten Werts enthält; eine Bandentscheidungsschaltung **19**, die den in der Speicherschaltung **18** gespeicherten Frequenzwert mit einem Sollwert N vergleicht, der extern für die variable Frequenzteilerschaltung **12** festgelegt wird, um ein Bandumschalt- oder -wechselsignal BC für den VCO **10** zu erzeugen; und eine Steuerschaltung (die in **Fig. 4** als Block **20** und in **Fig. 6** als Block **290** bezeichnet ist), um den Schalter SW, den Frequenzzähler **17**, die Speicherschaltung **18** und die Bandentscheidungsschaltung **19** zu steuern. Die Gleichspannung VDC kann einen Spannungswert innerhalb eines gültigen variablen Bereichs der Steuerspannung V_c annehmen. Im Allgemeinen wird ein oberer Grenzwert oder ein unterer Grenzwert des variablen Bereichs der Steuerspannung V_c gewählt. Die Gleichspannung VDC wird während der Frequenzmessung auch dann unverändert gelassen, wenn das Frequenzband gewechselt wird.

[0026] Der VCO **10** enthält z. B. einen Colpitts-Oszillator mit einer LC-Resonanzschaltung. Mehrere kapazitive Elemente, die die LC-Resonanzschaltung bilden, sind in einer Parallelschaltung mit einem Umschaltelement zwischen ihnen angeordnet. Indem jedes Umschaltelement wahlweise durch das Bandwechselsignal BC geschaltet wird, wird die Anzahl miteinander verbundener kapazitiver Elemente geändert, d. h. der Wert von C der LC-Resonanzschaltung. Somit kann die Oszillationsfrequenz schrittweise geändert werden. Andererseits

enthält der VCO **10** eine variable Kapazitätsdiode (Varaktor) als ein variables kapazitives Element. Der Kapazitätswert der variablen Kapazitätsdiode wird durch die Steuerspannung V_c von dem Schleifenfilter **16** geändert, wobei deshalb die Oszillationsfrequenz stufenlos geändert wird.

[0027] Um den Frequenzbereich des VCO **10** auszudehnen, wenn lediglich der Kapazitätswert der variablen Kapazitätsdiode durch die Steuerspannung V_c geändert wird, wird die V_c - f_{vco} -Kennlinie steil, wie in [Fig. 2A](#) gezeigt ist, wobei die Empfindlichkeit des VCO **10**, die durch ein Verhältnis ($\Delta f/\Delta f_{Vc}$) zwischen einer Änderung der Frequenz und einer Änderung der Steuerspannung dargestellt wird, größer wird, so dass daher der VCO **10** gegenüber einem Rauschen empfindlich ist.

[0028] Das heißt, wenn die Steuerspannung nur leicht ein Rauschen aufweist, wird die Oszillationsfrequenz f_{vco} (ϕ_{vco}) des VCO **10** beachtlich geändert.

[0029] Um die Schwierigkeit zu überwinden, umfasst der VCO **10** dieser Ausführungsform mehrere kapazitive Elemente, die die LC-Resonanzschaltung bilden und in einer Parallelschaltung angeordnet sind. Die tatsächlich zu verwendenden kapazitiven Elemente werden in n Stufen durch das Bandwechselsignal BC gewechselt, um dadurch den Wert von C zu ändern. Im Ergebnis kann die Oszillation längs mehrerer V_c - f_{vco} -Kennlinien gesteuert werden, wie in [Fig. 2B](#) gezeigt ist. In dieser Ausführungsform wird durch Anordnen des Frequenzzählers **17**, der Speicherschaltung **18** und der Bandentscheidungsschaltung **19** die Regelooperation für die Frequenzanpassung oder -einstellung, die in der PLL-Schaltung des Standes der Technik ausgeführt wird, überflüssig.

[0030] Das heißt, dass in der PLL-Schaltung des Standes der Technik, auch wenn ein VCO mehrere V_c - f_{vco} -Kennlinien aufweist, wie in [Fig. 2B](#) gezeigt ist, der VCO so betrieben wird, dass er Frequenzen misst, um die Frequenzanpassung auszuführen, so dass jede V_c - f_{vco} -Kennlinie einen vorgegebenen Anfangswert und einen vorgegebenen Gradienten besitzt. Im Gegensatz dazu wird in der PLL-Schaltung der Ausführungsform eine vorgegebene Gleichspannung VDC an den VCO **10** angelegt, indem zuvor der Schalter SW aktiviert wird, um eine Frequenz in jedem Band zu messen, um die Frequenz in der Speicherschaltung **18** zu speichern. Im tatsächlichen Betrieb wird ein einem spezifizierten Band entsprechender Sollwert N , der extern für die variable Frequenzteilerschaltung **12** angegeben wird, mit dem gemessenen Wert, der in der Speicherschaltung **18** gespeichert ist, verglichen. Entsprechend einem Ergebnis des Vergleichs wird eine der V_c - f_{vco} -Kennlinien, wie sie in [Fig. 2B](#) gezeigt sind, ausgewählt, wobei die ausgewählte Linie den Frequenzbereich des spezifizierten Bands abdeckt. Der VCO **10** wird geändert (durch Umschalten der kapazitiven Elemente), um die Oszillation längs der Kennlinie zu steuern.

[0031] Gemäß diesem Verfahren gibt es immer eine V_c - f_{vco} -Kennlinie, um das spezifizierte Band abzudecken, indem unter Berücksichtigung der Änderung der abzudeckende Frequenzbereich zuvor leicht ausgedehnt wird und indem der VCO so vorgesehen wird, dass die Frequenzbereiche zwischen den in [Fig. 2B](#) gezeigten benachbarten n -stufigen V_c - f_{vco} -Kennlinien leicht überlappen (wobei vorzugsweise eine Hälfte jeder V_c - f_{vco} -Kennlinie mit einer benachbarten V_c - f_{vco} -Kennlinie überlappt). Deshalb ist es lediglich notwendig, eine dem spezifizierten Band entsprechende V_c - f_{vco} -Kennlinie entsprechend einer durch die Messung erfassten tatsächlichen Kenngröße zu wählen. Es ist folglich nicht notwendig, die Frequenzanpassung oder -einstellung auszuführen. Zudem ist es nicht erforderlich, eine eindeutige Zuordnung zwischen den zu verwendenden Bändern und den zu wechselnden VCO-Stufen im Voraus durchzuführen.

[0032] Zusätzlich werden, um die Oszillationsfrequenz in dieser Ausführungsform zu messen, der Anfang und das Ende der Zähloperation des Frequenzzählers **17** durch das Signal ϕ_{ref} gesteuert, das erhalten wird, indem das Referenzoszillationssignal ϕ_{ref} so geteilt wird, dass der Frequenzzähler **17** die Zählung für eine Periode von ϕ_{ref} ausführt. Resultierend ist keine komplexe Operation für die Messung notwendig. Das heißt, um ursprünglich die Oszillationsfrequenz des VCO **10** genau zu erhalten, ist es notwendig, durch einen Zähler die Anzahl der Takte pro Sekunde des VCO **10** zu zählen, oder es ist notwendig, dass das System zuerst die Takte für einen vorgegebenen Zeitabschnitt zählt und daraufhin eine Operation ausführt, um den erhaltenen Zählwert in eine Frequenz pro Sekunde umzusetzen. Wenn jedoch die variable Frequenzteilerschaltung **12** angeordnet ist, so dass sie das Oszillationssignal ϕ_{vco} des VCO **10** durch N teilt, wie in der in [Fig. 1](#) gezeigten PLL-Schaltung, ist es lediglich erforderlich, einen Zählwert einer Periode von ϕ_{ref} des Frequenzzählers **17** für jedes Band in einem Speicher zu speichern. Lediglich durch Vergleichen dieser Zählwerte mit einem extern an die variable Frequenzteilerschaltung **12** gelieferten Sollwert N ist es möglich, eine der V_c - f_{vco} -Kennlinien für den Betrieb des VCO **10** zu bestimmen.

[0033] Es wird angenommen, dass ein Betrieb wie unten angegeben ausgeführt wird. Es wird ein Band i durch

eine Gleichspannung VDC ausgewählt, wobei der VCO **10** dementsprechend so arbeitet, dass ein Oszillationssignal ϕ_{vcoi} erzeugt wird. Der Frequenzzähler **17** führt die Zähloperation lediglich für eine Periode von ϕ_{ref} aus, wobei der resultierende Zählwert M_i ist. Da die Periode T von ϕ_{ref} gleich $T = 1/f_{ref}$ ist, wird in dieser Situation die Frequenz f_{vcoi} des Oszillationssignals ϕ_{vcoi} wie unten angegeben ausgedrückt.

$$f_{vcoi} = M_i/T = M_i \cdot f_{ref} \quad (1)$$

[0034] Andererseits wird, wenn N für die variable Frequenzteilerschaltung **12** festgelegt ist und die PLL-Schaltung die Rückkopplungsoperation ausführt, das Oszillationssignal ϕ_{vco} des VCO **10** wie folgt dargestellt.

$$\phi_{vco} = N \cdot f_{ref} \quad (2)$$

[0035] Daher kann durch Auswählen eines Bands i gemäß dem Ausdruck (1) und (2), für das M_i in der Nähe von N liegt, der VCO **10** ein Oszillationssignal mit einer gewünschten Frequenz erzeugen.

[0036] Wie oben erwähnt ist, kann die Bandentscheidungsschaltung **19** selbstverständlich leicht unter Verwendung eines Komparators, der einen extern für die variable Frequenzteilerschaltung **12** festgelegten Wert N mit den in der Speicherschaltung **18** gespeicherten gemessenen Werten M_i vergleicht, sowie einer Schaltung; die eine Exklusiv-ODER-Verknüpfung eines Ergebnisses des von dem Komparator ausgeführten Vergleichs erzeugt, konstruiert werden. Um ein Ergebnis der Entscheidung durch die Bandentscheidungsschaltung **19** in einem kurzen Zeitabschnitt zu erhalten, ist es lediglich nötig, Komparatoren CMP1 bis CMP n und ($n - 1$) Exklusiv-ODER-Glieder EOG1 bis EOG $n - 1$ entsprechend der Anzahl n von Bändern, die durch den VCO **10** gewechselt werden können, anzuordnen, wie in [Fig. 3](#) gezeigt ist. Entsprechend der Schaltung erzeugt nur das Exklusiv-ODER-Glied an einer Grenze, bei der das Vergleichsergebnis von einem niedrigen Pegel zu einem hohen Pegel wechselt, einen Hochpegelausgang. Deshalb ist es lediglich nötig, das dem Ausgang des Glieds entsprechende Band auszuwählen. Wenn es eine Pufferzeit gibt, ist es außerdem möglich, einen Komparator, eine Verriegelungsschaltung, um ein Ergebnis eines Vergleichs durch den Komparator zu halten, und ein Exklusiv-NICHT-ODER-Glied so anzuordnen, dass diese Elemente nach Art eines Zeiteilverfahrens betrieben werden.

[0037] Nachfolgend wird anhand von [Fig. 4](#) eine Beschreibung einer zweiten Ausführungsform der PLL-Schaltung der vorliegenden Erfindung gegeben. In [Fig. 4](#) sind den gleichen oder äquivalenten Schaltungsblöcken wie denen von [Fig. 1](#) dieselben Bezugszeichen zugewiesen, wobei die doppelte Beschreibung hiervon vermieden wird.

[0038] Die PLL-Schaltung dieser Ausführungsform umfasst anstelle der variablen Frequenzteilerschaltung **12** der ersten Ausführungsform einen Vorteiler **21**, um ein Oszillationssignal des VCO **10** zu teilen, und einen Modulozähler **22** mit einem ersten Zähler **22N** und einem zweiten Zähler **22A**, der ferner das geteilte Signal von dem Vorteiler **21** teilt, wobei der erste Zähler **22N** außerdem die Funktion des Frequenzzählers **17** der ersten Ausführungsform ausführt.

[0039] Durch Verbinden des Vorteilers **21** mit dem Modulozähler **22** kann die Frequenzteiler-Gesamtschaltung in einer kompakten Größe konstruiert werden. Das heißt, der Vorteiler **21** ist ein fester Zähler und daher unter Verwendung einer emittergekoppelten Logikschaltung (ECL-Schaltung) zur Arbeitsbeschleunigung, um hochfrequente Signale zu zählen, konfiguriert. Das von dem schnellen Vorteiler **21** geteilte Signal wird von dem Modulozähler **22**, der eine komplementäre Metalloxid-Halbleiterschaltung (CMOS-Schaltung) aufweist, gezählt. Die CMOS-Schaltung ist in Bezug auf die Arbeitsgeschwindigkeit langsamer als die ECL-Schaltung, wobei sie jedoch mit einem höheren Integrationsgrad als die ECL-Schaltung integriert werden kann. Deshalb ist es möglich, die Frequenzteilerschaltung mit einer gewünschten Leistung und in einem kleinen Bereich zu implementieren.

[0040] Die Frequenzteilungsoperation durch den Vorteiler **21** und den Modulozähler **22** ist eine bekannte Technik. Der Vorteiler **21** ist für zwei Arten der Frequenzteilung mit zwei verschiedenen Teilungsverhältnissen konstruiert, um z. B. eine Frequenz durch **64** und durch **65** zu teilen. Die Umschaltoperation zwischen diesen verschiedenen Verhältnissen wird bei einem Zählendesignal des zweiten Zählers **22A** ausgeführt. Der erste Zähler **22N** und der zweite Zähler **22A** sind programmierbare Zähler. Der erste Zähler **22N** ist für einen ganzzahligen Teil eines Ergebnisses einer Division, bei der eine gewünschte Frequenz (die Oszillationsfrequenz f_{vco} des VCO für einen gewünschten Ausgang) durch die Frequenz f_{ref} des Referenzfrequenzsignals ϕ_{ref} und das erste Teilungsverhältnis (**64** in der Ausführungsform) des Vorteilers **21** geteilt wird, bestimmt. Der zwei-

te Zähler **22A** ist für einen Rest (MOD) des Ergebnisses bestimmt. Wenn der auf diese Weise festgelegte Wert gezählt ist, ist die Zähloperation abgeschlossen. Danach ist eine Zähloperation eines Sollwerts erreicht.

[0041] Es wird ein konkretes Beispiel angenommen, bei dem die Frequenz f_{ref} des Referenzfrequenzsignals ϕ_{ref} 400 Kilohertz (kHz) beträgt und die gewünschte Oszillationsfrequenz f_{vco} des VCO 3789,6 MHz beträgt. In diesem Fall ist $3789,6/0,4 = 148$ mit einem Rest von 2. Das heißt, der für den ersten Zähler **22N** festgelegte Wert N ist 148 und der für den zweiten Zähler festgelegte Wert A ist 2. In einem Zustand, in dem diese Werte für die Zähler festgelegt sind, teilt der Vorteiler **21**, wenn der Vorteiler **21** und der Modulozähler **22** die Operation beginnen, zunächst die Frequenz durch 64. Wenn der zweite Zähler **22A** die Ausgabe von dem Vorteiler **21** zählt und der Zählwert 2 wird, gibt der zweite Zähler **22A** ein Zählendesignal MC aus. Dieses Signal MC ändert die Operation des Vorteilers **21**, wobei der Vorteiler **21** die Frequenz durch 65 teilt, bis der zweite Zähler **22A** den Sollwert "2" zählt.

[0042] Während der Operation kann der Modulozähler **22** die Frequenz durch ein Verhältnis teilen, das einen ganzzahligen Teil und einen Bruchteil aufweist, nicht durch ein Verhältnis einer Ganzzahl. In der PLL der Ausführungsform wird, um die Oszillation des VCO **10** zu steuern, eine Rückkopplungsoperation ausgeführt, so dass die Frequenz des Ausgangs von dem ersten Zähler **22N** mit der Frequenz f_{ref} (400 kHz) des Referenzfrequenzsignals ϕ_{ref} übereinstimmt. Folglich wird im oben genannten Fall, in dem der für den ersten Zähler festgelegte Wert N "148" ist und der für den zweiten Zähler **22A** festgelegte Wert A "2" ist, die Oszillationsfrequenz f_{vco} des VCO folgendermaßen berechnet.

$$f_{vco} = (64 \cdot 148 + 2) \cdot f_{ref} = 9474 \cdot 400 = 3789600$$

[0043] Die Frequenz f_{vco} beträgt daher 3789,6 MHz.

[0044] Da der erste Zähler **22N** und der zweite Zähler **22A** tatsächlich binäre Zähler umfassen, werden der für den ersten Zähler **22N** festgelegte Wert N und der für den zweiten Zähler **22A** festgelegte Wert A in Form eines Binärcodes spezifiziert. In dieser Ausführungsform, obgleich sie nicht darauf eingeschränkt ist, arbeitet im PLL-Betrieb der erste Zähler **22N** als ein 9-Bit-Zähler, wobei der zweite Zähler **22A** als ein 6-Bit-Zähler arbeitet. Deshalb ist der für den ersten Zähler **22N** festgelegte Wert N ein 9-Bit-Code, der die Bits N8 bis N0 umfasst, wobei der für den zweiten Zähler **22A** festgelegte Wert A ein 6-Bit-Code ist, der die Bits A5 bis A0 umfasst.

[0045] Um außerdem in dieser Ausführungsform eine Frequenz zu messen, kann der erste Zähler **22N** als ein 11-Bit-Zähler arbeiten. Der VCO **10** ist konfiguriert, um die Oszillationsfrequenz in 16 Bändern zu ändern, d. h. in 16 Stufen. Um gemessene Frequenzwerte der jeweiligen Bänder zu speichern, enthält die Speicherschaltung **18** 16 Register REG0 bis REG15. Die Bandentscheidungsschaltung **19** umfasst einen 11-Bit-Komparator, um den Wert, der in jedem der Register REG0 bis REG15 der Speicherschaltung **18** gespeichert ist, mit einem für den ersten Zähler **22N** festgelegten 9-Bit-Code (N8 bis N0) und zwei höherwertigen Bits A5 und A4 eines für den zweiten Zähler **22A** festgelegten 6-Bit-Codes (A5 bis A0) zu vergleichen. Der Komparator gibt einen 4-Bit-Code (VB3 bis VB0) als das Bandwechselsignal BC für den VCO **10** aus.

[0046] Bei der Frequenzmessung erzeugt die Steuerschaltung **20** ein Bandwechselsignal BC und gibt es an den VCO **10** aus, so dass der VCO **10** 16 Bänder aufeinander folgend auswählt. Bei der Frequenzmessung veranlasst die Steuerschaltung **20** außerdem den ersten Zähler **22N** dazu, als ein 11-Bit-Zähler zu arbeiten, wobei sie den ersten Zähler **22N** steuert, so dass er die Takte für weitere als eine Periode des Referenzoszillationssignals ϕ_{ref} zählt, d. h. für eine Periode länger als die der ersten Ausführungsform, z. B. vier Perioden hiervon. Außerdem unterbricht die Steuerschaltung **20** bei der Frequenzmessung die Operation des zweiten Zählers **22A**, um die Steueroperation auszuführen, so dass das Teilungsverhältnis des Vorteilers **21** nicht geändert wird. Im Ergebnis führt der Vorteiler **21** die Frequenzteilungsoperation so aus, dass er bei der Frequenzmessung die Frequenz nur durch 64 teilt.

[0047] In der Ausführungsform wird bei der Frequenzmessung die Zähloperation für vier Perioden, nicht für eine Periode, des Referenzoszillationssignals ϕ_{ref} ausgeführt, um die Genauigkeit der Messung zu erhöhen. Das heißt, da das System den Vorteiler **21** einschließt, wird dann, wenn ein maximaler Fehler bei der Messung einer Periode von ϕ_{ref} durch den Zähler **22N** auftritt, d. h., wenn ein Einimpulszählfehler bei der Messung einer Periode von ϕ_{ref} durch den Zähler **22N** auftritt, der Fehler mit dem Teilungsverhältnis "64" des Vorteilers **21** multipliziert. Wenn das Referenzoszillationssignal ϕ_{ref} 400 kHz aufweist, beträgt folglich der maximale Fehler des Zählers **22N** 25,6 MHz (= 400 kHz·64). Der Fehler in der Vierperiodenmessung durch den Zähler **22N** wird jedoch auf etwa 6,4 MHz (25,6 MHz/4) gesenkt.

[0048] Der von dem ersten Zähler **22N** bei der Frequenzmessung gemessene 11-Bit-Zählwert wird in einem der Register der Speicherschaltung **18** gespeichert. Im PLL-Betrieb werden acht höherwertige Bits des gespeicherten Werts von der Bandentscheidungsschaltung **19** mit dem extern für den ersten Zähler **22N** festgelegten Code (N8 bis N0) verglichen. Zwei niederwertige Bits des im Register der Speicherschaltung **18** gespeicherten Werts werden als Bruchteil angesehen. Diese Bits werden von der Bandentscheidungsschaltung **19** mit zwei höherwertigen Bits A5 und A4 des extern für den zweiten Zähler **22A** festgelegten Codes (A5 bis A0) verglichen. Entsprechend dem Ergebnis des Vergleichs zwischen den in den Registern REG0 bis REG **15** der Speicherschaltung **18** gespeicherten Werten und dem Sollcode (N8 bis N0) und den Bits A5 und A4 wird ein Band für den VCO **10** bestimmt. Dementsprechend wird ein Bandwechselcode (VB3 bis VB0) zum Auswählen des Bands erzeugt und an den VCO **10** geliefert. Für den VCO **10** in einer PLL-Schaltung, die in einem Kommunikationssystem wie etwa GSM verwendet wird, werden die Bänder entsprechend einem Intervall von GSM-Kanälen, z. B. einem 400-kHz-Intervall, festgelegt.

[0049] Nachfolgend wird anhand [Fig. 5](#) eine Beschreibung einer Operationsprozedur der Frequenzmessung der Steuerschaltung **20** in der PLL-Schaltung der Ausführungsform gegeben.

[0050] Wenn die Frequenzmessung des RFVCO **10** begonnen wird, aktiviert die Steuerschaltung **20** den Schalter SW, um eine Gleichspannung VDC an das Schleifenfilter **16** zu liefern (Schritt S1). Die Steuerschaltung **20** wartet eine Stabilisierung der Spannung Vc des Schleifenfilters und eine Stabilisierung der Oszillationsfrequenz des VCO **10** ab (Schritt S2). Als Nächstes legt die Steuerschaltung **20** das Teilungsverhältnis des Vorteilers auf 1/64 fest und veranlasst den ersten Zähler **22N**, als ein 11-Bit-Zähler zu arbeiten (Schritt S3). Danach bezieht sich die Steuerschaltung **20** auf einen Zeiger, der ein ausgewähltes Band anzeigt, um einen Code (VB3 bis VB0) für die Auswahl eines Bands für den VCO **10** auszugeben (Schritt S4). Im Betrieb ist das zuerst durch die Steuerschaltung **20** ausgewählte Band z. B. BAND0 mit einem niedrigsten Frequenzbereich.

[0051] Anschließend veranlasst die Steuerschaltung **20** den ersten Zähler **22N**, die Zähloperation für vier Perioden des Referenzfrequenzsignals ϕ_{ref} auszuführen (Schritt S5). In Schritt S6 speichert die Steuerschaltung **20** den Zählwert des Zählers in einem der Register der Speicherschaltung **18**. Das zuerst zu verwendende Register ist das erste Register REG0. Danach führt die Steuerschaltung **20** eine Prüfung aus, um zu bestimmen, ob die Frequenzmessung bereits für alle Bänder ausgeführt worden ist oder nicht (Schritt S7). Falls irgendein Band für die Frequenzmessung verbleibt, wird in Schritt S8 eins zu dem Wert des Zeigers addiert, der das ausgewählte Band anzeigt. Hierauf springt die Steuerung zu Schritt S4 zurück, um die Operationen der Schritte S4 bis S8 erneut auszuführen. Wenn die Frequenzmessung für alle Bänder vollständig ausgeführt ist, geht die Verarbeitung von Schritt S7 in die Leerlaufbetriebsart von Schritt S9 über, wobei die Frequenzmessung abgeschlossen wird.

[0052] In der Beschreibung der in [Fig. 3](#) gezeigten Ausführungsform wird bei der Frequenzmessung der 11-Bit-Zählwert des ersten Zählers **22N** in jedem der Register REG0 bis REG15 der Speicherschaltung **18** gespeichert. Jedoch sind je nach dem verwendeten System, auch wenn das Band gewechselt wird, einige der Bits immer von gleichem Inhalt, wenn die Bits des ersten Zählers **22N** verwendet werden. In solch einem Fall kann ein Teil der von dem ersten Zähler **22N** zu der Speicherschaltung **18** zu übertragenden Bits weggelassen werden. Dies reduziert die Bitanzahl der Register in der Speicherschaltung **18**.

[0053] In der Ausführungsform von [Fig. 3](#) enthält die Speicherschaltung **18** 16 Register REG0 bis REG **15** entsprechend den 16 Bändern des VCO **10**. Allerdings kann das Register, das dem höchsten Band (oder dem niedrigsten Band) entspricht weggelassen werden. Wenn die Bandentscheidungsschaltung **19** bestimmt, dass die spezifizizierte Frequenz mit keinem der 15 Bänder übereinstimmt, kann lediglich das verbleibende höchste (oder niedrigste) Band verwendet werden.

[0054] In der Beschreibung der Ausführungsform von [Fig. 3](#), veranlasst die Steuerschaltung **18** den ersten Zähler **22N** dazu, bei der Frequenzmessung die Zähloperation für vier Perioden des Referenzfrequenzsignals ϕ_{ref} auszuführen. Allerdings kann die Zähloperation für 8 oder 16 Perioden des Signals ϕ_{ref} ausgeführt werden. Der erste Zähler **22N** muss in diesem Fall jedoch als ein 12-Bit-Zähler oder 13-Bit-Zähler konstruiert sein.

[0055] Nun wird eine Beschreibung eines Falls gegeben, bei dem eine Phasenverriegelungsschleifenschaltung (PLL-Schaltung) der vorliegenden Erfindung für eine in einem Mehrband-Mobilkommunikationssystem verwendete LSI-Hochfrequenzschaltung verwendet wird. [Fig. 6](#) zeigt einen ausführlichen Aufbau einer LSI-Hochfrequenzschaltung und eine allgemeine Gesamtkonfiguration einer Kommunikationsvorrichtung. Auch wenn es nicht insbesondere darauf beschränkt ist, wird das System dieser Ausführungsform als ein Direktumsetzungssystem bezeichnet.

[0056] Die Konfiguration von [Fig. 6](#) umfasst eine Signalwellen sendende und empfangende Antenne **100**, eine LSI-Hochfrequenzschaltung **200**, eine Sende/Empfangs-Umschaltvorrichtung **110**, eine Hochfrequenz-Leistungsverstärkerschaltung **120** zum Verstärken eines Sendesignals, einen Sendeoszillator (TXVCO) **130**, ein Schleifenfilter **140**, der eine Sende-PLL-Schaltung bildet, ein RFVCO-Modul **150** mit einem Hochfrequenzoszillator (RFVCO) **10** zum Erzeugen eines Oszillationssignals mit einer Frequenz, die einem gewünschten Band entspricht, und einem Schleifenfilter **16**, ein Hochfrequenzfilter **160** zum Entfernen unerwünschter Wellen aus dem empfangenen Signal und eine Grundbandschaltung (LSI-Schaltung) **300**, die Sendedaten in ein I-Signal und ein Q-Signal umsetzt und die die LSI-Hochfrequenzschaltung **200** steuert.

[0057] Die LSI-Hochfrequenzschaltung **200** umfasst ein Sendeschaltungssystem, das ein RFVCO-Modul **150** enthält, das eine Frequenzteilerschaltung **13**, eine Phasenkomparatorschaltung **14**, eine Ladungspumpe **15**, eine Speicherschaltung **18**, eine Bandentscheidungsschaltung **19**, eine Steuerschaltung **20**, einen Vorteiler **21** und einen Modulozähler **22** aufweist ([Fig. 4](#)), und das zusammen mit dem RFVCO-Modul **150** eine PLL-Schaltung bildet; eine Oszillatorschaltung (IFVCO) **210**, um ein Oszillationssignal ϕF aus einer Zwischenfrequenz f_{IF} , z. B. 320 Megahertz (MHz), zu erzeugen, eine Frequenzteilerschaltung **220**, die das Oszillationssignal ϕF von der Oszillatorschaltung **210** teilt, um eine Trägerwelle von 80 MHz zu erzeugen, eine Modulatorschaltung **230**, um die Trägerwelle von der Frequenzteilerschaltung **220** unter Verwendung des I-Signals und des Q-Signals von der Grundbandschaltung **300** direkt zu modulieren, eine Frequenzteilerschaltung **250**, um ein Oszillationssignal ϕRF von dem Hochfrequenzoszillator **10** zu teilen, einen Mischer **260** zum Mischen eines von der Frequenzteilerschaltung **250** geteilten Signals $\phi RF'$ mit einem von dem Sendeoszillator (TXVCO) **130** rückgekoppelten Sendesignal ϕTX , um ein Signal ϕmix zu erzeugen, das äquivalent zu einer Frequenzdifferenz zwischen diesen Signalen ist, ein harmonisches Filter **242**, um eine Hochfrequenzkomponente wie ein Streusignal von dem Mischer **260** zu entfernen, eine Phasenerfassungsschaltung **270**, um eine Phasendifferenz zwischen dem Signal von dem Mischer **260** und dem modulierten Signal von der Modulatorschaltung **230** zu erfassen, eine Ladungspumpe **280**, um eine Operation in Reaktion auf ein Signal wie etwa HOCH oder TIEF von der Phasenerfassungsschaltung **270** auszuführen, und eine Betriebsartsteuerschaltung **290**.

[0058] Obgleich sie nicht insbesondere darauf beschränkt ist, wird in dieser Ausführungsform ein HF-Synthesizer, der den RFVCO **150** und die HF-PLL-Schaltung **205** umfasst, unter den Schaltungen des Sendeabschnitts und den Schaltungen des Empfangsabschnitts geteilt. Die LSI-Hochfrequenzschaltung **200** umfasst ein Empfangsschaltungssystem mit einem rauscharmen Verstärker **310**, um ein empfangenes Signal zu verstärken, eine Demodulatorschaltung **320**, um eine Signaldemodulation durch Mischen des empfangenen Signals mit einem von der Frequenzteilerschaltung **250** durch Teilen des Oszillationssignals ϕRF von dem Hochfrequenzoszillator **10** erzeugten Signal auszuführen, und einen Verstärker **330** mit programmierbarer Verstärkung, der das demodulierte Signal verstärkt und an eine Grundbandschaltung **300** ausgibt.

[0059] In dieser Ausführungsform umfasst eine Sende-PLL-Schaltung TxPLL zum Ausführen einer Frequenzumsetzung eine Ladungspumpe **280**, eine Phasenerfassungsschaltung **270**, ein Schleifenfilter **140**, einen Sendeoszillator (TXVCO) **130** und einen Mischer **260**. In einem Mehrband-Mobilkommunikationssystem wird die Oszillationsfrequenz ϕRF des Frequenzoszillators **10** z. B. durch die Grundbandschaltung **300** entsprechend dem zu verwendenden Band geändert. Dies ändert im Ergebnis die Sendefrequenz.

[0060] Die Steuerschaltung **290** enthält ein Steuerregister CRG. Das Register CRG wird entsprechend einem Signal von der Grundbandschaltung **300** gesetzt. Genauer liefert die Grundbandschaltung **300** ein Synchronisierungstaktsignal CLK, ein Datensignal SDATA und ein Ladefreigabesignal LEN als ein Steuersignal an die LSI-Hochfrequenzschaltung **200**. Wenn festgestellt wird, dass das Ladefreigabesignal LEN auf einem effektiven Pegel ist, erfasst die Betriebsartsteuerschaltung **290** aufeinander folgend das Datensignal SDATA von der Grundbandschaltung **300** in einem mit dem Taktsignal CLK synchronisierten Zeitablauf und setzt die Daten für das Steuerregister CRG. Obgleich es nicht insbesondere darauf beschränkt ist, wird das Datensignal SDATA seriell übertragen. Die Grundbandschaltung **300** enthält einen Mikroprozessor und dergleichen.

[0061] Das Steuerregister CRG umfasst, obgleich es nicht darauf beschränkt ist, ein Bit für das Starten der Frequenzmessung des RFVCO **10** in der Ausführungsform; Bits zum Spezifizieren einer Empfangsbetriebsart, einer Sendebetriebsart und einer Leerlaufbetriebsart, bei der wie in einem Wartezustand lediglich einige Teilkomponenten der Schaltung arbeiten, wobei ihre meisten Teilkomponenten einschließlich wenigstens der Oszillatorschaltung in einem Ruhezustand und beim Anlaufen, wobei die PLL-Schaltung aktiviert wird, nicht arbeiten; und ein Bit zum Spezifizieren einer Pull-in-Betriebsart in der Sende-PLL-Schaltung TxPLL.

[0062] Tabelle 1 zeigt ein Einstellbeispiel von Frequenzen der Oszillationssignale ϕIF , ϕTX und ϕRF jeweils des Zwischenfrequenzoszillators (IFVCO) **210**, des Sendeoszillators (TXVCO) **130**, und des Hochfrequenzos-

zillators (RFVCO) **10** in der Dreiband-LSI-Hochfrequenzschaltung der Ausführungsform.

Tabelle 1

	IFVCO (MHz)	TXIF (MHz)	TXVCO (MHz)	RXVCO (MHz)	
				Empfang	Übertragung
GSM900	640	80	880	3700	3840
	640	80	915	3840	3980
DCS1800	640	80	1710	3610	3580
	640	80	1785	3760	3730
PCS1900	640	80	1850	3860	3860
	640	80	1910	3980	3980

[0063] Wie in Tabelle 1 gezeigt ist, ist in dieser Ausführungsform die Oszillationsfrequenz des Zwischenfrequenzoszillators (IFVCO) **210** im GSM, DCS und PCS auf 640 MHz eingestellt. Die Frequenz wird von der Frequenzteilerschaltung **220** durch acht geteilt, um eine Trägerwelle TXIF von 80 MHz zu erzeugen, woraufhin die Signalmodulation ausgeführt wird.

[0064] Dagegen ist die Oszillationsfrequenz des Hochfrequenzoszillators (RFVCO) **10** beim GSM auf einen Bereich von 3840 MHz bis 3980 MHz, beim DCS auf einen Bereich von 3580 MHz bis 3730 MHz und beim PCS auf einem Bereich von 3860 MHz bis 3980 MHz eingestellt. Die Frequenz wird von der Frequenzteilerschaltung **250** beim GSM durch vier und beim DCS und PCS durch zwei geteilt, um als ϕ_{RF} dem Mischer **260** zugeführt zu werden. Der Mischer **260** gibt ein Signal aus, das einer Frequenzdifferenz (FRF – FTX) zwischen ϕ_{RF} und der Frequenz des Sendeoszillationssignals ϕ_{TF} von der Sendeoszillatorschaltung **130** entspricht. Die Sende-PLL (TxPLL) arbeitet so, dass eine Frequenz des Differenzsignals mit einer Frequenz FTXIF des Modulationssignals übereinstimmt.

[0065] Die vorliegende Erfindung des Erfinders ist gemäß den Ausführungsformen konkret beschrieben worden. Allerdings wird die Erfindung durch die Ausführungsformen nicht eingeschränkt. Zum Beispiel enthält die LSI-Hochfrequenzschaltung in der oben beschriebenen Ausführungsform eine Speicherschaltung **18**, um die gemessenen Frequenzen für den VCO **10** zu speichern, und eine Bandentscheidungsschaltung **19** für den VCO **10**. Es ist jedoch auch möglich nur die Speicherschaltung **18** anzuordnen, ohne dass die Bandentscheidungsschaltung **19** verwendet wird, so dass dann, wenn die Operation der PLL-Schaltung begonnen wird, die Grundbandschaltung **300** Informationen der Frequenzen zur Bestimmung eines Bands für den VCO **10** aus der Speicherschaltung **18** liest, um dadurch den Bandwechselcode (VB3 bis VB0) zu erzeugen.

[0066] In den Ausführungsformen wird bei der Frequenzmessung die Gleichspannung VDC über das Schleifenfilter **16** an den VCO **10** geliefert. Allerdings kann die Gleichspannung VDC direkt an den VCO **10** geliefert werden. In der Ausführungsform von [Fig. 6](#) ist die PLL-Schaltung der Ausführungsform auf eine HF-PLL-Schaltung angewendet, um ein von einem Mischer mit einem empfangenen Signal zu mischendes HF-Signal (Hochfrequenzsignal) zu erzeugen. Die PLL-Schaltung ist jedoch auch auf eine ZF-PLL-Schaltung anwendbar, um ein von einem Mischer mit einem Sendesignal zu mischendes ZF-Signal (Zwischenfrequenzsignal) zu erzeugen. Auch wenn es nicht gezeigt ist, kann die PLL-Schaltung außerdem auf eine Sende-PLL-Schaltung angewendet werden, um ein Sendesignal in einer LSI-Hochfrequenzschaltung eines Direktaufwärtsumsetzungssystems zu erzeugen, in dem ein Sendesignal unter Verwendung des I-Signals und des Q-Signals von der Grundbandschaltung **300** direkt moduliert wird.

[0067] In der obigen Beschreibung ist die vorliegende Erfindung des Erfinders hauptsächlich auf eine PLL-Schaltung angewendet worden, die in einem drahtlosen Kommunikationssystem eines Mobiltelefons, das der Hintergrund ist, d. h. das Verwendungsgebiet hiervon, verwendet wird. Die vorliegende Erfindung ist jedoch nicht auf dieses Gebiet beschränkt, sondern kann allgemein und weitgehend für eine integrierte Halbleiterschaltung, die eine PLL-Schaltung enthält, verwendet werden, insbesondere für eine integrierte Halbleiterschaltung, die eine PLL-Schaltung mit einem breiten variablen Frequenzbereich des VCO enthält.

[0068] Während die vorliegende Erfindung anhand der einzelnen veranschaulichenden Ausführungsformen beschrieben worden ist, wird sie nicht durch diese Ausführungsformen eingeschränkt sondern lediglich durch die beigefügten Ansprüche.

Patentansprüche

1. Integrierte Halbleiter-Kommunikationsschaltungsvorrichtung, die umfasst: eine Phasenverriegelungsschleifenschaltung (PLL-Schaltung), die ein Oszillationssignal mit einer Frequenz in Übereinstimmung mit bestimmten Frequenzinformationen erzeugen kann, wobei die PLL-Schaltung eine Phasenerfassungsschaltung (14) für die Erfassung einer Phasendifferenz zwischen einem als Referenz dienenden Frequenzsignal (ϕ_{ref}) und einem Rückkopplungssignal, eine Ladungspumpe (15) und einen Filterkondensator (16) für die Erzeugung einer Spannung (V_c) in Reaktion auf die von der Phasenerfassungsschaltung erfasste Phasendifferenz, und eine Oszillatorschaltung (10), um ein Signal (ϕ_{vco}) in mehreren Frequenzbändern entsprechend der Spannung (V_c) über dem Filterkondensator oszillieren zu lassen, mit:

Mitteln zum Liefern einer festgelegten Spannung, die eine vorgegebene Gleichspannung (V_{DC}) als eine Steuerungspannung der Oszillatorschaltung liefern; **dadurch gekennzeichnet**, dass die Oszillatorschaltung ferner umfasst:

einen Frequenzzähler (17), der eine Oszillationsfrequenz der Oszillatorschaltung bestimmt;

Speichermittel (18), die so beschaffen sind, dass sie gleichzeitig Frequenzinformationen speichern, die jedem Frequenzband der mehreren Frequenzbänder der Oszillatorschaltung entsprechen; und

eine Steuerschaltung (20), die in einem Zustand, in dem die PLL-Schaltung in einen Zustand mit offener Schleife versetzt ist, die Oszillatorschaltung dazu veranlasst, eine Oszillationsoperation durch eine Gleichspannung von den Mitteln für die Lieferung einer festgelegten Spannung auszuführen, um eine Oszillationsfrequenz für jedes Frequenzband der Oszillatorschaltung zu bestimmen und um die Speichermittel dazu zu veranlassen, jede Frequenz gleichzeitig zu speichern.

2. Integrierte Kommunikations-Halbleiterschaltungsvorrichtung nach Anspruch 1, die ferner eine Frequenzband-Entscheidungsschaltung (19) umfasst, um die in den Speichermitteln gespeicherten Frequenzinformationen mit den bestimmten Frequenzinformationen zu vergleichen und um ein Signal zu erzeugen, das ein Oszillationsfrequenzband der Oszillatorschaltung spezifiziert, wobei die Steuerschaltung die Oszillatorschaltung dann, wenn die PLL-Schaltung in einen Zustand mit offener Schleife versetzt ist, dazu veranlasst, einen Oszillationsbetrieb durch eine Gleichspannung von den Mitteln zum Liefern einer festgelegten Spannung auszuführen, eine Oszillationsfrequenz für jedes Frequenzband der Oszillatorschaltung bestimmt, die Speichermittel dazu veranlasst, die Frequenz zu speichern; und die Oszillatorschaltung dann, wenn die PLL-Schaltung in einen Zustand mit geschlossener Schleife versetzt ist, dazu veranlasst, einen Oszillationsbetrieb in dem spezifizierten Oszillationsfrequenzband gemäß einem Signal von der Frequenzband-Entscheidungsschaltung auszuführen.

3. Integrierte Kommunikations-Halbleiterschaltungsvorrichtung nach Anspruch 1 oder 2, bei der der Frequenzzähler eine Oszillationsfrequenz der Oszillatorschaltung während einer Periode oder während eines ganzzahligen Vielfachen der Periode des Referenzfrequenzsignals misst.

4. Integrierte Kommunikations-Halbleiterschaltungsvorrichtung nach einem der Ansprüche 1 bis 3, die ferner eine Zählerschaltung (22) zwischen der Oszillatorschaltung und der Phasenkomparatorschaltung umfasst, wobei die Zählerschaltung (22) auch als der Frequenzzähler (17) dient.

5. Integrierte Kommunikations-Halbleiterschaltungsvorrichtung nach Anspruch 4, bei der:

die Zählerschaltung eine Frequenzteilerschaltung (21), die ein Teilungsverhältnis ändern kann, einen ersten programmierbaren Zähler (22N), der einen Wert zählen kann, der äquivalent ist zu einem Quotienten einer Division, in der eine Frequenz eines aus der Oszillatorschaltung zu erzeugenden Signals durch eine Frequenz des Referenzfrequenzsignals dividiert wird und in der das Divisionsergebnis ferner durch das Teilungsverhältnis der Frequenzteilungsschaltung dividiert wird, und einen zweiten programmierbaren Zähler (22A), der einen Wert zählen kann, der äquivalent zu einem Rest der Division ist, umfasst; und die Speichermittel so konfiguriert sind, dass sie einen durch den ersten programmierbaren Zähler berechneten Wert speichern.

6. Integrierte Kommunikations-Halbleiterschaltungsvorrichtung nach Anspruch 4, bei der die Frequenzband-Entscheidungsschaltung die in den Speichermitteln gespeicherten Frequenzinformationen mit Frequenzinformationen, die in dem ersten programmierbaren Zähler und in dem zweiten programmierbaren Zähler gesetzt sind, vergleicht und ein Signal, das ein Oszillationsfrequenzband der Oszillatorschaltung spezifiziert, er-

zeugt.

7. Integrierte Kommunikations-Halbleiterschaltungsvorrichtung nach einem der Ansprüche 1 bis 6, die ferner einen Mischer (**320**) umfasst, um ein von der PLL-Schaltung ausgegebenes Oszillationssignal oder ein durch Dividieren einer Frequenz des Oszillationssignals erhaltenes Signal mit einem empfangenen Signal zu mischen und um dadurch ein demodulierte Signal zu erzeugen.

8. Integrierte Kommunikations-Halbleiterschaltungsvorrichtung nach einem der Ansprüche 1 bis 6, die ferner einen zweiten Mischer (**260**) umfasst, um ein von der PLL-Schaltung ausgegebenes Oszillationssignal oder ein Signal, das durch Teilen einer Frequenz des Oszillationssignals erhalten wird, mit einem Sendesignal zu mischen und um dadurch ein Signal mit einer Frequenz, die äquivalent ist zu einer Frequenzdifferenz zwischen ihnen, zu erzeugen.

9. Drahtloses Kommunikationssystem, das umfasst:
die integrierte Kommunikations-Halbleiterschaltungsvorrichtung nach Anspruch 1; und die ferner umfasst:
eine Frequenzband-Entscheidungs-schaltung (**19**), die die in den Speichermitteln gespeicherten Frequenzinformationen mit den spezifizierten Frequenzinformationen vergleicht und ein ein Oszillationsfrequenzband der Oszillatorschaltung spezifizierendes Signal erzeugt, wobei die Steuerschaltung dann, wenn die PLL-Schaltung in einen Zustand mit offener Schleife versetzt ist, die Oszillatorschaltung dazu veranlasst, einen Oszillationsbetrieb durch eine Gleichspannung von den Mitteln zum Liefern einer festgelegten Spannung auszuführen, eine Oszillationsfrequenz für jedes Frequenzband der Oszillatorschaltung misst, die Speichermittel dazu veranlasst, die Frequenz zu speichern; und die Oszillatorschaltung dann, wenn die PLL-Schaltung in einen Zustand mit geschlossener Schleife versetzt ist, dazu veranlasst, einen Oszillationsbetrieb in dem spezifizierten Oszillationsfrequenzband gemäß einem Signal von der Frequenzband-Entscheidungs-schaltung auszuführen, und
eine Grundbandschaltung (**300**), um Daten von einem empfangenen Signal, das durch die integrierte Kommunikations-Halbleiterschaltungsvorrichtung auf eine gewünschte Frequenz abwärts umgesetzt worden ist, zu extrahieren und um Sendedaten in ein I-Signal und ein Q-Signal umzusetzen, wobei die spezifizierten Frequenzinformationen von der Grundbandschaltung zu der integrierten Kommunikations-Halbleiterschaltungsvorrichtung geliefert werden.

10. Drahtloses Kommunikationssystem nach Anspruch 9, wobei das System Signale in einem Kommunikationsverfahren unter Verwendung wenigstens zweier Frequenzbänder einschließlich des globalen Systems für Mobilkommunikation (GSM) in einem Frequenzband von wenigstens 980 Megahertz (MHz) austauschen kann.

Es folgen 5 Blatt Zeichnungen

Fig. 2A

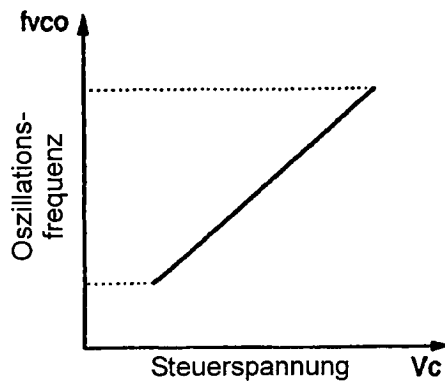


Fig. 2B

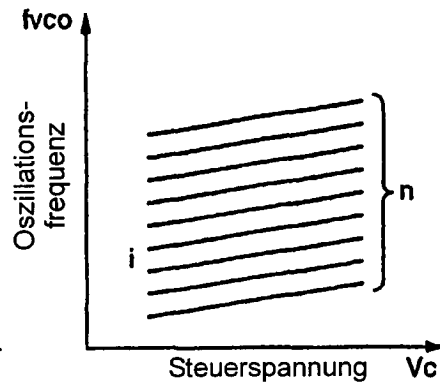


Fig. 3

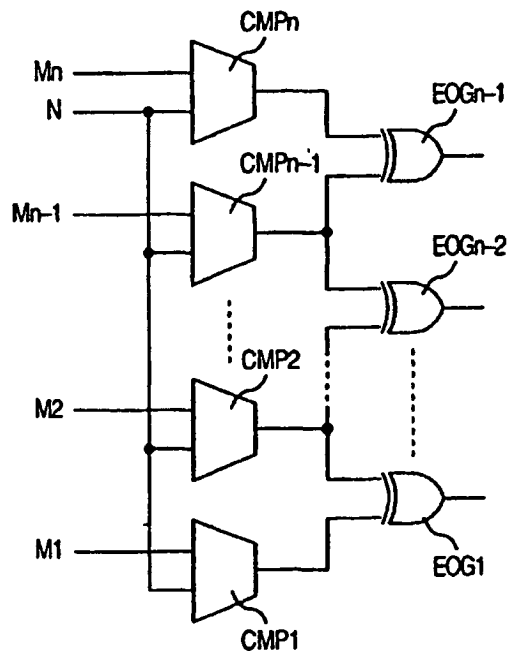


Fig. 4

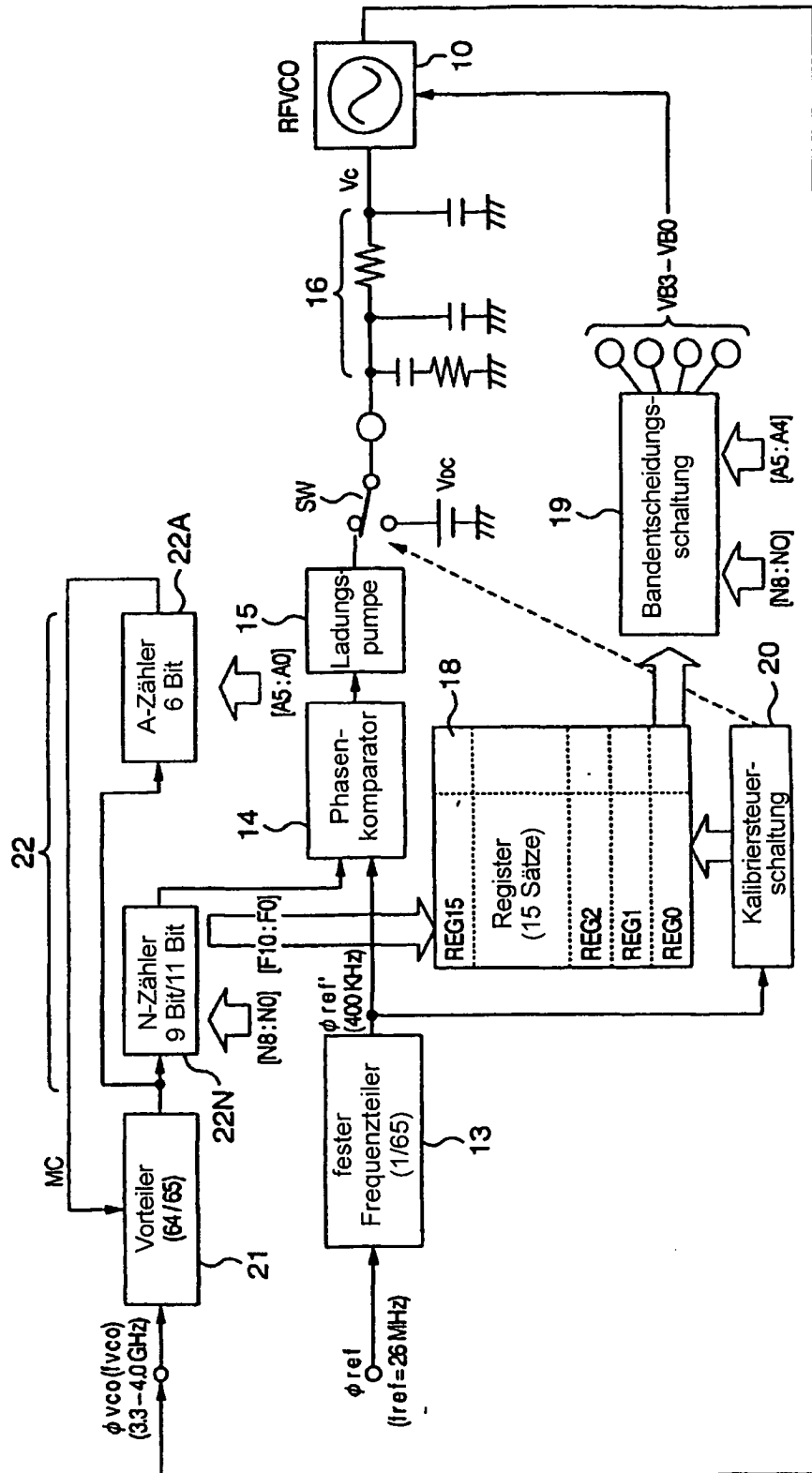
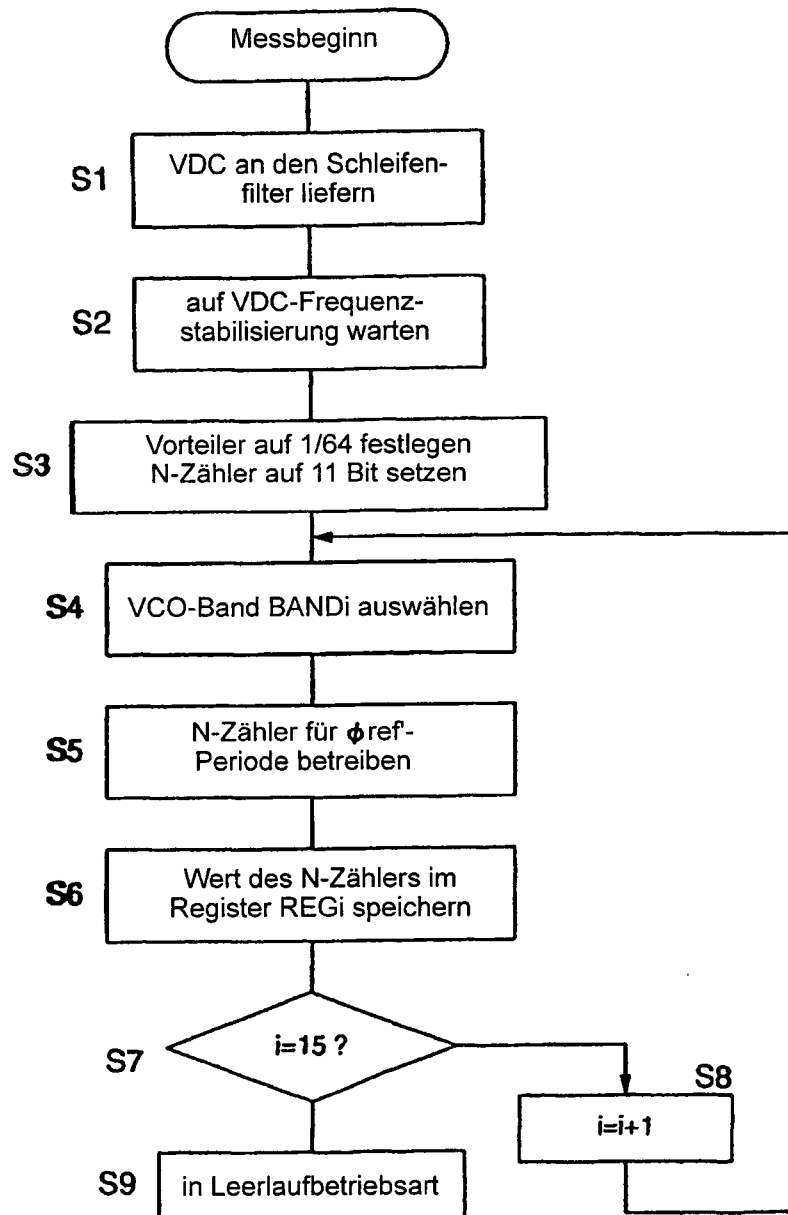


Fig. 5



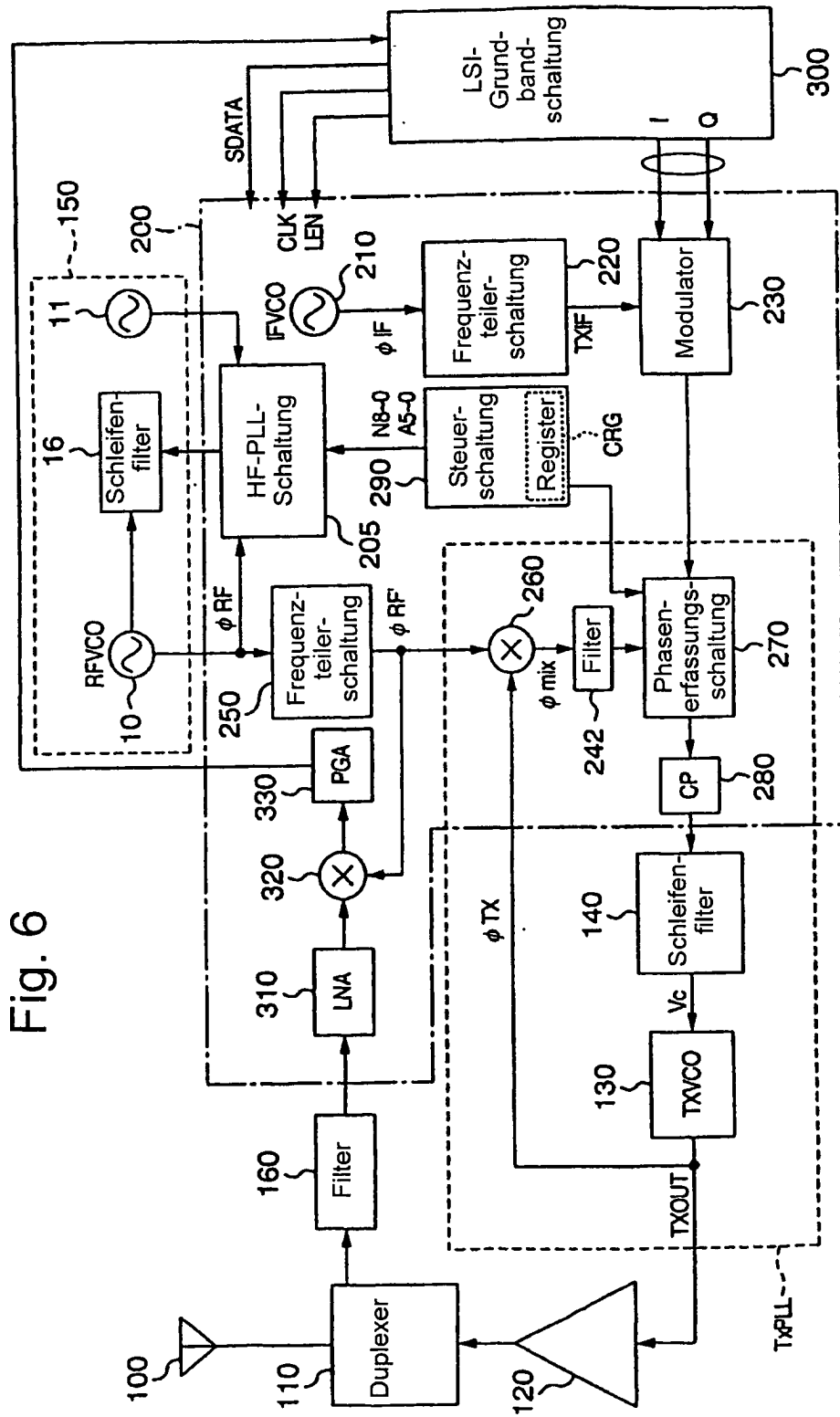


Fig. 6