



(12) 发明专利

(10) 授权公告号 CN 108806571 B

(45) 授权公告日 2021.09.21

(21) 申请号 201710309533.1

审查员 于洋

(22) 申请日 2017.05.04

(65) 同一申请的已公布的文献号

申请公布号 CN 108806571 A

(43) 申请公布日 2018.11.13

(73) 专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

专利权人 鄂尔多斯市源盛光电有限责任公司

(72) 发明人 张洁

(74) 专利代理机构 北京三高永信知识产权代理

有限责任公司 11138

代理人 滕一斌

(51) Int. Cl.

G09G 3/20 (2006.01)

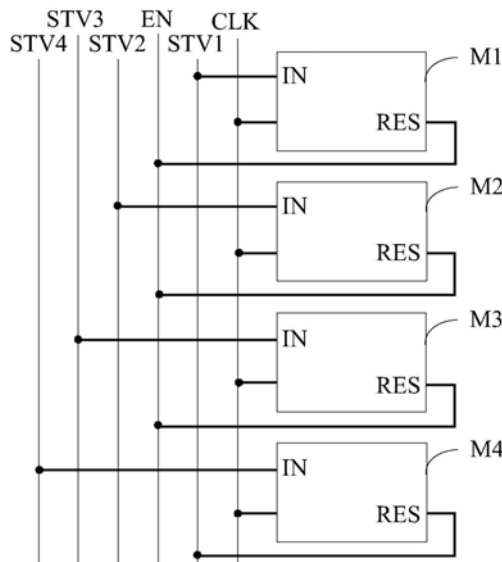
权利要求书2页 说明书10页 附图3页

(54) 发明名称

栅极驱动电路及其驱动方法、阵列基板及显示装置

(57) 摘要

本发明公开了一种栅极驱动电路及其驱动方法、阵列基板及显示装置,属于显示领域。该栅极驱动电路,包括连接相同时钟信号的至少两个扫描模块,每一扫描模块各自包括至少一级的移位寄存器单元;栅极驱动电路所对应的显示周期包括交替设置的显示扫描时段和触摸扫描时段,每一扫描模块分别对应于一个显示扫描时段;至少两个扫描模块中的至少一个的扫描模块的复位端连接触控使能信号线,触控使能信号线用于在每一触摸扫描时段内加载复位端处的有效电平。本发明能够利用常见于触控电路的触控使能信号线来代替至少一部分的控制信号线的功能,从而减少实现触控扫描与显示扫描的交替所需要设置的控制信号线的数量。



1. 一种栅极驱动电路,其特征在于,包括连接相同时钟信号的至少两个扫描模块,每一所述扫描模块各自包括至少一级的移位寄存器单元;所述栅极驱动电路所对应的显示周期包括交替设置的显示扫描时段和触摸扫描时段,每一所述扫描模块分别对应于一个所述显示扫描时段;其中,

所述扫描模块具有输入端和复位端,所述扫描模块用于在所述输入端处接收到有效电平时使内部的移位寄存器单元从第一级开始随着所述时钟信号的电平翻转逐级地输出栅极开启电压,在所述复位端处接收到有效电平时使内部的最后一级的移位寄存器单元停止栅极开启电压的输出;

所述至少两个扫描模块中的至少两个的扫描模块的复位端连接同一条触控使能信号线,所述触控使能信号线用于在每一所述触摸扫描时段内加载所述至少两个扫描模块的复位端处的有效电平。

2. 根据权利要求1所述的栅极驱动电路,其特征在于,所述至少两个扫描模块的输入端各自连接一条起始信号线;复位端连接所述触控使能信号线的扫描模块以外的扫描模块中,至少一个扫描模块的复位端连接其后置扫描模块的输入端;对于任一所述扫描模块,其后置扫描模块为所对应的显示扫描阶段在该扫描模块所对应的显示扫描阶段之后且最接近该扫描模块所对应的显示扫描阶段的扫描模块。

3. 根据权利要求1所述的栅极驱动电路,其特征在于,所述至少两个扫描模块的输入端各自连接一条起始信号线;与所述显示周期中最后一个显示扫描时段对应的扫描模块的复位端连接与所述显示周期中第一个显示扫描时段对应的扫描模块的输入端。

4. 根据权利要求1至3中任一项所述的栅极驱动电路,其特征在于,所述移位寄存器单元具有输入端、输出端和复位端;其中,

每个所述扫描模块内部的第一级移位寄存器单元的输入端连接该扫描模块的输入端;每个所述扫描模块内部的最后一级移位寄存器单元的复位端连接该扫描模块的复位端;

在所包括的移位寄存器单元多于一级的扫描模块中,除第一级之外的任一级移位寄存器单元的输入端连接上一级移位寄存器单元的输出端,除最后一级之外的任一级移位寄存器单元的复位端连接下一级移位寄存器单元的输出端。

5. 根据权利要求4所述的栅极驱动电路,其特征在于,所述时钟信号由第一时钟信号线 and 第二时钟信号线提供;所述移位寄存器单元包括第一晶体管、第一电容、第二晶体管、第三晶体管、第四晶体管和第五晶体管;其中,

所述第一晶体管的栅极连接第一节点,第一极连接所述第一时钟信号线,第二极连接所述移位寄存器单元的输出端,所述第一极和所述第二极分别是源极和漏极中的一个;

所述第一电容的第一端连接所述第一节点,第二端连接所述移位寄存器单元的输出端;

所述第二晶体管的栅极和第一极连接所述移位寄存器单元的输入端,第二极连接所述第一节点;

所述第三晶体管的栅极和第一极连接所述移位寄存器单元的复位端,第二极连接所述第四晶体管的栅极和所述第五晶体管的栅极;

所述第四晶体管的第一极连接所述移位寄存器单元的输出端,第二极连接无效电平电压线;

所述第五晶体管的第一极连接所述第一节点,第二极连接无效电平电压线。

6. 根据权利要求5所述的栅极驱动电路,其特征在于,所述移位寄存器单元还包括第六晶体管、第七晶体管、第八晶体管、第九晶体管、第十晶体管和第十一晶体管;其中,

所述第六晶体管的栅极连接第二节点,第一极连接所述第一节点,第二极连接无效电平电压线;

所述第七晶体管的栅极连接所述第二节点,第一极连接所述移位寄存器单元的输出端,第二极连接无效电平电压线;

所述第八晶体管的栅极与第三节点相连,所述第八晶体管的第一极连接所述第二时钟信号线,第二极连接所述第二节点;

所述第九晶体管的栅极连接所述第一节点,第一极连接所述第二节点,第二极连接无效电平电压线;

所述第十晶体管的栅极和第一极连接所述第二时钟信号线,第二极连接所述第三节点;

所述第十一晶体管的栅极连接所述第一节点,第一极连接所述第三节点,第二极连接无效电平电压线。

7. 一种如权利要求1至6中任意一项所述的栅极驱动电路的驱动方法,其特征在于,包括:

在任一所述显示扫描时段开始时,将与该显示扫描时段对应的扫描模块的输入端处置为有效电平。

8. 根据权利要求7所述的驱动方法,其特征在于,还包括:

向所述至少两个扫描模块提供相同的时钟信号,并使所述时钟信号在每一所述触摸扫描时段内暂停电平翻转。

9. 一种阵列基板,其特征在于,包括如权利要求1至6中任一项所述的栅极驱动电路。

10. 一种显示装置,其特征在于,包括如权利要求9所述的阵列基板。

## 栅极驱动电路及其驱动方法、阵列基板及显示装置

### 技术领域

[0001] 本发明涉及显示领域,特别涉及一种栅极驱动电路及其驱动方法、阵列基板及显示装置。

### 背景技术

[0002] GOA (Gate driver On Array,阵列基板行驱动) 技术相较于传统工艺而言,不仅节约了成本,实现显示面板两边对称的设计,还省去了芯片的绑定区域和例如扇出区的布线区域,有利于窄边框设计的实现。同时,由于GOA技术可以省去行方向上的芯片绑定工艺,对整体的产能、良率提升也有很大的帮助。

[0003] 在应用于TSP (Touch Screen Panel,触控面板) 的GOA电路中,为了实现每一显示帧内触控扫描与显示扫描的交替进行,需要控制GOA电路在触控扫描过程中暂停显示扫描,并在触控扫描结束后继续显示扫描。

[0004] 为此,对应于每个触控扫描时段一般都要增设两条或两条以上的控制信号线,每一条所增加的控制信号线都占据一定的布线空间并需要增设相应的信号端口,不利于GOA电路结构的简化和显示边框的窄化。

### 发明内容

[0005] 本发明提供一种栅极驱动电路及其驱动方法、阵列基板及显示装置,可以减少实现触控扫描与显示扫描的交替所需要设置的控制信号线的数量。

[0006] 第一方面,本发明提供了一种栅极驱动电路,包括连接相同时钟信号的至少两个扫描模块,每一所述扫描模块各自包括至少一级的移位寄存器单元;所述栅极驱动电路所对应的显示周期包括交替设置的显示扫描时段和触摸扫描时段,每一所述扫描模块分别对应于一个所述显示扫描时段;其中,

[0007] 所述扫描模块具有输入端和复位端,所述扫描模块用于在所述输入端处接收到有效电平时使内部的移位寄存器单元从第一级开始随着所述时钟信号的电平翻转逐级地输出栅极开启电压,在所述复位端处接收到有效电平时使内部的最后一级的移位寄存器单元停止栅极开启电压的输出;

[0008] 所述至少两个扫描模块中的至少一个的扫描模块的复位端连接触控使能信号线,所述触控使能信号线用于在每一所述触摸扫描时段内加载所述复位端处的有效电平。

[0009] 在一种可能的实现方式中,所述至少两个扫描模块的输入端各自连接一条起始信号线;复位端连接所述触控使能信号线的扫描模块以外的扫描模块中,至少一个扫描模块的复位端连接其后置扫描模块的输入端;对于任一所述扫描模块,其后置扫描模块为所对应的显示扫描阶段在该扫描模块所对应的显示扫描阶段之后且最接近该扫描模块所对应的显示扫描阶段的扫描模块。

[0010] 在一种可能的实现方式中,所述至少两个扫描模块的输入端各自连接一条起始信号线;与所示显示周期中最后一个显示扫描时段对应的扫描模块的复位端连接与所示显示

周期中第一个显示扫描时段对应的扫描模块的输入端。

[0011] 在一种可能的实现方式中,所述移位寄存器单元具有输入端、输出端和复位端;其中,

[0012] 每个所述扫描模块内部的第一级移位寄存器单元的输入端连接该扫描模块的输入端;每个所述扫描模块内部的最后一级移位寄存器单元的复位端连接该扫描模块的复位端;

[0013] 在所包括的移位寄存器单元多于一级的扫描模块中,除第一级之外的任一级移位寄存器单元的输入端连接上一级移位寄存器单元的输出端,除最后一级之外的任一级移位寄存器单元的复位端连接下一级移位寄存器单元的输出端。

[0014] 在一种可能的实现方式中,所述时钟信号由第一时钟信号线和第二时钟信号线提供;所述移位寄存器单元包括第一晶体管、第一电容、第二晶体管、第三晶体管、第四晶体管和第五晶体管;其中,

[0015] 所述第一晶体管的栅极连接第一节点,第一极连接所述第一时钟信号线,第二极连接所述移位寄存器单元的输出端,所述第一极和所述第二极分别是源极和漏极中的一个;

[0016] 所述第一电容的第一端连接所述第一节点,第二端连接所述移位寄存器单元的输出端;

[0017] 所述第二晶体管的栅极和第一极连接所述移位寄存器单元的输入端,第二极连接所述第一节点;

[0018] 所述第三晶体管的栅极和第一极连接所述移位寄存器单元的复位端,第二极连接所述第四晶体管的栅极和所述第五晶体管的栅极;

[0019] 所述第四晶体管的第一极连接所述移位寄存器单元的输出端,第二极连接无效电平电压线;

[0020] 所述第五晶体管的第一极连接所述第一节点,第二极连接无效电平电压线。

[0021] 在一种可能的实现方式中,所述移位寄存器单元还包括第六晶体管、第七晶体管、第八晶体管、第九晶体管、第十晶体管和第十一晶体管;其中,

[0022] 所述第六晶体管的栅极连接第二节点,第一极连接所述第一节点,第二极连接无效电平电压线;

[0023] 所述第七晶体管的栅极连接所述第二节点,第一极连接所述移位寄存器单元的输入端,第二极连接无效电平电压线;

[0024] 所述第八晶体管的栅极与第三节点相连,所述第八晶体管的第一极连接所述第二时钟信号线,第二极连接所述第二节点;

[0025] 所述第九晶体管的栅极连接所述第一节点,第一极连接所述第二节点,第二极连接无效电平电压线;

[0026] 所述第十晶体管的栅极和第一极连接所述第二时钟信号线,第二极连接所述第三节点;

[0027] 所述第十一晶体管的栅极连接所述第一节点,第一极连接所述第三节点,第二极连接无效电平电压线。

[0028] 第二方面,本发明还提供了一种上述任意一种的栅极驱动电路的驱动方法,包括:

[0029] 在任一所述显示扫描时段开始时,将与该显示扫描时段对应的扫描模块的输入端处置为有效电平。

[0030] 在一种可能的实现方式中,所述驱动方法还包括:

[0031] 向所述至少两个扫描模块提供相同的时钟信号,并使所述时钟信号在每一所述触摸扫描时段内暂停电平翻转。

[0032] 第三方面,本发明还提供了一种阵列基板,包括上述任意一种的栅极驱动电路。

[0033] 第四方面,本发明还提供了一种显示装置,包括上述任意一种的阵列基板。

[0034] 由上述技术方案可知,基于至少两个扫描模块中的至少一个的复位端连接触控使能信号线,本发明能够利用常见于触控电路的触控使能信号线来代替至少一部分的控制信号线的功能,从而可以省去这部分控制信号线的设置,不仅能够减少信号端口的数量,还能够压缩一部分的布线空间,有助于产品电路结构的简化和显示边框的窄化。

## 附图说明

[0035] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0036] 图1是本发明一个实施例提供的栅极驱动电路的结构框图;

[0037] 图2是本发明一个实施例提供的栅极驱动电路的电路时序示意图;

[0038] 图3是本发明一个实施例提供的栅极驱动电路的结构框图;

[0039] 图4是本发明一个实施例提供的栅极驱动电路的电路时序示意图;

[0040] 图5是本发明一个实施例提供的移位寄存器单元的电路结构图;

[0041] 图6是本发明一个实施例提供的移位寄存器单元的电路时序图。

## 具体实施方式

[0042] 为使本发明的目的、技术方案和优点更加清楚,下面将结合附图对本发明实施方式作进一步地详细描述。

[0043] 图1是本发明一个实施例提供的栅极驱动电路的结构框图。参见图1,本实施例的栅极驱动电路包括至少两个扫描模块(图1中以四个扫描模块M1、M2、M3和M4作为示例),该至少两个扫描模块均连接同样的时钟信号,如图1所示的四个扫描模块M1、M2、M3和M4均连接同样的时钟信号线CLK。每个扫描模块均具有输入端和复位端,所述至少两个扫描模块中的至少一个的扫描模块的复位端连接触控使能信号线,例如图1中的扫描模块M1、M2、M3的复位端RES均连接触控使能信号线EN。

[0044] 本实施例中,每个所述扫描模块各自包括至少一级(例如一级、五级、十级、二十级、五十级等等)的移位寄存器单元,不同扫描模块内移位寄存器单元的级数可以不同。而且,每个扫描模块均具有下述功能:在输入端处接收到有效电平时使内部的移位寄存器单元从第一级开始随着时钟信号的电平翻转逐级地输出栅极开启电压,在复位端处接收到有效电平时使内部的最后一级的移位寄存器单元停止栅极开启电压的输出。

[0045] 作为一种示例,扫描模块M1包括若干逐级相连的移位寄存器单元,每一级移位寄

寄存器单元均能够在其输入端接收到栅极开启电压之后的首个时钟信号的电平翻转的时刻开始向本级的输出端输出栅极开启电压,并且每一级的移位寄存器单元均能够在其复位端接收到栅极开启电压时停止向本级的输出端输出栅极开启电压。在第一级移位寄存器单元的输入端连接扫描模块M1的输入端、最后一级移位寄存器单元的复位端连接扫描模块M1的复位端的情况下,该扫描模块M1能够实现上述在输入端处接收到有效电平时使内部的移位寄存器单元从第一级开始随着时钟信号的电平翻转逐级地输出栅极开启电压的功能,以及上述在复位端处接收到有效电平时使内部的最后一级的移位寄存器单元停止栅极开启电压的输出的功能。本示例中的移位寄存器单元可以参照现有技术中的GOA单元电路实现,后文中也将给出其电路结构示例。

[0046] 图2示出了扫描模块M1和扫描模块M2的部分电路时序。本实施例的栅极驱动电路所对应的显示周期包括交替设置的显示扫描时段和触摸扫描时段,例如图2中显示扫描时段 $t_{M1}$ 、触摸扫描时段 $t_{12}$ 、显示扫描时段 $t_{M2}$ 依次设置(显示周期还可以在此后包括若干交替设置的显示扫描时段和触摸扫描时段)。上述至少两个扫描模块中,每一扫描模块各自对应于一个显示扫描时段,例如图2中的显示扫描时段 $t_{M1}$ 与扫描模块M1对应,图2中的显示扫描时段 $t_{M2}$ 与扫描模块M2对应。上述触控使能信号线用于在每一触摸扫描时段内加载所述扫描模块的复位端处的有效电平,例如图2中触控使能信号线EN在触摸扫描时段 $t_{12}$ 内为高电平,在显示扫描时段 $t_{M1}$ 和显示扫描时段 $t_{M2}$ 内为低电平。

[0047] 可以推知,由于触控使能信号线会在每一触摸扫描时段内加载所述扫描模块的复位端处的有效电平,因此复位端与触控使能信号线相连的所有扫描模块都会在每一触摸扫描时段内停止最后一级移位寄存器单元的栅极开启电压的输出,或者保持内部最后一级移位寄存器单元不输出栅极开启电压的状态。

[0048] 例如图1和图2所示,在扫描模块M1连接起始信号线STV1、扫描模块M2连接起始信号线STV2、扫描模块M3连接起始信号线STV3、扫描模块M4连接起始信号线STV4的情况下,每条起始信号线各自连接扫描控制信号的情况下,可以按照下述过程实现触控扫描与显示扫描的交替进行:

[0049] 如图2所示,在显示扫描时段 $t_{M1}$ 开始时,起始信号线STV1向扫描模块M1的输入端输出有效电平,使得扫描模块M1在所对应的显示扫描时段 $t_{M1}$ 内使内部的移位寄存器单元从第一级开始随着时钟信号的电平翻转逐级地输出栅极开启电压,直到最后一级移位寄存器单元的输出端 $G_n$ 处开始输出栅极开启电压。而在此后的触摸扫描时段 $t_{12}$ 开始时,触控使能信号线EN上的有效电平的作用下扫描模块M1使内部最后一级移位寄存器单元停止输出栅极开启电压,从而输出端 $G_n$ 处形成如图2中所示的波形。触控使能信号线EN上的有效电平一直持续到触摸扫描时段 $t_{12}$ 结束。此后,在显示扫描时段 $t_{M2}$ 开始时,起始信号线STV2向扫描模块M2的输入端输出有效电平,使得扫描模块M2在所对应的显示扫描时段 $t_{M2}$ 内使内部的移位寄存器单元从第一级开始随着时钟信号的电平翻转逐级地输出栅极开启电压,例如扫描模块M2内部第一级移位寄存器单元的输出端 $G_{n+1}$ 处输出如图2中所示的波形。以此类推,扫描模块M2内部的最后一级移位寄存器单元会在显示扫描时段 $t_{M2}$ 结束时在触控使能信号线EN上的有效电平作用下停止栅极开启电压的输出,扫描模块M3在其所对应的显示扫描时段开始时在起始信号线STV3的作用下开始逐级地输出栅极开启电压,扫描模块M3内部的最后一级移位寄存器单元会在其所对应的显示扫描时段结束时在触控使能信号线EN

上的有效电平作用下停止栅极开启电压的输出,扫描模块M4在其所对应的显示扫描时段开始时在起始信号线STV4的作用下开始逐级地输出栅极开启电压,扫描模块M4内部的最后一级移位寄存器单元会在其所对应的显示扫描时段结束时在下一显示周期的起始信号线STV1的作用下停止栅极开启电压的输出。由此,实现了触控扫描与显示扫描的交替进行。

[0050] 可以看出,基于至少两个扫描模块中的至少一个的复位端连接触控使能信号线,本发明实施例能够利用常见于触控电路的触控使能信号线来代替至少一部分的控制信号线的功能,从而可以省去这部分控制信号线的设置,不仅能够减少信号端口的数量,还能够压缩一部分的布线空间,有助于产品电路结构的简化和显示边框的窄化。

[0051] 需要说明的是,本文中的有效电平与无效电平分别指的是针对特定电路节点而言的两个不同的预先配置的电压范围(均以公共端电压为基准),例如所有电路节点的有效电平均为所在数字电路中的高电平,或者所有电路节点的有效电平均为所在数字电路中的低电平,或者扫描模块的复位端的有效电平是所在数字电路中的高电平而扫描模块的输入端处的有效电平是所在数字电路中的低电平,并且可以不仅限于此。

[0052] 还需要说明的是,在一种实现方式中,上述触控使能信号线指的是常见于触控电路的一条触控信号线,典型情况下其加载有效电平的时段与全部触控扫描时段完全重合,可以对触控扫描时段与非触控扫描时段起区分和标识的作用;而在另一种实现方式中,上述触控使能信号线上加载的信号可以通过对上述触控信号线进行信号处理后得到的信号,例如触控使能信号线是触控信号线经过电压跟随器所连接的信号线,或者触控使能信号线是触控信号线经过升压变换电路所连接的信号线,并且可以不仅限于此。此外在本实施例中,上述触控使能信号线可以连接栅极驱动电路所包括的至少两个扫描模块中任意数量、任意组合下的扫描模块的复位端,所连接的扫描模块的数量越多,越有利于信号端口数量的减少和布线空间的压缩。

[0053] 图3是本发明又一实施例提供的栅极驱动电路的结构框图。参见图3,本实施例的栅极驱动电路包括至少两个扫描模块(图3中以四个扫描模块M1、M2、M3和M4作为示例),该至少两个扫描模块均连接同样的时钟信号,如图3所示的四个扫描模块M1、M2、M3和M4均连接同样的时钟信号线CLK。每个扫描模块均具有输入端和复位端,所述至少两个扫描模块中的每一扫描模块的输入端各自连接一条起始信号线,例如图3中的扫描模块M1的输入端IN连接起始信号线STV1、扫描模块M2的输入端IN连接起始信号线STV2、扫描模块M3的输入端IN连接起始信号线STV3、扫描模块M4的输入端IN连接起始信号线STV4。而且,所述至少两个扫描模块中的至少一个的扫描模块的复位端连接其后置扫描模块的输入端,例如图3中的扫描模块M1的复位端RES连接扫描模块M2的输入端IN,扫描模块M2的复位端RES连接扫描模块M3的输入端IN,扫描模块M3的复位端RES连接扫描模块M4的输入端IN,扫描模块M4的复位端RES连接扫描模块M1的输入端IN。

[0054] 本实施例中,每个所述扫描模块各自包括至少一级(例如一级、五级、十级、二十级、五十级等等)的移位寄存器单元,不同扫描模块内移位寄存器单元的级数可以不同。而且,每个扫描模块均具有下述功能:在输入端处接收到有效电平时使内部的移位寄存器单元从第一级开始随着时钟信号的电平翻转逐级地输出栅极开启电压,在复位端处接收到有效电平时使内部的最后一级的移位寄存器单元停止栅极开启电压的输出。

[0055] 作为一种示例,扫描模块M1包括若干逐级相连的移位寄存器单元,每一级移位寄

寄存器单元均能够在其输入端接收到栅极开启电压之后的首个时钟信号的电平翻转的时刻开始向本级的输出端输出栅极开启电压,并且每一级的移位寄存器单元均能够在其复位端接收到栅极开启电压时停止向本级的输出端输出栅极开启电压。在第一级移位寄存器单元的输入端连接扫描模块M1的输入端、最后一级移位寄存器单元的复位端连接扫描模块M1的复位端的情况下,该扫描模块M1能够实现上述在输入端处接收到有效电平时使内部的移位寄存器单元从第一级开始随着时钟信号的电平翻转逐级地输出栅极开启电压的功能,以及上述在复位端处接收到有效电平时使内部的最后一级的移位寄存器单元停止栅极开启电压的输出的功能。本示例中的移位寄存器单元可以参照现有技术中的GOA单元电路实现,后文中也将给出其电路结构示例。

[0056] 图4示出了扫描模块M1、扫描模块M2和扫描模块M3的部分电路时序。本实施例的栅极驱动电路所对应的显示周期包括交替设置的显示扫描时段和触摸扫描时段,例如图4中显示扫描时段 $t_{M1}$ 、触摸扫描时段 $t_{12}$ 、显示扫描时段 $t_{M2}$ 、触摸扫描时段 $t_{23}$ 、显示扫描时段 $t_{M3}$ 依次设置(显示周期还可以在此后包括若干交替设置的显示扫描时段和触摸扫描时段)。上述至少两个扫描模块中,每一扫描模块各自对应于一个显示扫描时段,例如图4中的显示扫描时段 $t_{M1}$ 与扫描模块M1对应,显示扫描时段 $t_{M2}$ 与扫描模块M2对应,显示扫描时段 $t_{M3}$ 与扫描模块M3对应。对于本实施例中的任一所述扫描模块,其后置扫描模块为所对应的显示扫描阶段在该扫描模块所对应的显示扫描阶段之后且最接近该扫描模块所对应的显示扫描阶段的扫描模块。即,每一扫描模块的复位端也各自连接一条所述起始信号线,而连接同一条所述起始信号线的两个扫描模块中,复位端连接所述起始信号线的扫描模块所对应的显示扫描时段和输入端连接所述起始信号线的扫描模块所对应的显示扫描时段分别紧邻地设置在同一所述触摸扫描时段的之前和之后,或者分别是一个显示周期的最后一个显示扫描时段和下一个显示周期的第一个显示扫描时段。比如,对于对应于显示扫描阶段 $t_{M2}$ 的扫描模块M2而言,在显示扫描阶段 $t_{M2}$ 之后且最接近显示扫描阶段 $t_{M2}$ 的显示扫描阶段为显示扫描阶段 $t_{M3}$ ,因而显示扫描阶段 $t_{M3}$ 所对应的扫描模块M3为扫描模块M2的后置扫描模块。再如,与扫描模块M4对应的显示扫描阶段是显示周期的最后一个显示扫描阶段,其之后最接近的显示扫描阶段是下一个显示周期的第一个显示扫描阶段,即与扫描模块M1对应的显示扫描阶段 $t_{M1}$ ,因此扫描模块M4的后置扫描模块是扫描模块M1。

[0057] 例如图3和图4所示,在每条起始信号线各自连接扫描控制信号的情况下,可以按照下述过程实现触控扫描与显示扫描的交替进行:

[0058] 如图4所示,在显示扫描时段 $t_{M1}$ 开始时,起始信号线STV1向扫描模块M1的输入端输出有效电平,使得扫描模块M1在所对应的显示扫描时段 $t_{M1}$ 内使内部的移位寄存器单元从第一级开始随着时钟信号的电平翻转逐级地输出栅极开启电压,直到最后一级移位寄存器单元的输出端 $G_n$ 处开始输出栅极开启电压。而在此后的触摸扫描时段 $t_{12}$ 开始时,用于提供栅极开启电压的电压线暂停提供栅极开启电压,从而输出端 $G_n$ 处在触摸扫描时段 $t_{12}$ 内不输出栅极开启电压。而在此后的显示扫描时段 $t_{M2}$ 开始时,起始信号线STV2同时向扫描模块M2的输入端和扫描模块M1的复位端输出有效电平,在其作用下扫描模块M1使内部最后一级移位寄存器单元停止输出栅极开启电压,从而输出端 $G_n$ 处形成如图4中所示的波形;在起始信号线STV2上有效电平的作用下,扫描模块M2在所对应的显示扫描时段 $t_{M2}$ 内使内部的移位寄存器单元从第一级开始随着时钟信号的电平翻转逐级地输出栅极开启电压,例如

扫描模块M2内部的第一级移位寄存器单元的输出端G<sub>n+1</sub>处输出如图4中所示的波形。以此类推,扫描模块M2内部的最后一级移位寄存器单元的输出端G<sub>2n</sub>处在触摸扫描时段t<sub>23</sub>内不输出栅极开启电压,输出端G<sub>2n</sub>处会在显示扫描时段t<sub>M3</sub>开始时在起始信号线STV2上的有效电平作用下停止栅极开启电压的输出,从而形成如图4中所示的波形。扫描模块M3在显示扫描时段t<sub>M3</sub>开始时在起始信号线STV3的作用下开始逐级地输出栅极开启电压,例如扫描模块M3内部的第一级移位寄存器单元的输出端G<sub>2n+1</sub>处输出如图4中所示的波形。扫描模块M3内部的最后一级移位寄存器单元会在扫描模块M4所对应的显示扫描时段开始时在起始信号线STV4上的有效电平作用下停止栅极开启电压的输出,扫描模块M4在其所对应的显示扫描时段开始时在起始信号线STV4的作用下开始逐级地输出栅极开启电压,扫描模块M4内部的最后一级移位寄存器单元会在显示扫描时段t<sub>M1</sub>开始时在下一显示周期的起始信号线STV1上有效电平的作用下停止栅极开启电压的输出。由此,实现了触控扫描与显示扫描的交替进行。

[0059] 可以看出,基于至少两个扫描模块中的至少一个扫描模块的复位端连接其后置扫描模块的输入端,本发明实施例能够通过复用一部分的控制信号线来减少控制信号线的设置数量,不仅能够减少信号端口的数量,还能够压缩一部分的布线空间,有助于产品电路结构的简化和显示边框的窄化。

[0060] 需要说明的是,本文中的有效电平与无效电平分别指的是针对特定电路节点而言的两个不同的预先配置的电压范围(均以公共端电压为基准),例如所有电路节点的有效电平均为所在数字电路中的高电平,或者所有电路节点的有效电平均为所在数字电路中的低电平,或者扫描模块的复位端的有效电平是所在数字电路中的高电平而扫描模块的输入端处的有效电平是所在数字电路中的低电平,并且可以不仅限于此。

[0061] 还需要说明的是,本实施例中复位端连接其后置扫描模块的输入端的扫描模块可以是栅极驱动电路所包括的至少两个扫描模块中任意数量、任意组合下的扫描模块,复位端连接其后置扫描模块的输入端的扫描模块的数量越多,越有利于信号端口数量的减少和布线空间的压缩。

[0062] 在本发明的又一实施例中,栅极驱动电路包括至少两个扫描模块,所述至少两个扫描模块中至少一个的扫描模块的复位端连接上述触控使能信号线;复位端连接所述触控使能信号线的扫描模块以外的扫描模块中的至少一个扫描模块的复位端连接其后置扫描模块的输入端。基于此,可以结合上述两种方式减少控制信号线的设置数量,不仅能够减少信号端口的数量,还能够压缩一部分的布线空间,有助于产品电路结构的简化和显示边框的窄化。

[0063] 在本发明的又一实施例中,栅极驱动电路包括至少两个扫描模块,所述至少两个扫描模块的输入端各自连接一条起始信号线;与所示显示周期中最后一个显示扫描时段对应的扫描模块的复位端连接与所示显示周期中第一个显示扫描时段对应的扫描模块的输入端。例如图1和图4中与显示周期中最后一个显示扫描时段对应的扫描模块M4的复位端RES连接与显示周期中第一个显示扫描时段对应的扫描模块M1的输入端IN。基于此,可以利用显示周期中第一个显示扫描时段对应的扫描模块的输入端所连接的信号线来实现上一显示周期中最后一个显示扫描时段对应的扫描模块的复位,有助于进一步减少控制信号线的设置数量,不仅能够减少信号端口的数量,还能够压缩一部分的布线空间,有助于产品电

路结构的简化和显示边框的窄化。

[0064] 在上述任一种栅极驱动电路中,所述扫描模块所包括的移位寄存器单元可以具有输入端、输出端和复位端,其中:每个所述扫描模块内部的第一级移位寄存器单元的输入端连接该扫描模块的输入端,每个所述扫描模块内部的最后一级移位寄存器单元的复位端连接该扫描模块的复位端。而且,在所包括的移位寄存器单元多于一级的扫描模块中,除第一级之外的任一级移位寄存器单元的输入端连接上一级移位寄存器单元的输出端,除最后一级之外的任一级移位寄存器单元的复位端连接下一级移位寄存器单元的输出端。由此,可以按照上述移位寄存器单元的示例中所述的方式实现上述扫描模块的功能。

[0065] 作为一种移位寄存器单元的电路结构示例,图5是本发明一个实施例提供的移位寄存器单元的电路结构图,图6是其对应的电路时序图。本实施例中,上述时钟信号包括正相时钟信号和反相时钟信号,分别由第一时钟信号线CK1和第二时钟信号线CK2中的一个提供。所连接扫描线行序号为奇数的移位寄存器单元的第一时钟信号线CK1加载正相时钟信号,第二时钟信号线CK2加载反相时钟信号。所连接扫描线行序号为偶数的移位寄存器单元的第一时钟信号线CK1加载反相时钟信号,第二时钟信号线CK2加载正相时钟信号。需要说明的是,图5中示出的晶体管示例性地均为N型晶体管,即可以通过相同的制作工艺形成以降低制造成本。根据晶体管具体类型的不同,可以设置其源极和漏极分别所具有的连接关系,以与流过晶体管的电流的方向相匹配;在晶体管具有源极与漏极对称的结构时,源极和漏极可以视为不作特别区分的两个电极。下文中,以第一极和第二极分别指代源极和漏极中的一个。

[0066] 参见图5,移位寄存器单元包括第一晶体管T1、第一电容C1、第二晶体管T2、第三晶体管T3、第四晶体管T4和第五晶体管T5,其中:第一晶体管T1的栅极连接第一节点PU,第一极连接第一时钟信号线CK1,第二极连接移位寄存器单元的输出端G0,第一极和第二极分别是源极和漏极中的一个。第一电容C1的第一端连接第一节点PU,第二端连接移位寄存器单元的输出端G0。第二晶体管T2的栅极和第一极连接移位寄存器单元的输入端GI,第二极连接第一节点PU。第三晶体管T3的栅极和第一极连接移位寄存器单元的复位端GR,第二极连接第四晶体管T4的栅极和第五晶体管T5的栅极。第四晶体管T4的第一极连接移位寄存器单元的输出端G0,第二极连接无效电平电压线Vss。第五晶体管T5的第一极连接第一节点PU,第二极连接无效电平电压线Vss。

[0067] 基于第一晶体管T1、第一电容C1、第二晶体管T2、第三晶体管T3、第四晶体管T4和第五晶体管T5的组合,移位寄存器单元能够在其输入端GI接收到栅极开启电压之后的首个时钟信号的电平翻转的时刻开始向本级的输出端G0输出栅极开启电压,并能够在其复位端GR接收到栅极开启电压时停止向本级的输出端G0输出栅极开启电压。

[0068] 参见图5,移位寄存器单元还包括第六晶体管T6、第七晶体管T7、第八晶体管T8、第九晶体管T9、第十晶体管T10和第十一晶体管T11,其中:第六晶体管T6的栅极连接第二节点PD,第一极连接第一节点PU,第二极连接无效电平电压线Vss;第七晶体管T7的栅极连接第二节点PD,第一极连接移位寄存器单元的输出端G0,第二极连接无效电平电压线Vss;第八晶体管T8的栅极与第三节点PC相连,第八晶体管T8的第一极连接第二时钟信号线CK2,第二极连接第二节点PD;第九晶体管T9的栅极连接第一节点PU,第一极连接第二节点PD,第二极连接无效电平电压线Vss;第十晶体管T10的栅极和第一极连接第二时钟信号线CK2,第二极

连接第三节点PC;第十一晶体管T11的栅极连接第一节点PU,第一极连接第三节点PC,第二极连接无效电平电压线V<sub>SS</sub>。

[0069] 基于第六晶体管T6、第七晶体管T7、第八晶体管T8、第九晶体管T9、第十晶体管T10和第十一晶体管T11的组合,移位寄存器单元能够在实现上述功能的基础上具有更小的输出噪声和更优的工作稳定性。

[0070] 参见图5和图6,上述移位寄存器单元的工作原理如下所述:

[0071] 第一阶段①之前:移位寄存器单元的输入端GI和复位端GR处均保持为低电平,因此第二晶体管T2、第三晶体管T3、第五晶体管T5、第四晶体管T4均保持关闭。第一时钟信号线CK1和第二时钟信号线CK2上的时钟信号周期性电平翻转,这使得第十晶体管T10周期性打开,使得第三节点PC处被周期性置为高电平,继而第八晶体管T8打开,使得第二节点PD处也被置为高电平。在第二节点PD处的高电平作用下,第六晶体管T6和第七晶体管T7的打开会使得第一节点PU处和输出端GO处保持为低电平。第九晶体管T9和第十一晶体管T11保持关闭,不对第二节点PD和第三节点PC进行电位的下拉;第一晶体管T1保持关闭,不对输出端GO处进行电位的上拉。

[0072] 第一阶段①中:输入端GI处转为高电平,第二时钟信号线CK2上为高电平,第一时钟信号线CK1上为低电平,从而第二晶体管T2打开,使得第一节点PU处被上拉至高电平。由此,第一晶体管T1、第九晶体管T9、第十一晶体管T11打开,第二节点PD处和第三节点PC处被置为低电平,停止对第一节点PU处和输出端GO处的电位下拉。由于第一晶体管T1打开,输出端GO处在第一时钟信号线CK1的作用下保持为低电平。而在此阶段内,第一电容C1的第一端为高电平、第二端为低电平,即在此阶段内完成了电容两端的充电。

[0073] 第二阶段②中:输入端GI处转为低电平,第二时钟信号线CK2上为低电平,第一时钟信号线CK1上为高电平。在第一电容C1的电荷保持作用下,第一节点PU处会随着第一时钟信号线CK1上由低电平转为高电平的变化跳变至一电位更高的高电平上。这使得第一晶体管T1完全打开,快速完成输出端GO处的电位上拉,即输出端GO处开始输出栅极开启电压。

[0074] 第三阶段③中:复位端GR处转为高电平,第二时钟信号线CK2上为高电平,第一时钟信号线CK1上为低电平。复位端GR处的高电平作用下第三晶体管T3打开,使得第五晶体管T5对第一节点PU处进行电位下拉,第四晶体管T4对输出端GO处进行电位下拉,从而第一节点PU处会被置为低电平。由此,第九晶体管T9停止对第二节点PD处的电位下拉,第十一晶体管T11停止对第三节点PC处的电位下拉。在第二时钟信号线CK2上的高电平作用下,第十晶体管T10打开而第三节点PC处被置为高电平,第八晶体管T8打开而第二节点PD处被置为高电平。在第二节点PD处的高电平作用下,第六晶体管T6和第七晶体管T7的打开会使得第一节点PU处和输出端GO处被置为低电平,即停止栅极开启电压的输出。此后,移位寄存器单元将会持续性地处于上述第一阶段①之前的工作状态,直到下一个周期的第一阶段①开始。

[0075] 从上述工作原理中可以看出,移位寄存器单元实现了在其输入端GI接收到栅极开启电压之后的首个时钟信号的电平翻转的时刻开始向本级的输出端GO输出栅极开启电压,在其复位端GR接收到栅极开启电压时停止向本级的输出端GO输出栅极开启电压的功能,并具有一定的抵抗噪声和维持输出信号稳定的能力。由此,可以利用例如本实施例所示的移位寄存器单元形成上述任意一种扫描模块和上述任意一种栅极驱动电路。

[0076] 基于同样的发明构思,本发明实施例提供了一种上述任意一种的栅极驱动电路的

驱动方法,包括:在任一所述显示扫描时段开始时,将与该显示扫描时段对应的扫描模块的输入端处置为有效电平。由此,可以实现例如图2或图4所示的栅极驱动电路的工作时序。此外,本实施例的驱动方法可以还包括:向所述至少两个扫描模块提供相同的时钟信号,并使所述时钟信号在每一所述触摸扫描时段内暂停电平翻转。由此,可以在每一触摸扫描时段暂停栅极开启电压的逐级输出,并可以结合图5所示的电路结构实现上述每一触摸扫描时段内栅极开启电压的暂停提供。

[0077] 基于同样的发明构思,本发明实施例提供了一种阵列基板,该阵列基板包括上述任意一种的栅极驱动电路。基于上述任意一种栅极驱动电路的可以减少实现触控扫描与显示扫描的交替所需要设置的控制信号线的数量,从而具有更简单的电路结构和更小的所占空间的特点,该阵列基板能够具有更小的GOA区域,从而可以实现增大显示区域、减小阵列基板尺寸和窄化边框中的至少一个。

[0078] 基于同样的发明构思,本发明实施例还提供了一种显示装置,该显示装置包括任一种阵列基板。本发明实施例中的显示装置可以为:显示面板、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。可以看出,基于上述任意一种栅极驱动电路和上述任意一种阵列基板和所具有的特点,本发明实施例的显示装置能实现增大屏占比、减小面板尺寸和窄化边框中的至少一个。

[0079] 以上所述仅为本发明的较佳实施例,并不用以限制本发明,凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

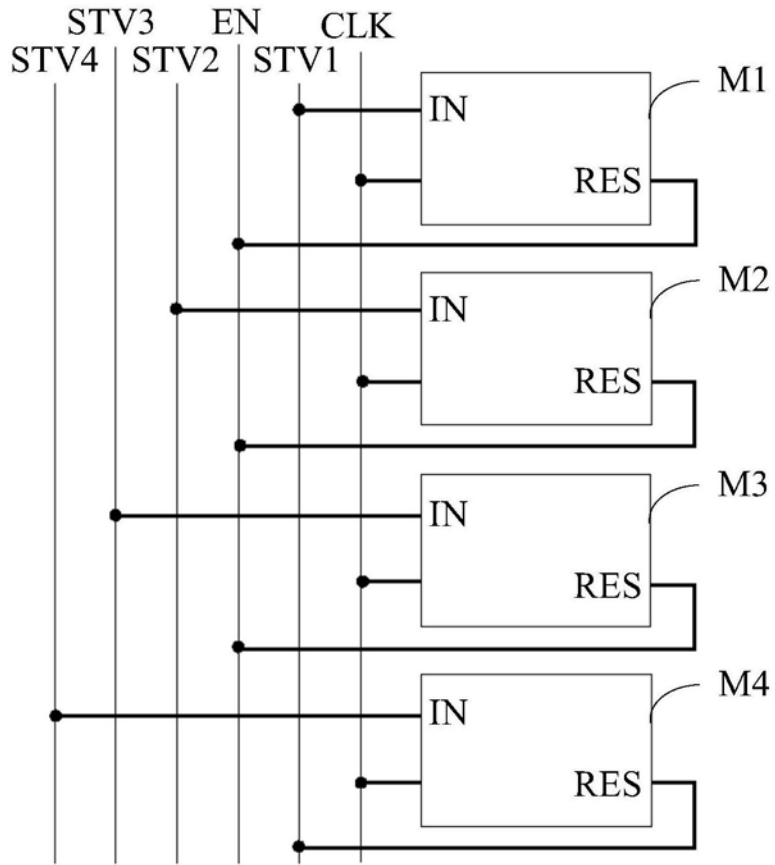


图1

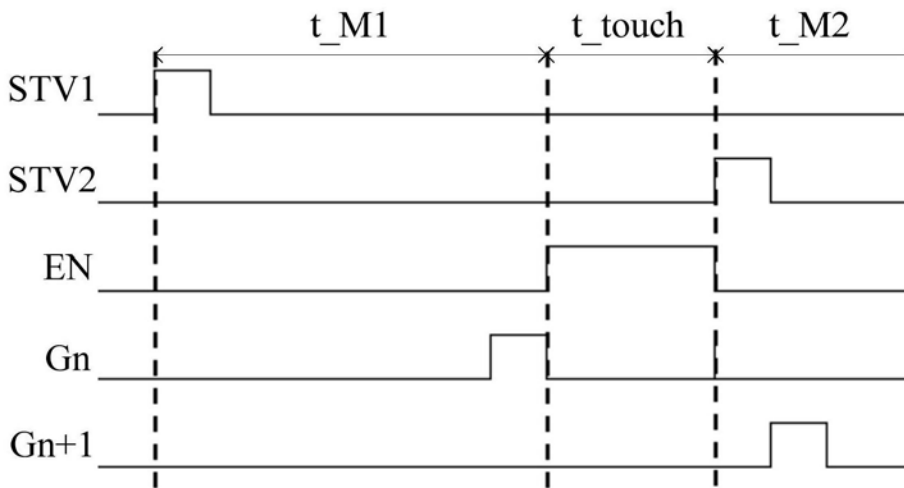


图2

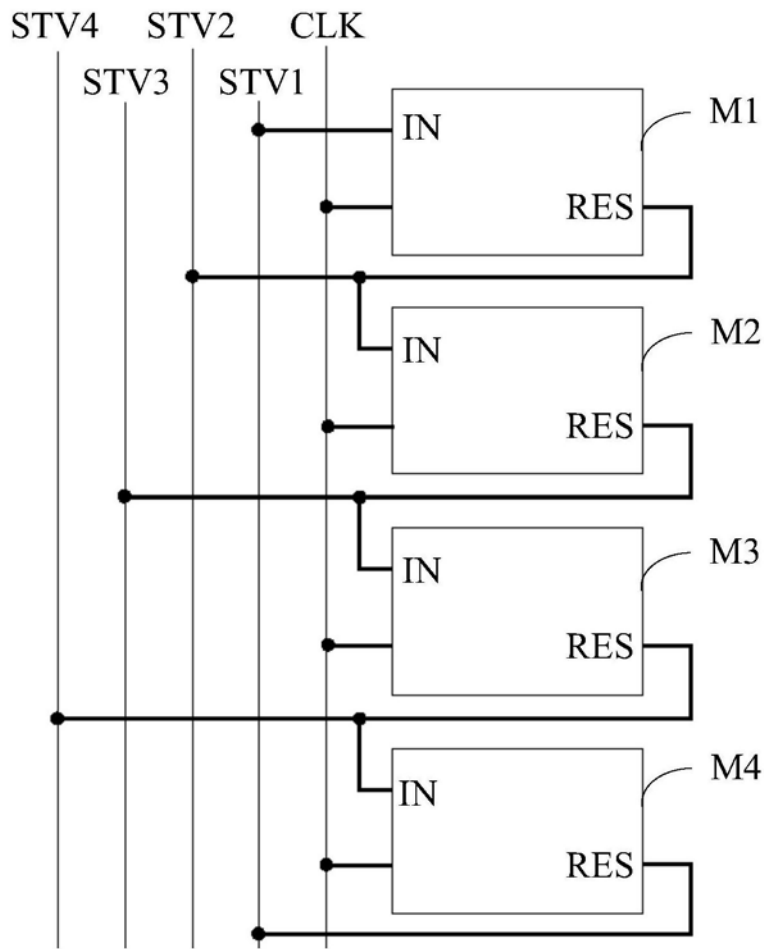


图3

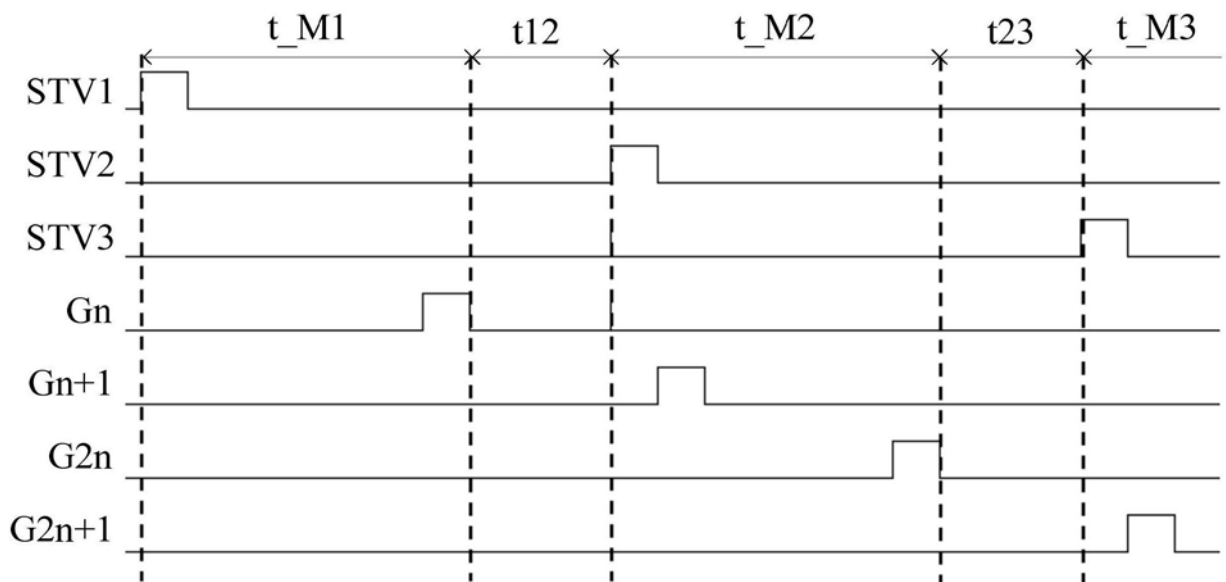


图4

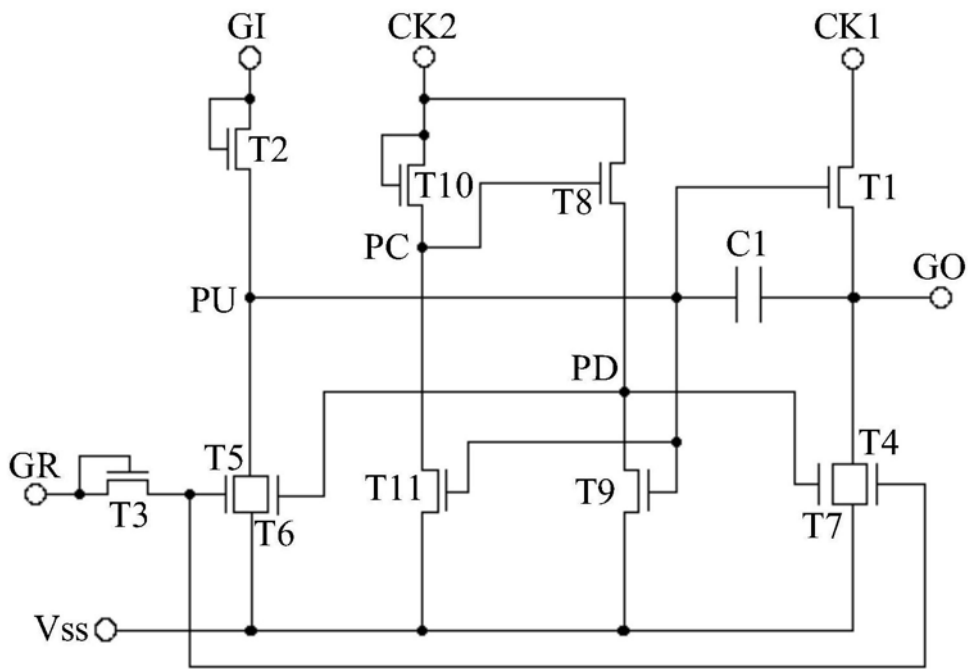


图5

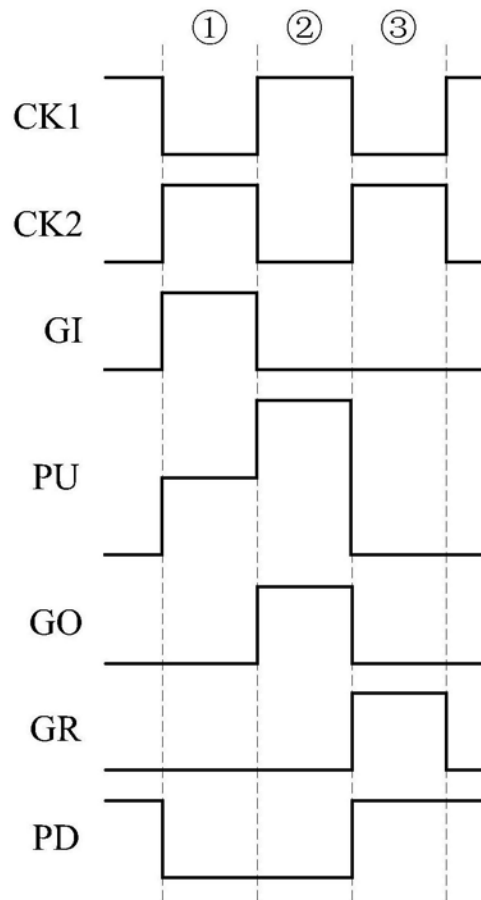


图6