(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2009 年4 月30 日 (30.04.2009)

PCT

(10) 国際公開番号
WO 2009/054105 A1

(51) 国際特許分類:
H05K 3/46 (2006.01)

(21) 国際出願番号: PCT/JP2008/002892

(22) 国際出願日: 2008 年10 月14 日 (14.10.2008)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2007-278557
2007 年10 月26 日 (26.10.2007) JP

(71) 出願人 (米国を除く全ての指定国について): パナソニック株式会社 (PANASONIC CORPORATION) [JP/JP]; 〒5718501 大阪府門真市大字門真１００６番地 Osaka (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 和田義之 (WADA, Yoshiyuki).

(74) 代理人: 岩橋文雄， 外(IWAHASHI, Fumio et al.); 〒5718501 大阪府門真市大字門真１００６番地パナソニック株式会社内 Osaka (JP).

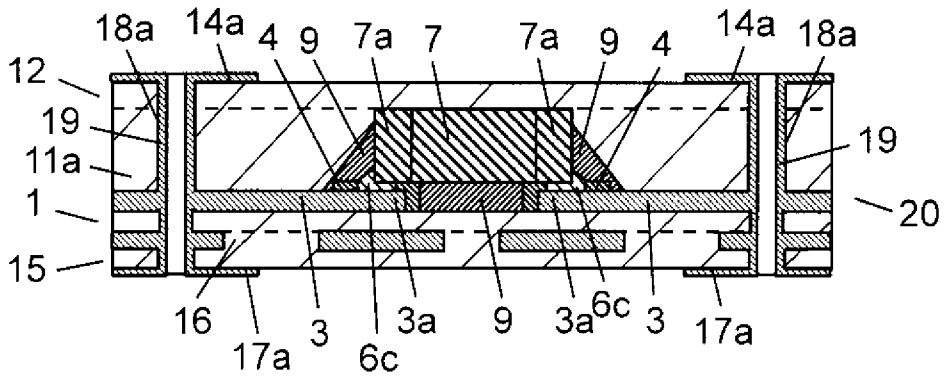
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO,

[続葉有]

(54) **Title:** PART BUILT-IN PRINTED WIRING BOARD, AND ITS MANUFACTURING METHOD

(54) 発明の名称: 部品内蔵プリント配線基板およびその製造方法

[図2E]



(57) **Abstract:** Provided is a printed wiring board, which is constituted by laminating a core layer (1) having a first wiring circuit (3) and an electronic part (7) mounted thereon and a wiring layer (12) having a second wiring circuit (14a). The electronic part (7) is soldered to connecting electrodes (3a) constituting the first wiring circuit (3). Solder jointed portions (6c) between the electronic part (7) and the electrodes (3a) are covered with resin-coated portions (9). A part fixing layer (11a) for fixing the electronic part (7) and the resin-coated portions (9) from their peripheries is formed in the core layer (1). An interlayer wiring portion (19) for connecting the first wiring circuit (3) and the second wiring circuit (14a) is formed in the core layer (1) and the wiring layer (12). Thus, the printed wiring board having the semiconductor parts therein can be efficiently manufactured by the simple process.

(57) 要約: 第１配線回路（３）を有し電子部品（７）が実装されたコア層（１）と第２配線回路（１４ａ）を有する配線層（１２）とが積層して構成され、電子部品（７）は第１配線回路（３）を構成する接続用の電極（３ａ）に半田接合され、電子部品（７）と電極（３ａ）との半田接合部（６ｃ）は樹脂コート部（９）で覆われ、電子部品（７）および樹脂コート部（９）を周囲から固定する部品固定層（１１ａ）がコア層（１）に形成され、第１配線回路（

[続葉有]

WO 2009/054105 A1

NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

３）と第２配線回路（１４ａ）とを接続する層間配線部（１９）がコア層（１）および配線層（１２）に設けられた構成を有し、簡便な工程で効率よく半導体部品などを内蔵したプリント配線基板を製造することができる。

明　細　書

部品内蔵プリント配線基板およびその製造方法

技術分野

[0001] 本発明は、複数の配線層を積層して構成されコア層に電子部品が実装された部品内蔵プリント配線基板およびその製造方法に関するものである。

背景技術

[0002] 近年電子機器の高機能化・小型化の進展に伴い、電子部品が実装された実装基板において実装密度の更なる高度化が求められる傾向にある。このため、電子部品の実装に用いられるプリント配線基板として、複数積層された配線層の内層に電子部品を実装したいわゆる部品内蔵型のものが用いられるようになっている（例えば、特許文献１参照）。

[0003] 特許文献１に記載の部品内蔵型プリント配線基板においては、プリント配線基板に複数層設けられた配線層のうち、内層にチップコンデンサ等のチップ部品を実装する例が示されている。これにより、プリント配線基板の外層に実装される電子部品の一部を内層に取り込むことができ、高密度の実装が実現されるという利点がある。

[0004] しかしながら上述の特許文献１を含め、実装密度の高密度化を促進する目的で採用されるプリント配線基板は、次のような問題点がある。まず、従来のものは、内蔵の対象となる部品の種類は主にコンデンサや抵抗などの受動部品に限定される場合が多い。したがって、半導体部品などを含めた基板全体の実装密度の高度化には限界があった。

[0005] また、半導体部品を内層へ実装しようとすれば、基板製造工程においてこれら部品を収容するためのキャビティの加工や部品を封止するための工程など、複雑な工程を経る必要があった。

[0006] このように、従来技術においては、簡便な工程で効率よく部品内蔵プリント配線基板を製造するための技術が確立されていない。そのため、新しい構成の部品内蔵プリント配線基板およびその製造方法が望まれていた。

特許文献1：特開２００７－２１４２３０号公報

発明の開示

[0007] 本発明の部品内蔵プリント配線基板は、簡便な工程で効率よく製造可能な部品内蔵プリント配線基板および部品内蔵プリント配線基板の製造方法を提供するものである。

[0008] 本発明の部品内蔵プリント配線基板は、第１配線回路を有し電子部品が実装されたコア層と第２配線回路を有する配線層とが積層して構成され、電子部品は第１配線回路を構成する接続用の電極に半田接合され、電子部品と電極との半田接合部は樹脂コート部で覆われ、電子部品および樹脂コート部を周囲から囲んで固定する部品固定層がコア層に形成され、第１配線回路と第２配線回路とを接続する層間配線部がコア層および配線層に設けられた構成を有する。

[0009] また、本発明の部品内蔵プリント配線基板の製造方法は、コア層の少なくとも一方の面に形成された第１配線回路を構成する接続用の電極にクリーム半田を供給する半田供給工程と、半田供給工程後、コア層に電子部品を搭載する部品搭載工程と、部品搭載工程後、コア層を加熱することにより、電極と電子部品とを半田接合する半田接合工程と、半田接合工程後、電極と電子部品との半田接合部を洗浄して半田接合残渣を除去する洗浄工程と、洗浄工程後、半田接合部を樹脂で覆って樹脂コート部を形成する樹脂コート工程と、樹脂コート工程後、コア層を黒化処理することにより、配線回路の表面を粗化する黒化処理工程と、黒化処理工程後、電子部品を周囲から囲んで固定する部品固定層上に第２配線回路を有する配線層を形成し、第１配線回路と第２配線回路とを接続する層間配線部を形成する配線回路接続工程とを含む構成を有する。

[0010] また、本発明の部品内蔵プリント配線基板の製造方法は、コア層の少なくとも一方の面に形成された第１配線回路を構成する接続用の電極に、半田の酸化膜を除去する活性作用を有する熱硬化性樹脂に半田粒子を含有させた半田接合材を供給する半田供給工程と、半田供給工程後、コア層に電子部品を

搭載する部品搭載工程と、部品搭載工程後、コア層を加熱することにより、電極と電子部品とを半田接合するとともに、電極と電子部品との半田接合部を熱硬化性樹脂が硬化した樹脂で覆って樹脂コート部を形成する半田接合工程と、半田供給工程後、コア層を黒化処理することにより、第１配線回路の表面を粗化する黒化処理工程と、黒化処理工程後、電子部品を周囲から囲んで固定する部品固定層上に第２配線回路を有する配線層を形成し、第１配線回路と第２配線回路とを接続する層間配線部を形成する配線回路接続工程とを含む構成を有する。

[0011] この構成によれば、電子部品が実装されたコア層において電子部品と電極との半田接合部を樹脂によって覆って樹脂コート部を形成している。このことにより、複数の配線層を積層する際のプリプレグの密着性を確保するために行われる黒化処理において半田接合部を保護することができる。したがって、コア層への部品実装とプリプレグを用いた配線層の積層という簡便な工程で効率よく部品内蔵プリント配線基板を製造することができる。

図面の簡単な説明

[0012] [図1A]図１Ａは、本発明の実施の形態１の部品内蔵プリント配線基板の製造方法を示す第１の工程説明図である。

[図1B]図１Ｂは、本発明の実施の形態１の部品内蔵プリント配線基板の製造方法を示す第１の工程説明図である。

[図1C]図１Ｃは、本発明の実施の形態１の部品内蔵プリント配線基板の製造方法を示す第１の工程説明図である。

[図1D]図１Ｄは、本発明の実施の形態１の部品内蔵プリント配線基板の製造方法を示す第１の工程説明図である。

[図1E]図１Ｅは、本発明の実施の形態１の部品内蔵プリント配線基板の製造方法を示す第１の工程説明図である。

[図2A]図２Ａは、本発明の実施の形態１の部品内蔵プリント配線基板の製造方法を示す第２の工程説明図である。

[図2B]図２Ｂは、本発明の実施の形態１の部品内蔵プリント配線基板の製造

方法を示す第２の工程説明図である。

[図2C]図２Ｃは、本発明の実施の形態１の部品内蔵プリント配線基板の製造方法を示す第２の工程説明図である。

[図2D]図２Ｄは、本発明の実施の形態１の部品内蔵プリント配線基板の製造方法を示す第２の工程説明図である。

[図2E]図２Ｅは、本発明の実施の形態１の部品内蔵プリント配線基板の製造方法を示す第２の工程説明図である。

[図3A]図３Ａは、本発明の実施の形態２の部品内蔵プリント配線基板の製造方法を示す第１の工程説明図である。

[図3B]図３Ｂは、本発明の実施の形態２の部品内蔵プリント配線基板の製造方法を示す第１の工程説明図である。

[図3C]図３Ｃは、本発明の実施の形態２の部品内蔵プリント配線基板の製造方法を示す第１の工程説明図である。

[図3D]図３Ｄは、本発明の実施の形態２の部品内蔵プリント配線基板の製造方法を示す第１の工程説明図である。

符号の説明

[0013] １　コア層

２　樹脂基板

３，５，１４ａ，１７ａ　配線回路

３ａ　電極

４　ソルダレジスト

６　クリーム半田

６ａ　半田粒子

６Ａ　半田接合材

６ｂ　フラックス

６ｃ　半田接合部

６ｄ　熱硬化性樹脂

６ｅ，９　樹脂コート部

７　　電子部品

７ａ　　端子

８　　洗浄剤

１１，１３，１６　　プリプレグ

１２，１５　　配線層

１４，１７　　銅箔

１８　　積層体

１９　　層間配線部

２０　　部品内蔵プリント配線基板

発明を実施するための最良の形態

[0014]　（実施の形態１）

図１Ａ～図１Ｅ、図２Ａ～図２Ｅは本発明の実施の形態１の部品内蔵プリント配線基板の製造方法を示す工程説明図である。すなわち、コア層と複数の配線層を積層して構成されコア層に電子部品が実装された部品内蔵プリント配線基板を製造する方法を工程順に示すものである。

[0015]　図１Ａにおいて、コア層１は、絶縁性の樹脂基板２の上面２ａ、下面２ｂにそれぞれ配線回路（第１配線回路）３および配線回路５が形成された構成を有している。配線回路３の内側の端部は電子部品の端子を接続するための電極３ａとなっている。すなわち、電極３ａは、コア層１の少なくとも一方の面（上面２ａ）に形成された配線回路３の一部を構成している。電極３ａには、電子部品の端子との半田接合部の形成範囲を囲む配置・形状で予めソルダレジスト４が形成されている。

[0016]　次いで、図１Ｂに示すように、コア層１の少なくとも一方の面（上面２ａ）に形成された配線回路３を構成する接続用の電極３ａ上に、クリーム半田６をスクリーン印刷やディスペンサによる塗布などの方法によって供給する（半田供給工程）。ここでは、電極３ａにおいてソルダレジスト４が形成されていない露呈範囲にクリーム半田６が供給される。クリーム半田６は、半田粒子６ａを粘性体であるフラックス６ｂ中に含有させた構成となっている

。したがって、フラックス６ｂ中の活性剤成分によって半田粒子６ａの表面や、電極３ａ、端子７ａ（図１Ｃ）の表面の酸化膜が除去される。

[0017] この後、図１Ｃに示すように、クリーム半田６が電極３ａに供給された半田供給工程後のコア層１に対して、両端部に端子７ａを有するチップ型の電子部品７を搭載する（部品搭載工程）。次いで、電子部品７が搭載されたコア層１をリフロー装置に送り、図１Ｄに示すように、部品搭載工程後のコア層を加熱する。これにより、電極３ａと電子部品７の端子７ａとを半田接合する（半田接合工程）。この半田接合工程においては、クリーム半田６中の半田粒子６ａが溶融固化することにより、電極３ａと端子７ａとを接合して電気的に導通させる半田接合部６ｃが形成される。このとき、溶融状態の半田が過度に濡れ拡がることによる流動が、電極３ａに形成されたソルダレジスト４によって規制され、適正な形状の半田接合部６ｃが形成される。なお、ソルダレジスト４は必ずしも必須ではなく、半田の流動に起因する不具合のおそれがない場合には、ソルダレジスト４を形成しなくてもよい。このことは、実施の形態２においても同様である。

[0018] この後、半田接合工程後のコア層１は洗浄装置に送られる。すなわち図１Ｅに示すように、コア層１を洗浄槽の洗浄剤８内に浸漬した状態で超音波振動を作用させる。これにより、電極３ａと電子部品７との半田接合部６ｃを洗浄する。その結果、半田接合部６ｃの周囲に残留したフラックス成分などの半田接合残渣を除去する（洗浄工程）。

[0019] これにより、後工程において部品内蔵プリント配線基板にさらに電子部品を実装する際に実行されるリフローでの加熱によって半田接合部６ｃが再溶融した場合にあっても、半田接合残渣が除去されていることから、フラックス成分が残留することによる不具合を防止することができる。すなわち、残留したフラックス成分によって溶融半田が流動して、半田接合部６ｃの形状が崩れることによる不具合を防止することができる。なお洗浄方法としては、洗浄剤８内にコア層１を浸漬する洗浄方法以外にも、洗浄剤を洗浄対象部位に噴射するシャワー洗浄など、各種の方法を用いることができる。

[0020] 次いで洗浄工程後のコア層１に対して樹脂塗布を行う。すなわち、図２Ａに示すように、コア層１において電子部品７の周囲にディスペンサなどによってエポキシ樹脂などの樹脂を塗布する。これにより、電子部品７の下面側の隙間を充填するとともに、半田接合部６ｃを樹脂で覆って樹脂コート部９を形成する（樹脂コート工程）。

[0021] この後、樹脂コート工程後のコア層１を黒化処理することにより、配線回路の表面を粗化する（黒化処理工程）。すなわち、図２Ｂに示すように、コア層１を強酸溶液などの処理液に浸漬する。これにより、配線回路３の表面３ｂや配線回路５の表面５ａが酸化により粗化されて、これらの表面には微細な凹凸よりなるアンカーパターンが形成される。このとき、半田接合部６ｃは樹脂コート部９によって覆われて保護されている。そのため、黒化処理の作用が半田接合部６ｃに及ぶことはなく、半田接合部６ｃは健全な状態に保たれる。

[0022] 黒化処理工程後は配線回路接続工程に入る。黒化処理工程後、まず、コア層１には電子部品７を固定するための部品固定層および複数の配線層が積層される。すなわち、図２Ｃに示すように、電子部品７の位置に対応して開口部１１ｈが設けられたプリプレグ１１をコア層１の上面側（電子部品７側）に重ねる。さらに、プリプレグ１３の上面側に、導電層としての銅箔１４を貼着した構成の配線層１２を、プリプレグ１１の上面側に重ねる。さらに、プリプレグ１６の下面側に導電層としての銅箔１７を貼着した構成の配線層１５を、コア層１の下面側に重ね合わせる。

[0023] すなわち、この工程においては、黒化処理工程後のコア層１において、電子部品７を周囲から囲んで固定する部品固定層を形成するためのプリプレグ１１、および部品固定層の表面に形成される表面層である配線層１２を少なくとも含む複数の配線層１２、１５をコア層１と貼り合わせて積層し、積層体１８を形成する（積層工程）。

[0024] 次いで、図２Ｄに示すように、配線層１５、コア層１、プリプレグ１１および配線層１２より成る積層体１８をプレス装置によって３０ｋｇ／ｃｍ^{2}程

度の圧力で加圧しながら、１５０℃～２００℃程度の温度で加熱する。これにより、プリプレグ１３、１１、１６の各層に含浸された樹脂が軟化して相接する界面が相互に融着する。これとともに、配線回路３の表面３ｂおよび配線回路５の表面５ａにプリプレグ１１、プリプレグ１６がそれぞれ密着する。このとき、黒化処理工程において表面３ｂおよび表面５ａの表面には微細なアンカーパターンが形成されていることから、良好な密着性が確保される。

[0025] さらにプリプレグ１３、１１中に含浸された樹脂が、加圧・加熱により開口部１１ａ内において電子部品７との隙間部分を充填する。これにより、電子部品７や樹脂コート部９を周囲から固定する部品固定層１１ａが形成される。すなわちここでは、積層工程において形成された積層体１８を加熱・加圧することにより、電子部品７を周囲から囲んで固定する部品固定層１１ａを形成する。これとともに、コア層１と複数の配線層１２，１５とを固着させる（プレス工程）。この加熱・加圧により、プリプレグ１３、１６は融着状態で熱硬化して、配線層１２、１５に対する絶縁層を形成する。

[0026] 次いで、図２Ｅに示すように、積層体１８を貫通するスルーホール１８ａの内面にメッキ層を形成する。これにより、コア層１の配線回路３と配線層１２、１５の銅箔１４、１７とを接続する層間配線部１９をスルーホール18ａに形成する（層間配線工程）。さらに、配線層１２、１５の銅箔１４、銅箔１７にパターニングを施すことにより、配線回路（第２配線回路）１４ａ、１７ａを形成する（回路形成工程）。

[0027] これにより、図２Ｅに示すように、コア層１を含む複数の配線層（コア層１、配線層１２、１５）を積層して構成され、コア層１に電子部品７が実装された部品内蔵プリント配線基板２０が完成する。この部品内蔵プリント配線基板２０においては、電子部品７はコア層１の少なくとも一方の面に形成された配線回路３を構成する接続用の電極３ａに半田接合されている。また、配線層１２、１５はプリプレグ１３、１６が固化した絶縁層に配線回路１４ａ、１７ａが形成された構成となっている。

[0028] さらに、部品内蔵プリント配線基板２０は、コア層１において電子部品７の端子７ａと電極３ａとの半田接合部６ｃを樹脂によって覆って形成された樹脂コート部９を備えている。さらに、部品内蔵プリント配線基板２０は、コア層１の上面２ａ（一方の面）に積層されたプリプレグ１１を固化させることにより形成された、電子部品７および樹脂コート部９を周囲から固定する部品固定層１１ａを備えている。さらに、部品内蔵プリント配線基板２０は、複数の配線層の１つであって部品固定層１１ａの表面に形成された表面層としての配線層１２を備えている。さらに、部品内蔵プリント配線基板２０は、コア層１の配線回路３と表面層を含む配線層１２、１５の配線回路（第２配線回路）１４ａ、１７ａとを接続する層間配線部１９を備えている。

[0029] このようにして製造された部品内蔵プリント配線基板２０はさらに部品実装の対象となり、表面層の配線層１２、さらに必要に応じて下面層の配線層１５に電子部品が実装され実装基板が完成する。実装基板の製造過程において本実施の形態に示すように多層配線基板のコア層に電子部品を実装することにより、実装密度を高度化して基板面積を減少させ、基板の製造コストを大幅に低減することが可能である。

[0030] （実施の形態２）

図３Ａ～図３Ｄは、本発明の実施の形態２の部品内蔵プリント配線基板の製造方法を示す工程説明図である。本実施の形態２は、実施の形態１において半田接合材料として用いられたクリーム半田６に替えて、半田の酸化膜を除去する活性作用を有する熱硬化性樹脂に半田粒子を含有させた半田接合材６Ａを用いている。

[0031] 図３Ａにおいて、コア層１は図１Ａに示すコア層１と同じである。図３Ｂに示すように、コア層１の上面２ａに形成された接続用の電極３ａに、半田接合材６Ａを供給する（半田供給工程）。電極３ａは、実施の形態１と同様に配線回路３の一部を構成する。半田接合材６Ａは、半田の酸化膜を除去する活性作用を有する熱硬化性樹脂６ｄに半田粒子６ａを含有させた組成となっている。すなわち、エポキシ樹脂などの熱硬化性樹脂に有機酸などの活性

剤を配合することにより活性作用を付与している。ここでは、半田接合材６Ａとして、半田粒子６ａの含有率が５０ｗｔ％～８８ｗｔ％程度の低半田含有タイプのものを使用するようにしている。

[0032] 次いで図３Ｃに示すように、半田供給工程後のコア層１に電子部品７を搭載する（部品搭載工程）。この後、コア層１をリフロー装置に送り、図３Ｄに示すように、部品搭載後のコア層１を加熱する。これにより、電極３ａと電子部品７の端子７ａとを半田接合する。これとともに、電極３ａと端子７ａとの半田接合部６ｃを熱硬化性樹脂６ｄが硬化した樹脂で覆って樹脂コート部６ｅを形成する（半田接合工程）。このとき樹脂コート部６ｅは電子部品７の下面側の隙間内にも侵入して隙間を封止する。

[0033] この半田接合工程においては、半田接合材６Ａとして低半田含有タイプのものを用いているので、電極３ａと端子７ａとを接合する半田接合部６ｃは固化した半田の体積が小さく、樹脂コート部６ｅによって完全に覆われ易い形態となっている。このように半田接合部の半田体積が小さいことは通常の半田接合による電子部品７の実装の場合には電子部品を固着する実装強度の面で望ましくない。しかし、本実施の形態のように電子部品を多層基板中に内蔵する構成においては、電子部品７は樹脂コート部６ｅによってコア層１に固着される。さらに、内蔵状態において電子部品７は部品固定層１１ａ（図２Ｄ、図２Ｅ参照）によって周囲から固定される。このことから、半田接合部６ｃのサイズが小さい場合にあっても、必要十分な実装強度が確保される。

[0034] また、熱硬化性樹脂６ｄ中に含有されている活性剤成分は、半田接合後においては熱硬化性樹脂が硬化した樹脂コート部６ｅ内に固溶した状態で存在している。このことから、活性剤成分が半田接合部６ｃに接触した状態で残留することによる悪影響が無い。したがって実施の形態１において必須とされた半田接合後の洗浄工程が不要となる。すなわち、工程負荷の高い洗浄工程を排して工程簡略化を図ることが可能である。

[0035] この半田接合工程の後は、実施の形態１と同様に、黒化処理工程以降の配

線回路接続工程を含んで、次の工程を順次実行する。すなわち、半田接合工程後のコア層１を黒化処理することにより、配線回路３、５の表面３ｂ、５ａを粗化する黒化処理工程（図２Ｂ）。黒化処理工程後のコア層１において、電子部品７を周囲から囲んで固定する部品固定層を形成するためのプリプレグ１１、および部品固定層の表面に形成される表面層を少なくとも含む複数の配線層１２、１５をコア層１と貼り合わせて積層する積層工程（図２Ｃ）。積層工程において形成された積層体１８を加熱加圧することにより、電子部品７を周囲から囲んで固定する部品固定層１１ａを形成するとともに、コア層１と複数の配線層１２、１５とを固着させるプレス工程（図２Ｄ）。コア層１の配線回路３と配線層１２、１５の導電層１４、１７とを接続する層間配線部１９を形成する層間配線工程。配線層１２、１５に配線回路（第２配線回路）１４ａ、１７ａを形成する回路形成工程（図２Ｅ）。

[0036] このような工程を経ることにより、図２Ｅに示す部品内蔵プリント配線基板２０と同様の構成の部品内蔵プリント配線基板２０が完成する。但し、本実施の形態においては、半田接合部６ｃを覆う樹脂コート部６ｅとして、実施の形態１に示す塗布された樹脂による樹脂コート部９の替わりに、半田接合材６Ａ中の熱硬化性樹脂６ｄが熱硬化した樹脂コート部６ｅが形成された構成となっている。

[0037] 上記説明したように実施の形態１、２においては、コア層を含む複数の配線層を積層して構成されコア層に電子部品が実装された部品内蔵プリント配線基板の製造に際し、電子部品７が実装されたコア層１において電子部品７と電極３ａとの半田接合部を樹脂によって覆って樹脂コート部を形成するようにしている。これにより、複数の配線層を積層する際のプリプレグの密着性を確保するために行われる黒化処理において半田接合部が樹脂コート部によって保護される。このことから、コア層１への部品実装に半田接合を採用することが可能となる。したがって、コア層１への半田接合による部品実装とプリプレグを用いた配線層の積層という簡便な工程で、効率よく部品内蔵プリント配線基板を製造することができる。

産業上の利用可能性

[0038] 本発明は、簡便な工程で効率よく部品内蔵プリント配線基板を製造することができるので、複数の配線層を積層して構成された部品内蔵プリント配線基板の製造分野に有用である。

請求の範囲

[1] 第１配線回路を有し電子部品が実装されたコア層と第２配線回路を有する配線層とが積層して構成され、

前記電子部品は前記第１配線回路を構成する接続用の電極に半田接合され、

前記電子部品と前記電極との半田接合部は樹脂コート部で覆われ、

前記電子部品および前記樹脂コート部を周囲から囲んで固定する部品固定層が前記コア層に形成され、

前記第１配線回路と前記第２配線回路とを接続する層間配線部が前記コア層および前記配線層に設けられた部品内蔵プリント配線基板。

[2] 前記配線層を複数有し、少なくとも１つの前記配線層は前記部品固定層表面に形成された請求項１記載の部品内蔵プリント配線基板。

[3] コア層の少なくとも一方の面に形成された第１配線回路を構成する接続用の電極にクリーム半田を供給する工程と、

前記コア層に電子部品を搭載する工程と、

前記コア層を加熱することにより、前記電極と前記電子部品とを半田接合する工程と、

前記電極と前記電子部品との半田接合部を洗浄して半田接合残渣を除去する工程と、

前記半田接合部を樹脂で覆って樹脂コート部を形成する工程と、

前記コア層を黒化処理することにより、前記配線回路の表面を粗化する工程と、

前記電子部品を周囲から囲んで固定する部品固定層上に第２配線回路を有する配線層を形成し、前記第１配線回路と前記第２配線回路とを接続する層間配線部を形成する工程とを含む部品内蔵プリント配線基板の製造方法。

[4] 前記配線層を複数有し、少なくとも１つの前記配線層は前記部品固定層表面に形成された請求項３記載の部品内蔵プリント配線基板。

[5] コア層の少なくとも一方の面に形成された第１配線回路を構成する接続用の電極に、半田の酸化膜を除去する活性作用を有する熱硬化性樹脂に半田粒子

を含有させた半田接合材を供給する工程と、

前記コア層に電子部品を搭載する工程と、

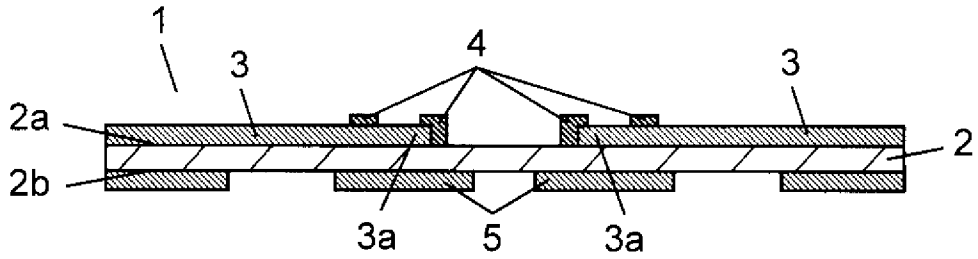
前記コア層を加熱することにより、前記電極と前記電子部品とを半田接合するとともに、前記電極と前記電子部品との半田接合部を前記熱硬化性樹脂が硬化した樹脂で覆って樹脂コート部を形成する工程と、

前記コア層を黒化処理することにより、前記第１配線回路の表面を粗化する工程と、

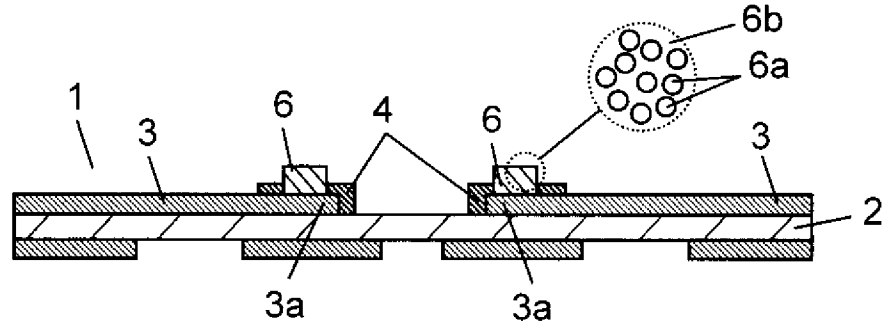
前記電子部品を周囲から囲んで固定する部品固定層上に第２配線回路を有する配線層を形成し、前記第１配線回路と前記第２配線回路とを接続する層間配線部を形成する工程とを含む部品内蔵プリント配線基板の製造方法。

[6] 前記配線層を複数有し、少なくとも１つの前記配線層は前記部品固定層表面に形成された請求項５記載の部品内蔵プリント配線基板。

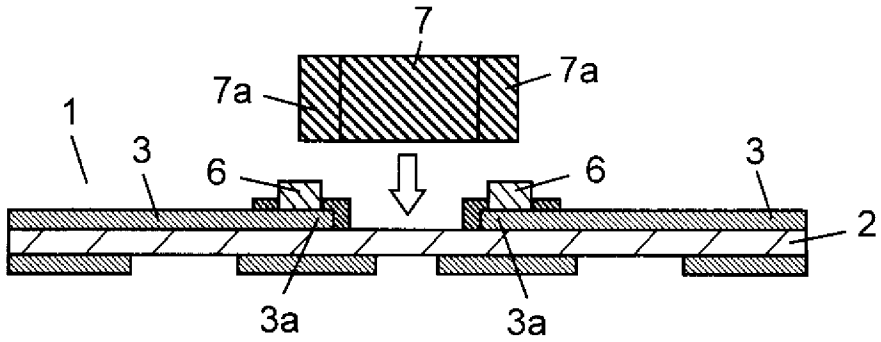
[図1A]



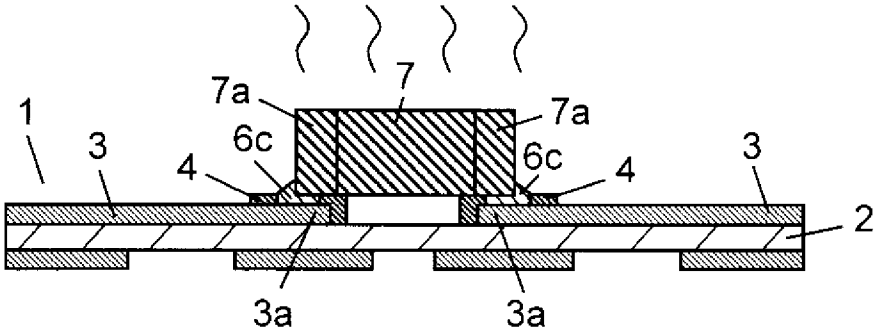
[図1B]



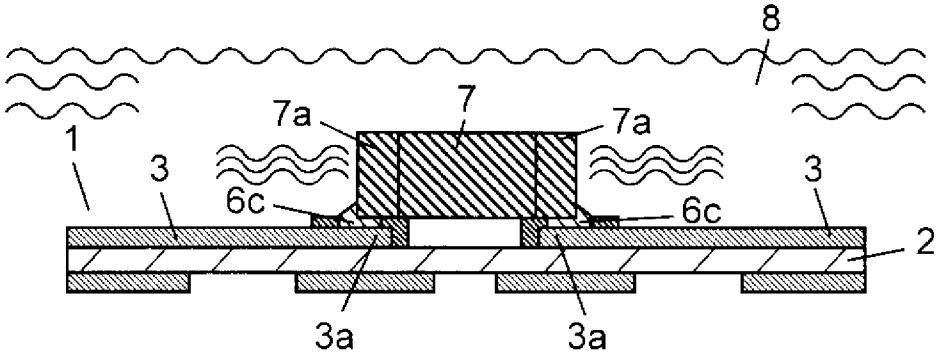
[図1C]



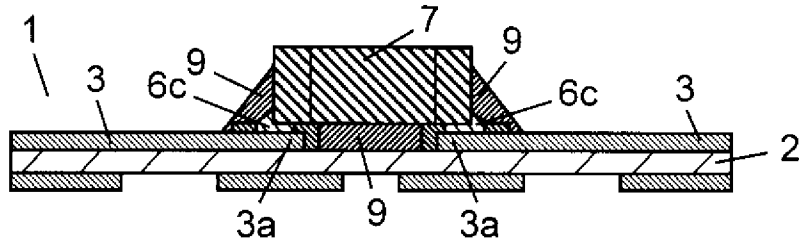
[図1D]



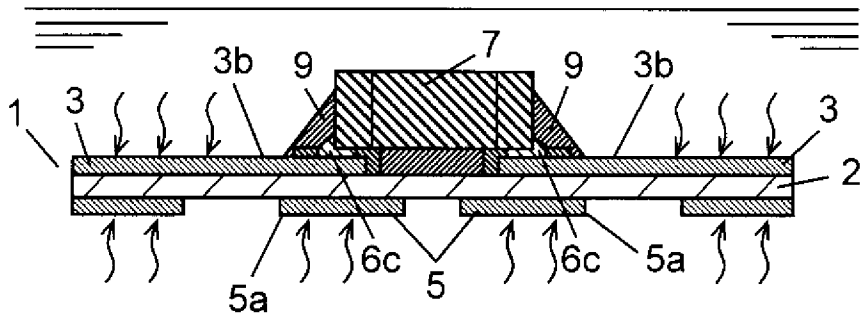
[図1E]



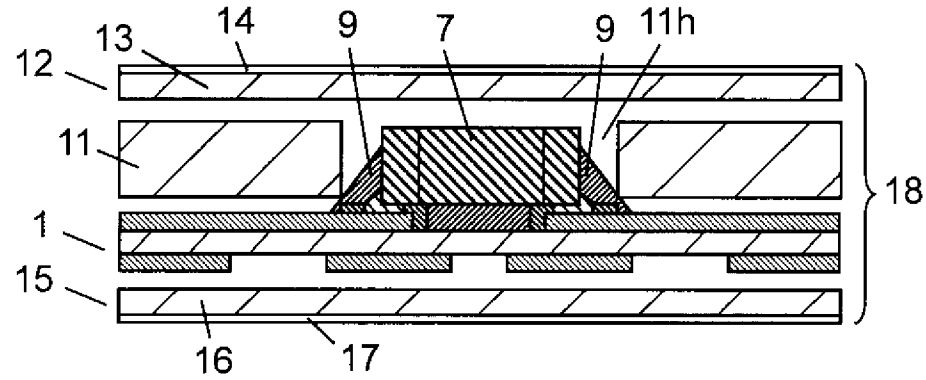
[図2A]



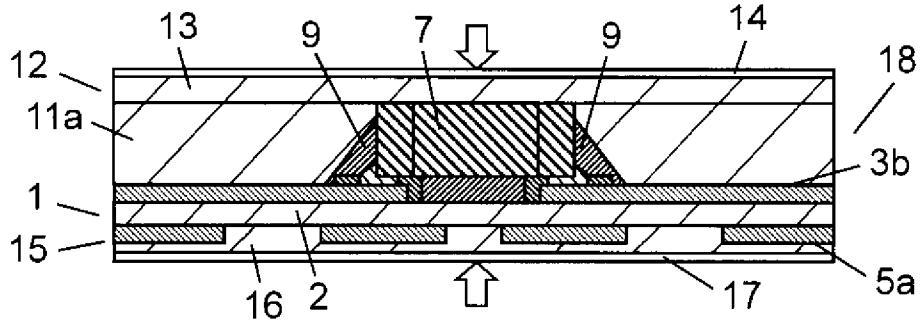
[図2B]



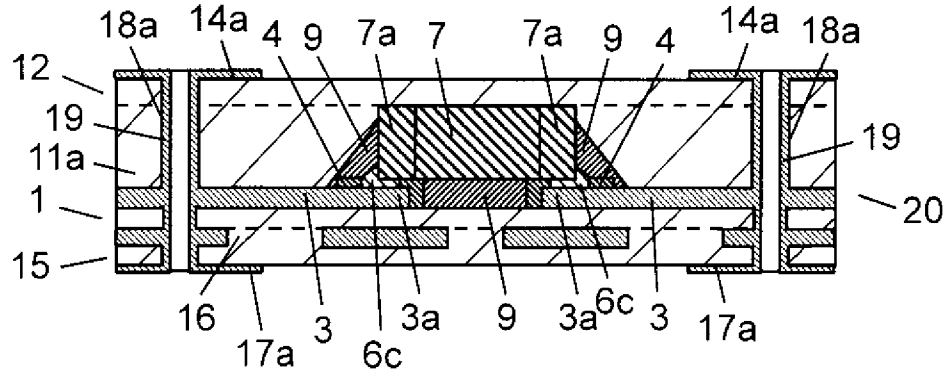
[図2C]



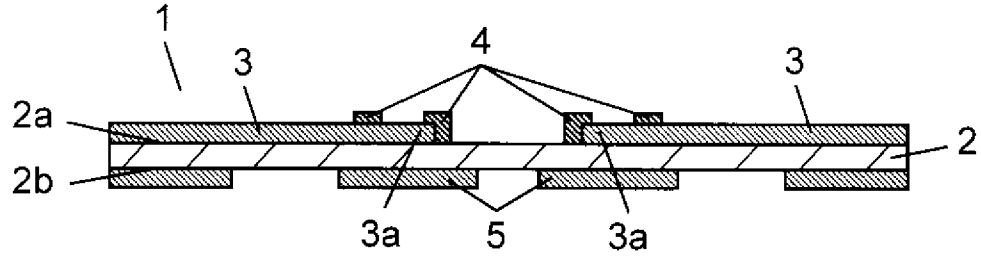
[図2D]



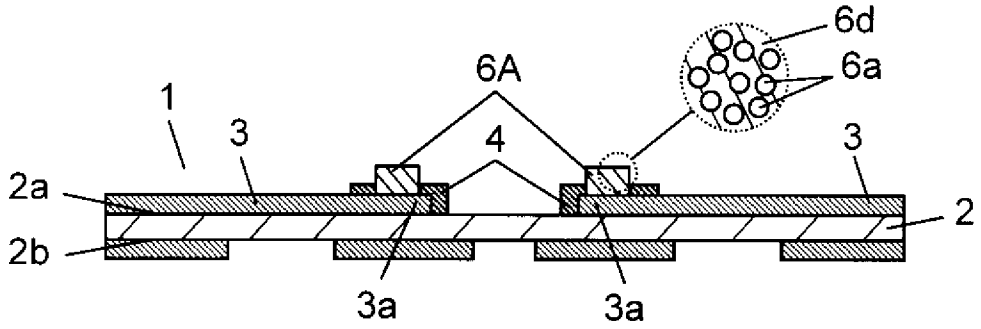
[図2E]



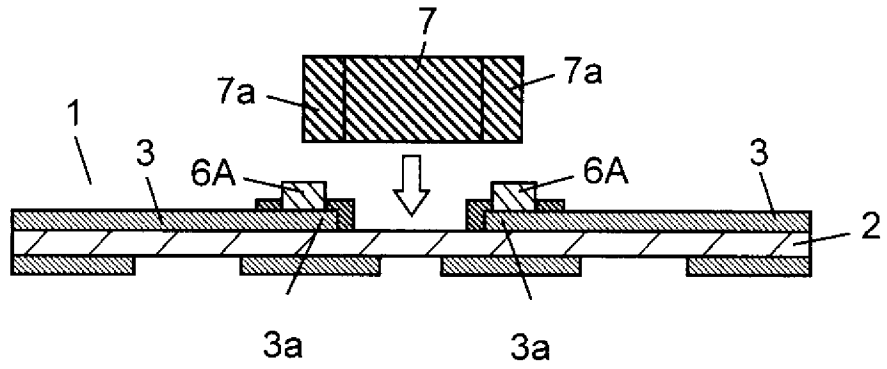
[図3A]



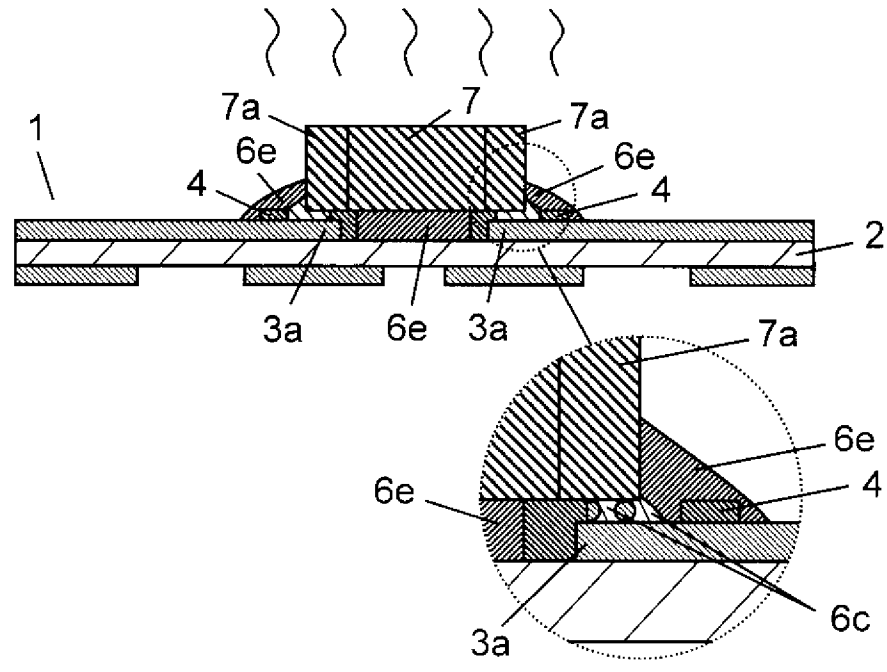
[図3B]



[図3C]



[図3D]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2008/002892

A. CLASSIFICATION OF SUBJECT MATTER
H05K3/46(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H05K3/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2008
Kokai Jitsuyo Shinan Koho	1971-2008	Toroku Jitsuyo Shinan Koho	1994-2008

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2004-311736 A (NEC Toppan Circuit Solutions, Inc.), 04 November, 2004 (04.11.04), Par. Nos. [0014], [0015] (Family: none)	1,2 3-6
X	JP 2001-77536 A (Sony Corp.), 23 March, 2001 (23.03.01), (Family: none)	1,2
X	JP 2007-214535 A (CMK Corp.), 23 August, 2007 (23.08.07), & WO 2007/080713 A1	1,2

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search 26 December, 2008 (26.12.08)	Date of mailing of the international search report 13 January, 2009 (13.01.09)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2008/002892

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2004-152943 A (Denso Corp.), 27 May, 2004 (27.05.04), Par. Nos. [0059], [0079] (Family: none)	3,4
Y	WO 2007/034629 A1 (Murata Mfg. Co., Ltd.), 29 March, 2007 (29.03.07), Par. No. [0031] (Family: none)	5,6

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2008/002892

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The matter common to the inventions of claims 1 - 6 is a part built-in printed wiring board (or a common matter), wherein a core layer having a first wiring circuit and an electronic part mounted thereon and a wiring layer having a second wiring circuit are laminated, wherein said electronic part is soldered to connecting electrodes constituting said first wiring circuit, wherein solder jointed portions between said electronic part and said electrodes are covered with resin-coated portions, wherein a part fixing layer for enclosing and fixing said electronic part and said resin-coated portions from their peripheries is formed in said core layer, and wherein an interlayer wiring portion for connecting said first wiring circuit (continued to extra sheet)

1. ☒ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.

2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.

3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

the

☐ The additional search fees were accompanied by the applicant's protest and, where applicable, payment of a protest fee.

☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.

☒ No protest accompanied the payment of additional search fees.

Continuation of Box No.III of continuation of first sheet(2)

and said second wiring circuit is formed in said core layer and said wiring layer.

However, the search has revealed that the aforementioned common matter is not novel, since it was disclosed in Document 1: JP 2001-77536 A, Document 2: JP 2004-311736 A, and Document 3: JP 2007-214535 A. As a result, the aforementioned common matter is not the special technical feature within the meaning of PCT Rule 13.2, second sentence, since it makes no contribution over the prior art.

Hence, there exists no matter common to all the inventions of claims 1 - 6. No technical relationship within the meaning of PCT Rule 13 can be seen between those different inventions, since there exists no other common matter which can be considered as a special technical feature within the meaning of PCT Rule 13.2, second sentence.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００８／００２８９２

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H05K3/46(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H05K3/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２００８年
日本国実用新案登録公報	１９９６－２００８年
日本国登録実用新案公報	１９９４－２００８年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
X Y	ＪＰ　２００４－３１１７３６　Ａ（株式会社トッパンＮＥＣサーキットソリューションズ）２００４．１１．０４，【００１４】、【００１５】（ファミリーなし）	1,2 3-6
X	ＪＰ　２００１－７７５３６　Ａ（ソニー株式会社）２００１．０３．２３（ファミリーなし）	1,2
X	ＪＰ　２００７－２１４５３５　Ａ（日本シイエムケイ株式会社）２００７．０８．２３　＆　ＷＯ　２００７／０８０７１３　Ａ１	1,2

☑　Ｃ欄の続きにも文献が列挙されている。　　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日 ２６．１２．２００８	国際調査報告の発送日 １３．０１．２００９
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　３Ｓ　９５２７ 黒石　孝志 電話番号　０３－３５８１－１１０１　内線　３３８９

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Ｙ	ＪＰ　２００４－１５２９４３　Ａ（株式会社デンソー） ２００４．０５．２７，【００５９】、【００７９】（ファミリーなし）	3,4
Ｙ	ＷＯ　２００７／０３４６２９　Ａ１（株式会社村田製作所） ２００７．０３．２９，【００３１】（ファミリーなし）	5,6

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００８／００２８９２

第Ⅱ欄　請求の範囲の一部の調査ができないときの意見（第１ページの２の続き）

法第8条第3項（ＰＣＴ17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

１．☐ 請求の範囲＿＿＿＿＿＿＿＿は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、

２．☐ 請求の範囲＿＿＿＿＿＿＿＿は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、

３．☐ 請求の範囲＿＿＿＿＿＿＿＿は、従属請求の範囲であってＰＣＴ規則6.4(a)の第２文及び第3文の規定に従って記載されていない。

第Ⅲ欄　発明の単一性が欠如しているときの意見（第１ページの３の続き）

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

請求の範囲１－６に係る発明の共通の事項は、部品内蔵プリント配線基板において、第１配線回路を有し電子部品が実装されたコア層と第２配線回路を有する配線層とが積層して構成され、前記電子部品は前記第１配線回路を構成する接続用の電極に半田接合され、前記電子部品と前記電極との半田接合部は樹脂コート部で覆われ、前記電子部品および前記樹脂コート部を周囲から囲んで固定する部品固定層が前記コア層に形成され、前記第１配線回路と前記第２配線回路とを接続する層間配線部が前記コア層および前記配線層に設けられたこと（共通事項）である。しかしながら、調査の結果、上記共通事項は文献１：ＪＰ　２００１－７７５３６　Ａ、文献２：ＪＰ　２００４－３１１７３６　Ａ、文献３：ＪＰ　２００７－２１４５３５　Ａに開示されているから、新規でないことが明らかとなった。結果として、上記共通事項は先行技術の域を出ないから、ＰＣＴ規則１３．２の第２文の意味において、上記共通事項は特別な技術的特徴ではない。

それ故、請求の範囲１－６に係る発明の全てに共通の事項はない。ＰＣＴ規則１３．２の第２文の意味において特別な技術的特徴と考えられる他の共通の事項は存在しないので、それらの相違する発明の間にＰＣＴ規則１３の意味における技術的な関連を見いだすことはできない。

１．☑ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。

２．☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。

３．☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。

４．☐ 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

追加調査手数料の異議の申立てに関する注意

☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。

☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。

☑ 追加調査手数料の納付はあったが、異議申立てはなかった。