



Patent dodatkowy
do patentu nr _____

Zgłoszono: 10.10.75 (P. 183931)

Pierwszeństwo _____

Zgłoszenie ogłoszono: 25.04.77

Opis patentowy opublikowano: 15.05.1979

Int. Cl.² H03K 23/04

CZYTELNIKA

Urzędu Patentowego
Polskiej Rzeczypospolitej Ludowej

Twórcy wynalazku: Paweł Wiliński, Janusz Karlikowski

Uprawniony z patentu: Politechnika Warszawska, Warszawa (Polska)

Licznik rewersyjny

1

Przedmiotem wynalazku jest licznik rewersyjny, wyposażony w układ zmiany kryterium kierunku pracy.

Znany jest ze zgłoszenia patentowego PRL P.169 876 wielostanowy licznik rewersyjny, zawierający wzmacniacz operacyjny w układzie wtórnikowym. Wyjście wzmacniacza operacyjnego jest połączone bezpośrednio z wejściem odwracającym oraz wejściem nieodwracającym, poprzez trzy gałęzie równoległe rezystorowo-obwodowe. Wspólny punkt połączenia diody z rezystorem jednej gałęzi jest połączony poprzez kondensator ze źródłem impulsów dodatnich, a wspólny punkt połączenia diody z rezystorem drugiej z trzech równoległych gałęzi jest połączony poprzez kondensator ze źródłem impulsów ujemnych. Ponadto wejście nieodwracające wzmacniacza operacyjnego jest połączone poprzez kondensator stanowiący element pamięci analogowej z potencjałem masy, przy czym wielkość napięcia na kondensatorze odpowiada stanowi licznika.

Znany jest również ze zgłoszenia patentowego PRL P. 166 904, układ znaku licznika rewersyjnego zawierający bistabilny przerzutnik, którego dwa wejścia $\bar{R}$ i $\bar{S}$ są połączone poprzez dwa wejściowe elementy NAND z zespołem elementów NAND, którego wejścia są połączone z wyjściami dwuwejściowego elementu NAND i trzywejściowego elementu NAND. Wejścia wszystkich zespołów elementów NAND są połączone z układem zadawania programu, układem sygnalizacji stanu zerowego licznika oraz z układem zadawania stanu początkowego poprzez układy negacji. Ponadto wejścia przerzutnika bistabilnego są połączone z dwoma wejściami układu

2

sterowania polem odczytowym oraz poprzez układy negacji sumy logicznej z wejściem sterującym kierunkiem zliczania licznika.

Istota wynalazku polega na wyposażeniu licznika rewersyjnego w programowy układ bistabilny posiadający dwa niezależne wejścia zmiany kierunku zliczania licznika, przy czym wyjścia tego układu są połączone z wejściami pomocniczego deszyfratora stanów układu bistabilnego, którego wejścia są połączone z wejściami układu deszyfratora stanów licznika. Wyjście deszyfratora stanów licznika jest połączone z wejściem elementu NIE-I posiadającym dodatkowe wejście dla wprowadzenia zegarowych impulsów wyzwalających. Wyjście tego elementu kombinacyjnego jest połączone z wejściami drugiego wejściowego elementu kombinacyjnego NIE-I, którego wyjście jest połączone z wejściami synchronizującymi układów bistabilnych licznika. Ponadto wyjście negacyjne drugiego układu bistabilnego licznika jest połączone z jednym z wejść przygotowujących trzeciego układu bistabilnego a wyjście proste drugiego układu bistabilnego jest połączone z jednym z pozostałych wejść przygotowujących trzeciego układu bistabilnego licznika. Ponadto wyjście proste pierwszego układu bistabilnego z drugim z pozostałych wejść przygotowujących trzeciego układu bistabilnego oraz z wejściem deszyfratora stanów licznika oraz ponadto z wejściem pomocniczego deszyfratora stanów programowego układu bistabilnego. Wyjście negacyjne pierwszego układu bistabilnego jest połączone z wejściem pomocniczego deszyfratora oraz z jednym z pozostałych wejść deszyfratora stanów licz-

nika i ponadto z jednym z wejść przygotowujących trzeciego układu bistabilnego. Wyjście pomocniczego deszyfratora jest połączone z wejściami przygotowującymi JK drugiego układu bistabilnego a wejście blokujące trzeciego układu bistabilnego jest połączone z wejściem elementu kombinacyjnego NIE-I, którego wejście stanowi wejście programujące licznika połączone z jednym z wejść układów deszyfratora stanów licznika.

Wynalazek został uwidoczniiony w przykładzie wykonania na rysunku, przedstawiającym schemat blokowo-ideowy licznika rewersyjnego.

Licznik rewersyjny według wynalazku zawiera deszyfrator stanów licznika DS. Układ deszyfratora stanów licznika DS zawiera trzy równorzędne elementy kombinacyjne NIE-I-M₁₅, M₁₆, M₁₇, których wejścia są połączone z wejściami i wyjściami przerzutników J-K-M₄, M₃, M₅ oraz wyjściami deszyfratora pomocniczego DS₁ i tak wejście 45 elementu NIE-I-M₁₇ jest połączone z wyjściem prostym Qc przerzutnika J-K-M₃, natomiast wejście 46 z wyjściem negacyjnym Qb przerzutnika J-K-M₄ oraz dodatkowo z wejściem 47 elementu kombinacyjnego NIE-I-M₁₅. Wejście 48 elementu NIE-I-M₁₇ jest połączone z wejściem 49 przerzutnika J-K-M₃ oraz z wejściem 30 elementu NIE-I-M₁₆ połączonym dodatkowo z wejściem 29 deszyfratora pomocniczego DS₁. Wejście 35 elementu NIE-I-M₁₇ jest połączone z wejściem 34 deszyfratora pomocniczego DS₁, z wejściem prostym Q_A przerzutnika J-K-M₅ oraz z wejściem 37 przerzutnika J-K-M₃. Wejście 50 elementu NIE-I-M₁₆ jest połączone bezpośrednio z WE₄ układu licznika rewersyjnego. Wejście 53 elementu NIE-I-M₁₆ jest połączone z wyjściem prostym Q_B przerzutnika J-K-M₄ oraz z wejściem 54 przerzutnika M₃. Wejście 55 elementu NIE-I-M₁₅ jest połączone z wyjściem negacyjnym Q_C przerzutnika J-K-M₃, a wejście 27 jest połączone z wejściem 26 deszyfratora pomocniczego DS₁. Wejście 31 deszyfratora DS₁ jest połączone ponadto z wejściem 32 elementu NIE-I-M₁₅.

Układ deszyfratora stanu licznika DS steruje impulsami zegarowymi, podawanymi na WE₁ wejścia 6, 7, 8 synchronicznych przerzutników M₃, M₄, M₅. Zegarowe impulsy wyzwalające licznik podawane na WE₁ stanowiące jednocześnie wejście główne elementu kombinacyjnego NIE-I-M₁ tworzą wraz z impulsami wyjściowymi deszyfratora DS podawanymi z wyjścia 67 na wejście 68 drugiego elementu kombinacyjnego NIE-I-M₂. Wejście WE₄ służy do zaprogramowania krótkiego lub długiego cyklu pracy licznika poprzez podanie stanu logicznego „1” na wejście 51 i 52 elementu kombinacyjnego NIE-I-M₁₈. Stan logiczny „1” zostaje następnie podany na wejście blokujące B przerzutnika J-K-M₃, co powoduje że przerzutnik M₃ jest zablokowany w czasie zmiany stanów licznika.

Wejścia WE₂ i WE₃ stanowią wejścia programujące licznika. Są one jednocześnie wejściami 9 i 10 elementu NIE-I-M₆ i wejściami 11 i 12 elementu NIE-I-M₇, programowanego układu bistabilnego BP. Układ ten posiada ponadto przerzutnik wykonany na dwu elementach NIE-I-M₈ i M₉ w ten sposób, że wejście 19 elementu M₈ jest połączone z wyjściem 20 elementu M₉ a wejście 17 elementu M₉ jest połączone z wyjściem 18 elementu M₈. Wejście 14 elementu M₈ i wejście 16 elementu M₉ są połączone z wyjściem 13 elementu NIE-I-M₆ i wyjściem 15 elementu NIE-I-M₇. Wyjście 18 elementu NIE-I-M₈ przerzutnika jest połączone z wejściami 21 i 22 elementu

NIE-I-M₁₀ a wyjście 20 elementu NIE-I-M₉ jest połączone z wejściami 23 i 24 elementu NIE-I-M₁₁.

Programowany układ bistabilny dzięki zapamiętywaniu stanów wejściowych na wejściach WE₂ i WE₃ powoduje utrzymanie stanów logicznych „0” lub „1”. Stan wyjściowy programowanego układu bistabilnego BP oraz przerzutnika J-K-M₅ są deszyfrowane w dodatkowym deszyfratorze DS₁ a następnie podane na wejścia przygotowujące 44 i 43 przerzutnika J-K-M₄.

Układ deszyfratora DS₁ stanów układów bistabilnych BP zawiera element NIE-I-M₁₃ którego wyjście 38 jest połączone z wejściem 40 końcowego elementu NIE-I-M₁₄, pozostałe wejście elementu NIE-I-M₁₄ jest połączone z wyjściem 39 elementu NIE-I-M₁₂. Wyjście 42 elementu M₁₄ jest połączone z wejściami przygotowującymi 43 i 44 przerzutnika J-K-M₄ a wejścia 26 i 29 elementów M₁₂ i M₁₃ są połączone z wyjściami 28 i 25 układu bistabilnego BP. Następuje przez nie podanie do deszyfratora DS₁ stanów logicznych na wejściach WE₂ i WE₃, pozostałe wejścia deszyfratora pomocniczego DS₁, wejście 34 jest połączone z wyjściem Q_A przerzutnika J-K-M₅ oraz z wejściem przygotowującym 37 przerzutnika J-K-M₃, a wejście 31 deszyfratora DS₁ jest połączone z zanegowanym wyjściem Q_A przerzutnika J-K-M₅ oraz wejściem 32 deszyfratora DS stanów licznika oraz wejściem 33 przerzutnika J-K-M₃. Wyjście 60 elementu NIE-I-M₁₇, wyjście 59 elementu NIE-I-M₁₈ oraz wyjście 58 elementu NIE-I-M₁₅ są połączone z wejściami 63, 62, 61 elementu NIE-I-M₁₈, którego wyjście 64 jest połączone z wejściem 66 i 65 końcowego elementu NIE-I-M₁₉. Wyjście 67 końcowego elementu NIE-I-M₁₉ stanowi wyjście deszyfratora DS.

Zastrzeżenie patentowe

Licznik rewersyjny zawierający układ zadawania programu; układ zadawania stanu zerowego licznika połączony poprzez elementy wykonawcze kombinacyjne z układem sterowania kierunkiem zliczania licznika, **znamienny tym**, że posiada programowany układ bistabilny (BP) posiadający dwa niezależne wejścia (WE₂ i WE₃) zmiany kierunku zliczania, przy czym wyjścia (28 i 25) układu bistabilnego (BP) są połączone z wejściami (29 i 26) deszyfratora pomocniczego DS₁ którego wejścia (34, 26, 31) są połączone z wejściami (35, 27, 32) układu deszyfratora stanów licznika (DS), przy czym wyjście (67) deszyfratora stanów licznika (DS) jest połączone z wejściem (68) elementu NIE-I-(M₁), którego pozostałe wejście (1) stanowi sterowane wejście (WE₁) impulsów zegarowych licznika rewersyjnego, a którego wyjście (2) jest połączone z wejściami (3 i 4) elementu NIE-I-(M₂), przy czym wyjście (5) elementu NIE-I-(M₂) jest połączone z wejściem synchronizującym (6) układu bistabilnego (M₃) oraz z synchronizującym wejściem (7) układu bistabilnego (M₄) oraz ponadto z wejściem synchronizującym (8) układu bistabilnego (M₅) ponadto wyjście negacyjne (Q_B) układu bistabilnego (M₄) jest połączone z jednym z wejść przygotowujących (K) układu bistabilnego (M₃) a wejście proste (Q_B) układu bistabilnego (M₄) jest połączone z jednym z wejść przygotowujących J układu bistabilnego (M₃) ponadto wyjście proste (Q_A) układu bistabilnego (M₃) jest połączone z drugim z pozostałych wejść przygotowujących J układu bistabilnego (M₃) oraz z wejściem (35) deszyfratora sta-

5

nów licznika (DS) oraz z wejściem (34) pomocniczego deszyfratora (DS₁) stanów programowanego układu bistabilnego (BP) a wyjście negatywne ($\bar{Q}_A$) układu bistabilnego (M₅) jest połączone z wejściem (31) układu pomocniczego deszyfratora (DS₁) oraz z wejściem (32) deszyfratora stanów licznika (DS) i ponadto z jednym z wejść przygotowujących K układu bistabilnego (M₃)

6

ponadto wyjście pomocniczego deszyfratora (42) jest połączone z wejściami przygotowującymi J-K-(43 i 44) układu bistabilnego (M₄) a wejście blokujące (B) układu bistabilnego (M₃) jest połączone z wyjściem elementu NIE-I-(M₁₈) którego wejście WE₄ stanowi wejście programujące połączone z wejściem (50) układu deszyfratora stanów licznika (DS).

