

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-503003
(P2005-503003A)

(43) 公表日 平成17年1月27日(2005.1.27)

(51) Int. Cl. ⁷	F I	テマコード (参考)
HO 1 L 21/26	HO 1 L 21/26	5 F O 4 5
HO 1 L 21/31	HO 1 L 21/31	

審査請求 未請求 予備審査請求 有 (全 53 頁)

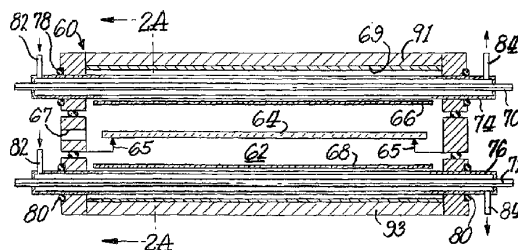
(21) 出願番号	特願2002-581564 (P2002-581564)	(71) 出願人	502278714 マツソン テクノロジー インコーポレイテッド アメリカ合衆国 カリフォルニア フレモント ベイビュー ドライブ 2800
(86) (22) 出願日	平成14年4月3日 (2002.4.3)	(74) 代理人	100061815 弁理士 矢野 敏雄
(85) 翻訳文提出日	平成15年10月17日 (2003.10.17)	(74) 代理人	100094798 弁理士 山崎 利臣
(86) 国際出願番号	PCT/IB2002/001130	(74) 代理人	100099483 弁理士 久野 琢也
(87) 国際公開番号	W02002/084712	(74) 代理人	100114890 弁理士 アインゼル・フェリックス＝ラインハルト
(87) 国際公開日	平成14年10月24日 (2002.10.24)		
(31) 優先権主張番号	09/836, 098		
(32) 優先日	平成13年4月17日 (2001.4.17)		
(33) 優先権主張国	米国 (US)		
(81) 指定国	EP (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), CA, CN, IL, JP, KR, SG		

最終頁に続く

(54) 【発明の名称】 集積回路用の急速熱処理システム

(57) 【要約】

急速熱処理装置において加熱ランプの配列は、半導体ウェーハのような半導体基板の表面を、密封されたチャンバ内に保持されているときに1つの選択された温度、又はセットを成す複数の選択された温度に加熱するための放射熱を発生するものである。加熱ランプは、チャンバ環境および該チャンバ環境内のウェーハからその加熱ランプを絶縁分離する1つ以上の光学的透過性外被により個別に、又はグループで、取り囲まれる。光学的透過性外被は、放出された放射熱エネルギーの比較的大きな割合をランプから半導体ウェーハの方に向けるため、関連する反射器および/またはレンズを含むことができる。薄い平坦な石英ライナをランプと基板との間に挿入することもできる。チャンバ内の放射エネルギー分布を制御し、そして、従来技術の急速熱処理装置におけるランプを絶縁分離するため通常使用される厚い平坦石英窓を省略することにより、より高い処理速度及び改善された信頼性が得られる。



【特許請求の範囲】

【請求項 1】

半導体基板の急速熱処理装置において、

制御される圧力の加わる環境を提供するためのチャンバを有し、該チャンバ中に半導体基板が導入され、

前記チャンバは第 1 の壁を備え、

少なくとも前記のチャンバの第 1 の壁に沿って支持された加熱ランプが設けられており、

前記加熱ランプは、該加熱ランプを前記の制御された圧力の加わる環境から絶縁分離する光学的透過性外被を備え、

前記光学的透過性外被は、処理中、前記基板を加熱するためのランプから放射された放射熱エネルギーを伝達するように構成されていることを特徴とする、急速熱処理装置。 10

【請求項 2】

少なくとも前記チャンバの前記第 1 の壁に沿って支持された複数の加熱ランプを有し、

前記加熱ランプのそれぞれが前記の制御された圧力の加わる環境から加熱ランプを絶縁分離する関連する 1 つの光学的透過性外被を有する、請求項 1 記載の装置。

【請求項 3】

前記加熱ランプの温度を制御するために前記光学的透過性外被に冷却流体を供給するための冷却チャンネルを有する、請求項 1 記載の装置。

【請求項 4】

前記加熱ランプと前記基板との間に配置された光学的透過性ライナを有する、請求項 1 記載の装置。 20

【請求項 5】

前記光学的透過性ライナの各側で圧力をつり合わせるための手段を有する、請求項 4 記載の装置。

【請求項 6】

前記放射熱エネルギーを前記基板に向けるため加熱ランプに関連する反射器を有する、請求項 1 記載の装置。

【請求項 7】

複数の加熱ランプが第 1 配列および第 2 配列で配置されており、

前記第 1 の配列は、前記チャンバの第 1 壁上に又はそれに隣接して配置されており、 30

前記第 2 の配列は、前記チャンバの第 2 壁上に又はそれに隣接して配置されており、

ここで、前記第 1 壁および第 2 壁は相互に対向している、請求項 2 記載の装置。

【請求項 8】

前記光学的透過性外被は前記基板に対面する表面を有し、

該表面は、放射熱エネルギーを前記基板のほうに向けるためのレンズとして形成されている、請求項 1 記載の装置。

【請求項 9】

前記光学的透過性外被は石英から形成されている、請求項 1 記載の装置。

【請求項 10】

半導体基板は半導体ウェーハである、請求項 1 記載の装置。 40

【請求項 11】

加熱ランプは線形バルブを有する、請求項 2 記載の装置。

【請求項 12】

加熱ランプは点光源形バルブを有する、請求項 2 記載の装置。

【請求項 13】

半導体基板を処理するための熱処理システムにおいて、

制御された圧力の加わる環境を提供するためのチャンバを有し、

該チャンバには 1 つ以上の半導体基板が導入され、

前記チャンバは第 1 の壁を備え、

1 つ以上の光学的透過性外被表面により、制御された圧力の加わる環境から絶縁分離され 50

た複数の放射加熱ランプが設けられており、
前記1つ以上の光学的透過性外被表面は、処理中、前記基板を加熱するためのランプにより放射された放射熱エネルギーを伝達し、
前記加熱ランプの各々は、それに関連付けて、放射熱エネルギーを前記の単数の半導体基板又は、複数の基板のほうに放射熱エネルギーを制御可能に向けるための反射面を有することを特徴とする、熱処理システム。

【請求項14】

前記加熱ランプの1つ以上のものが、前記チャンバの第1壁内のキャビティ中に少なくとも部分的に埋め込まれ、

それに関連して前記ランプは、前記放射熱エネルギーを前記の半導体基板に向けるため前記ランプの表面上に反射器を有する、請求項13記載のシステム。 10

【請求項15】

前記ランプのうちの1つ以上のものが、前記半導体基板に面するレンズを備えた表面を持つ光学的透過性外被内に設けられる、請求項13記載のシステム。

【請求項16】

反射性コーティングが、前記光学的透過性外被の内面上に施される、請求項15記載のシステム。

【請求項17】

反射性コーティングが、前記ランプの1つの表面上に施されている、請求項15記載のシステム。 20

【請求項18】

光学的透過性外被内に前記ランプのうちの少なくとも2つが設けられている、請求項13記載のシステム。

【請求項19】

複数の加熱ランプが第1配列および第2配列で配置され、

前記第1の配列は、前記チャンバの第1壁上に、又はそれに隣接して配置され、

前記第2の配列は前記チャンバの第2壁上に、又はそれに隣接して配置され、

ここで、前記の第1壁および第2壁は相互に対向している、請求項13記載のシステム。

【請求項20】

前記の複数の加熱ランプは、離間された第1の直線形配列および第2の直線形配列を有する、請求項19記載のシステム。 30

【請求項21】

前記の第1の直線形配列及び第2の直線形配列のランプは、並行な面内に位置付けられる、請求項20記載のシステム。

【請求項22】

前記の第1及び第2の直線形配列のランプは、相互に並行な方向に延びている、請求項20記載のシステム。

【請求項23】

前記ランプは、前記チャンバの第1壁内に形成された1つ以上のキャビティ中に少なくとも部分的に封入されている、請求項13記載のシステム。 40

【請求項24】

前記ランプは、前記チャンバの第2壁内に形成された1つ以上のキャビティ中に少なくとも部分的に封入されている、請求項13記載のシステム。

【請求項25】

前記チャンバ壁内の前記単数キャビティ又は複数キャビティ中に配置された冷却チャネルを有する、請求項23記載のシステム。

【請求項26】

さらに、前記チャンバ壁内の前記の単数キャビティ又は複数キャビティ中に配置された冷却チャネルを有する、請求項24記載のシステム。

【請求項27】

少なくとも1つの半導体基板が半導体ウェーハである、請求項13記載のシステム。

【請求項28】

前記第1の配列における前記ランプの各々がチャンバの第1壁内に形成されている放物面状キャビティ中に保持される、請求項19記載のシステム。

【請求項29】

前記第2配列における前記のランプの各々が、チャンバの第2壁内に形成された放物面状キャビティ中に保持される、請求項19記載のシステム。

【請求項30】

前記ランプは点光源形ランプである、請求項13記載のシステム。

【請求項31】

前記ランプは線形ランプである、請求項13記載のシステム。

【発明の詳細な説明】

【技術分野】

【0001】

発明の背景

本発明は集積回路の製造に関する。とりわけ、制御された圧力及び温度環境内で半導体基板を加熱するためのシステムが開示される。

【0002】

金属酸化物半導体(MOS)のような集積回路の製造には、制御された圧力環境、たとえば真空での半導体ウェーハの急速熱処理が必要である。例えば、MOSトランジスタを形成するプロセスにおいて、ゲート酸化物層は、通常、実質的に純粋な酸素雰囲気中でシリコン基板の熱酸化により形成される。しかし、MOSULSI回路のような特定の適用において、ゲート酸化物層は、ホットキャリア効果に基づく比較的低い信頼性及び抵抗の問題と共に、比較的高い欠陥密度及びチャージトラップのような不都合な特性を呈するおそれがある。

【0003】

シリコン基板の急速熱処理(RTP)のシーケンスを使用することによってMOSトランジスタのゲート誘電特性を改善できることは公知である。これらの処理ステップは、(1)酸化窒素(NO)での酸化窒化物(oxy-nitride)の成長を生成するステップ、(2)化学蒸着法(CVD)プロセスで窒化ケイ素(SiN)を施すステップ、(3)アンモニア(NH₃)でのアニールのステップ、および(4)N₂Oでのアニールステップを含む。種々のRTP処理ステップは、一般に温度制御される真空内で行われる。1つのRTPオーブンは、石英窓で区画され、この石英窓は放射加熱ランプの多重配列により加熱すべきウェーハを収容する中央真空チャンバを画定する。石英窓は、加熱プロセス中ウェーハを、加熱ランプ及び汚染物の他の源から分離する。石英窓のエッジは、チャンバ壁によってシールされ、気密のチャンバ外被を形成する。チャンバ内を真空引もしくは真空吸引すると、2~4トンの大気による力が石英窓に向かって生じる。石英窓は、その力に耐えるのに十分な厚さであり、一般に少なくとも25mm~35mmである。一般に少なくともほぼ3mm~6mm厚の比較的薄厚の石英窓は、大気圧で動作するチャンバのためだけ使用される。

【0004】

内部チャンバ環境を汚染物質のない状態に維持する間、石英窓の絶縁分離チャンバ構造は、チャンバ内のウェーハと加熱源(ランプ)との間で大きな熱的慣性を引き起こし、加熱効率がより小さくなり、ウェーハ温度制御がより困難となる。付加的な熱的慣性により、プロセス反復性及び品質制御を維持することが困難になる。石英窓は、その厚さにより、破損を受け易く、著しいコストを急速熱処理装置に付加する。従って、石英窓形オーブンの引き起される複雑性、費用及び反復性の問題を回避するRTP処理のためのシステムが望ましい。

【0005】

さらに、半導体ウェーハRTP処理のスループットを増大させる努力によりランプベース

10

20

30

40

50

の加熱とは異なる代替手段が創出されている。マツソンテクノロジー (Mattson Technology) 社は、サセプタベースの加熱を使用した単一処理チャンバ内で2つのウェーハを処理する ASPEN II RTP システムを提供している。米国特許明細書第 6, 133, 550 号は、ファネスでのウェーハの挿入及び取出を迅速に行うことによりウェーハを RTP 処理する方法を開示している。ウェーハサイズが増大し、そして、より大きいウェーハ収容するため、益々大きくなるチャンバの窓への応力が増大すると、一つのチャンバ内で多重のウェーハを処理することによりランプベースの RTP 装置のスルーput を増大させることができる潜在能力が制限されている。従って、スルーput の増大を可能にするランプベースの RTP 処理装置もまた望ましい。

【0006】

10

発明の要約

本発明による急速熱処理 (RTP) 装置は、半導体ウェーハ及び集積回路等の基板を処理するため制御される圧力及び温度環境を提供するものである。その装置は、所望の加熱レシビに従って、選択された値又は値の範囲で、チャンバ内に保持された半導体ウェーハの温度を維持するために、放射熱を発生する加熱チャンバ及び加熱ランプの配列を含む。各加熱ランプは、1つのバルブを有し、少なくともそのようなバルブは、チャンバの内部及びその内のウェーハからバルブを絶縁分離する光学的透過性外被により取り囲まれている。有利には、光学的透過性外被は石英窓から形成されており、バルブにより放出される放射熱エネルギーに対して完全に又は実質的に透過性の表面を有する。チャンバ内部及びその中のウェーハを加熱ランプのバルブ及び所属のコンポーネントから絶縁分離することにより、光学的透明外被は、加熱ランプからの汚染物質がチャンバに入ることを防止し、又はチャンバ内の半導体ウェーハ上に付着するのを防止するのに役立つ。

20

【0007】

本発明の別の側面では、バルブ表面の少なくとも一部にわたり配置されるか、又は、光学的透過性外被の少なくとも一部にわたり配置された反射器表面を備えたバルブを持つ加熱ランプを使用することにより、温度制御を改善することができる。反射器は、プロセス中にランプからの放射を制御し、半導体ウェーハの表面へ向けるのに役立つ。択一的に、反射器表面を、チャンバの壁上に、殊に、凹面状に成形された、又は放物面状に成形された内面を持つチャンバ壁内のキャビティ中に設けることができる。加熱ランプをキャビティ内に位置付ける場合、キャビティ壁上の反射器表面は、処理中にランプからの放射を制御し、半導体ウェーハの表面へ向けるのに役立つ。

30

【0008】

有利な実施形態では、バルブを取り囲む光学的透過性外被がバルブから発せられた放射熱を半導体ウェーハ表面上に集中するレンズ構造に成形される。レンズ構造は、加熱ランプがチャンバ壁のキャビティで保持される場合、そのキャビティの開口にわたって凸面状にわん曲したカバーとして形成できる。択一的にレンズ構造は、加熱ランプを収容するための開いた内部コア部分を持つ、石英のような光学的透過性材料から成る部材又はソリッドなブロックとして形成できる。前記のブロックの1つの表面は、バルブから放出された放射加熱エネルギーを、被処理半導体ウェーハへ向けるか又は制御するため、凸面状に成形されるか又は凹面状に成形されたレンズに形成される。

40

【0009】

本発明の別の実施形態では、封入された加熱ランプの配列と、処理チャンバ外被における単一ウェーハ又は多重ウェーハとの間に光学的透過性ライナが挿入されている。その光学的透過性ライナは、バルブを取り囲む光学的透過性外被に付加して設けられており、さらに、ウェーハ表面に到達することのないように汚染物質を制限するため、バルブをウェーハから絶縁分離する。光学的透過性ライナは、従来技術の石英窓とは異なるものである。それというのは、光学的透過性ライナはチャンバ側壁にシールされず、チャンバ内を真空引もしくは真空吸引する際に大きな圧力差に耐える必要がないので、より薄厚の部材として形成できるからである。光学的透過性ライナをチャンバ側壁にシールすれば、ライナの各側の圧力をつり合わせるためポンプのほかに付加的に弁の系列が設けられ、それによりそ

50

うしなければ圧力差により引き起こされるおそれのある破壊力を防止する。択一的に、過度な応力を回避するため、より小さい表面積を有する多重の光学的透過性ライナの系列を、バルブと組み合わせて使用することもできる。

【0010】

本発明の他の目的及び利点は、本発明の望ましい実施例もしくは実施形態の以降の詳細な説明から当業者には容易に理解できるであろう。了解されるように、本発明は、異なる他の実施形態を可能にするものであり、その幾つかの詳細部により、本発明から逸脱することなく、種々の明らかな観点における変形を行うことができる。従って、記載は、性質上例示的なものとみなすべきであり、限定的なものではない。

【0011】

図面の説明

図1 半導体ウェーハに対する制御される温度及び圧力環境を提供するための従来技術の急速熱処理装置を示す図である。

【0012】

図2 本発明の望ましい実施例による急速熱処理装置の断面図である。

【0013】

図2A 図2の線2A-2Aに沿って切断して側面図として示す部分的な横断面図である。

【0014】

図3 急速熱処理装置の代替実施例の断面図である。

【0015】

図4 急速熱処理装置内で放射エネルギーを半導体ウェーハに向けるための加熱ランプの断面図である。

【0016】

図5 急速熱処理装置内で放射エネルギーを半導体ウェーハに向けるための加熱ランプの択一的な実施例の断面図である。

【0017】

図6 放射エネルギーを方向付けするための反射器を有する加熱ランプの断面図である。

【0018】

図7 急速熱処理装置内で放射エネルギーを半導体ウェーハに向けるための別の配置構成を有する加熱ランプの断面図である。

【0019】

図8 急速熱処理装置内で放射エネルギーを半導体ウェーハに向けるための反射器の別の配置構成を有する加熱ランプの断面図である。

【0020】

図9 急速熱処理装置のチャンバの壁内に埋め込まれた加熱ランプの配列の横断面図である。

【0021】

図10A 急速熱処理装置のチャンバ壁上に支持された加熱ランプ及び石英外被の断面図である。

【0022】

図10B チャンバ壁内に部分的に埋め込まれた択一的な配置構成における石英で密封された加熱ランプの断面図である。

【0023】

図10C チャンバ壁内のキャビティ中に完全に埋め込まれたなお別の択一的な配置構成における石英で密封された加熱ランプの断面図である。

【0024】

図10D チャンバ壁内のキャビティ内に埋め込まれた加熱ランプを、キャビティの開口をカバーする石英窓と共に示す断面図である。

【0025】

10

20

30

40

50

図 10E ランプから放射された放射エネルギーの分散を制御するためのレンズを有し、チャンバ壁内に埋め込まれた加熱ランプの断面図である。

【0026】

図 10F チャンバ壁上に支持された単一の石英外被内の多重ランプの断面図である。

【0027】

図 11A 石英レンズにより密封された点光源形ランプの断面図である。

【0028】

図 11B 石英レンズにより密封されライトガイド内に埋め込まれたランプの断面図である。

【0029】

図 11C ライトガイドの遠心端にレンズを有し、ライトガイド内に封入されたランプの断面図である。

【0030】

図 11D 石英レンズにより取り囲まれ、チャンバ壁内のキャビティ中に埋め込まれたランプを有する択一的な配置構成の断面図である。

【0031】

図 12 石英発散レンズにおける加熱ランプの断面図である。

【0032】

図 13 チャンバ壁内のキャビティ中に埋め込まれ、冷却源により取り囲まれた石英外被内に封入されたランプを有する択一的な実施例の断面図である。

【0033】

図 14 チャンバ壁内のチャンネル中に保持された点光源形ランプが示されており、前記チャンネルが光学的な外被でカバーされている、本発明による択一的な急速熱処理装置のチャンバ壁の底面の平面図である。

【0034】

図 15 チャンバ内に保持された 2 つのウェーハを示し、本発明の望ましい実施例による他の択一的な急速熱処理装置を示す断面図である。

【0035】

図 16 点光源加熱ランプの系列と組み合わせた光学的透過性ライナの系列を示す、本発明の望ましい他の択一的な急速熱処理装置の断面図である。

【0036】

望ましい実施例の説明

従来技術によれば、図 1 は半導体ウェーハ 7 の急速熱処理 (RTP) を実行するための装置 10 の縦断面図である。装置 10 は、その中にウェーハが処理のため置かれている中央チャンバ 11 を画定するハウジング 12 を備える。真空チャンバ 11 の第 1 の端部におけるドアスロット 26 は、ウェーハ 7 をチャンバ 11 内にロードし、ロータ 23 上の支持ピン 25 上に位置付けることを許容する。ロータ 23 は、ボス 21a に固定されたピン 24 上に回転するように支持されており、ボス 21a は、石英窓 21 から石英パッド 27 内の開口を通過して延びている。

【0037】

石英窓 21 は真空チャンバ 11 の下方境界を形成し、シール 28 により残りのチャンバコンポーネントに対してシールされる。真空チャンバ 11 の上方境界は石英窓 20 で形成される。石英窓 20, 21 は光学的に透過性であり、放射熱エネルギーをチャンバ 11 内へ通過させる。一酸化窒素 (NO)、アンモニア (NH₃) 又は N₂O 等の処理ガスが、ウェーハ処理期間中チャンバ 11 の第 2 端部における開口 13 を通ってチャンバ 11 内に導入される。

【0038】

装置 10 用の放射加熱源は、実質的に並列なランプ配列 17 および 18 を有し、これらのランプ配列 17 および 18 は、ハウジング 12 内に位置付けられているが、チャンバ 11 の外側に位置付けられており、装置 10 の内壁により支持されている。付加的な放射熱は

10

20

30

40

50

、装置10の壁により支持された反射器15を有する長手側方ランプ14により与えられる。真空ポート(図示せず)は、チャンバ11内を真空引することを可能にし、石英窓20および21に対して作用する大気による著しい力を生じさせる。

【0039】

石英窓20および21は、チャンバを外部汚染から絶縁分離するのに十分な、適当な機械的強度を伴う厚さを有する。それらは通常、3mm~6mm厚である。急速熱処理装置におけるより大きい半導体ウェーハサイズ及びより高いウェーハスループットに対する要求が増大するに従って、横断面積が増大する。さらに、低圧プロセスチャンバは、スループットを向上するため、真空ロードロック及びウェーハトランスファームジュールと両立性のあることが要求される。低圧RTP装置に要求される石英窓20および21の厚さを、それらの要求を充足するため著しく増大させる必要がある。RTPチャンバ内を真空引すると、2~4トンのもしくは大気による力が、石英窓に向かって生じる。それらの窓は、その力に耐えるのに十分な厚さを有しなければならず、一般に25mm~35mm厚である。石英窓の厚さが増大するに従い、加熱ランプ17, 18の配列とチャンバ11との間の距離も増大する。さらに、より厚い窓は、大きな熱的慣性を与え、ウェーハ温度に対する制御がより困難になる。従って本発明者は、それらの不具合を克服することに努めたのである。

10

【0040】

本発明の望ましい実施例によれば、従来RTP装置(図1)の石英窓20, 21を省略できる。図2を参照すると、本発明の第1実施例のRTP装置60はチャンバ62を有し、このチャンバ62は、熱処理中半導体ウェーハ64を支持するためウェーハホルダ65を含む。ウェーハ64は、ドアスロット又は開口67を通してチャンバ62内にロードされる。石英から成るものであって良い光学的透過性ライナ66および68は、チャンバ62に対して圧力シーリング表面を形成するものでなく、チャンバ62内で支持され、その結果ライナ66および68の各側で圧力が等しくなる。こうして、ライナ66および68は、大きな大気圧力差に耐えなければならない従来チャンバ石英窓より薄厚であってよく、より小さな熱的慣性を有し、しかも、ウェーハを汚染のない状態に維持するのに役立つ。ライナはほぼ0.25mm~2.0mmの厚さを有するのが望ましいが、ほぼ1.0mm~2.0mm厚であるのが最も望ましく、そして、炭化ケイ素(SiC)又は他のセラミック材料から形成されていてよく、前記の他のセラミック材料は、光学的に透過性であり、通常の急速熱処理温度に耐えることができるものである。その処理温度は、1000を越えることがある。

20

30

【0041】

図2の実施例において、タングステンハロゲン加熱ランプ又はキセノンアークランプ等の光源の第1および第2の配列が、チャンバ62の上部及び下部に沿って設けられる、すなわち、ウェーハ支持体65の上方及び下方に設けられる。チャンバ62の上部及び下部に沿った光源の配列はウェーハがウェーハ支持体65上に支持されると、直接放射熱をウェーハ64に供給する。各光源はチャンバ62の上部及び下部上の光学的透過性外被(石英管のような)74, 76内に線形ランプ70, 72を含む。石英管74, 76は、個別に、各ランプ70, 72を取り囲み、シール78, 80でチャンバ62の側壁にシールされ、こうして、石英管74, 76を取り囲むエリアとチャンバ62の残りの部分を同じ圧力、望ましいのは真空圧に維持する。チャンバ62の上部壁91及び下部壁93を、メタリックゴールド等の反射性コーティング69又はTiO₂及びAl₂O₃のような他の赤外反射性コーティングで被覆できる。図2Aに極めてよく示されているように、ランプ70, 72は、並行位置関係で配置され、ここで、各々の密封されたランプが隣接する密封されたランプからわずかだけ離間しており、それぞれチャンバ及び反射性コーティング69の上部壁及び下部壁から離間すると望ましい。配列の各々は並行な位置関係で示されているが、もちろんその配列を垂直又は他の非並行な位置関係で配向させることができる。更に、チャンバの上部壁91に隣接する第1の並行な配列を、チャンバの下部壁93に隣接する第2の並行な配列に対して並行にしてもよい。しかしながら、第2の並行な配列のラ

40

50

ンプを、第1の並行な配列のランプに対して横方向に配置できる。

【0042】

入口82及び出口84を有する個々の冷却チャンネルは、水又は冷却オイル等の液体、又は空気又は空気とヘリウムとの混合気、または空気と水素との混合気等の適当な熱伝導性を有するガス等の冷却流体を、各々の石英管74, 76を通して循環させ、ランプ70, 72を冷却する。冷却流体は光屈折特性を有してよく、ランプバルブ70, 72から放出された放射熱又は放射光を半導体ウェーハ64に向けるように、冷却流体の流れの経路を設計できる。

【0043】

図2及び図2Aに示すように、チャンバ62は石英外被74, 76の第1の配列および第2の配列を有し、各石英外被はそれぞれのランプ70, 72を含む。石英外被74, 76及びライナ66, 68は、光源とウェーハとの間に大きな熱的慣性を導入せずに、RTP処理中ウェーハを収容するチャンバ62の内部部分を、汚染物質で汚染されない状態に維持するように、ランプバルブをチャンバ62から絶縁分離するのに役立つ。

10

【0044】

オプションな真空ライン101を、チャンバ62からガスを排気し、チャンバ内に真空引するため使用できる。真空ラインが図2A中仮想輪郭線で示されている。

【0045】

図2には示されていないが、もちろん第1ランプ配列及び第2ランプ配列をチャンバ62から絶縁分離するため異なる厚さのライナを使用することが可能である。例えば、0.25mmの公称厚さを有するより薄厚のライナは、第1のランプ配列を絶縁分離するのに適したものであってよく、温度応答をより速くして温度ランプアップ(ramp up)をより高くできるという利点を有する。

20

【0046】

図3は、ウェーハ支持体65上に支持されたウェーハ64に対する付加的汚染防止を提供する本発明の択一的な実施例90の断面図である。図3の実施例において、窓86, 88は、チャンバ62, 96を画定するハウジングの各側まで完全に延びていて、ウェーハ支持体65に対するシールされた外被を形成し、ランプ70, 72又は該ランプを取り囲む外被74, 76により発生される汚染物質からウェーハ64及びウェーハ支持体65をより良好に絶縁分離する。窓86および88の各側における圧力平衡を維持し、それにより、従来技術のRTP装置において使用されたような熱的に慣性のある厚い石英窓の必要性をなくすため石英窓86および88の両側における圧力が制御される。図3に示す実施例において、圧力ポンプ92を通して真空引され、そして、レギュレータ94, 96は、伝導ライン98, 100および102を通して、窓板86および88の各側における圧力をつり合わせる。チャンバ62および95の側壁と窓86, 88との間の適当なシール104は、チャンバ62および95内で、実質的に汚染物質のない環境を真空下に維持する。

30

【0047】

RTP装置のさらなる改善として、ランプ70, 72からウェーハ64を収容するチャンバ62へ供給された放射エネルギーの量を、ランプバルブを包囲する外被の特性を変えることにより最適化できる。図4は、ランプ配列70のうちの1つに対する透過性外被74のうちの1つの断面図を示す。この実施例において、透過性外被は、バルブ70からウェーハ支持体65上のウェーハ64へ放射エネルギーを向けるのに役立つ反射性コーティング106を有する内表面上に被覆されている石英管74aである。望ましい反射性コーティング材料は、金、又はTiO₂及びAl₂O₃のような他の赤外反射性コーティングである。内部反射性コーティング106は、図4において角度Aで示すように、石英管74aの180°より小さな角度にわたってカバーしていることが示されている。角度Aは、ほぼ160°~180°の範囲内にあるのが望ましい。そこでウェーハが処理されるエリア内で放射エネルギー強度を制御することにより、温度安定性を改善し、よりよいプロセス反復性を生じさせることができる。

40

【0048】

50

図5の断面図に示す択一的な配置構成では、反射性コーティング108がランプバルブ70aの外表面に施されて、チャンバ62内に保持されたウェーハへ放射エネルギーを向ける。

【0049】

図6の断面図に示す他の実施例では反射性コーティング110がランプバルブ70を取り囲む透過性外被74bの外表面を被覆するため施される。外表面を被覆することにより、放射エネルギーがチャンバ62内のウェーハに向けられるが、ただし、透過性外被74aの内表面にコーティング106が施される場合(図4に示す)生じるパターンとは異なったパターンでその放射エネルギーが向けられる。

【0050】

放物面状反射器112を、バルブ70を取り囲む透過性外被74に隣接して設けることができる。図7に示すように、放物面状反射器112は、図6における透過性外被74の外表面に施される反射性コーティング110と比較してより真っ直ぐで、より並行の経路で、放出された放射をウェーハの方へ向けるために用いられ、前記の反射性コーティング110は、放射をより発散する経路で反射する。放出された放射を、より真っ直ぐで、より並行の経路でウェーハの方に向ける放物面状反射器が望ましい。

【0051】

放射のためのより真っ直ぐで、より並行な経路の利点は、次のような場合でも得られる、すなわち、図8に示すように真っ直ぐの反射器114を透過性外被74bに隣接して導入することにより反射性コーティング110を透過性外被74bの外表面に施す場合でも得られる。反射性コーティング110と組み合わせられた真っ直ぐの反射器114は、放出された放射を半導体ウェーハの方に向けるのに役立つ。反射器114が密封されたランプの配列で隣接する透過性の外被間に配置される場合、反射器114の反射性表面はチャンバ62内のウェーハ64のほうに幾らかの発散性の放射光線に向け直す。

【0052】

装置60又は90の上部壁及び下部壁を、代替的に、図9に極めて良好に示すように、放物面状の反射性形態のチャンネル状キャビティ116の1つ又は系列として形成できる。図9はチャンバの上部部分の端面から見て示す横断面図である。そのような実施例において、透過性外被74内に封入された各ランプ70は、チャンバ壁93内に形成された放物面状のチャンネル116内に保持される。組み立てのための別個の部分がより少なければ、この実施例において、ランプの周りの透過性外被に関連付けられた別個の被覆又は別個の部品から反射性コーティングを形成する場合より、発生する汚染物質が少なくなる。更に、放射面状チャンネル116の開口をまた、光学的透過性の窓(図9には図示してない)でカバーすることもできる。

【0053】

石英管等の光学的透過性外被を有する線形ランプの個別のシーリングを提供する前述の実施例は、従来のシステムにおいて使用されたより厚くてより高いコストを要する石英板又は窓を使用しないで済む。更に、ランプの周りの光学的透過性外被は、より高い大気圧に耐えられる外被の能力を改善する横断面形状を有することができる。例えば、円形又は放物面状の横断面形状は、より扁平な表面を有する他の横断面形状よりも大きな圧力に耐えることができる。しかしながら、真空吸引の程度又はチャンバ内部と外部との間の圧力差に依存して、他の横断面形状を使用することもできる。

【0054】

図10Aから10Fは、チャンバ62の壁93上又はその中に線形ランプ70を支持するための種々の実施形態を示す。図10Aは、石英管74により取り囲まれ、チャンバの側壁93にすぐ隣接して位置付けられたバルブ70を示す。択一的に図10Bは、石英管74により取り囲まれたバルブ70を示し、ここで、その石英管はチャンバの側壁93内に形成されたキャビティ内に部分的に埋め込まれている。他の択一的な実施形態として、図10Cは、石英管74により取り囲まれたバルブ70を示し、ここで、その石英管74は、チャンバの側壁93内に形成されたアーチ状のキャビティ118内に完全に埋め込まれ

10

20

30

40

50

ている。アーチ状のキャビティ 118 は、石英管全体を保持するのに十分な深さを有する。

【0055】

図 10D において、バルブ 70 は、アーチ状のベースを有するキャビティ 118 内に保持されている。キャビティ 118 の開口は、石英のような光学的透過性の材料から形成されている扁平なカバー 120 でシールされている。そのような実施態様において、バルブを封入する管は存在しないが、バルブはカバー 120 によりチャンバの内部から絶縁分離されている。このアプローチに対する代替的手段として、図 10E において、バルブはチャンバの壁 93 内に形成されたアーチ状ベースを有するキャビティ 118 内に保持されており、そして、石英のような透過性材料から成るわん曲したカバー 122 がキャビティ開口をシールする。わん曲したカバー 122 は凸面状にわん曲したレンズとして成形し、放射エネルギーをランプバルブ 70 から、チャンバ内に保持されたウェーハへ集中、伝達するのを助ける。

10

【0056】

単一の透過性外被内に多重ランプを封入することにより、さらなる効率を得ることができる。図 10F は、石英管 74 内に封入されたバルブ 70c、70d を示す。石英管 74 は、チャンバの壁 93 に直ぐ隣接して位置付けられている。1つのランプ配列における多重ランプは、RTP 装置における加熱源として使用できるが、本発明の地点を得る上で、光学的透過性外被と、そのような外被により取り囲まれたバルブとの 1対1の対応関係を用件とするものでない。

20

【0057】

管状の構造というよりむしろ、光学的透過性外被を、変化する横断面を有する他の幾何学的形状で形成できる。例えば、図 12 において、バルブ 70 を、光学的透過性材料のソリッドな部材 124 内に形成されたキャビティ中に保持できる。そのソリッドな部材は、チャンバの壁 93 に取り付けられており、そして、バルブ 70 により放出された放射エネルギーを指向させ、集束させるのを助けるよう凹面状にわん曲したレンズを形成するため一方の側で成形されている。

【0058】

図 13 に示すなお他の実施例において、チャンバ透過性材料から成るソリッドなブロック 126 がチャンバの壁 93 内に形成されたキャビティ 130 中に保持される。バルブ 70 は、ソリッドなブロックの中空部分内に保持される。冷却チャンネル 128 はキャビティ 130 内にソリッドなブロック 126 の周りに設けられており、液体又はガスのような冷却流体の流れがブロック 126 及びランプバルブ 70 を冷却するのを助けることができるようにする。冷却チャンネル 128 は、キャビティ 130 内でブロック 126 をシールする陶磁器材料又はシール材料 129 内に保持される。

30

【0059】

本発明の基本手法を、図 2 及び図 3 の実施例に示すよりはむしろ直線形ランプに等しく適用できる。加熱源として点光源形ランプ 142 を使用する RTP 装置 140 の上部壁 144 を図 14 に示す。そのような実施例において、バルブ 142 は、ソケット内に保持され、その結果バルブ部分は、処理のためチャンバ内に保持された半導体ウェーハのような半導体基板に対して垂直方向に延びる。図 14 に示すように、バルブは、溝内に保持され、行として整列されている。点光源形ランプ 142 を有する RTP 装置 140 を使用した本発明の 1 実施例として、光学的透過性外被材料のストリップ（図示せず）は、バルブを保持する溝をカバーし、処理すべきウェーハを保持するチャンバからバルブ絶縁分離する。

40

【0060】

代替的に、図 11A に示すように、壁 144 内のソケット（図示せず）中に保持された各々の個別のランプバルブ 142 を、光学的透過性外被 146 内に封入して、ランプ 142 をチャンバの内部から絶縁分離できる。ランプバルブ 142 から放出された放射エネルギーを、処理すべきウェーハに向けるのを助けるため、バルブ 142 をライトガイド 148 内に保持でき、そして、バルブ及びライトガイド 148 を共に、図 11B に示すように光学

50

的透過性外被内に封入できる。図11A及び図11Bにおいて、光学的透過性外被146はわん曲した又は放射面状の形態もしくは形状を有し、チャンバ内で圧力が変化されたときその上への圧力及び力に比較的良好に耐える。

【0061】

図11Cに示す配置構成では、個別の点光源形ランプ142がライトガイド148内に封入され、ここで、ライトガイド148の近端がチャンバの壁144に取り付けられている。その際ライトガイド148の遠端が、わん曲した、又は放射面状の光学的透過性外被150で密封され、ライトガイド及び外被により形成されたキャビティをシールし、バルブ142をウェーハから絶縁分離して、バルブからの汚染がウェーハに到達するのを防止する。図11Dにおいて、点光源形ランプ142は、チャンバの壁144内のキャビティ又は凹部152内に保持されている。石英又は他の光学的透過性材料を比較的少量だけわん曲した、又は放射面状のカバー146において使用し、キャビティ開口をカバーし、バルブを、処理すべきウェーハから絶縁分離することができる。

10

【0062】

前述の図11A～Dの前述の実施例の各々を、点光源形ランプ又はライトガイド148と組み合わされた点光源形ランプ142の周りのわん曲した石英外被について示してあるが、もちろん、バルブの各々を、チャンバ壁144内の凹部又はキャビティ中に配置し、単一の扁平な石英カバーを設けて、ランプの各々を、外被内の圧力差に対してシールすることが可能である。

【0063】

ランプ70, 72, 142からの放射エネルギーの分散を制御するための前述の事例は例示的なものに過ぎない。ランプ、反射性コーティング及びレンズ表面の賢明な選択をすることにより、処理チャンバ内への放射光についての一層高度の制御が与えられることは明らかである。前述の望ましい実施例の説明及び例示では、それらの関係を固定的なものとして示されている。しかし、それらは、放射ランプを反射性表面及びレンズに対して放射ランプを移動する装置を位置付けることによりそれらの実施例を拡張できる。ランプからの光/エネルギー分散を制御するためのそれらの要素の位置を、チャンバ62又はチャンバ91のようなチャンバ内に保持されたウェーハの内表面にわたる均一な光分布に関連して説明したが、ランプ及びランプ配列を、外被内の温度プロフィールを制御するよう位置付けることができる。

20

30

【0064】

図15中に、本発明の別の代替実施例が示してある。この実施例において、スルーブットは、同時の処理のため、チャンバ内に、ウェーハホルダ65上へ2つの半導体ウェーハ64を置くことにより増大される。石英であってよい光学的透過性ライナ66, 68は、チャンバ62に対して圧力シリング表面を形成せず、チャンバ62'内に支持されており、その結果圧力はライナ66, 68の各側でつり合わされる。タングステンハロゲン加熱ランプ又はキセノンアークランプのような光源の第1、第2配列が、チャンバ62'の上部及び下部に沿って設けられている、すなわち、ウェーハ支持体65の上方及び下方に設けられている。チャンバ62'の上部及び下部に沿っての光源の配列は、ウェーハがウェーハ支持体65上に保持されているので、直接の放射熱をウェーハ64へ向ける。各光源は、チャンバ62'の上部及び下部上の光学的透過性外被(石英管のような)74, 76内に直線形ランプ70, 72を含む。石英管74, 76は、個別に各ランプ70, 72を取り囲み、そして、シール78, 80によりチャンバ62'の側壁にシールされており、こうして、石英管74, 76を取り囲むエリヤ及びチャンバ62の残りの部分が、同じ圧力のもとに置かれ、望ましいのは真空下に維持する。上方配列におけるランプ70は、下方配列におけるランプに対して垂直な方向に配置される。

40

【0065】

入口82及び出口84を有する個別の冷却チャンネルは、水又は冷却オイルのような液体又は、空気又は、空気とヘリウム又は水素の混合物のような適当な熱伝導度を有するガスのような冷却流体を、それぞれの石英管74, 76を通して循環し、ランプ70, 72を冷

50

却する。冷却流体は、光屈折特性を有してよく、冷却流体の流れの経路を、ランプバルブ 70, 72 から放射された放射熱又は光を半導体ウェーハ 64 のほうに向けるよう設計できる。

【0066】

チャンバ 62 の上部及び下部壁 91, 93 を、メタリックゴールドのような反射性コーティング 69、又は TiO_2 及び Al_2O_3 のような他の赤外反射性コーティングで被覆できる。

【0067】

図 15 に示すようにチャンバ 62' は、石英外被 74, 76 の第 1、第 2 配列を有し、各々の石英外被は、それぞれのランプ 70, 72 を含む。石英外被 74, 76 及びライナ 66, 68 は、光源とウェーハとの間で大きな熱的慣性を導入することなく、RTP 処理中ウェーハを収容するチャンバ 62 の内部部分を汚染物質のない状態に維持するように、ランプバルブをチャンバ 62 から絶縁分離する助けをする。

10

【0068】

図 16 に示す装置のなお別の代替的实施例では、チャンバ 62'' の外壁 162 内に装着されたソケット 160 中に保持された複数の点光源形ランプ 142 が、チャンバ 62'' 内のウェーハ支持体 65 上に保持されたウェーハ 64 のほうに放射エネルギーを向けるように位置付けられる。点光源形ランプ 142 は、汚染物質の放出を最小化するため石英外被 164 により取り囲まれる。更に、石英から成るのが望ましい光学的透過性ライナ 166 の系列は、チャンバ 62'' の内壁 168 における開口をおおって置かれ、チャンバ 66'' 内に保持されたウェーハ 64 から点光源形ランプ 142 をさらに遮蔽する。

20

【0069】

ライナ 166 は、シール 169 で内壁 168 にシールされる。チャンバ壁内に形成されたチャンネル 170, 172 は、ガスのような冷却流体がランプ 142 を冷却するよう点光源形ランプ 142 を通過して循環することを許容する。これらのチャンネル 170, 172 もまたガスがチャンバ 62'' 内に導入され、そして、そこから取り出されることを許容し、処理のためウェーハ 64 を密封するチャンバ 62'' の部分及び点光源形ランプ 142 を密封するチャンバ 62'' の部分 174 における圧力を安定化又はつり合わせるのに役立つ。

【0070】

本発明は、上述の実施例の特徴が交換され、および/又は全体的に又は部分的に組み合わされるような実施形態を含む。

30

【0071】

本発明のこれまでの説明は、本発明の望ましい実施例もしくは実施形態を例示し、記述するものである。ただし、本発明は他の種々の組合せ、変形及び環境において使用でき、本明細書中で表現されたような発明性の設計技術思想の範囲内で変更又は変形を、関連する技術水準の上述の教示および/又は、技量又は、知識に相応して行うことができる。記載は、本明細書中に開示された形態に本発明を限定するべきものではない。当業者に明白な代替的实施形態は添付クレームの範囲内に含まれるべきものである。

【図面の簡単な説明】

40

【0072】

【図 1】半導体ウェーハに対する制御される温度及び圧力環境を提供するための従来技術の RTP 装置を示す図である。

【0073】

【図 2】本発明の望ましい実施例による急速熱処理装置の断面図である。

【0074】

【図 2A】図 2 の線 2A - 2A に沿って切断して側面図として示す部分的な横断面図である。

【0075】

【図 3】急速熱処理装置の択一的な実施例の断面図である。

50

- 【0076】
【図4】急速熱処理装置内で放射エネルギーを半導体ウェーハに向けるための加熱ランプの断面図である。
- 【0077】
【図5】急速熱処理装置内で放射エネルギーを半導体ウェーハに向けるための加熱ランプの択一的な実施例の断面図である。
- 【0078】
【図6】放射エネルギーを方向付けするための反射器を有する加熱ランプの断面図である。
- 【0079】
【図7】急速熱処理装置内で放射エネルギーを半導体ウェーハに向けるための別の配置構成を有する加熱ランプの断面図である。 10
- 【0080】
【図8】急速熱処理装置内で放射エネルギーを半導体ウェーハに向けるための反射器の別の配置構成を有する加熱ランプの断面図である。
- 【0081】
【図9】急速熱処理装置のチャンバの壁内に埋め込まれた加熱ランプの配列の横断面図である。
- 【0082】
【図10A】急速熱処理装置のチャンバ壁上に支持された加熱ランプ及び石英外被の断面図である。 20
- 【0083】
【図10B】チャンバ壁内に部分的に埋め込まれた択一的な配置構成における石英で密封された加熱ランプの断面図である。
- 【0084】
【図10C】チャンバ壁内のキャビティ中に完全に埋め込まれたなお別の択一的な配置構成における石英で密封された加熱ランプの断面図である。
- 【0085】
【図10D】チャンバ壁内のキャビティ内に埋め込まれた加熱ランプを、キャビティの開口をカバーする石英窓と共に示す断面図である。
- 【0086】 30
【図10E】ランプから放射された放射エネルギーの分散を制御するためのレンズを有し、チャンバ壁内に埋め込まれた加熱ランプの断面図である。
- 【0087】
【図10F】チャンバ壁上に支持された単一の石英外被内の多重ランプの断面図である。
- 【0088】
【図11A】石英レンズにより密封された点光源形ランプの断面図である。
- 【0089】
【図11B】石英レンズにより密封されライトガイド内に埋め込まれたランプの断面図である。
- 【0090】 40
【図11C】ライトガイドの遠心端にレンズを有し、ライトガイド内に封入されたランプの断面図である。
- 【0091】
【図11D】石英レンズにより取り囲まれ、チャンバ壁内のキャビティ中に埋め込まれたランプを有する択一的な配置構成の断面図である。
- 【0092】
【図12】石英発散レンズにおける加熱ランプの断面図である。
- 【0093】
【図13】チャンバ壁内のキャビティ中に埋め込まれ、冷却源により取り囲まれた石英外被内に封入されたランプを有する択一的な実施例の断面図である。 50

【0094】

【図14】チャンバ壁内のチャンネル中に保持された点光源形ランプが示されており、前記チャンネルが光学的外被でカバーされている、本発明による択一的な急速熱処理装置のチャンバ壁の底面の平面図である。

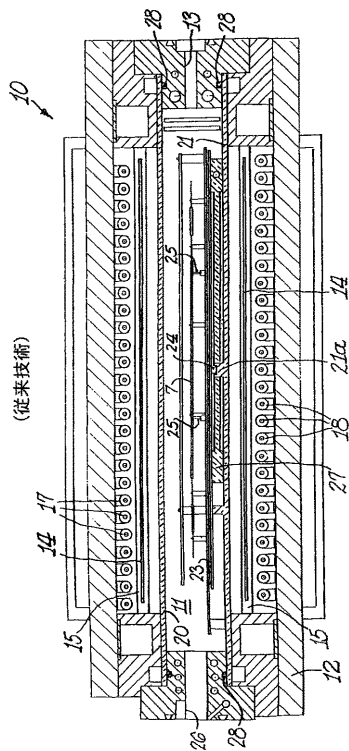
【0095】

【図15】チャンバ内に保持された2つのウェーハを示し、本発明の望ましい実施例による他の択一的な急速熱処理装置を示す断面図である。

【0096】

【図16】点光源加熱ランプの系列と組み合わせた光学的透過性ライナの系列を示す、本発明の望ましい他の択一的な急速熱処理装置の断面図である。

【図1】



【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau(43) International Publication Date
24 October 2002 (24.10.2002)

PCT

(10) International Publication Number
WO 02/084712 A2

- (51) International Patent Classification: H01L 21/00 (72) Inventors: TAY, Sing-Pin; 45970 Tissiack Place, Fremont, CA 94539 (US). HU, Yao, Zhi; 2576 Lady Palm Court, San Jose, CA 95135 (US). HAUF, Markus; Friedrich-Sticher-Strasse 11, 89335 Ichenhausen (DE).
- (21) International Application Number: PCT/IB02/01130 (81) Designated States (national): CA, CN, IL, JP, KR, SG.
- (22) International Filing Date: 3 April 2002 (03.04.2002) (84) Designated States (regional): European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).
- (25) Filing Language: English
- (26) Publication Language: English
- (30) Priority Data: 09/836,098 17 April 2001 (17.04.2001) US — Published: without international search report and to be republished upon receipt of that report
- (71) Applicant: MATTSON TECHNOLOGY, INC. [US/US]; 2800 Bayview Drive, Fremont, CA 94538 (US). For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.



WO 02/084712 A2

(54) Title: RAPID THERMAL PROCESSING SYSTEM FOR INTEGRATED CIRCUITS

(57) Abstract: In a rapid thermal processing system an array of heat lamps generate radiant heat for heating the surfaces of a semiconductor substrate, such as a semiconductor wafer, to a selected temperature or set of temperatures while held within an enclosed chamber. The heat lamps are surrounded individually or in groups by one or more optically transparent enclosures that isolate the heat lamps from the chamber environment and the wafer or wafers therein. The optically transparent enclosures may include associated reflectors and/or lenses to direct a higher proportion of emitted radiant heat energy from the lamps toward the semiconductor wafers. Thin planar quartz liners may also be interposed between the lamp and the substrate. By controlling radiant energy distribution within the chamber, and eliminating thick planar quartz windows commonly used to isolate the lamps in prior art RTP systems, higher processing rates and improved reliability are obtained.

-1-

**RAPID THERMAL PROCESSING SYSTEM
FOR INTEGRATED CIRCUITS**

Background of the Invention

The present invention relates to the manufacture of integrated circuits. Specifically, a system for heating semiconductor substrates in a controlled pressure and temperature environment is disclosed.

The manufacture of integrated circuits, such as metal oxide semiconductors (MOS), requires rapid thermal processing of semiconductor wafers in a controlled pressure environment, such as vacuum. For instance, in the process of forming MOS transistors, the gate oxide layer is typically formed by thermal oxidation of a silicon substrate in a substantially pure oxygen atmosphere. However, in certain applications such as MOS ULSI circuits, the gate oxide layers can exhibit undesirable characteristics, such as relatively high defect densities and charge trapping, along with relatively low reliability and resistance problems due to hot carrier effects.

It is known that the gate dielectric characteristics of MOS transistors can be improved using a sequence of rapid thermal processing (RTP) of the silicon substrate. These processing steps include: (1) creating an oxynitride growth with nitric oxide (NO); (2) applying silicon nitride (SiN) with a chemical vapour deposition (CVD) process; (3) annealing with ammonia (NH₃); and (4) annealing with N₂O. The various RTP processing steps are conducted generally in a vacuum with a controlled temperature. An RTP oven is partitioned with quartz windows defining a central vacuum chamber that holds a wafer to be heated by multiple arrays of radiant heating lamps. The quartz windows separate the wafers from heating lamps and other sources of contaminants during the heating process. The

WO 02/084712

PCT/IB02/01130

-2-

edges of the quartz windows are sealed with the chamber walls to form an air-tight chamber enclosure. When a vacuum is drawn in the chamber, an atmospheric force between two and four tons is produced against the quartz windows. The quartz windows are thick enough to withstand this force, and are generally at least about 25 mm to 35 mm thick. Thinner quartz windows, generally at least about 3 mm to 6 mm thick, are used only for chambers that operate at atmospheric pressures.

The quartz window isolation chamber structure, while maintaining the inner chamber environment clean of contaminants, introduces a large thermal mass between the heating source (lamps) and the wafer within the chamber, making heating less efficient and wafer temperature control more difficult. The additional thermal mass makes it difficult to maintain process repeatability and quality control. The quartz windows, due to their thickness, are subject to breakage, and add significant cost to the RTP apparatus. Accordingly, a system for rapid thermal processing which avoids the complications, expense, and repeatability problems created by quartz window-based ovens would be desirable.

Moreover, efforts to increase throughput for semiconductor wafer RTP processing have yielded certain alternatives other than lamp-based heating. Mattson Technology offers an ASPEN II RTP system that processes two wafers in a single process chamber using susceptor-based heating. U.S. Pat. No. 6,133,550 discloses a method for RTP processing wafers by rapidly inserting and removing them from a furnace. Increasing wafer size and increasing stresses on larger and larger chamber windows for chambers to accommodate larger wafers have limited the potential for increasing throughput for lamp-based RTP systems by processing multiple wafers in a chamber. Accordingly, a system for lamp-based rapid thermal

WO 02/084712

PCT/IB02/01130

-3-

processing that permits increased wafer throughput would also be desirable.

Summary of the Invention

The rapid thermal processing (RTP) system according to the invention provides a controlled pressure and temperature environment for processing substrates, such as semiconductor wafers and integrated circuits. The apparatus includes a heating chamber and an array of heat lamps that generate radiant heat for maintaining the temperature of a semiconductor wafer held within the chamber at a selected value or range of values according to a desired heating recipe. Each heat lamp includes a bulb, and at least such bulb is surrounded by an optically transparent enclosure that isolates the bulb from the interior of the chamber and the wafer therein. Preferably, the optically transparent enclosure is formed from quartz and has a surface completely or substantially transparent to the radiant heat energy emitted by the bulb. By isolating the chamber interior and the wafer therein from the bulb and associated components of the heating lamp, the optically transparent enclosure helps prevent contaminants from the heating lamps from entering the chamber or being deposited on a semiconductor wafer in the chamber.

In another aspect of the invention, improved temperature control is realized by using heat lamps with bulbs having a reflector surface disposed over at least a portion of the bulb surface or disposed over at least a portion of the optically transparent enclosure. The reflectors help to control and direct radiation from the lamps to the surface of a semiconductor wafer under process. Alternatively, the reflector surface may be found on the wall of the chamber, particularly within a cavity in the chamber wall with a concavely-shaped or parabolic-shaped inner surface. When the heat lamps are positioned within the cavity, the reflector

WO 02/084712

PCT/IB02/01130

-4-

surface on the cavity wall helps to control and direct radiation from the lamps to the surface of a semiconductor wafer under process.

In a preferred embodiment, the optically transparent enclosure surrounding the bulb is formed into a lens structure that concentrates the radiant heat emitted from the bulb onto the semiconductor wafer surface. The lens structure may be formed as a convexly-curved cover over the opening to the cavity in the chamber wall when the heat lamp is held within such cavity. Alternatively, the lens structure may be formed as a solid block or piece of optically transparent material, such as quartz, with an open inner core portion to house a heat lamp, wherein one side surface of said block is formed into a convexly-shaped or concavely-shaped lens to direct or control radiant heat energy emitted from the bulb toward a semiconductor wafer being processed.

In yet another embodiment of the invention, an optically transparent liner is interposed between an array of the enclosed heating lamps and the single wafer or multiple wafers in the processing chamber enclosure. The optically transparent liner is provided in addition to the optically transparent enclosures surrounding the bulbs, and further isolates the bulbs from the wafer to further restrict contaminants from reaching the wafer surface. The optically transparent liner differs from the quartz windows of the prior art because it is not sealed to the chamber sidewalls, and may therefore be formed as a thinner piece because it does not need to withstand great pressure differentials when a vacuum is drawn in the chamber. If the optically transparent liner is sealed to the chamber sidewalls, a series of valves are provided in addition to the pump to equalize the pressures of each side of the liner, thereby preventing damaging forces that otherwise would be caused by pressure differentials. Alternatively, to avoid undue stresses, a series of multiple

WO 02/084712

PCT/IB02/01130

-5-

optically transparent liners with smaller surface areas may also be used in combination with the bulbs.

5 Still other objects and advantages of the present invention will become readily apparent to those skilled in the art from the following detailed description of the preferred embodiments of the invention. As will be realized, the invention is capable of other and different embodiments, and its several details are capable of modifications in various obvious respects, without departing from the invention. Accordingly, the description is to be regarded as illustrative in nature and not as restrictive.

0

Description of the Figures

FIG. 1 illustrates a conventional prior art rapid thermal processing system providing a controlled temperature and pressure environment for semiconductor wafers;

5

FIG. 2 is a section view of a rapid thermal processing system in accordance with a preferred embodiment of the invention;

FIG. 2A is a partial cross-sectional view in side elevation taken along line 2A to 2A of FIG. 2.

10

FIG. 3 is a section view of an alternate embodiment of the rapid thermal processing system;

FIG. 4 is a section view of a heat lamp for directing radiant energy to a semiconductor wafer within the rapid thermal processing system;

25

FIG. 5 is a section view of an alternate embodiment of the heat lamp for directing radiant energy to a semiconductor wafer within the rapid thermal processing system;

WO 02/084712

PCT/IB02/01130

-6-

FIG. 6 is a section view of a heat lamp having a reflector for directing radiant energy;

FIG. 7 is a section view of a heat lamp having another arrangement for directing radiant energy to a semiconductor wafer in a rapid thermal processing system.

FIG. 8 is a section view of a heat lamp with yet another arrangement of a reflector for directing radiant energy to a semiconductor wafer in a rapid thermal processing system;

FIG. 9 is a cross-section view of an array of heat lamps embedded within the wall of a rapid thermal processing system chamber;

FIG. 10A is a section view of the heat lamp and quartz enclosure supported on the chamber wall of a rapid thermal processing system;

FIG. 10B is a section view of the quartz enclosed heat lamp in an alternate arrangement partially embedded in the chamber wall;

FIG. 10C is a section view of the quartz enclosed heat lamp in yet another alternate arrangement completely embedded in a cavity in the chamber wall;

FIG. 10D is a section view of the heat lamp embedded within a cavity in the chamber wall and with a quartz window covering an opening to the cavity;

FIG. 10E is a section view of the heat lamp embedded in the chamber wall and having a lens for controlling dispersion of radiant energy emitted from the lamp;

FIG. 10F is a section view of multiple lamps within a single quartz enclosure supported on the chamber wall;

FIG. 11A is a section view of a point lamp enclosed by a quartz lens;

FIG. 11B is a section view of a lamp embedded in a light pipe and enclosed

WO 02/084712

PCT/IB02/01130

-/-

by a quartz lens;

FIG. 11C is a section view of a lamp within a light pipe and having a lens at the distal end of the light pipe;

FIG. 11D is a section view of an alternate arrangement with a lamp embedded in a cavity in the chamber wall and surrounded by a quartz lens;

FIG. 12 is a section view of a heat lamp in a diverging quartz lens;

FIG. 13 is a section view of an alternate embodiment having a lamp within a quartz enclosure surrounded by a cooling source and embedded in a cavity in the chamber wall;

FIG. 14 is a bottom plan view of the chamber wall of an alternate rapid thermal processing system according to the invention showing point lamps held within channels in the chamber wall, wherein said channels are covered with optically transparent enclosures;

FIG. 15 is a section view of another alternate rapid thermal processing system in accordance with a preferred embodiment of the invention, showing two wafers held within the chamber; and

FIG. 16 is a section view of yet another alternate rapid thermal processing system in accordance with a preferred embodiment of the invention, showing a series of optically transparent liners in combination with a series of point-source heating lamps.

Description of the Preferred Embodiment

In accordance with the prior art, FIG. 1 is a longitudinal section view of an apparatus 10 for performing rapid thermal processing (RTP) of a semiconductor wafer 7. The apparatus 10 provides a housing 12 defining a central chamber 11 in

WO 02/084712

PCT/IB02/01130

-8-

which a wafer is placed for processing. Door slot 26 at a first end of vacuum chamber 11 permits the wafer 7 to be loaded into the chamber 11 and located on supporting pins 25 on the rotor 23. The rotor 23 is supported for rotation on a pin 24 fixed to a boss 21a extending from quartz window 21 through an opening in quartz pad 27.

Quartz window 21 forms the lower boundary of the vacuum chamber 11, and is sealed with respect to the remaining chamber components by seals 28. The upper boundary of the chamber 11 is formed with a quartz window 20. Quartz windows 20, 21 are optically transparent and permit radiant heat energy to pass into the chamber 11. Processing gases such as nitric oxide (NO), ammonia (NH₃), or N₂O are introduced into the chamber 11 during the wafer processing through an opening 13 at a second end of the chamber 11.

The radiant heat source for the apparatus 10 comprises first and second substantially parallel lamp arrays 17 and 18 located within the housing 12, but outside of the chamber 11, and supported by the inner walls of the apparatus 10. Additional radiant heat is provided by longitudinal side lamps 14 having reflectors 15 supported by the wall of the apparatus 10. A vacuum port (not shown) permits a vacuum to be drawn within the chamber 11, resulting in significant atmospheric forces acting against the quartz windows 20 and 21.

The quartz windows 20 and 21 have a sufficient thickness with adequate mechanical strength to isolate the chamber from any external contamination. They are usually at least 3 mm to 6 mm thick. As the demands for larger semiconductor wafer sizes and higher wafer throughput in the rapid thermal processing system increase, the cross sectional area increases. In addition, low pressure process chambers are required to be compatible with vacuum load-locks and wafer transfer

WO 02/084712

PCT/IB02/01130

-9-

modules to enhance throughput. The thickness of quartz windows 20 and 21 required for low pressure RTP apparatus will need to be significantly increased to meet these requirements. When a vacuum is drawn in the RTP chamber, an atmospheric force of between two and four tons is produced against the quartz windows. These windows must be thick enough to withstand this force, and are generally from 25 mm to 35 mm thick. As the thickness of the quartz windows increases, the distance between the arrays of heating lamps 17, 18 and the chamber 11 also increases. Moreover, the thicker windows provide a large thermal mass, making control over the wafer temperature more difficult. Therefore, the present inventors sought to overcome these disadvantages.

In accordance with one preferred embodiment of the invention, the quartz windows 20, 21 of conventional RTP apparatus (FIG. 1) may be eliminated. Referring now to FIG. 2, the RTP apparatus 60 of the first embodiment of the invention has a chamber 62 that includes wafer holders 65 to support the semiconductor wafer 64 during thermal processing. Wafer 64 is loaded into the chamber 62 through a door slot or opening 67. Optically transparent liners 66 and 68, which may be quartz, do not form a pressure sealing surface with the chamber 62, but are supported within the chamber 62 so that the pressure is equalized on each side of the liners 66 and 68. Thus, the liners 66 and 68 may be thinner, and have less thermal mass, than the conventional chamber quartz windows that must sustain large atmospheric pressure differentials but still assist in maintaining the wafers free of contamination. The liners have a thickness preferably of about 0.25 mm to 2.0 mm, most preferably of about 1.0 to 2.0 mm, and may be formed of silicon carbide (SiC) or other ceramic materials that are optically transparent and able to withstand typical rapid thermal processing temperatures, that can exceed

WO 02/084712

PCT/IB02/01130

-10-

1000 °C.

In the embodiment of FIG. 2, first and second arrays of light sources, such as tungsten halogen heating lamps or Xenon arc lamps, are provided along the top and bottom of the chamber 62, *i.e.*, above and below the wafer supports 65. The arrays of light sources along the top and bottom of the chamber 62 supply direct radiant heat to the wafer 64 as the wafer is held on the wafer supports 65. Each light source includes a linear lamp 70, 72 within an optically transparent enclosure (such as a quartz tube) 74, 76 on the top and bottom of chamber 62. The quartz tubes 74, 76 individually surround each lamp 70, 72, and are sealed to the sidewalls of chamber 62 with seals 78, 80, thus maintaining both the area surrounding the quartz tubes 74, 76 and the remaining portion of the chamber 62 at the same pressure, preferably under vacuum. The top and bottom walls 91, 93 of the chamber 62 may be coated with a reflective coating 69, such as metallic gold or other infrared reflective coatings, such as TiO₂ and Al₂O₃. As best seen in FIG. 2A, the lamps 70, 72 preferably are disposed in parallel relation, with each enclosed lamp spaced apart only slightly from an adjacent enclosed lamp, and spaced apart from the top wall and bottom wall, respectively, of the chamber and reflective coating 69. While each of the arrays are shown in parallel, it is of course possible to have the arrays oriented in a perpendicular or other non-parallel relationship. In addition, a first parallel array adjacent to the top wall 91 of the chamber may be parallel to a second parallel array adjacent to the bottom wall 93 of the chamber. Nevertheless, the lamps of the second parallel array may be arranged transversely to the lamps of the first parallel array.

Individual cooling channels having an inlet 82 and an outlet 84 circulate cooling fluid, such as a liquid like water or a cooling oil, or a gas with suitable

-11-

thermal conductivity like air, or a mixture of air and helium or hydrogen, through each quartz tube 74, 76 to cool the lamps 70, 72. The cooling fluid may have light refractive properties, and the path of flow of the cooling fluid may be designed to direct radiant heat or light emitted from the lamp bulbs 70, 72 toward the semiconductor wafer 64.

As shown in FIGs. 2 and 2A, the chamber 62 has first and second arrays of quartz enclosures 74, 76, with each quartz enclosure containing a respective lamp 70, 72. The quartz enclosures 74, 76, and liners 66, 68, help to isolate the lamp bulbs from the chamber 62 so as to maintain the inner portion of the chamber 62 that houses the wafer during RTP processing free from contaminants without introducing large thermal masses between the light source(s) and the wafer.

Optional vacuum lines 101 may be used to evacuate gases from the chamber 62 to draw a vacuum within the chamber. The vacuum lines are shown in phantom outline in FIG. 2A.

Although not shown in FIG. 2, it is of course possible to use liners with different thicknesses to isolate the first and second lamp arrays from the chamber 62. For example, a thinner liner with a nominal thickness of 0.25 mm may be suitable to isolate the first lamp array, and may have the advantage of permitting a faster temperature response and higher temperature ramp up.

FIG. 3 is a section view of an alternate embodiment 90 of the invention which provides for additional contamination protection for a wafer 64 supported on the wafer supports 65. In the embodiment of FIG. 3, windows 86 and 88 fully extend to the sides of the housing defining the chambers 62, 95 to form a sealed enclosure for the wafer supports 65 to better isolate the wafer 64 and wafer supports 65 from contaminants that might be emitted by the lamps 70, 72 or

WO 02/084712

PCT/IB02/01130

-12-

enclosures 74, 76 surrounding the lamps. To maintain pressure equilibrium on each side of the windows 86 and 88, thereby avoiding the need for thick and thermally massive quartz windows as were used in prior art RTP apparatus, the pressures on both sides of quartz windows 86 and 88 are controlled. In the embodiment shown in FIG. 3, a vacuum is drawn through pressure pump 92, and regulators 94 and 96 equalize the pressure on each side of the window plates 86 and 88 through conducting lines 98, 100 and 102. Appropriate seals 104 between the sidewalls of the chambers 62 and 95 and the windows 86, 88 maintain a substantially contaminant free environment under vacuum within the chambers 62 and 95.

As a further enhancement to the apparatus for rapid thermal processing, the amount of radiant energy delivered from the lamps 70, 72 to the chamber 62 containing the wafer 64 may be optimized by varying the characteristics of the envelope encompassing the lamp bulbs. FIG. 4 represents a section view of one of the transparent enclosures 74 from one of the lamp arrays 70. In this embodiment, the transparent enclosure is a quartz tube 74a that has been coated on an inner surface with a reflective coating 106 that helps to direct radiant energy from the bulb 70 to the wafer 64 on the wafer supports 65. Preferred reflective coating materials are gold, or other infrared reflective coatings, such as TiO_2 and Al_2O_3 . The inner reflective coating 106 is shown covering less than 180° of the quartz tube 74a as defined by angle A in FIG. 4. Preferably, angle A is within the range of about 160 to 180° . By controlling the radiant energy intensity within the area in which the wafer is processed, improved temperature stability may be realized, resulting in better process repeatability.

FIG. 5 is a section view of an alternative arrangement in which a reflective

WO 02/084712

PCT/IB02/01130

-13-

coating 108 is applied to the outside surface of a lamp bulb 70a to direct radiant energy towards the wafer held within the chamber 62.

FIG. 6 shows in section view another embodiment in which a reflective coating 110 is applied to coat the outside surface of the transparent enclosure 74b surrounding the lamp bulb 70. Coating the outside surface directs radiant energy toward the wafer in the chamber 62, but with a different pattern than that produced when a coating 106 is applied to the inner surface of the transparent enclosure 74a (shown in FIG. 4).

A parabolic reflector 112 may be provided adjacent to the transparent enclosure 74 surrounding the bulb 70. As shown in FIG. 7, the parabolic reflector 112 serves to direct emitted radiation toward the wafer in straighter, more parallel paths, as compared to the reflective coating 110 applied to the outside surface of the transparent enclosure in FIG. 6, which reflects radiation in more divergent paths. Parabolic reflectors that direct emitted radiation toward the wafer in straighter, more parallel paths are preferred.

The benefits of straighter, more parallel paths for radiation may be obtained even when the reflective coating 110 is applied to the outer surface of the transparent enclosure 74b by introducing straight reflectors 114 adjacent to the transparent enclosure 74b as shown in FIG. 8. The straight reflectors 114 in combination with the reflective coating serve to direct the emitted radiation toward the semiconductor wafer. When the reflectors 114 are disposed between adjacent transparent enclosures in an array of enclosed lamps, the reflective surfaces of the reflectors 114 redirect some divergent radiation rays toward the wafer 64 in the chamber 62.

The top and bottom walls of the apparatus 60 or 90 alternatively may be

WO 02/084712

PCT/IB02/01130

-14-

formed as one or a series of channel-like cavities of parabolic reflective shapes 116, as shown best in FIG. 9. FIG. 9 is a cross section of taken from an end elevation of the upper portion of a chamber. In such an embodiment, each lamp 70 enclosed within a transparent enclosure 74 is held within a parabolic channel 116 formed within the chamber wall 93. With fewer separate parts for assembly, this embodiment may produce fewer contaminants than when the reflective structure is formed from separate parts or separate coatings associated with the transparent enclosures around the lamps. In addition, the openings of the parabolic channels 116 may also be covered with an optically transparent window (not shown in FIG. 9).

The foregoing embodiments, which provide for individual sealing of linear lamps with optically transparent enclosures, such as quartz tubes, eliminate the thicker and expensive quartz plates or windows used in conventional systems. Moreover, the optically transparent enclosures around the lamps can have cross-sectional shapes that improve the ability of the enclosures to withstand higher atmospheric pressures. For example, circular or parabolic cross-sectional shapes can withstand greater pressures than other cross sectional shapes with flatter surfaces. Nevertheless, other cross sectional shapes may also be used depending on the extent of the vacuum drawn or pressure differential between the chamber interior and exterior.

FIGs. 10A-10F illustrate various embodiments for supporting a linear lamp 70 on or within the wall 93 of the chamber 62. FIG. 10A shows a bulb 70 surrounded by a quartz tube 74 and positioned closely adjacent to the side wall 93 of the chamber. Alternatively, FIG. 10B shows a bulb 70 surrounded by a quartz tube 74, wherein the tube is embedded partially within a cavity formed within the

WO 02/084712

PCT/IB02/01130

-15-

sidewall 93 of the chamber. As yet another alternative, FIG. 10C shows a bulb 70 surrounded by a quartz tube 74, wherein the tube is completely embedded within an arcuate cavity 118 formed within the sidewall 93 of the chamber. The arcuate cavity 118 has a depth sufficient to hold the entire tube 74.

5 In FIG. 10D the bulb 70 is held within a cavity 118 with an arcuate base. The opening of the cavity 118 is sealed with a flat cover 120 formed of optically transparent material, such as quartz. In such embodiment, there is no tube enclosing the bulb, but the bulb is isolated from the interior of the chamber by the cover 120. As an alternate to this approach, in FIG. 10E, the bulb 70 is held within
10 a cavity 118 with an arcuate base formed within the wall 93 of the chamber, and a curved cover 122 of transparent material, such as quartz, seals the cavity opening. The curved cover 122 is preferably shaped as a convexly curved lens, to help focus and direct radiant energy from the lamp bulb 70 to the wafer held within the chamber.

15 Further efficiencies may result by enclosing multiple lamp bulbs within a single transparent enclosure. FIG. 10F shows bulbs 70c and 70d enclosed within quartz tube 74. The tube 74 is positioned closely adjacent the wall 93 of the chamber. Multiple lamps in a lamp array may be used as a heating source in the RTP system, but the benefits of the invention do not require a one to one
20 relationship between the transparent enclosure and the bulb surrounded by such enclosure.

Rather than a tube-like structure, the optically transparent enclosure may be formed in other geometric shapes with varying cross-sections. For example, in
25 FIG. 12, the bulb 70 may be held within a cavity formed within a solid piece 124 of an optically transparent material. The solid piece is attached to the wall 93 of

WO 02/084712

PCT/IB02/01130

-16-

the chamber, and has been shaped on one side to form a concavely curved lens to help direct and focus radiant energy emitted by the bulb 70.

In yet another embodiment shown in FIG. 13, a solid block 126 of optically transparent material is held within a cavity 130 formed within the wall 93 of the chamber. A bulb 70 is held within a hollow portion of the solid block. The cooling channels 128 are provided within the cavity 130 and around the solid block 126 to permit flow of a cooling fluid, such as liquid or gas, to help to cool the block 126 and the lamp bulb 70. Preferably, the cooling channels 128 are held within a potting or sealing material 129 that seals the block 126 within the cavity 130.

The principle of the invention can be equally applied to point lamps, rather than the linear lamps shown in the embodiments of FIGs. 2 and 3. The top wall 144 of an RTP system 140 that uses point lamps 142 as the heating source is shown in FIG. 14. In such an embodiment, the bulbs 142 are held within sockets so that the bulb portion extends perpendicularly to the semiconductor substrate, such as a semiconductor wafer, held within a chamber for processing. As shown in FIG. 14, the bulbs are aligned in rows and held within troughs. As one embodiment of the invention using an RTP system 140 with point lamps 142, strips of transparent optical enclosure material (not shown) cover the troughs holding the bulbs to isolate the bulbs from the chamber holding the wafer to be processed.

Alternatively, as shown in FIG. 11A, each individual lamp bulb 142 held within a socket (not shown) in the wall 144 can be enclosed within an optically transparent enclosure 146 to isolate the lamp 142 from the interior of the chamber. To help direct radiant energy emitted from the lamp bulb 142 toward the wafer to

WO 02/084712

PCT/IB02/01130

-17-

be processed, the bulb 142 may be held within a light pipe 148, and the bulb and light pipe together enclosed within an optically transparent enclosure as shown in FIG. 11B. In FIGs. 11A and 11B, the optically transparent enclosure 146 has a curved or parabolic shape to better withstand pressures and forces thereupon when the pressure is changed within the chamber.

FIG. 11C shows the arrangement where an individual point lamp 142 is enclosed within a light pipe 148, wherein the proximal end of the light pipe 148 is attached to the wall 144 of the chamber. The distal end of the light pipe 148 is then enclosed with a curved or parabolic-shaped optically transparent enclosure 150 to seal the cavity formed by the light pipe and the enclosure and isolate bulb 142 from the wafer to prevent contamination from the bulb from reaching the wafer. In FIG. 11D, the point lamp 142 is held within a cavity or recess 152 within the wall 144 of the chamber. A smaller amount of quartz or other optically transparent material may be used in the curved or parabolic-shaped cover 146 to cover the cavity opening and isolate the bulb from the wafer to be processed.

While each of the foregoing embodiments of FIGs. 11A-D is shown with a curved quartz enclosure around the point lights 142 or point lights 142 in combination with a light pipe 148, it is of course possible to locate each of the bulbs within a recess or cavity in the chamber wall 144, and provide a single flat covering of quartz to seal each of the lamps against the pressure differential within enclosure.

The foregoing examples for controlling the dispersion of radiant heat energy from the lamps 70, 72, 142 are exemplary only. It is clear that a judicious selection of the lamps, reflective coatings, and lens surfaces will provide an even higher degree of control over radiant light into the processing chamber. The

WO 02/084712

PCT/IB02/01130

-18-

foregoing illustrations and descriptions of the preferred embodiments have shown these relationships as fixed. Nevertheless, they may be augmented by positioning devices which move the radiant lamps with respect to reflective surfaces and lenses. While the positions of these elements for controlling light/energy dispersion from the lamps has been described in the context of uniform light distribution over the interior surface of a wafer held within the chamber, such as chamber 62 or chamber 91, it is clear that the lamps and lamp arrays may be positioned to control the temperature profile within the enclosure.

Another alternate embodiment of the invention is shown in FIG. 15. In this embodiment, throughput is increased by placing two semiconductor wafers 64 onto wafer holders 65 within the chamber for simultaneous processing. Optically transparent liners 66 and 68, which may be quartz, do not form a pressure sealing surface with the chamber 62', but are supported within the chamber 62' so that the pressure is equalized on each side of the liners 66 and 68. First and second arrays of light sources, such as tungsten halogen heating lamps or Xenon arc lamps, are provided along the top and bottom of the chamber 62', *i.e.*, above and below the wafer supports 65. The arrays of light sources along the top and bottom of the chamber 62' supply direct radiant heat to the wafers 64 as the wafers are held on the wafer supports 65. Each light source includes a linear lamp 70, 72 within an optically transparent enclosure (such as a quartz tube) 74, 76 on the top and bottom of chamber 62'. The quartz tubes 74, 76 individually surround each lamp 70, 72, and are sealed to the sidewalls of chamber 62' with seals 78, 80, thus maintaining both the area surrounding the quartz tubes 74, 76 and the remaining portion of the chamber 62 at the same pressure, preferably under vacuum. The lamps 70 in the upper array are arranged in a direction perpendicular to the lamps 72 in the lower

WO 02/084712

PCT/IB02/01130

-19-

array.

Individual cooling channels having an inlet 82 and an outlet 84 circulate cooling fluid, such as a liquid like water or a cooling oil, or a gas with suitable thermal conductivity like air, or a mixture of air and helium or hydrogen, through each quartz tube 74, 76 to cool the lamps 70, 72. The cooling fluid may have light refractive properties, and the path of flow of the cooling fluid may be designed to direct radiant heat or light emitted from the lamp bulbs 70, 72 toward the semiconductor wafer 64.

The top and bottom walls 91, 93 of the chamber 62 may be coated with a reflective coating 69, such as metallic gold or other infrared reflective coatings, such as TiO_2 and Al_2O_3 .

As shown in FIG. 15, the chamber 62' has first and second arrays of quartz enclosures 74, 76, with each quartz enclosure containing a respective lamp 70, 72. The quartz enclosures 74, 76, and liners 66, 68, help to isolate the lamp bulbs from the chamber 62 so as to maintain the inner portion of the chamber 62 that houses the wafers during RTP processing free from contaminants without introducing large thermal masses between the light source(s) and the wafers.

FIG. 16 shows yet another alternate embodiment of the apparatus, in which a plurality of point lamps 142 held within sockets 160 mounted in the outer walls 162 of the chamber 62'' are positioned to direct radiant energy toward a wafer 64 held on wafer supports 65 within the chamber 62''. The point lamps 142 preferably are surrounded by quartz envelopes 164 to minimize emission of contaminants. In addition, a series of optically transparent liners 166, preferably of quartz, are placed over openings in the inner wall 168 of the chamber 62'' to further shield the point lamps 142 from the wafer 64 held within the chamber 62''.

WO 02/084712

PCT/IB02/01130

-20-

The liners 166 are sealed to the inner wall 168 with seals 169. Preferably, channels 170, 172 formed in the chamber walls permit cooling fluid, such as a gas, to be circulated past the point lamps 142 to cool the lamps 142. These channels 170, 172 also permit gases to be introduced into and removed from the chamber 62" to help stabilize or equalize the pressure in the portions 174 of the chamber 62" enclosing the point lamps 142 and the portion of the chamber 62" enclosing the wafer 64 for processing.

The invention also comprises such embodiments in which features of the above mentioned embodiments are exchanged and/or combined in whole or in part.

-21-

The foregoing description of the invention illustrates and describes the preferred embodiments of the invention. Nevertheless, it is to be understood that the invention is capable of use in various other combinations, modifications, and environments and is capable of changes or modifications within the scope of the inventive concept as expressed herein, commensurate with the above teachings
5 and/or the skill or knowledge of the relevant art. The description is not intended to limit the invention to the form disclosed herein. Alternate embodiments apparent to those of skilled in the art are to be included within the scope of the appended claims.

.0

WO 02/084712

PCT/IB02/01130

-22-

CLAIMS

What is claimed is:

1. An apparatus for rapid thermal processing of a semiconductor substrate, comprising:
5 a chamber for providing a controlled pressure environment into which the semiconductor substrate is introduced, said chamber having a first wall;
a heating lamp supported along at least said first wall of said chamber, said heating lamp having an optically transparent envelope isolating the heating lamp from said controlled pressure environment, said optically transparent envelope
10 capable of transmitting radiant heat energy emitted from the lamp for heating said substrate during processing.
2. The apparatus according to claim 1, further comprising a plurality of heating lamps supported along at least said first wall of said chamber, each of said
15 heating lamps having an associated optically transparent envelope isolating the heating lamp from said controlled pressure environment.
3. The apparatus according to claim 1, further comprising a cooling channel for supplying a cooling fluid to said optically transparent envelope for controlling
20 the temperature of said heating lamp.
4. The apparatus according to claim 1, further comprising an optically transparent liner located between said heating lamp and said substrate.
- 25 5. The apparatus according to claim 4, further comprising means for

WO 02/084712

PCT/IB02/01130

-23-

equalizing the pressure on each side of said optically transparent liner.

5 6. The apparatus according to claim 1, further comprising a reflector associated with the heating lamp for directing said radiant heat energy toward said substrate.

10 7. The apparatus according to claim 2, wherein the plurality of heating lamps are arranged in first and second arrays and the first array is located on or adjacent to the first wall of said chamber, and the second array is located on or adjacent to a second wall of said chamber, wherein said first and second walls are opposite to one another.

15 8. The apparatus according to claim 1, wherein said optically transparent envelope has a surface facing said substrate which is formed as a lens for directing radiant heat energy toward said substrate.

9. The apparatus according to claim 1, wherein said optically transparent envelope is formed of quartz.

20 10. The apparatus according to claim 1, wherein the semiconductor substrate is a semiconductor wafer.

25 11. The apparatus according to claim 2, wherein the heating lamps have linear bulbs.

12. The apparatus according to claim 2, wherein the heating lamps have point

WO 02/084712

PCT/IB02/01130

-24-

bulbs

13. A thermal processing system for processing semiconductor substrates comprising:
- 5 a chamber for providing a controlled pressure environment into which one or more semiconductor substrates are introduced, said chamber having a first wall; and
- 10 a plurality of radiant heat lamps isolated from said controlled pressure environment by one or more optically transparent surfaces capable of transmitting radiant heat energy emitted by the lamps for heating said substrate during processing, each of said heat lamps having associated therewith a reflective surface for controllably directing radiant heat energy toward said semiconductor substrate or substrates.
- 15 14. The system according to claim 13, wherein one or more of said heat lamps is at least partially embedded within a cavity in said chamber first wall, and has associated therewith a reflector on a surface of said lamp for directing said radiant heat energy toward said semiconductor substrate.
- 20 15. The system according to claim 13, wherein one or more of said lamps is contained within an optically transparent enclosure having a surface which comprises a lens facing said semiconductor substrate.
- 25 16. The system according to claim 15, wherein a reflective coating is applied onto an inside surface of said optically transparent enclosure.

WO 02/084712

PCT/IB02/01130

-25-

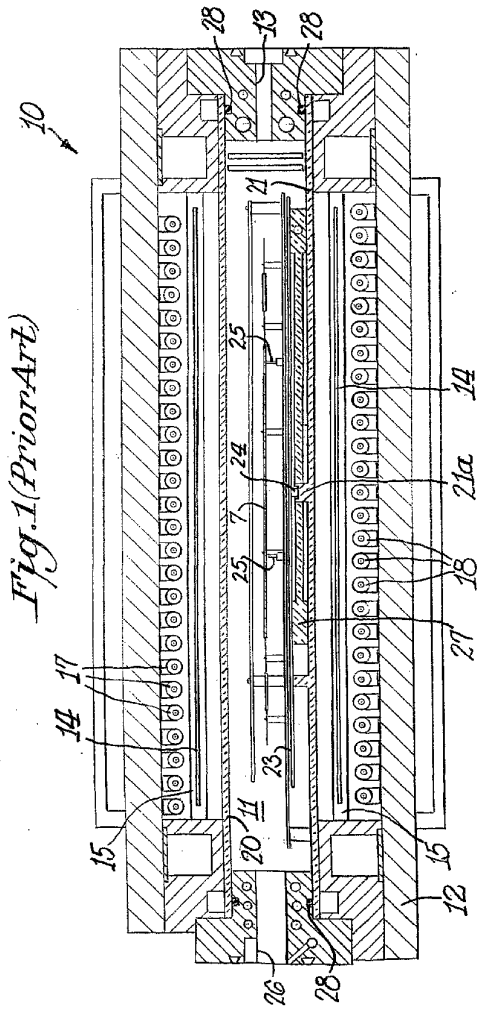
17. The system according to claim 15, wherein a reflective coating is applied onto a surface of said lamp.
- 5 18. The system according to claim 13, wherein at least two of said lamps are contained within an optically transparent enclosure.
19. The system according to claim 13, wherein the plurality of heating lamps are arranged in first and second arrays and the first array is located on or adjacent to the first wall of said chamber and the second array is located on or adjacent to a
10 second wall of said chamber, wherein said first and second walls are opposite to one another.
20. The system according to claim 19, wherein said plurality of heating lamps
15 comprise first and second spaced apart linear arrays.
21. The system according to claim 20, wherein the lamps of said first and second linear arrays are positioned in parallel planes.
- 20 22. The system according to claim 20, wherein the lamps of said first and second linear arrays extend in a direction parallel to each other.
- 25 23. The system according to claim 13, wherein said lamps are at least partially enclosed within one or more cavities formed in the first wall of said chamber.

WO 02/084712

PCT/IB02/01130

-26-

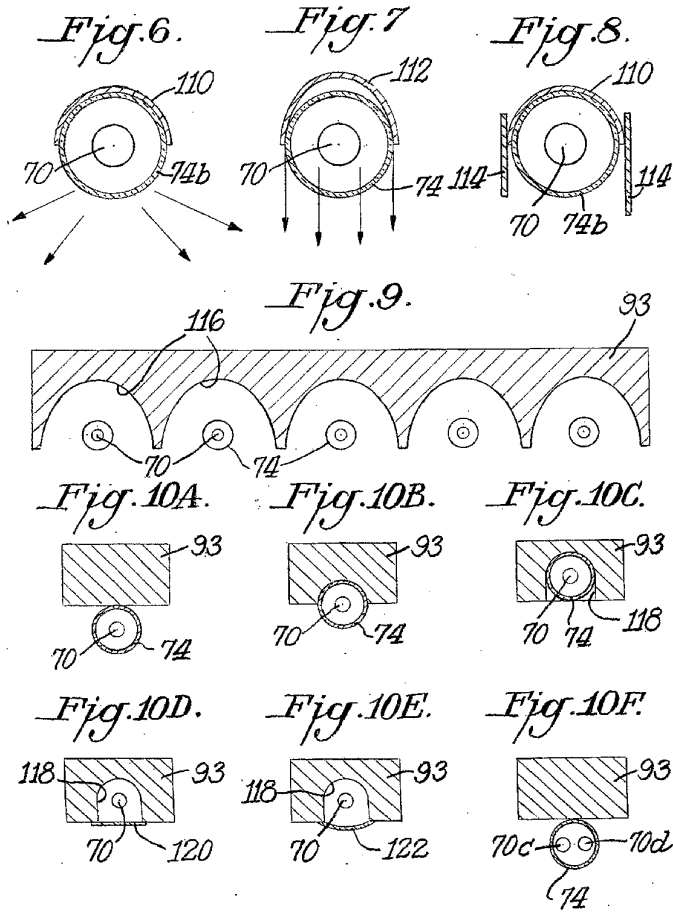
24. The system according to claim 13, wherein said lamps are at least partially enclosed within one or more cavities formed in the second wall of said chamber.
25. The system according to claim 23, further comprising cooling channels disposed in said cavity or cavities in said chamber wall.
26. The system according to claim 24, further comprising cooling channels disposed in said cavity or cavities in said chamber wall.
27. The system according to claim 13, wherein at least one semiconductor substrate is a semiconductor wafer.
28. The system according to claim 19, wherein each of said lamps in said first array is held within a parabolic cavity formed in the first wall of the chamber.
29. The system according to claim 19, wherein each of said lamps in said second array is held within a parabolic cavity formed in the second wall of the chamber.
30. The system according to claim 13, wherein said lamps are point lamps.
31. The system according to claim 13, wherein said lamps are linear lamps.



WO 02/084712

3/6

PCT/IB02/01130



WO 02/084712

4/6

PCT/IB02/01130

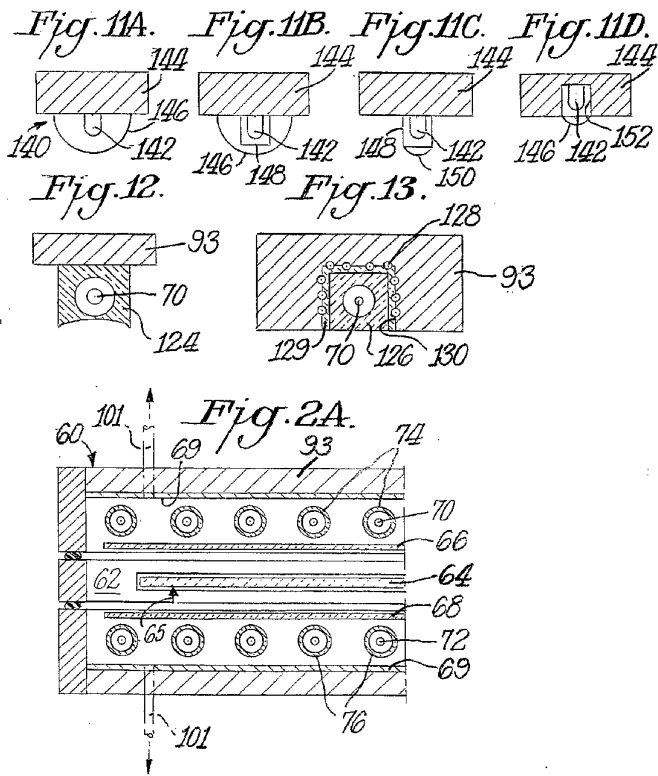
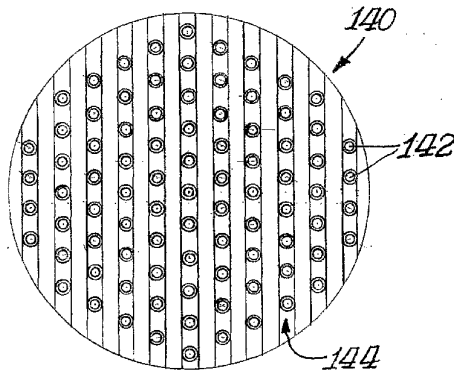


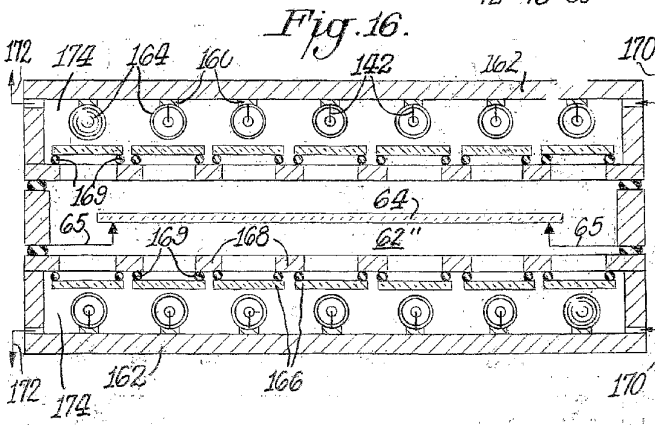
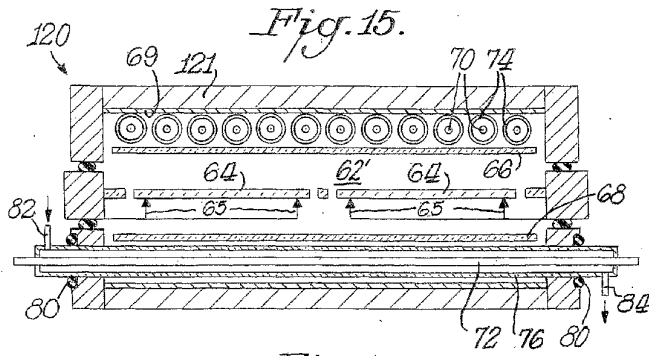
Fig. 14.



WO 02/084712

6/6

PCT/IB02/01130



【 国際公開パンフレット (コレクトバージョン) 】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau



(43) International Publication Date
24 October 2002 (24.10.2002)

PCT

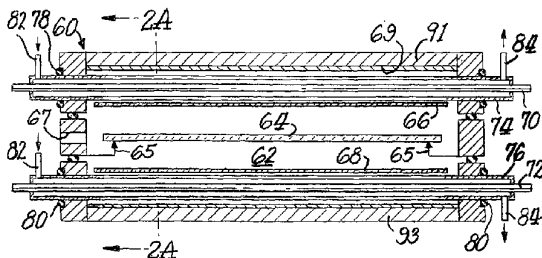
(10) International Publication Number
WO 02/084712 A3

- (51) International Patent Classification: H01L 21/00 Court, San Jose, CA 95133 (US). HAUF, Markus; Friedrich-Silcher-Strasse 11, 89335 Ichenhausen (DE).
- (21) International Application Number: PCT/IB02/01130
- (22) International Filing Date: 3 April 2002 (03.04.2002)
- (25) Filing Language: English
- (26) Publication Language: English
- (30) Priority Data: 09/836,098 17 April 2001 (17.04.2001) US
- (71) Applicant: MATTSON TECHNOLOGY, INC. [US/US]; 2800 Bayview Drive, Fremont, CA 94538 (US).
- (72) Inventors: TAY, Sing-Pin; 45970 Hissick Place, Fremont, CA 94539 (US). HU, Yao, Zhi; 2576 Lady Palm
- (81) Designated States (national): CA, CN, IL, JP, KR, SG.
- (84) Designated States (regional): European patent (AT, BI, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).
- Published: with international search report
- (88) Date of publication of the international search report: 13 March 2003

For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.



(54) Title: RAPID THERMAL PROCESSING SYSTEM FOR INTEGRATED CIRCUITS



WO 02/084712 A3

(57) Abstract: In a rapid thermal processing system an array of heat lamps generate radiant heat for heating the surfaces of a semiconductor substrate, such as a semiconductor wafer, to a selected temperature or set of temperatures while held within an enclosed chamber. The heat lamps are surrounded individually or in groups by one or more optically transparent enclosures that isolate the heat lamps from the chamber environment and the wafer or wafers therein. The optically transparent enclosures may include associated reflectors and/or lenses to direct a higher proportion of emitted radiant heat energy from the lamps toward the semiconductor wafer(s). Thin planar quartz liners may also be interposed between the lamp and the substrate. By controlling radiant energy distribution within the chamber, and eliminating thick planar quartz windows commonly used to isolate the lamps in prior art RTP systems, higher processing rates and improved reliability are obtained.

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		Internat. Application No. PCT/IB 02/01130
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H01L21/00		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) IPC 7 H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, PAJ		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6 121 581 A (HEGEDUS) 19 September 2000 (2000-09-19) abstract; figure 1	1-6, 9-11, 13, 14, 18, 23, 25, 27, 31
X	US 5 708 755 A (GRONET ET AL.) 13 January 1998 (1998-01-13) abstract; figures 5,6 column 5, line 18-42 --- -/-	1-6, 9-11, 13, 14, 18, 23, 25, 27, 31
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents : *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document not published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *C* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principles or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art *Z* document member of the same patent family		
Date of the actual completion of the international search 5 December 2002		Date of mailing of the international search report 12/12/2002
Name and mailing address of the ISA European Patent Office, P.B. 5518 Patentlaan 2 NL - 2500 HV Rijswijk Tel. (+31-70) 340-2540, Tx. 31 651 epo.nl, Fax. (+31-70) 340-3016		Authorized officer Oberle, T

Form PCT/ISA/210 (second sheet) July 1992

INTERNATIONAL SEARCH REPORT

Intern	Application No
PCT/IB 02/01130	

C. (Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6 122 440 A (CAMPBELL) 19 September 2000 (2000-09-19) column 5, line 65 -column 6, line 16 ---	1-4,6,7, 9,10, 12-14, 18,19, 23-30
X	EP 0 872 574 A (APPLIED MATERIALS) 21 October 1998 (1998-10-21) abstract; figures 2-6 column 3, line 35 -column 4, line 7 ---	1,4,6, 9-11,13, 18,19, 27-29,31
X	US 5 892 886 A (SANDHU) 6 April 1999 (1999-04-06) abstract; figures 2-7 column 6, line 8-39; claim 18 ---	1-4,6,9, 10, 12-14, 18,23, 25,27,30
X	EP 0 452 777 A (APPLIED MATERIALS) 23 October 1991 (1991-10-23) column 2, line 56 -column 3, line 12 ---	1,6, 9-11,13, 18,27,31

Form PCT/ISA/210 (continuation of second sheet) (July 1998)

INTERNATIONAL SEARCH REPORT
 Information on patent family members

 International Application No.
 PCT/IB 02/01130

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 6121581	A	19-09-2000	EP 1067586 A2 10-01-2001
			JP 2001057344 A 27-02-2001
			TW 459276 B 11-10-2001
US 5708755	A	13-01-1998	US 5689614 A 18-11-1997
			US 5487127 A 23-01-1996
			US 5317492 A 31-05-1994
			US 5155336 A 13-10-1992
			US 5743643 A 28-04-1998
			US 6122439 A 19-09-2000
			US 6016383 A 18-01-2000
			US 5683173 A 04-11-1997
			US 5840125 A 24-11-1998
			US 6434327 B1 13-08-2002
			US 5767486 A 16-06-1998
			US 5790751 A 04-08-1998
			DE 69118513 D1 09-05-1996
			DE 69118513 T2 02-10-1996
			DE 69132826 D1 03-01-2002
			DE 69132826 T2 22-08-2002
			EP 1049356 A2 02-11-2000
			EP 0511294 A1 04-11-1992
			EP 0695922 A1 07-02-1996
			JP 6093440 B 16-11-1994
JP 5503570 T 10-06-1993			
WO 9110873 A1 25-07-1991			
US 6122440	A	19-09-2000	NONE
EP 0872574	A	21-10-1998	US 5179677 A 12-01-1993
			EP 0872574 A2 21-10-1998
			DE 69130662 D1 04-02-1999
			DE 69130662 T2 09-09-1999
			DE 69132982 D1 08-05-2002
			DE 69132982 T2 21-11-2002
			EP 0476307 A1 25-03-1992
			JP 2601957 B2 23-04-1997
			JP 4255214 A 10-09-1992
KR 217486 B1 01-09-1999			
US 5892886	A	06-04-1999	US 6064800 A 16-05-2000
			US 6232580 B1 15-05-2001
EP 0452777	A	23-10-1991	DE 69117322 D1 04-04-1996
			DE 69117322 T2 02-10-1996
			EP 0452777 A2 23-10-1991
			ES 2085368 T3 01-06-1996
			JP 2965737 B2 18-10-1999
			JP 4226047 A 14-08-1992
			KR 190357 B1 01-06-1999
			US 5098198 A 24-03-1992

フロントページの続き

- (72)発明者 シング - ピン テイ
アメリカ合衆国 カリフォルニア フリーモント ティシアック プレイス 4 5 9 7 0
- (72)発明者 ヤオ ツィ フー
アメリカ合衆国 カリフォルニア サンノゼ レディ - パーム コート 2 5 7 6
- (72)発明者 マルクス ハウフ
ドイツ連邦共和国 イッヒェンハウゼン フリードリヒ - ジルヒャー - シュトラーセ 1 1
- Fターム(参考) 5F045 AA03 AA06 AA20 AB33 AB34 AC12 BB01 BB09 EK11