

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成21年4月30日(2009.4.30)

【公開番号】特開2008-241748(P2008-241748A)

【公開日】平成20年10月9日(2008.10.9)

【年通号数】公開・登録公報2008-040

【出願番号】特願2007-77769(P2007-77769)

【国際特許分類】

G 09 F 9/00 (2006.01)

G 02 F 1/13 (2006.01)

G 02 F 1/1345 (2006.01)

【F I】

G 09 F 9/00 3 4 8 Z

G 09 F 9/00 3 5 2

G 02 F 1/13 1 0 1

G 02 F 1/1345

【手続補正書】

【提出日】平成21年3月13日(2009.3.13)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

表示パネルを駆動するための信号を供給する信号供給配線を実装する配線実装基板が接続されている表示パネルにおいて、

前記配線実装基板が、前記表示パネル側に伸びる第1配線および第2配線と、当該第1および第2配線にそれぞれ接続される第1端子および第2端子とを有し、

前記表示パネルが、当該表示パネルと前記配線実装基板との接続部分で前記第1および第2配線にそれぞれ接続されて当該第1および第2配線を短絡する第1短絡配線を有していることを特徴とする表示パネル。

【請求項2】

前記第1および第2配線が前記配線実装基板の少なくとも一方の側端部に設けられていることを特徴とする請求項1に記載の表示パネル。

【請求項3】

前記配線実装基板と前記表示パネルとの間の信号を伝達する配線を実装する中間基板を介在させることにより、前記配線実装基板と接続されており、

前記中間基板が、前記第1および第2配線と前記第1短絡配線とをそれぞれ接続する第3および第4配線を有していることを特徴とする請求項1に記載の表示パネル。

【請求項4】

前記配線実装基板が、前記中間基板側に伸びる第5配線および第6配線と、当該第5および第6配線にそれぞれ接続される第3端子および第4端子とを有し、

前記中間基板が、当該中間基板と前記配線実装基板との接続部分で前記第5および第6配線にそれぞれ接続されて当該第5および第6配線を短絡する第2短絡配線を有していることを特徴とする請求項3に記載の表示パネル。

【請求項5】

複数の前記中間基板を介して前記配線実装基板と接続されていることを特徴とする請求

項3に記載の表示パネル。

【請求項6】

各中間基板が、その両側端部に前記第5および第6配線の対を有していることを特徴とする請求項4または5に記載の表示パネル。

【請求項7】

前記配線実装基板がプリント配線基板であり、

前記中間基板が、フィルム上に表示パネルを駆動する集積回路が実装されている実装基板であることを特徴とする請求項3ないし6のいずれか1項に記載の表示パネル。

【請求項8】

請求項1ないし7のいずれか1項に記載の表示パネルを備えることを特徴とする液晶表示装置。

【請求項9】

表示パネルを駆動するための駆動信号を出力する半導体集積回路と当該半導体集積回路に接続される配線とを実装し、前記半導体集積回路に前記駆動信号の出力のために用いる信号を供給する信号供給配線を実装する配線実装基板と前記表示パネルとの間に接続される駆動回路実装基板において、

前記配線実装基板に設けられた第1配線および第2配線と、当該第1および第2配線を短絡するために前記表示パネルに設けられた第1短絡配線とをそれぞれ接続する第3および第4配線を有していることを特徴とする駆動回路実装基板。

【請求項10】

前記配線実装基板が有する第5および第6配線にそれぞれ接続されて当該第5および第6配線を短絡する第2短絡配線を有していることを特徴とする請求項9に記載の駆動回路実装基板。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0003

【補正方法】変更

【補正の内容】

【0003】

表示パネルへの信号伝達の信頼性を確保するため、上記のCOFやFPCが表示パネルと確実に接続されている必要がある。このような接続の確実性を向上させるため、例えば、FPCを構造的に補強する技術が特許文献1に開示されている。このFPCは、電気的接続に関与しない補強部材が配置されることにより、ストレスがかかる外側両端部が補強されている。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0040

【補正方法】変更

【補正の内容】

【0040】

また、本実施の形態では、図1に一点鎖線にて示すように、FPC2において、さらにダミー配線31, 32が追加されていてもよい。ダミー配線31は、テスト配線部8とFPC2の一方の側端縁との間に配置されている。また、ダミー配線32は、テスト配線部9とFPC2の他方の側端縁との間に配置されている。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0043

【補正方法】変更

【補正の内容】

【0043】

図3は、本実施の形態に係る表示パネル11にCOF12を介してPWB(Printed Wiring Board)16が接続されている状態を示している。また、図4(a)および(b)は、それぞれ接続されていない状態の表示パネル11とPWB16とを示している。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0052

【補正方法】変更

【補正の内容】

【0052】

また、図4(b)にも示すように、PWB16は、テスト配線部18, 19、端子TA1, TA2, TB1, TB2および中間端子TX1, TX2, TY1, TY2を有している。テスト配線部18は、複数の配線18a, 18bと、入力側配線18cと、出力側配線18dと、共通配線18eとからなる。テスト配線部19は、複数の配線19a, 19bと、入力側配線19cと、出力側配線19dと、共通配線19eとからなる。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0056

【補正方法】変更

【補正の内容】

【0056】

PWB16は、その接続端部をCOF12における接続端部上に重ねた状態で、接続部20において、ACFによってCOF12と接続されている。これにより、COF12における前述の入力配線と、配線パターンとが電気的に接続された状態となる。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0060

【補正方法】変更

【補正の内容】

【0060】

例えば、端子TA2, TB2に現れる信号が入力信号とほぼ同じ波形であれば、テスト配線部14, 18, 19は正常に信号を伝送している。したがって、表示パネル11とCOF12との接続およびCOF12とPWB16との接続は正常であり、かつCOF12およびPWB16の少なくともテスト配線部14, 18, 19が形成された部分には破損が生じていないと考えられる。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0061

【補正方法】変更

【補正の内容】

【0061】

端子TA2のみに信号が現れない場合は、テスト配線部14, 18そのものが断絶しているか、テスト配線部18とテスト配線部14との接続状態または/およびテスト配線部14と短絡配線21との接続状態が悪化している可能性が高い。したがって、この場合は、COF12のエッジ部(テスト配線部14の配置側端部)の破損か、COF12とPWB16との接続不良または/および表示パネル11とCOF12との接続不良が疑われる。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0062

【補正方法】変更

**【補正の内容】****【0062】**

また、端子T B 2にのみ信号が現れない場合は、テスト配線部1 9が断続しているか、テスト配線部1 9と短絡配線1 5との接続状態が悪化している可能性が高い。したがって、この場合は、C O F 1 2のエッジ部（短絡配線1 5の配置側端部）の破損か、C O F 1 2とP W B 1 6との接続不良が疑われる。

**【手続補正10】****【補正対象書類名】明細書****【補正対象項目名】0066****【補正方法】変更****【補正の内容】****【0066】**

このように、本実施の形態では、表示パネル1 1に短絡配線2 1を設ける一方、C O F 1 2にテスト配線部1 4および短絡配線1 5を設け、テスト配線部1 8と短絡配線2 1とを接続し、テスト配線部1 9と短絡配線1 5とを接続している。また、テスト配線部1 8の端部に端子T A 1, T A 2を接続する一方、テスト配線部1 9の端部に端子T B 1, T B 2を接続している。これにより、端子T A 1, T B 1への入力信号に対する端子T A 2, T B 2への出力信号の状態を確認することで、C O F 1 2の破損状態や表示パネル1 1とC O F 1 2との接続状態やC O F 1 2とP W B 1 6との接続状態を、表示パネル1 1を搭載する表示装置の使用状態で容易に予測することができる。また、端子T A 1, T A 2間の抵抗値および端子T B 1, T B 2間の抵抗値を正常時の抵抗値と比較することによつても、同様に予測することができる。

**【手続補正11】****【補正対象書類名】明細書****【補正対象項目名】0071****【補正方法】変更****【補正の内容】****【0071】**

P W B 2 5は、さらにテスト配線部2 8を有している以外はP W B 1 6と同じ構成である。このテスト配線部2 8は、配線2 8 a, 2 8 bおよび配線群2 8 c, 2 8 d, 2 8 eからなり、テスト配線部1 8がテスト配線部1 4に接続される関係と同様の関係をなすように、上記のテスト配線部2 6と接続されている。また、テスト配線2 6は、前述の端子T X 1, T X 2と同等の機能を有する端子T Z 1, T Z 2を各C O F 2 4について有している。

**【手続補正12】****【補正対象書類名】明細書****【補正対象項目名】0072****【補正方法】変更****【補正の内容】****【0072】**

上記の構成では、テスト配線2 6, 2 8および短絡配線2 7によって形成される配線経路を用いることによって、前述のテスト配線部1 4, 1 8および短絡配線2 1によって形成される配線経路を用いた信号による電気的試験や抵抗値測定試験を行うことができる。それゆえ、ストレスのかかりやすいC O F 2 4の両側端についての破損や、表示パネル2 3とC O F 2 4との接続状態または/およびC O F 2 4とP W B 2 5との接続状態を、本変形例の構成を搭載する表示装置の使用時において予測することができる。

**【手続補正13】****【補正対象書類名】明細書****【補正対象項目名】0081****【補正方法】変更**

## 【補正の内容】

## 【0081】

画素 P IX は、ゲートバスライン G とソースライン S とが交差する付近に配置されている。この画素 P IX は、液晶表示パネル 102 のガラス基板上に、薄膜トランジスタ（以降、単にトランジスタと称する）と、表示素子とを有している。

## 【手続補正14】

## 【補正対象書類名】明細書

## 【補正対象項目名】0093

## 【補正方法】変更

## 【補正の内容】

## 【0093】

1 , 1 1 , 2 3	表示パネル
2	F P C (配線実装基板)
3 , 1 3	ドライバチップ (半導体集積回路)
4 , <u>7</u>	配線パターン (信号供給配線)
5 , 6 , 2 1	短絡配線 (第1短絡配線)
7	配線パターン
8 , 9	テスト配線部
8 a , 9 a	配線 (第1配線)
8 b , 9 b	配線 (第2配線)
1 2 , 2 4	C O F (中間基板, 駆動回路実装基板)
1 6 , 2 5	P W B (配線実装基板)
1 4	テスト配線部
1 4 a	配線 (第3配線)
1 4 b	配線 (第4配線)
1 8 , 2 8	テスト配線部
1 8 a , 2 8 a	配線 (第1配線)
1 8 b , 2 8 b	配線 (第2配線)
1 9	テスト配線部
1 9 a	配線 (第5配線)
1 9 b	配線 (第6配線)
1 0 2	液晶表示パネル (表示パネル)
T 1 , T 3	端子 (第1端子)
T 2 , T 4	端子 (第2端子)
T X 1 , T Z 1	端子 (第1端子)
T X 2 , T Z 2	端子 (第2端子)
T Y 1	端子 (第3端子)
T Y 2	端子 (第4端子)

## 【手続補正15】

## 【補正対象書類名】図面

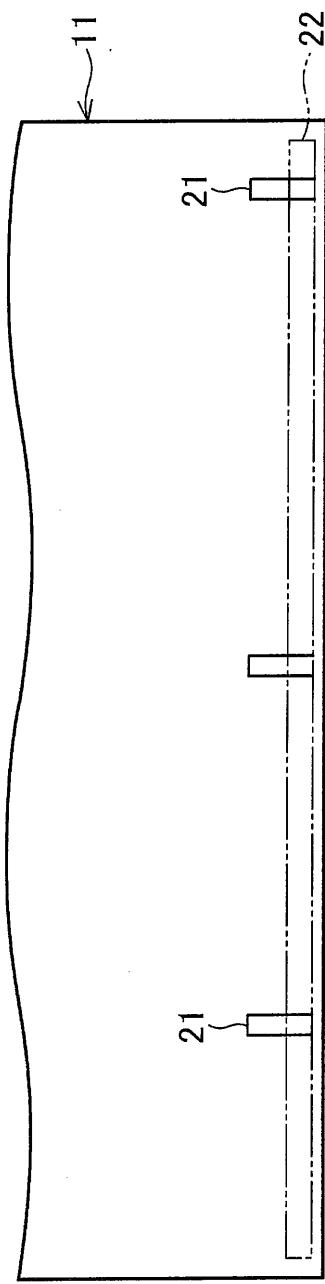
## 【補正対象項目名】図4

## 【補正方法】変更

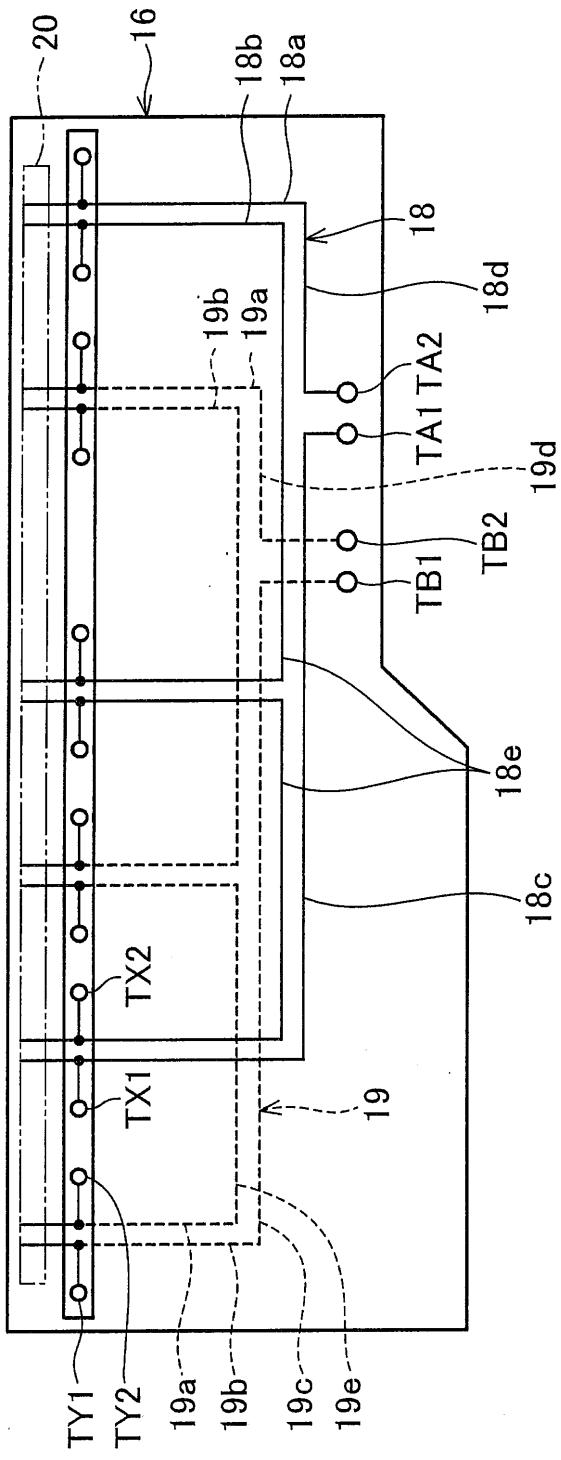
## 【補正の内容】

【図4】

(a)



(b)



【手続補正16】

【補正対象書類名】図面

【補正対象項目名】図5

【補正方法】変更

【補正の内容】

【図5】

