

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 21 年 5 月 14 日 (2009.5.14)

【公開番号】特開 2007-294514 (P2007-294514A)

【公開日】平成 19 年 11 月 8 日 (2007.11.8)

【年通号数】公開・登録公報 2007-043

【出願番号】特願 2006-117720 (P2006-117720)

【国際特許分類】

H 0 1 L 21/822 (2006.01)

H 0 1 L 27/04 (2006.01)

H 0 1 L 21/768 (2006.01)

H 0 1 L 23/522 (2006.01)

【F I】

H 0 1 L 27/04 C

H 0 1 L 21/90 D

H 0 1 L 21/90 B

【手続補正書】

【提出日】平成 21 年 3 月 26 日 (2009.3.26)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

キャパシタを有する半導体装置であって、

前記キャパシタは、

半導体基板上に設けられた層間絶縁膜内に設けられた下部電極と、

前記下部電極上に設けられた誘電体膜と、

前記誘電体膜を介して前記下部電極と反対側に設けられるように配置された上部電極と
、を有し、

前記層間絶縁膜は、

前記下部電極の底部から前記層間絶縁膜を厚さ方向に貫通する第 1 のコンタクトプラグ
と、

前記層間絶縁膜を厚さ方向に貫通する第 2 のコンタクトプラグと、を有し、

前記第 1 のコンタクトプラグの上部は前記下部電極の底部に接続され、

前記第 1 のコンタクトプラグの直径は、前記第 2 のコンタクトプラグの直径よりも大き
く、

前記下部電極は、

前記層間絶縁膜内に設けられた溝内に設けられ、前記溝の底面と側面とを覆う第 1 のバ
リアメタルと、前記第 1 のバリアメタル上に設けられた第 1 のタングステン膜とを有し、

前記第 1 のコンタクトプラグは、

前記層間絶縁膜を厚さ方向に貫通する第 1 の孔内に設けられ、前記第 1 の孔の底面と側
面とを覆う第 2 のバリアメタルと、前記第 2 のバリアメタル上に設けられた第 2 のタング
ステン膜とを有し、

前記第 2 のコンタクトプラグは、

前記層間絶縁膜を厚さ方向に貫通する第 2 の孔内に設けられ、前記第 2 の孔の底面と側
面とを覆う第 3 のバリアメタルと、前記第 3 のバリアメタル上に設けられた第 3 のタング

ステン膜とを有し、

前記第 1、第 3 および第 3 のバリアメタル膜は同じ材料であり、

前記第 2 のコンタクトプラグの高さは前記第 1 のコンタクトプラグの高さよりも高く、
前記第 1 のコンタクトプラグの上部は前記第 2 のコンタクトプラグの上部よりも低い位置
にある半導体装置。

【請求項 2】

前記第 1 のコンタクトプラグの直径は、前記第 2 のコンタクトプラグの直径の 1 . 0 5
倍以上であり、

前記第 1 ~ 第 3 のバリアメタル膜は、T a N、T a、T i および T i N から選択された
一つの材料を含む、請求項 1 記載の半導体装置。

【請求項 3】

キャパシタを有する半導体装置の製造方法であって、

(a) 半導体基板上に層間絶縁膜を形成するステップと、

(b) 前記層間絶縁膜を厚さ方向に貫通する第 1 および第 2 の孔を設けるとともに、前記
層間絶縁膜内に前記第 1 の孔上に位置するように溝を形成するステップと、

(c) 前記溝内、前記第 1 および第 2 の孔内を埋めるように第 1 の導電材料を堆積するス
テップと、

(d) 前記溝内、前記第 1 および第 2 の孔内からはみ出した前記第 1 の導電材料を研磨除
去し、前記第 1 の孔内に第 1 のコンタクトプラグを設けるとともに、前記溝内に前記キャ
パシタの下部電極を設け、前記第 2 の孔内に第 2 のコンタクトプラグを設けるステップと
、

(e) 前記下部電極上に前記キャパシタの誘電体膜を形成するステップと、

(f) 前記誘電体膜を介して前記下部電極と反対側に前記キャパシタの上部電極を形成す
るステップと、を有し、

前記ステップ (b) は、

前記第 1 の孔の直径が前記第 2 の孔の直径より大きくなるように前記第 1 および第 2 の
孔を形成するステップを含む、半導体装置の製造方法。

【請求項 4】

前記ステップ (b) は、

前記第 1 のコンタクトプラグの直径が、前記第 2 のコンタクトプラグの直径の 1 . 0 5
倍以上となるように前記第 1 および第 2 の孔を形成するステップを含む、請求項 3 記載の
半導体装置の製造方法。

【請求項 5】

前記ステップ (b) は、

前記層間絶縁膜内に前記溝を形成した後、前記第 1 および前記第 2 の孔を形成するス
テップとを含み、

前記第 1 の孔は、前記層間絶縁膜を前記溝の底部から厚さ方向に貫通するように形成さ
れる、請求項 3 または請求項 4 記載の半導体装置の製造方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体装置およびその製造方法

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 1

【補正方法】変更

【補正の内容】

【0 0 0 1】

本発明は半導体装置およびその製造方法に関し、特にMIM(Metal Insulator Metal)構造のキャパシタを有する半導体装置およびその製造方法に関する。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正の内容】

【0010】

本発明に係る請求項1記載の半導体装置は、キャパシタを有する半導体装置であって、前記キャパシタは、半導体基板上に設けられた層間絶縁膜内に設けられた下部電極と、前記下部電極上に設けられた誘電体膜と、前記誘電体膜を介して前記下部電極と反対側に設けられるように配置された上部電極と、を有し、前記層間絶縁膜は、前記下部電極の底部から前記層間絶縁膜を厚さ方向に貫通する第1のコンタクトプラグと、前記層間絶縁膜を厚さ方向に貫通する第2のコンタクトプラグと、を有し、前記第1のコンタクトプラグの上部は前記下部電極の底部に接続され、前記第1のコンタクトプラグの直径は、前記第2のコンタクトプラグの直径よりも大きく、前記下部電極は、前記層間絶縁膜内に設けられた溝内に設けられ、前記溝の底面と側面とを覆う第1のバリアメタルと、前記第1のバリアメタル上に設けられた第1のタンゲステン膜とを有し、前記第1のコンタクトプラグは、前記層間絶縁膜を厚さ方向に貫通する第1の孔内に設けられ、前記第1の孔の底面と側面とを覆う第2のバリアメタルと、前記第2のバリアメタル上に設けられた第2のタンゲステン膜とを有し、前記第2のコンタクトプラグは、前記層間絶縁膜を厚さ方向に貫通する第2の孔内に設けられ、前記第2の孔の底面と側面とを覆う第3のバリアメタルと、前記第3のバリアメタル上に設けられた第3のタンゲステン膜とを有し、前記第1、第3および第3のバリアメタル膜は同じ材料であり、前記第2のコンタクトプラグの高さは前記第1のコンタクトプラグの高さよりも高く、前記第1のコンタクトプラグの上部は前記第2のコンタクトプラグの上部よりも低い位置にある。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正の内容】

【0011】

本発明に係る請求項1記載の半導体装置によれば、第1のコンタクトプラグの直径は、前記第2のコンタクトプラグの直径よりも大きく形成することで、下部電極の製造時のフォトリソグラフィのフォーカスマージンが大きくなり。下部電極形成用の電極溝をより深く形成してもコンタクトプラグの形成に不具合が生じることがない。このため、電極溝の深さで規定される下部電極の厚さが厚くなり、CMPによる過剰研磨で、ディッシングやエロージョンが発生し、下部電極の表面が皿状に窪んでも、下部電極の厚さがディッシングやエロージョンによる過剰研磨量に比べて十分厚いので、下部電極が局所的にでも完全に除去されるということがなく、キャパシタに不具合が生じることが防止される。