



(12) 发明专利

(10) 授权公告号 CN 114008550 B

(45) 授权公告日 2025. 03. 14

(21) 申请号 202080042778.2

(22) 申请日 2020.05.07

(65) 同一申请的已公布的文献号
申请公布号 CN 114008550 A

(43) 申请公布日 2022.02.01

(30) 优先权数据
62/845,980 2019.05.10 US

(85) PCT国际申请进入国家阶段日
2021.12.10

(86) PCT国际申请的申请数据
PCT/US2020/031758 2020.05.07

(87) PCT国际申请的公布数据
W02020/231717 EN 2020.11.19

(73) 专利权人 西屋电气有限责任公司
地址 美国宾夕法尼亚州

(72) 发明人 蒂莫西·S·迈尔斯
丹尼尔·G·格鲁伯
马克·A·巴特尔斯
肯尼斯·J·斯威德瓦

(74) 专利代理机构 北京弘权知识产权代理有限公司 11363
专利代理师 许伟群 李少丹

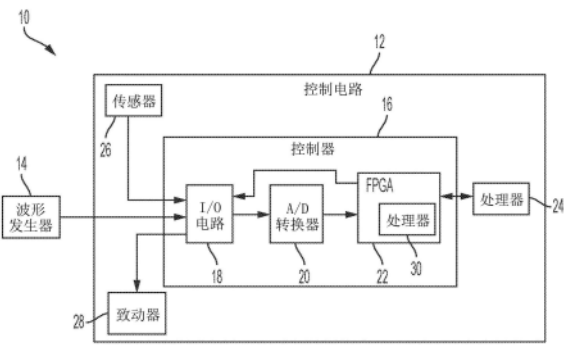
(51) Int.Cl.
G05B 23/02 (2006.01)

(56) 对比文件
CN 105119704 A, 2015.12.02
审查员 罗秋风

权利要求书2页 说明书7页 附图3页

(54) 发明名称
校准系统和方法

(57) 摘要
公开了一种校准系统。该校准系统包括：波形发生器，被配置为生成周期波形，以及与波形发生器进行信号通信的控制电路。控制电路包括：模数转换器，被配置为将周期波形转换为数字值，以及与模数转换器进行信号通信的电子设备。电子设备被配置为基于周期波形来检验 (1) 控制电路的定时的校准和 (2) 控制电路的电压电平的校准。



1. 一种校准系统,包括:
波形发生器,被配置为生成周期波形;以及
控制电路,与所述波形发生器进行信号通信,其中,所述控制电路包括:
模数转换器,被配置为将所述周期波形转换为数字值;以及
电子设备,与所述模数转换器进行信号通信,其中,所述电子设备被配置为利用与所述周期波形的一个周期相关联的所述数字值以自动检验以下:
所述控制电路的定时校准处于第一预定阈值容差内;和
所述控制电路的电压电平校准处于第二预定阈值容差内。
2. 根据权利要求1所述的校准系统,其中,所述周期波形包括三角波。
3. 根据权利要求1所述的校准系统,其中,所述周期波形包括正弦波。
4. 根据权利要求1所述的校准系统,其中,所述电子设备包括现场可编程门阵列。
5. 根据权利要求1所述的校准系统,其中,所述模数转换器形成所述电子设备的一部分。
6. 根据权利要求1所述的校准系统,其中,所述控制电路进一步包括连接到所述模数转换器的输入/输出电路。
7. 根据权利要求6所述的校准系统,其中,所述输入/输出电路形成所述电子设备的一部分。
8. 根据权利要求1所述的校准系统,其中,所述控制电路进一步包括与所述电子设备进行信号通信的处理器。
9. 根据权利要求8所述的校准系统,其中,所述处理器形成所述电子设备的一部分。
10. 根据权利要求1所述的校准系统,其中,所述校准系统进一步包括与所述控制电路进行信号通信的处理器。
11. 一种电子设备,包括:
模数转换器,被配置为将周期波形转换为数字值;以及
处理电路,与所述模数转换器进行信号通信,其中,所述处理电路被配置为利用与所述周期波形的一个周期相关联的所述数字值以自动检验以下:
所述电子设备的定时校准处于第一预定阈值容差内;和
所述电子设备的电压电平校准处于第二预定阈值容差内。
12. 根据权利要求11所述的电子设备,其中,所述处理电路包括现场可编程门阵列。
13. 根据权利要求12所述的电子设备,其中,所述处理电路进一步包括处理器。
14. 根据权利要求11所述的电子设备,进一步包括与所述模数转换器进行信号通信的输入/输出电路。
15. 一种校准检验方法,包括:
生成周期波形;
将所生成的周期波形输入到电子设备中;
将所述周期波形转换为数字值;
利用与所述周期波形的一个周期相关联的所述数字值以自动检验:
所述电子设备的定时校准处于第一预定阈值容差内;以及
所述电子设备的电压电平校准处于第二预定阈值容差内。

16. 根据权利要求15所述的校准检验方法, 其中, 自动检验所述电子设备的所述定时校准包括: 确定所输入的周期波形的频率。

17. 根据权利要求16所述的校准检验方法, 其中, 自动检验所述电子设备的所述定时校准进一步包括: 将所输入的周期波形的所确定的频率与已知频率相比较。

18. 根据权利要求17所述的校准检验方法, 其中, 自动检验所述电子设备的所述定时校准进一步包括: 确定所输入的周期波形的所确定的频率是否处于所述已知频率的阈值容差内。

19. 根据权利要求15所述的校准检验方法, 其中, 自动检验所述电子设备的电压电平校准包括: 将所输入的周期波形的采样的电压电平与预期电压电平相比较。

20. 根据权利要求19所述的校准检验方法, 其中, 自动检验所述电子设备的电压电平校准进一步包括: 确定所输入的周期波形的每一个采样的电压电平是否处于所述预期电压电平的阈值容差内。

校准系统和方法

[0001] 相关申请的交叉引用

[0002] 本申请根据35 U.S.C.§119(e)要求于2019年5月10日提交的申请号为62/845,980的美国临时专利申请的优先权,其内容通过引用整体合并于此。

技术领域

[0003] 本申请公开了一种发明,其总体上并且在各个方面涉及校准系统和校准设备、电路和/或系统的方法。

背景技术

[0004] 对于核电站现在更常见的是在至少一个它们的各个控制电路中利用一个或多个现场可编程门阵列(FPGA)。除包括一个或多个FPGA之外,这样的控制电路还包括诸如例如传感器、输入/输出卡、模数转换器和处理器的其他设备/部件,以监视和/或控制核电站的操作。通常,由传感器生成的指示感测或测量的参数的输出信号被输入到连接到FPGA的输入/输出卡,FPGA进而能够被连接到处理器。例如,在由传感器生成的输出信号是模拟信号的情况下,利用模数转换器来将模拟信号转换为对应的数字信号。在各种配置中,能够通过输入/输出卡、通过连接到输入/输出卡的模数转换器或者通过FPGA来执行模数转换。

[0005] 在某些核电站控制电路中,将若干这些设备/部件一起封装在诸如例如美国国家仪器公司制造的CompactRIO(cRIO)控制器的电子设备中。在电子设备仅提供监视功能的应用中,由电子设备的FPGA所输出的数字值可以被输入到计算机系统或其他处理设备,该计算机系统或其他处理设备汇聚多个FPGA的输出。在电子设备用作控制器的应用中,电子设备可以基于一个或多个传感器的输出信号(基于其他条件)来执行控制功能。

[0006] 为了确保这样的控制电路正常运转,可对控制电路的校准进行检验。具体地,可对控制电路的定时的校准以及存在于控制电路内的模拟电压的校准进行检验。如果定时或模拟电压中之一的校准未通过检验,则可以调整校准,使得控制电路处于进行的适当校准中。用于检验和校准的已知过程是费时的过程。例如,一种已知过程包括:检验控制电路的定时,然后独立地添加多个不同的电压电平以对存在于控制电路内的模拟电压进行检验。当前利用类似的过程来检验设备和/或系统的校准。

[0007] 在校准系统和校准设备、电路和/或系统的方法中存在改进的空间。

附图说明

[0008] 在本文描述的各个方面的新颖特征特别地在所附权利要求中来阐述。然而,可以参考结合附图的以下描述而更好地理解关于操作的组织和方法两方面。

[0009] 图1示出根据本公开的至少一个方面的校准系统;

[0010] 图2示出由图1的校准系统的波形发生器所生成的示例三角波;

[0011] 图3示出由图1的校准系统的波形发生器所生成的示例正弦波;以及

[0012] 图4示出根据本公开的至少一个方面的校准方法。

具体实施方式

[0013] 应当理解,已经简化了本发明的至少一些附图和说明书,以说明与本发明的清楚理解有关的元件,同时为了清楚起见而排除其他元件,而本领域技术人员将理解其它元件也可以包括本发明的一部分。然而,因为这样的元件在现有技术中是公知的,并且因为它们不促进对本发明的较好的理解,所以在本文不提供对这样的元件的描述。

[0014] 在下文的具体实施方式中,参考形成说明书一部分的附图。在附图中,除非上下文指出其他,否则类似的符号和附图标记通常贯穿若干视图来识别类似的部件。在具体实施方式、附图和权利要求中描述的说明性方面不意味着进行限制。在不背离在本文描述的技术的范围的情况下,可以利用其他方面,并且可以进行其他改变。

[0015] 技术的某些示例的以下描述不应当用于限制其范围。根据通过例示的预期用于执行技术的最佳模式之一的以下描述,技术的其他示例、特征、方面、实施例和优点将对本领域的技术人员变得显而易见。如将所实现的,在本文描述的技术能够具有其他不同的且明显的方面(其全部都没有背离该技术)。因此,附图和说明书应当被认为本质上是说明性的,而非进行限制。

[0016] 进一步理解,在本文描述的任何一个或更多教导、表达、方面、实施例、示例等可以与在本文描述的任何一个或多个其他教导、表达、方面、实施例、示例等相结合。因此不应当将以下描述的教导、表达、方面、实施例、示例等彼此分离地来考虑。考虑在本文的教导,可以组合本文的教导的各种适当的方式将对本领域技术人员是非常明显的。这样的修改和变化旨在包括在权利要求的范围内。

[0017] 在详细地解释校准系统的各个方面之前,应当注意到,在本文公开的各个方面不将它们的应用或使用限制到在附图和说明书中所示出的构造的详情和部件的排列。更确切而言,所公开的方面可以被放置或并入其的其他方面、实施例、变化和修改中,并且可以以各种方式被实践或执行。因此,在本文公开的校准系统的方面本质上是说明性的,并且不意味着限制其范围或应用。此外,除非另外指出其他,已经为了方便读者来描述方面的目的而选择了在本文采用的术语和表达,并且该术语和表达不意味着限制其范围。此外,应当理解,任何一个或更多所公开方面、方面的表达和/或其示例能够与任何一个或多个其他所公开方面、方面的表达和/或其示例相结合,而不进行限制。

[0018] 此外,在以下描述中,应当理解,诸如向内、向外、向上、向下、上方、上部、下面、底板、左侧、右侧、侧面、内部、外部的术语是为了便利性的词语,并且不被理解为限制术语。在本文使用的术语不意味着限制在本文描述的设备或者其部分的范围内,可以在其他方位中被附加或利用。将参考附图更详细地描述各个方面。

[0019] 图1示出根据本公开的至少一个方面的校准系统10。将在校准系统10的用途是校准核电站的控制电路12的情境中来描述该校准系统10。然而,将理解的是,能够利用校准系统10来校准任何数量的不同的设备(FPGA、计算机、可编程逻辑控制器、输入/输出电路等)、电路和/或系统。校准系统10包括波形发生器14和控制器16。控制器16包括输入/输出电路18、模数(A/D)转换器20和FPGA 22。根据各个方面,校准系统10还可以包括连接到FPGA 22的处理器24。

[0020] 波形发生器14被配置为生成一个或多个波形。例如,根据各个方面,波形发生器14可以被配置为生成诸如宽阔的频率范围内的不同振幅的三角波、正弦波、矩形波、锯齿波等

的一个或多个波形。在图2中示出了由波形发生器14所生成的示例三角波,其中三角波是1Hz、0-10V三角波。在图3中示出由波形发生器14所生成的示例正弦波,其中正弦波是0.5Hz、0-10V正弦波。当然,可以由波形发生器14来生成图2和图3中示出的那些以外的不同频率、振幅和/或波形。如图1所示,波形发生器14连接到控制电路12(与控制电路12进行信号通信)。更具体地,波形发生器14连接到控制器16的输入/输出电路18(与控制器16的输入/输出电路18进行信号通信)。

[0021] 输入/输出电路18被配置为在其输入端子(为清楚起见未示出)接收模拟信号。例如,输入/输出电路18可以从传感器26接收模拟信号。尽管在图1中仅仅示出一个传感器26,但将理解的是,输入/输出电路18可以从诸如例如流量传感器、位置传感器、压力传感器、温度传感器等的多个传感器26接收模拟信号。根据各个方面,输入/输出电路18可以包括任何数量的输入/输出卡(模拟I/O卡、数字I/O卡和/或混合I/O卡),并且可以被配置为适应模拟和数字输入/输出两者。例如,根据各个方面,输入/输出电路18还被配置为向致动器28输出控制信号。尽管在图1中仅仅示出一个致动器28,但将理解的是,输入/输出电路18可以向多个激励器28输出控制信号来控制阀门、电机、泵等。

[0022] A/D转换器20连接到输入/输出电路18(与输入/输出电路18进行信号通信),并且被配置为将从输入/输出电路18接收的模拟信号转换为表示模拟信号的对应的数字信号或数字值。尽管为了清楚在图1中仅仅示出一个A/D转换器20,但将理解的是,控制器16可以包括任何数量的A/D转换器20。例如,根据各个方面,控制器16包括用于输入/输出电路18中的每个模拟输入/输出卡的单独A/D转换器20。根据各个方面,A/D转换器20形成输入/输出电路18的一部分。

[0023] FPGA 22连接到A/D转换器20(与A/D转换器20进行信号通信),并且被配置为对从A/D转换器20接收的数字信号和/或数字值进行处理。根据各个方面,A/D转换器20形成FPGA 22的一部分。除执行信号处理之外,也可以利用FPGA 22来进行控制、滤波、定时和/或其他逻辑功能。如图1所示,根据各个方面,FPGA 22还包括与FPGA22进行信号通信的处理器30。处理器30可以用于通信、信号处理和/或执行存储在与处理器30相关联的存储器中的算法或例程。处理器30能够执行一个或多个这样的算法或例程以实施和控制FPGA 22的功能。根据各个方面,处理器30对由A/D转换器20输出的数字信号或数字值进行解释,并且作为响应使FPGA 22输出一个或多个数字信号。这样的信号可以是对控制电路12的一个或多个部件进行控制的控制信号和/或提供诸如由模拟传感器26感测的特性的信息的信息信号。根据各个方面,FPGA 22或者FPGA 22和处理器30的组合可以被视为处理电路。

[0024] 处理器24能够与处理器30进行信号通信,并且可以例如用于对由处理器30提供的信息(例如,与连接到输入/输出电路18的模拟传感器26相关联的信息)进行格式化,使得能够在连接到处理器24的监视器(未示出)上显示该信息。

[0025] 为了确保在核电站或其它应用中采用的某些控制电路正常运转,能够通过由FPGA22的处理器30执行的校准算法或例程来检验控制电路的校准。利用校准算法或例程,处理器30能够基于由波形发生器14所生成的波形来检验控制电路12的定时和电压电平。例如,能够利用由输入/输出电路18接收的模拟信号的采样率来检验控制电路12的定时,并且能够利用由输入/输出电路18接收的模拟信号的电压电平来检验控制电路12的电压电平。如果定时或模拟电压任一的校准是未通过检验,则能够调整校准,使得控制电路12处于进

行的适当校准中。例如,针对控制电路12的定时,能够调整由FPGA22利用的循环时间以使定时得到适当校准。根据其他方面,能够由FPGA 22和处理器30以外的处理电路来执行校准或例程。

[0026] 根据各个方面,为了校准控制电路12,将由波形发生器14所生成的周期波形输入到输入/输出电路18。波形可以被输入到输入/输出电路18的测试端子块(未示出)。处理器30发起校准算法或例程的执行。可以诸如响应于在输入/输出电路18的特定输入(例如,测试端子块)接收到周期波形来自动地发起,或者响应于来自用户或设备的输入或命令来手动地发起校准算法或例程。

[0027] 可以将指示周期波形的类型、周期波形的频率和周期波形上的各个电压测试点的信息存储在可由处理器30访问的存储器中。根据各个方面,也可以将指示定时和每一个电压测试点的阈值容差的信息存储在可由处理器30访问的存储器中。当FPGA 22被编程时(诸如在制造时),信息可以被存储在存储器中。然而,将理解的是,FPGA 22编程可随后被更新。

[0028] 作为校准算法或例程的一部分,处理器30被配置为检验控制电路12的定时处于预定的阈值容差内。根据各个方面,对周期波形的模拟信号进行采样,并且通过A/D转换器20将采样的模拟值转换为数字信号或数字值。数字信号或数字值被提供到FPGA 22并且进而被提供到处理器30。处理器30利用数字信号或数字值来确定周期波形的频率。处理器30然后能够将周期波形的确定的频率与存储在存储器中的周期波形的已知频率相比较。如果确定的频率处于已知频率的预定阈值容差内,则认为控制电路12的时间校准是检验的。例如,如果周期波形具有1Hz的已知频率并且预定的阈值容差是1%,则如果确定的频率处于1Hz的已知频率的1%内,则将认为控制电路12的定时校准是检验的。

[0029] 然而,如果确定的频率不处于预定的阈值容差内,则能够利用FPGA 22(或FPGA22的处理器30)来调整定时的校准(例如通过调整由FPGA 22利用的循环时间)以使定时得到适当校准(即,处于预定的阈值容差内)。

[0030] 作为校准算法或例程的一部分,处理器30也被配置为检验沿着周期波形的每一个采样的电压电平处于预定的阈值容差内。一旦控制电路12的定时已经被检验或得到适当校准,处理器30能够利用检验的定时来检验沿着周期波形的每一个采样的电压电平处于预定的阈值容差内。例如,与诸如图2的三角波的0-10V周期波形相关联的电压电平包括0V、2.5V、5V、7.5V和10V。因为已知控制电路12的定时和周期波形的频率,所以校准算法或例程知道这些电压电平应当何时出现在周期波形中。对于图2的1Hz、0-10V三角波,如在例如图2中示出的,在波形的周期的开始之后,周期波形的振幅应当是在0.25s和在0.75s为5V。因为如上所述定时已经被检验或得到适当校准,所以处理器30能够利用与在特定时间的每一个采样的电压电平相对应的数字信号或数字值以将采样的电压值与预期电压值相比较。如果采样的电压值每个都处于预期电压值的预定的阈值容差内,则认为控制电路12的电压值校准是检验的。

[0031] 然而,如果任何采样的电压值不处于预期电压值的预定的阈值容差内,则能够利用FPGA 22(或FPGA 22的处理器30)来调整电压值的校准(例如通过调整在输入/输出电路18的模拟信号的振幅)以使电压值得到适当校准(即,处于预定的阈值容差内)。将理解的是,可以对任何数量的电压电平进行采样和检验或调整,以及可以利用任何预定的阈值容差(例如,0.25%、0.5%、1%等等)用于检验或校准过程。通常,将逐个情况地设置给定预定

的阈值容差。

[0032] 当控制电路12适当地校准时,其用于进行控制决策的定时和电压电平精确到它们处于已知/预期定时和电压电平的预定的阈值容差内的范围。如果给定应用的预定的阈值容差是1%并且控制电路12将实际的2.5V模拟信号解释为2.8V模拟信号,则控制电路12未被适当地校准,并且基于解释的电压电平的控制操作可能是非预期的、不适当的和/或不安全的。由于这些和其他理由,对适当校准进行检验和/或调整校准使校准变为核电站或其它应用中的持续维护的一部分。通过如上所述利用校准算法或例程,显著地减少了对校准进行检验和/或调整所花费的时间。例如,控制电路12能够仅仅使用从波形发生器14接收的周期波形的一个周期来校准本身或对其自己的校准进行检验,大大地提高校准处理的速度。由于诸如核电站的设施可以包括需要被校准的许多控制电路12,所以提高校准的速度显著地减少维护时间。

[0033] 图4图示出根据本公开的至少一个方面的校准控制电路的方法40。尽管在校准控制电路12的情境中描述方法40,但将理解的是,可以利用方法40来校准任何数量的不同的设备(FPGA、计算机、可编程序逻辑控制器、输入/输出电路等)、电路和/或系统。可以使用校准系统10或其他类似系统来实施方法40。为了简明起见,将在控制电路12的情境中描述方法40的实施方式。

[0034] 对于方法40,例如由波形发生器14来生成42周期波形。将周期波形输入44到输入/输出电路18的模拟输入。由FPGA 22对周期波形的模拟信号进行采样46,并且由A/D转换器20将采样的模拟值转换48为数字信号或数字值。

[0035] 由处理器30利用数字信号或数字值来确定50周期波形的频率。处理器30将确定的频率与周期波形的已知频率相比较52。如果确定的频率处于已知频率的预定的阈值容差内,则认为控制电路12的定时被适当地校准。如果确定的频率未处于已知频率的预定的阈值容差内,则调整控制电路12的定时以使定时得到适当校准。

[0036] 在控制电路12的定时的校准已经被检验或被调整为适当校准之后,由处理器30利用对应于沿着周期波形的各个采样的电压电平的数字信号或数字值以及周期波形的已知频率以将沿着周期波形的每一个采样的电压电平与预期电压电平相比较54(校准算法或例程知道预期电压电平应当何时出现在周期波形中)。如果各个采样的电压电平中的每一个处于预期电压电平的预定的阈值容差内,则认为控制电路12的电压电平被适当地校准。如果各个采样的电压电平中的每一个未处于预期电压电平的预定的阈值容差内,则调整控制电路12的电压电平以使电压电平得到适当校准。能够顺序地或并行地将多个电压电平与预期电压电平相比较。

[0037] 可以周期性地或连续地重复以上描述的方法40,并且可以重复以上描述的方法40任何次数。

[0038] 示例

[0039] 示例1——提供了一种校准系统。校准系统包括:波形发生器,被配置为生成周期波形,以及与波形发生器进行信号通信的控制电路。控制电路包括:模数转换器,被配置为将周期波形转换为数字值,以及与模数转换器进行信号通信的电子设备。电子设备被配置为基于周期波形来检验(1)控制电路的定时的校准和(2)控制电路的电压电平的校准。

[0040] 示例2——根据示例1的校准系统,其中,周期波形包括三角波。

- [0041] 示例3——根据示例1的校准系统,其中,周期波形包括正弦波。
- [0042] 示例4——根据示例1、2或3的校准系统,其中,电子设备包括现场可编程门阵列。
- [0043] 示例5——根据示例1、2、3或4的校准系统,其中,模数转换器形成电子设备的一部分。
- [0044] 示例6——根据示例1、2、3、4或5的校准系统,其中,控制电路还包括连接到模数转换器的输入/输出电路。
- [0045] 示例7——根据示例1、2、3、4、5或6的校准系统,其中,输入/输出电路形成电子设备的一部分。
- [0046] 示例8——根据示例1、2、3、4、5、6或7的校准系统,其中,控制电路还包括与电子设备进行信号通信的处理器。
- [0047] 示例9——根据示例8的校准系统,其中,处理器形成电子设备的一部分。
- [0048] 示例10——根据示例1、2、3、4、5、6、7、8或9的校准系统,其中,校准系统还包括与控制电路进行信号通信的处理器。
- [0049] 示例11——提供了一种电子设备。电子设备包括:模数转换器,被配置为将周期波形转换为数字值,以及与模数转换器进行信号通信的处理电路。处理电路被配置为基于周期波形来检验(1)电子设备的定时的校准和(2)电子设备的电压电平的校准。
- [0050] 示例12——根据示例11的电子设备,其中,处理电路包括现场可编程门阵列。
- [0051] 示例13——根据示例11或12的电子设备,其中,处理电路还包括处理器。
- [0052] 示例14——示例11、12或13的电子设备,还包括与模数转换器进行信号通信的输入/输出电路。
- [0053] 示例15——提供了一种校准方法。校准方法包括:生成周期波形,将生成的周期波形输入到电子设备中,基于输入的周期波形来校准电子设备的定时,以及基于输入的周期波形来校准电子设备中的电压电平。
- [0054] 示例16——根据示例15的校准方法,其中,基于输入的周期波形来校准电子设备的定时包括确定输入的周期波形的频率。
- [0055] 示例17——根据示例16的校准方法,其中,基于输入的周期波形来校准电子设备的定时进一步包括:将输入的周期波形的确定的频率与已知频率相比较。
- [0056] 示例18——根据示例17的校准方法,其中,基于输入的周期波形来校准电子设备的定时进一步包括:确定输入的周期波形的确定的频率是否处于已知频率的阈值容差内。
- [0057] 示例19——根据示例15、16、17或18的校准方法,其中,基于输入的周期波形来校准电子设备中的电压电平包括:将输入的周期波形的采样的电压电平与预期电压电平相比较。
- [0058] 示例20——根据示例19的校准方法,其中,基于输入的周期波形来校准电子设备中的电压电平进一步包括:确定输入的周期波形的每一个采样的电压电平是否处于预期电压电平的阈值容差内。
- [0059] 尽管已经在本文结合某些公开的方面描述了校准系统10和校准方法40的各个方面,但可以实施对那些方面的许多修改和变化。此外,在公开了用于某些部件的材料的情况下,可以使用其它材料。此外,根据各个方面,可以通过多个部件来代替单个部件,并且可以通过单个部件来代替多个部件,以执行给定功能。以上描述和所附权利要求旨在覆盖落入

所公开的方面的范围内的所有这样的修改和变化。

[0060] 尽管本发明已经被描述为具有示例设计,但在本公开的精神和范围内可以进一步修改所描述的发明。因此本申请旨在使用其一般原理来覆盖本发明的任何变化、使用或者适配。例如,尽管在控制电路12的情境中描述本发明,但本发明的一般原理同等地可适用于将模拟信号转换为数字值的任何类型的设备、电路和/或系统。类似地,尽管也在核电站的情境中描述本发明,但本发明的一般原理也同等地可适用于核电站以外的应用。

[0061] 声明通过引用并入本文的任何专利、专利申请、出版物或者其他公开的材料全部或部分仅在并入的材料不与本公开中阐述的现有定义、陈述或者其他公开的材料相冲突的程度上被合并于此。因而,在必要的范围内,在此明确地阐述的本公开取代通过引用并入本文的任何冲突材料。声明通过引用并入本文的但是与在此阐述的现有定义、陈述或者其他公开的材料发生冲突的任何材料或其一部分将仅在并入的材料与现有的公开材料不发生冲突的情况下,方可并入本文。

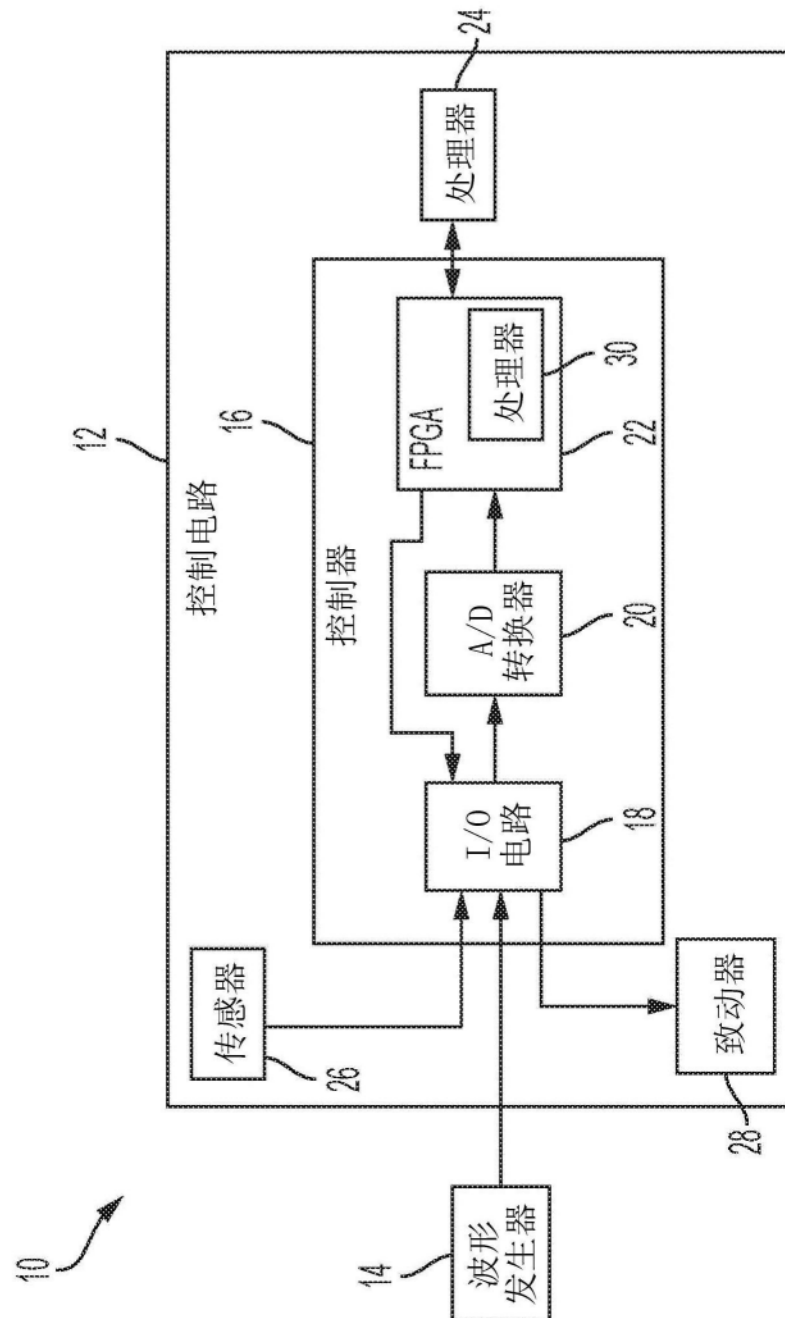


图1

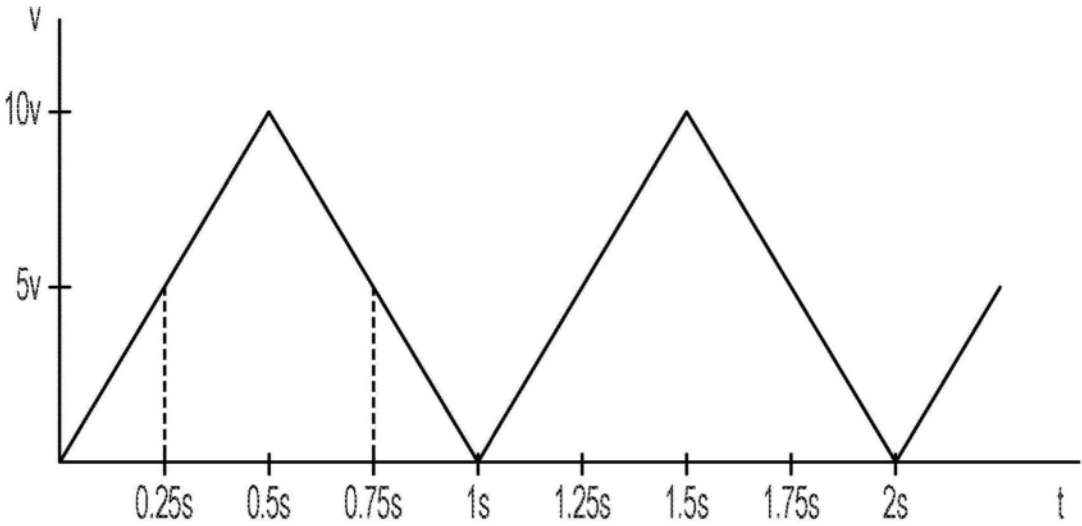


图2

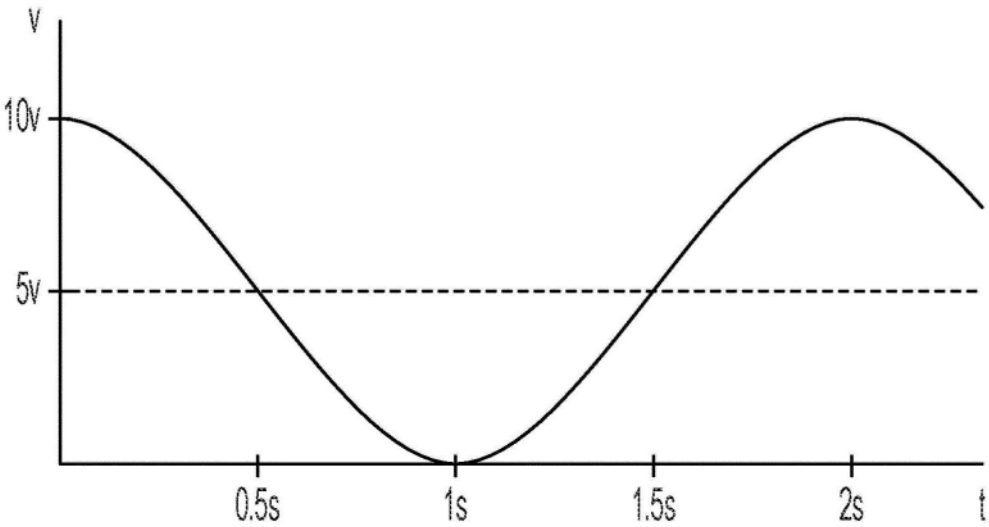


图3

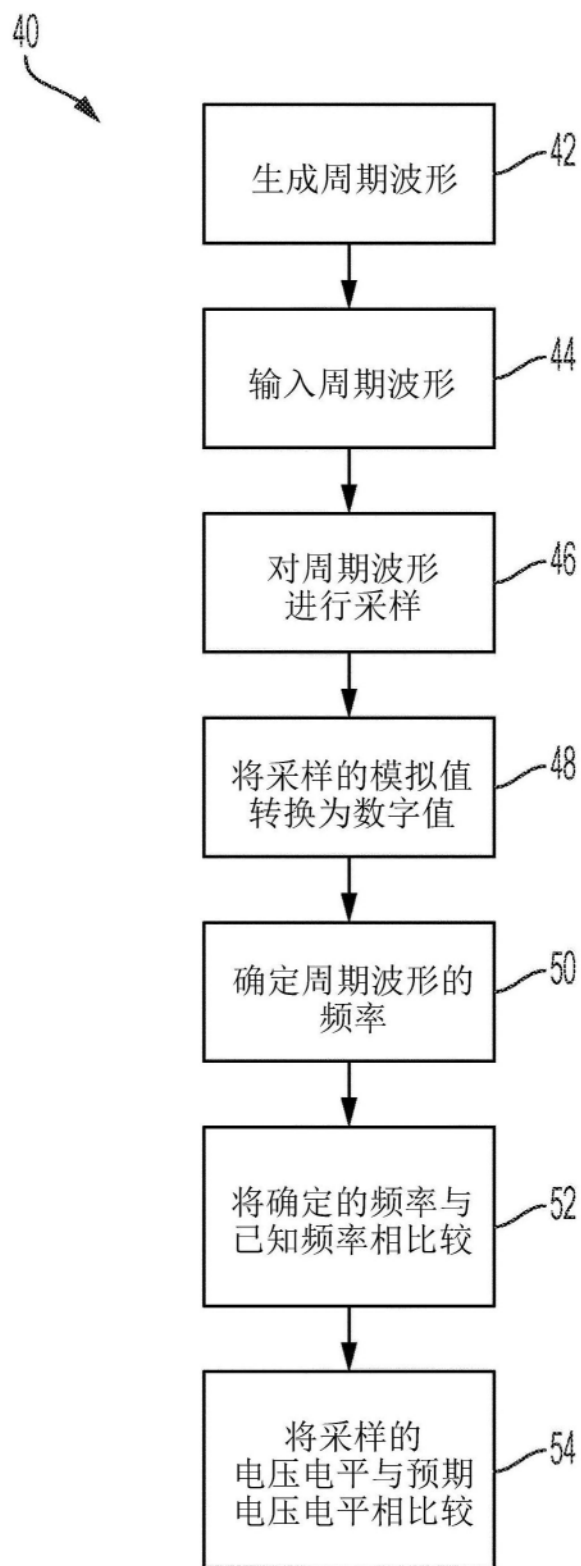


图4