

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年1月16日(16.01.2020)



(10) 国際公開番号

WO 2020/012880 A1

(51) 国際特許分類:
H01S 5/062 (2006.01)

神奈川県厚木市旭町四丁目14番
1号 Kanagawa (JP).

(21) 国際出願番号: PCT/JP2019/023980

(22) 国際出願日: 2019年6月17日(17.06.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2018-130713 2018年7月10日(10.07.2018) JP

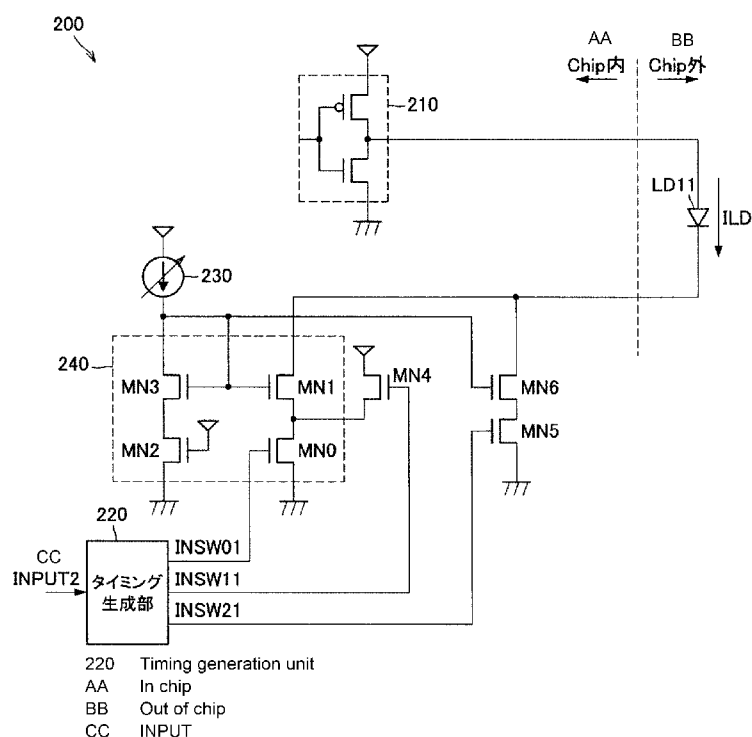
特願 2018-130714 2018年7月10日(10.07.2018) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014

(72) 発明者: 田畑 満志 (TABATA, Mitsushi); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 増田 貴志(MASUDA, Takashi); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 湯脇 武志(YUWAKI, Takeshi); 〒8691102 熊本県菊池郡菊陽町大字原水4000番地1 ソニーセミコンダクタマニュファクチャリング株式会社内 Kumamoto (JP). 北沢 敏行(KITAZAWA, Toshiyuki); 〒2430014 神奈川県厚木市旭町四

(54) Title: LASER DRIVE CIRCUIT AND SENSOR DEVICE

(54) 発明の名称: レーザ駆動回路およびセンサ装置



(57) Abstract: Provided is a laser drive circuit comprising: a first drive current unit (240) that adjusts, by means of a first MOSFET (MN2) and a second MOSFET (MN3) that are connected in series, the inflow of a current to a light-emitting element (LD11) that emits light in accordance with the quantity of the current, the inflow of the current being adjusted at times when the light-emitting element is lit or extinguished; a voltage drop unit (MN4) that reduces a voltage between a gate and a source of the first MOSFET at a time when the light-emitting element is extinguished; and a timing generation

丁目 14 番 1 号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 特許業務法人 酒井国際特許事務所 (SAKAI INTERNATIONAL PATENT OFFICE); 〒1000013 東京都千代田区霞が関 3 丁目 8 番 1 号 虎の門三井ビルディング Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

unit (220) that generates a signal for controlling driving of the first drive current unit and the voltage drop unit.

(57) 要約: 電流量に応じて発光する発光素子 (LD 11) の発光時及び消灯時に前記発光素子への電流の流入を直列に接続された第 1 MOSFET (MN 2) 及び第 2 MOSFET (MN 3) により調整する第 1 の駆動電流部 (240) と、前記発光素子の消灯時に前記第 1 MOSFET のゲートソース間電圧を降下させる電圧降下部 (MN 4) と、前記第 1 の駆動電流部及び前記電圧降下部の駆動を制御するための信号を生成するタイミング生成部 (220) と、を備える、レーザ駆動回路が提供される。

明 細 書

発明の名称： レーザ駆動回路およびセンサ装置

技術分野

[0001] 本開示は、レーザ駆動回路およびセンサ装置に関する。

背景技術

[0002] 発光ダイオードの発光駆動を高速化させるためのレーザ駆動回路に関する技術が、例えば特許文献1に記載されている。特許文献1に記載された技術は、発光ダイオードの発光波形の立ち上がり時間及び立ち下がり時間を高速化することで、発光ダイオードの発光駆動を高速化させることを目的としている。

先行技術文献

特許文献

[0003] 特許文献1：特開2002-101047号公報

発明の概要

発明が解決しようとする課題

[0004] しかし、近年は、レーザ装置のセンシング分野、特に測距センサへの適用が進んでおり、発光ダイオード等の発光素子の発光駆動をより高速化させることが求められている。特にレーザ装置において、発光素子の発光波形の立ち下がり時間については改善の余地が残されている。

[0005] そこで、本開示では、特に発光素子の発光波形の立ち下がり時間をより高速化することで、発光素子の発光駆動を高速化させることが可能な、新規かつ改良されたレーザ駆動回路およびセンサ装置を提案する。

課題を解決するための手段

[0006] 本開示によれば、電流量に応じて発光する発光素子の発光時及び消灯時に前記発光素子への電流の流入を直列に接続された第1MOSFET及び第2MOSFETにより調整する第1の駆動電流部と、前記発光素子の消灯時に前記第1MOSFETのゲートソース間電圧を降下させる電圧降下部と、前

記第 1 の駆動電流部及び前記電圧降下部の駆動を制御するための信号を生成するタイミング生成部と、を備える、レーザ駆動回路が提供される。

[0007] また本開示によれば、電流量に応じて発光する発光素子と、前記発光素子の発光時及び消灯時に前記発光素子への電流の流入を直列に接続された第 1 MOSFET 及び第 2 MOSFET により調整する第 1 の駆動電流部と、前記発光素子の消灯時に前記第 1 MOSFET のゲートソース間電圧を降下させる電圧降下部と、前記第 1 の駆動電流部及び前記電圧降下部の駆動を制御するための信号を生成するタイミング生成部と、を備える、センサ装置が提供される。

発明の効果

[0008] 以上説明したように本開示によれば、特に発光素子の発光波形の立ち下がり時間をより高速化することで、発光素子の発光駆動を高速化させることが可能な、新規かつ改良されたレーザ駆動回路およびセンサ装置を提供することができる。

[0009] なお、上記の効果は必ずしも限定的なものではなく、上記の効果とともに、または上記の効果に代えて、本明細書に示されたいずれかの効果、または本明細書から把握され得る他の効果が奏されてもよい。

図面の簡単な説明

[0010] [図1]本開示の第 1 の実施形態に係るレーザ駆動回路を備えたレーザ装置の構成例を示す説明図である。

[図2]同実施形態に係るレーザ装置の動作を示す説明図である。

[図3]発光ダイオードの電流波形の例をグラフで示す説明図である。

[図4]発光ダイオードの電流波形の例をグラフで示す説明図である。

[図5]発光ダイオードのカソード側の出力の電位の変化例を示す説明図である。

[図6]発光ダイオードの電流の電流波形と、タイミング生成部が生成する信号の波形との例を示す説明図である。

[図7]発光ダイオードのカソード側の出力の電位の変化例を示す説明図である。

。

[図8]発光ダイオードの電流の電流波形の例を示す説明図である。

[図9]同実施形態に係るレーザ装置の変形例を示す説明図である。

[図10]同実施形態に係るレーザ装置の変形例を示す説明図である。

[図11]同実施形態に係るレーザ装置の全体構成例を示す説明図である。

[図12]本開示の第2の実施形態に係るレーザ駆動回路を備えたレーザ装置の構成例を示す説明図である。

[図13]同実施形態に係るレーザ装置の動作を示す説明図である。

[図14]同実施形態に係る発光ダイオードの電流波形の例をグラフで示す説明図である。

[図15]発光ダイオードの電流波形の例をグラフで示す説明図である。

[図16]発光ダイオードの電流波形の例をグラフで示す説明図である。

[図17]同実施形態に係るレーザ装置の変形例を示す説明図である。

[図18]同実施形態に係るレーザ装置の変形例を示す説明図である。

[図19]同実施形態に係るレーザ装置の全体構成例を示す説明図である。

発明を実施するための形態

[0011] 以下に添付図面を参照しながら、本開示の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

[0012] なお、説明は以下の順序で行うものとする。

1. 第1の実施の形態

1. 1. 構成例

1. 2. 変形例

2. 第2の実施の形態

2. 1. 構成例

2. 2. 変形例

3. 第3の実施の形態

4. まとめ

[0013] <1. 第1の実施形態>

[1. 1. 構成例]

まず、本開示の第1の実施の形態に係るレーザ駆動回路及びレーザ駆動回路を備えたレーザ装置について説明する。図1は、本開示の第1の実施形態に係るレーザ駆動回路を備えたレーザ装置の構成例を示す説明図である。以下、図1を用いて本開示の第1の実施形態に係るレーザ駆動回路を備えたレーザ装置の構成例について説明する。

[0014] 図1に示したように、本開示の第1の実施形態に係るレーザ装置100は、発光ダイオードLD1と、発光ダイオードLD1を発光駆動させるためのレーザ駆動回路とを含んで構成される。レーザ駆動回路は、スイッチ部110と、タイミング生成部120と、電流源130と、反転素子140と、N型トランジスタMN0～MN3からなるカレントミラー及びスイッチで構成されるドライバ回路150を、を含んで構成される。レーザ駆動回路は、さらに、P型トランジスタMP0と、N型トランジスタMN4～MN7を含んで構成される。

[0015] 本開示の第1の実施形態に係るレーザ装置100は、例えばToF (Time of Flight) 方式の測距センサとして用いられ得る。ToF方式の測距センサは、レーザ光の飛行時間を用いて対象物との間の距離を測定するセンサである。ToF方式の測距センサには、飛行時間を直接計測することで対象物との間の距離を測定するDirect ToF (D-ToF) 方式や、露光量に置き換えて飛行時間を間接的に計測することで対象物との間の距離を測定するIndirect ToF (I-ToF) 方式がある。

[0016] スイッチ部110は、N型トランジスタとP型トランジスタとが並列に接続された構成を有している。それぞれのトランジスタのゲートに所定の信号が印加されることで、それぞれのトランジスタのオン、オフが切り替わる。スイッチ部110の各トランジスタのオン、オフの切り替わりにより、発光

ダイオードLD1への電流の供給が制御される。

[0017] タイミング生成部120は、N型トランジスタMN3、MN5、MN7及びP型トランジスタMP0に対するオン、オフの切り替えを制御するための信号を生成するブロックである。それぞれの信号は、タイミング生成部120に供給される信号INPUTから生成される。図1に示した例では、N型トランジスタMN3のゲートには信号INSW0が、N型トランジスタMN5のゲートには信号INSW1が、P型トランジスタMP0のゲートには信号INSW2が、N型トランジスタMN7のゲートには信号INSW3が、それぞれ供給される。タイミング生成部120の内部は、例えば遅延素子や各種論理回路で構成されうるが、後述するようなタイミングで状態が遷移する信号を生成出来るものであれば、特定の構成に限定されるものではない。

[0018] 電流源130は、N型トランジスタMN0、MN2、MN4、MN6のゲートに対する電流源であり、電流源130からの電流により、N型トランジスタMN0、MN2、MN4、MN6をオン状態にしている。反転素子140は、タイミング生成部120からの信号INSW2を反転させて、P型トランジスタMP0のゲートに供給する素子である。なお、N型トランジスタMN4、MN6は、カレントミラー接続でなくても良く、N型トランジスタMN4、MN6のゲートに定電圧が与えられても良い。

[0019] ドライバ回路150は、発光ダイオードLD1を発光駆動させるための回路である。ドライバ回路150に示したトランジスタのうち、N型トランジスタMN3のオン、オフが切り替わることにより、発光ダイオードLD1の発光が制御される。N型トランジスタMN3のオン、オフの切り替わりは、上述のようにタイミング生成部120からの信号INSW0によって制御される。

[0020] P型トランジスタMP0は、発光ダイオードLD1のカソード側の出力LDOUTを所定の電位に短絡させるために設けられている。具体的には、タイミング生成部120からの信号INSW2が、反転素子140を介してP型トランジスタMP0のゲートに印加されることで、P型トランジスタMP

0のオン、オフが切り替わる。P型トランジスタMP0がオンとなることで、発光ダイオードLD1のカソード側の出力LDOUTが所定の電位に短絡される。そしてP型トランジスタMP0がオフとなることで、発光ダイオードLD1のカソード側の出力LDOUTが所定の電位から切り離される。

[0021] 直列に接続されているN型トランジスタMN4、MN5は、発光ダイオードLD1の発光波形の立ち上がり時間を短縮させるために設けられるトランジスタである。N型トランジスタMN5を、信号INSW1でオンさせることで、ドライバ回路150だけでなく、N型トランジスタMN4、MN5によって発光ダイオードLD1から電流を引き込むことが出来る。ドライバ回路150だけでなく、N型トランジスタMN4、MN5によって発光ダイオードLD1から電流を引き込むことで、発光ダイオードLD1の発光波形の立ち上がり時間を短縮させることが出来る。

[0022] 一方、直列に接続されているN型トランジスタMN6、MN7は、発光ダイオードLD1の発光波形の立ち下がり時間を短縮させるために設けられるトランジスタである。本実施形態では、発光ダイオードLD1を消灯させる際に、N型トランジスタMN6、MN7によって発光ダイオードLD1に流す電流を一旦増加させている。すなわち、N型トランジスタMN7を、信号INSW3でオンさせることで、ドライバ回路150だけでなく、N型トランジスタMN6、MN7によって発光ダイオードLD1から電流を引き込む。これにより、発光ダイオードLD1に流す電流が一時的に増加する。発光ダイオードLD1を消灯させる際に、発光ダイオードLD1に流す電流を一旦増加させ、その後、P型トランジスタMP0がオンすることにより、発光ダイオードLD1のカソード側の出力LDOUTが所定の電位に短絡されることで、発光ダイオードLD1の発光波形の立ち下がり時間を短縮させることが可能となる。

[0023] ここで、本実施形態における立ち上がり時間と立ち下がり時間の定義を示す。本実施形態では、Low Levelを0A、High Levelを1Aとして、そのレベルでの10%~90%の間の時間をいう。レーザが発

光および消光するには電流閾値が存在する。特にレーザ装置を測距センサとして用いた場合には、その電流閾値を高速に通過させることが測距精度に繋がる。よって、立ち上がり時間と立ち下がり時間をできる限り短くする事が重要となる。

[0024] 図1に示したレーザ装置100は、発光ダイオードLD1がチップの外に設けられ、その他の回路がチップ内に設けられる構成を有する。

[0025] 以上、図1を用いて本開示の第1の実施形態に係るレーザ装置100の構成例を説明した。続いて、本開示の第1の実施形態に係るレーザ装置100の動作を説明する。

[0026] 図2は、本開示の第1の実施形態に係るレーザ装置100の動作を示す説明図である。図2に示したのは、タイミング生成部120に入力される信号INPUTと、タイミング生成部120が信号INPUTに基づき生成する信号INSW0～INSW3とのタイミングチャート、および、発光ダイオードLD1が流す電流ILDのおおよその電流波形である。

[0027] まず時刻t1で、信号INPUTがローからハイとなる。すると、続く時刻t2の時点で、タイミング生成部120が生成する信号INSW0、INSW1がローからハイとなる。信号INSW0、INSW1がローからハイとなることで、N型トランジスタMN3、MN5がオフからオンに切り替わる。N型トランジスタMN3、MN5がオフからオンに切り替わることで発光ダイオードLD1に電流が流れる。ここで、N型トランジスタMN3だけでなく、N型トランジスタMN5も同時にオンにすることで、レーザ装置100は発光ダイオードLD1に流れる電流ILDの立ち上がりを高速化することができる。

[0028] 続く時刻t3の時点で、タイミング生成部120が生成する信号INSW1がハイからローとなる。信号INSW1がハイからローとなることで、N型トランジスタMN5がオンからオフに切り替わる。N型トランジスタMN5がオンからオフに切り替わることで、発光ダイオードLD1に流れる電流ILDの量はやや低下する。

- [0029] 続く時刻 t_4 の時点で、信号 $INPUT$ がハイからローとなる。すると、タイミング生成部 120 が生成する信号 $INSW3$ がローからハイとなる。信号 $INSW3$ がローからハイとなることで、N型トランジスタ $MN7$ がオフからオンに切り替わる。N型トランジスタ $MN7$ がオフからオンに切り替わることで発光ダイオード $LD1$ に流れる電流 ILD の量が増加する。
- [0030] 続く時刻 t_5 の時点で、タイミング生成部 120 が生成する信号 $INSW0$ 、 $INSW3$ がハイからローとなる。また時刻 t_5 の時点で、タイミング生成部 120 が生成する信号 $INSW2$ がローからハイとなる。信号 $INSW0$ 、 $INSW3$ がハイからローとなることで、N型トランジスタ $MN3$ 、 $MN7$ がオンからオフに切り替わる。N型トランジスタ $MN3$ 、 $MN7$ がオンからオフに切り替わる。N型トランジスタ $MN3$ 、 $MN7$ がオンからオフに切り替わるのと同じタイミングで、信号 $INSW2$ がローからハイに切り替わる。この2つの動作により、発光ダイオード $LD1$ に流れる電流 ILD の量が0まで一気に低下する。すなわち、消光の直前のタイミングで（上述の時刻 t_4 の時点で）N型トランジスタ $MN7$ がオフからオンに切り替わり、発光ダイオード $LD1$ に流れる電流 ILD の量が増加することで、レーザ装置 100 は発光ダイオード $LD1$ に流れる電流 ILD の立ち下がりを高速化することができる。
- [0031] また信号 $INSW2$ がローからハイに切り替わることで、P型トランジスタ $MP0$ がオンとなり、発光ダイオード $LD1$ のカソード側の出力 $LDOUT$ が所定の電位に短絡される。
- [0032] 続く時刻 t_6 の時点の、電流 ILD が0になる辺りでタイミング生成部 120 が生成する信号 $INSW2$ がハイからローとなる。信号 $INSW2$ がハイからローに切り替わることで、P型トランジスタ $MP0$ がオフとなる。
- [0033] その後、時刻 $t_7 \sim t_{12}$ において、同様の動作が繰り返される。
- [0034] 本開示の第1の実施形態に係るレーザ装置 100 は、上述の動作を実行することで、発光ダイオード $LD1$ の発光動作時の立ち上がり時間及び立ち下がり時間を高速化させることができる。なお、図2に示した各信号の状態遷

移のタイミングおよびパルス幅は一例であり、図2に示したものに限定されるものではない。

[0035] 本開示の第1の実施形態に係るレーザ装置100の効果について説明する。図3は、ドライバ回路150だけで発光ダイオードLD1から電流を引き込む場合の、発光ダイオードLD1の電流波形の例をグラフで示す説明図である。また図4は、ドライバ回路150だけでなく、N型トランジスタMN4、MN5からも発光ダイオードLD1から電流を引き込む場合の、発光ダイオードLD1の電流波形の例をグラフで示す説明図である。

[0036] 図3と図4とを比較すると、発光ダイオードLD1の電流ILDの電流波形の立ち上がり時間が、図4の方が速くなっている。従って、ドライバ回路150だけでなく、N型トランジスタMN4、MN5においても発光ダイオードLD1から電流を引き込むことで、発光ダイオードLD1の電流ILDの電流波形の立ち上がり時間が早くなっていることがわかる。

[0037] 図5は、発光ダイオードLD1のカソード側の出力LDOUTの電位の変化例を示す説明図である。図5に示したのは、N型トランジスタMN6、MN7及びP型トランジスタMPOを設けた場合の出力LDOUTの電位の変化例である。すなわち、消光の直前のタイミングでN型トランジスタMN6、MN7において発光ダイオードLD1から電流を引き込み、発光ダイオードLD1の消光とほぼ同じタイミングで、P型トランジスタMPOをオンさせることで発光ダイオードLD1のカソード電位を電源に短絡し、その後P型トランジスタMPOをオフしている。このように、消光の直前のタイミングでN型トランジスタMN6、MN7において発光ダイオードLD1から電流を引き込み、P型トランジスタMPOをオンさせると、図5に示したように、出力LDOUTの電位が一時的に低下し、その後上昇する。

[0038] 図6は、発光ダイオードLD1の電流ILDの電流波形と、信号INSW2、INSW3の波形との例を示す説明図である。図6に示したように、信号INSW3をN型トランジスタMN7のゲートに出力することで、発光ダイオードLD1の電流ILDの電流波形が一時的に持ち上がる。その後、P

型トランジスタMPOを信号INSW2でオンさせて、発光ダイオードLD1のカソード電位が電源電圧に短絡されることで、電流ILDは急激に0アンペアまで低下する。

[0039] レーザ装置100は、信号INSW1、INSW2、INSW3の立ち上がりパルスの調整により、発光ダイオードLD1の電流ILDの電流波形の立ち上がり時間と立ち下がり時間を調整しても良い。

[0040] 比較のために、N型トランジスタMN6、MN7を設けない場合の出力LDOUTの電位の変化例、および、発光ダイオードLD1の電流ILDの電流波形の例を説明する。

[0041] 図7は、発光ダイオードLD1のカソード側の出力LDOUTの電位の変化例を示す説明図である。図7に示したのは、N型トランジスタMN6、MN7を設けない場合の出力LDOUTの電位の変化例である。このように、N型トランジスタMN6、MN7を設けない場合では、発光ダイオードLD1の消光のタイミングで、出力LDOUTの電位が低下しないまま、所定の電位へ上昇する。

[0042] 図8は、発光ダイオードLD1の電流ILDの電流波形の例を示す説明図である。図8に示したのは、N型トランジスタMN6、MN7を設けない場合の発光ダイオードLD1の電流ILDの電流波形の例である。このように、N型トランジスタMN6、MN7を設けない場合では、電流ILDは、発光ダイオードLD1の消光のタイミングで、電流波形が一時的に持ち上がることなく、0アンペアまで低下する。

[0043] 図6に示した波形と図8に示した波形とを比較すると、図6に示したように、N型トランジスタMN6、MN7を設け、発光ダイオードLD1の消光のタイミングで電流量を一時的に増加させた方が、立ち下がり時間が短くなる。従って、ドライバ回路150だけでなく、N型トランジスタMN6、MN7においても発光ダイオードLD1から電流を引き込むことで、発光ダイオードLD1の電流ILDの電流波形の立ち下がり時間が早くなっていることがわかる。

[0044] 以上説明したように、本開示の第1の実施形態に係るレーザ装置100は、発光ダイオードLD1の電流ILDの電流波形の立ち上がり時間及び立ち下がり時間を高速化させることができる。

[0045] [1. 2. 変形例] 図1に示したレーザ装置100は、P型トランジスタMPOを設けて、消光のタイミングで発光ダイオードLD1のカソード側の出力LDOUTを所定の電位に短絡させていたが、本開示は係る例に限定されるものではない。

[0046] 図9は、本開示の第1の実施形態に係るレーザ装置100の変形例を示す説明図である。P型トランジスタMPOのゲート端子の耐圧では信号INSW2を受けられない場合には、例えば抵抗R1、R2からなるレベルシフト回路と、N型トランジスタMN8、MN9と、を設けて分圧して、P型トランジスタMPOのゲート端子に印加する電圧を低下させる構成を採用しても良い。

[0047] 図10は、本開示の第1の実施形態に係るレーザ装置100の変形例を示す説明図である。図10に示したのは、図1に示したレーザ装置100におけるP型トランジスタMPOのゲートに、容量素子C1と、抵抗R1と、N型トランジスタMN10と、をさらに設けた構成である。P型トランジスタMPOのゲート端子の耐圧では信号INSW2を受けられない場合には、このように、P型トランジスタMPOのゲートに、容量素子C1と、抵抗R1と、N型トランジスタMN10と、をさらに設けた構成であっても、電流ILDの電流波形の立ち下がり時間を高速化させることができる。

[0048] 図11は、本開示の第1の実施形態に係るレーザ装置100の全体構成例を示す説明図である。図11には、図1に示したレーザ装置100において外部コントローラ160が追加された構成が示されている。また図11には、4つの発光ダイオードLD1、LD2、LD3、LD4が並列に設けられたレーザ装置100が示されている。4つの発光ダイオードLD1、LD2、LD3、LD4は、それぞれスイッチ部110a、110b、110c、110dによって発光が制御される。スイッチ部110a、110b、11

0c、110dのオン、オフは、外部コントローラ160からの制御信号INPUTに基づいて行われる。また外部コントローラ160は、タイミング生成部120に対して制御信号を供給する。タイミング生成部120は、外部コントローラ160からの制御信号INPUTを用いて信号INSW0～INSW3を生成し、出力する。

[0049] 本開示の第1の実施形態に係るレーザ装置100は、図11に示したような構成を有することで、複数の発光ダイオードによる発光動作および消光動作を高速に制御することが可能となる。

[0050] 以上説明したように本開示の第1の実施形態によれば、発光ダイオードの発光の立ち上がり時間及び立ち下がり時間をより短縮させることが可能なレーザ装置100が提供される。本開示の第1の実施形態に係るレーザ装置100は、発光ダイオードの発光の立ち上がり時間及び立ち下がり時間を短縮できることで、特に測距センサに用いた場合に測距制度を向上させることができる。

[0051] 上述した実施例では、発光ダイオードLD1の消光時に、カソード側の出力LDOUTの電位を一旦下げてから上昇させることで、発光の立ち下がり時間の短縮を図っていた。本開示の第1の実施形態に係るレーザ装置100は、発光ダイオードLD1の発光時に、カソード側の出力LDOUTの電位を一旦上げてから下降させることで、発光の立ち上がり時間のさらなる短縮を図るような構成を有していても良い。

[0052] 上述した実施例では、発光ダイオードLD1のカソード側から電流を引き込む構成としていたが、本開示は係る例に限定されるものではない。発光ダイオードLD1のアノード側に電流を入力する構成とした場合であっても、同様に発光ダイオードの発光の立ち上がり時間及び立ち下がり時間をより短縮させる構成を採ることが可能である。

[0053] <2. 第2の実施形態>

[2. 1. 構成例] 続いて、本開示の第2の実施の形態に係るレーザ駆動回路及びレーザ駆動回路を備えたレーザ装置について説明する。図12は

、本開示の第2の実施形態に係るレーザ駆動回路を備えたレーザ装置の構成例を示す説明図である。以下、図12を用いて本開示の第2の実施形態に係るレーザ駆動回路を備えたレーザ装置の構成例について説明する。

[0054] 図12に示したように、本開示の第2の実施形態に係るレーザ装置200は、発光ダイオードLD11と、発光ダイオードLD11を発光駆動させるためのレーザ駆動回路とを含んで構成される。レーザ駆動回路は、スイッチ部210と、タイミング生成部220と、電流源230と、N型トランジスタMN0～MN3からなるカレントミラー及びスイッチで構成されるドライバ回路240と、を含んで構成される。レーザ駆動回路は、さらに、N型トランジスタMN4～MN6を含んで構成される。

[0055] 本開示の第2の実施形態に係るレーザ装置200は、例えばToF方式の測距センサとして用いられる。ToF方式の測距センサは、レーザ光の飛行時間を用いて対象物との間の距離を測定するセンサである。

[0056] スイッチ部210は、N型トランジスタとP型トランジスタとが並列に接続された構成を有している。それぞれのトランジスタのゲートに所定の信号が印加されることで、それぞれのトランジスタのオン、オフが切り替わる。スイッチ部210の各トランジスタのオン、オフの切り替わりにより、発光ダイオードLD11への電流の供給が制御される。

[0057] タイミング生成部220は、N型トランジスタMN0、MN4、MN5に対するオン、オフの切り替えを制御するための信号を生成するブロックである。それぞれの信号は、タイミング生成部220に供給される信号INPUT2から生成される。図12に示した例では、N型トランジスタMN0のゲートには信号INSW01が、N型トランジスタMN4のゲートには信号INSW11が、N型トランジスタMN5のゲートには信号INSW2が、それぞれ供給される。タイミング生成部220の内部は、例えば遅延素子や各種論理回路で構成されうるが、特定の構成に限定されるものではない。

[0058] 電流源230は、N型トランジスタMN1、MN3のゲートに対する電流源であり、電流源230からの電流により、N型トランジスタMN1、MN

3をオン状態にしている。

[0059] ドライバ回路240は、発光ダイオードLD11を発光駆動させるための回路である。ドライバ回路240に示したトランジスタのうち、N型トランジスタMN0のオン、オフが切り替わることにより、発光ダイオードLD11の発光が制御される。N型トランジスタMN0のオン、オフの切り替わりは、上述のようにタイミング生成部220からの信号INSW01によって制御される。

[0060] ここで、発光ダイオードLD11の電流ILDの立ち下がり時間を短縮させるためには、電流ILDを素早く止めることが求められる。また発光ダイオードLD11の発光のために電流ILDが大きくなるため、N型トランジスタMN0のサイズは大きくなる。しかし、N型トランジスタMN0のサイズを大きくすると、寄生容量も増加してしまい、電流ILDの立ち上がり時間及び立ち下がり時間に影響を与えてしまう。

[0061] そこで本開示の第2の実施形態に係るレーザ装置200は、N型トランジスタMN1と並列にN型トランジスタMN4を設けた構成を有する。N型トランジスタMN4は、N型トランジスタMN0の寄生容量を見えにくくするために設けられる。具体的には後述するが、N型トランジスタMN0をオフするタイミングで、N型トランジスタMN4をオンするような信号をタイミング生成部220から出力する。これによりレーザ装置200は、N型トランジスタMN0の寄生容量を見えにくくして、発光ダイオードLD11の電流ILDの立ち下がり時間を短縮させることができる。

[0062] 言い換えれば、ドライバ回路240は、発光ダイオードLD11を消光させる際に、N型トランジスタMN1のゲートソース間電圧を0に低下させるよう動作する構成を有する。すなわちドライバ回路240は、発光ダイオードLD11を消光させる際にN型トランジスタMN4をオンさせて、N型トランジスタMN1のソース電位を持ち上げて、N型トランジスタMN1のゲートソース間電圧を0に低下させるよう動作している。従って、N型トランジスタMN4は、本開示の電圧降下部の一例として機能する。

[0063] ここで、本実施形態における立ち上がり時間と立ち下がり時間の定義を示す。本実施形態では、Low Levelを0A、High Levelを1Aとして、そのレベルでの10%～90%の間の時間をいう。レーザが発光および消光するには電流閾値が存在する。その電流閾値を高速に通過させることが、特にレーザ装置を測距センサとして用いた場合には測距精度に繋がる。よって、立ち上がり時間と立ち下がり時間を早くする事が重要となる。

[0064] 図12に示したレーザ装置200は、発光ダイオードLD11がチップの外に設けられ、その他の回路がチップ内に設けられる構成を有する。

[0065] 以上、図12を用いて本開示の第2の実施形態に係るレーザ装置200の構成例を説明した。続いて、本開示の第2の実施形態に係るレーザ装置200の動作を説明する。

[0066] 図13は、本開示の第2の実施形態に係るレーザ装置200の動作を示す説明図である。図13に示したのは、タイミング生成部220に入力される信号INPUTと、タイミング生成部220が信号INPUTに基づき生成する信号INSW01～INSW21とのタイミングチャート、および、発光ダイオードLD1が流す電流ILDのおおよその電流波形である。

[0067] まず時刻t1で、信号INPUTがローからハイとなる。すると、続く時刻t2の時点で、タイミング生成部220が生成する信号INSW01、INSW21がローからハイとなる。信号INSW01、INSW21がローからハイとなることで、N型トランジスタMN0、MN5がオフからオンに切り替わる。N型トランジスタMN0、MN5がオフからオンに切り替わることで発光ダイオードLD11に電流が流れる。ここで、N型トランジスタMN0だけでなく、N型トランジスタMN5も同時にオンにすることで、レーザ装置200は発光ダイオードLD11に流れる電流ILDの立ち上がりを高速化することができる。

[0068] 続く時刻t3の時点で、タイミング生成部220が生成する信号INSW21がハイからローとなる。信号INSW21がハイからローとなることで

、N型トランジスタMN5がオンからオフに切り替わる。N型トランジスタMN5がオンからオフに切り替わることで、発光ダイオードLD11に流れる電流ILDの量はやや低下する。

[0069] 続く時刻t4の時点で、信号INPUTがハイからローとなる。すると、続く時刻t5の時点で、タイミング生成部220が生成する信号INSW01がハイからローとなる。信号INSW01がハイからローとなることで、N型トランジスタMN0がオンからオフに切り替わる。N型トランジスタMN0がオンからオフに切り替わることで、発光ダイオードLD11に流れる電流ILDの量が0まで一気に低下する。

[0070] また時刻t5の時点で、タイミング生成部220が生成する信号INSW11がローからハイとなる。信号INSW11がローからハイとなることで、N型トランジスタMN4がオフからオンに切り替わる。N型トランジスタMN4をオンすることで、レーザ装置200は、N型トランジスタMN0の寄生容量を見えにくくして、発光ダイオードLD11の電流ILDの立ち下がり時間を短縮させることができる。

[0071] その後、時刻t6の時点でタイミング生成部220が生成する信号INSW11がハイからローとなる。信号INSW11がハイからローとなることで、N型トランジスタMN4がオンからオフに切り替わる。

[0072] その後、時刻t7～t12において、同様の動作が繰り返される。

[0073] 本開示の第2の実施形態に係るレーザ装置200は、上述の動作を実行することで、発光ダイオードLD11の発光動作時の立ち上がり時間及び立ち下がり時間を高速化させることができる。なお、図13に示した各信号の状態遷移のタイミングおよびパルス幅は一例であり、図13に示したものに限定されるものではない。

[0074] 本開示の第2の実施形態に係るレーザ装置200の効果について説明する。図14は、N型トランジスタMN4を設けて発光ダイオードLD1からの電流を遮断する場合の、発光ダイオードLD1の電流波形271の例をグラフで示す説明図である。また図15は、N型トランジスタMN4を設けずに

発光ダイオードLD1からの電流を遮断する場合の、発光ダイオードLD1の電流波形272の例をグラフで示す説明図である。そして図16は、図14に示した電流波形271と図15に示した電流波形272との立ち下がり部分を重ね合わせ、横軸を拡大したグラフを示す説明図である。

[0075] 図16に示したように、N型トランジスタMN4を設けて発光ダイオードLD1からの電流を遮断した電流波形271の方が、電流波形272よりも立ち下がりが早くなっていることが分かる。従って、本開示の第2の実施形態に係るレーザ装置200は、発光ダイオードLD11の発光動作時の立ち上がり時間だけでなく、立ち下がり時間をも高速化させることができる。

[0076] [2. 2. 変形例]

本開示の第2の実施形態に係るレーザ装置200は、N型トランジスタMN4を設けて、N型トランジスタMN0の寄生容量を見えにくくすることで、発光ダイオードLD11の電流ILDの立ち下がり時間を短縮させていたが、本開示は係る例に限定されるものではない。

[0077] 図17は、本開示の第2の実施形態に係るレーザ装置200の変形例を示す説明図である。図17に示したのは、ドライバ回路240'として、カレントミラーを構成するN型トランジスタMN0～MN3と、N型トランジスタMN1のゲートに接続されているN型トランジスタMN7と、スイッチSW1と、が備えられている構成である。N型トランジスタMN7のゲートおよびスイッチSW1には、タイミング生成部220が生成する信号INSW11が送られる。信号INSW11は、図13に示したものと同一タイミングでハイおよびローの状態が遷移する。

[0078] ドライバ回路240'は、発光ダイオードLD11を消光させる際に、発光ダイオードLD11のアノード側の出力LDOUTの電位が立ち上がるタイミングで信号INSW11がローからハイとなることで、N型トランジスタMN7がオンとなり、スイッチSW1をオープンにしている。そしてドライバ回路240'は、スイッチSW1をオープンにすることで、N型トランジスタMN1のゲートと電流源230との接続を遮断し、N型トランジスタ

MN 1 をオフさせるよう動作する。言い換えれば、ドライバ回路 240' は、発光ダイオード LD 11 を消光させる際に、N 型トランジスタ MN 1 のゲートソース間電圧を 0 に近付けるよう動作する構成を有する。従って、N 型トランジスタ MN 7 及びスイッチ SW 1 は、本開示の電圧降下部の一例として機能する。

[0079] 具体的には、図 13 に示したタイミングチャートと同様に、タイミング生成部 220 で生成される信号 ISNW 11 が、N 型トランジスタ MN 7、及びスイッチ SW 1 に入力される。図 17 に示したレーザ装置 200 は、このように動作することで、発光ダイオード LD 11 の発光の停止を速めることが出来る。

[0080] 本開示の第 2 の実施形態に係るレーザ装置 200 は、図 17 に示した回路と、図 12 で示した N 型トランジスタ MN 4 とを組み合わせてもよい。図 18 は、本開示の第 2 の実施形態に係るレーザ装置 200 の変形例を示す説明図である。図 18 に示したのは、図 17 に示した回路と、図 12 で示した N 型トランジスタ MN 4 とを組み合わせた、レーザ装置 200 の構成例である。

[0081] 図 18 に示したレーザ装置 200 は、タイミング生成部 220 で生成される信号 ISNW 11 が、N 型トランジスタ MN 4、MN 7、及びスイッチ SW 1 に入力される。すなわち、N 型トランジスタ MN 4、MN 7、及びスイッチ SW 1 は、同一のタイミングでオン、オフが切り替わる。具体的には、図 13 に示したタイミングチャートと同様に、タイミング生成部 220 で生成される信号 ISNW 11 が、N 型トランジスタ MN 4、MN 7、及びスイッチ SW 1 に入力される。図 18 に示したレーザ装置 200 は、このように動作することで、発光ダイオード LD 11 の発光の停止を速めることが出来る。

[0082] 図 19 は、本開示の第 2 の実施形態に係るレーザ装置 200 の全体構成例を示す説明図である。図 19 には、図 12 に示したレーザ装置 200 において外部コントローラ 260 が追加された構成が示されている。また図 19 に

は、4つの発光ダイオードLD11、LD12、LD13、LD14が並列に設けられたレーザ装置100が示されている。4つの発光ダイオードLD11、LD12、LD13、LD14は、それぞれスイッチ部210a、210b、210c、210dによって発光が制御される。スイッチ部210a、210b、210c、210dのオン、オフは、外部コントローラ260からの制御信号INPUT2に基づいて行われる。また外部コントローラ260は、タイミング生成部220に対して制御信号INPUT2を供給する。タイミング生成部220は、外部コントローラ260からの制御信号を用いて信号INSW01～INSW21を生成し、出力する。

[0083] 本開示の第2の実施形態に係るレーザ装置200は、図19に示したような構成を有することで、複数の発光ダイオードによる発光動作および消光動作を高速に制御することが可能となる。

[0084] 以上説明したように本開示の第2の実施形態によれば、発光ダイオードの発光の立ち上がり時間及び立ち下がり時間をより短縮させることが可能なレーザ装置200が提供される。本開示の第2の実施形態に係るレーザ装置200は、発光ダイオードの発光の立ち上がり時間及び立ち下がり時間を短縮できることで、特に測距センサに用いた場合に測距制度を向上させることができる。

[0085] 上述した実施例では、発光ダイオードLD11の消光時に、カソード側の出力LDOUTの電位を一旦下げてから上昇させることで、発光の立ち下がり時間の短縮を図っていた。本開示の第2の実施形態に係るレーザ装置200は、発光ダイオードLD11の発光時に、カソード側の出力LDOUTの電位を一旦上げてから下降させることで、発光の立ち上がり時間のさらなる短縮を図るような構成を有していても良い。

[0086] 上述した実施例では、発光ダイオードLD11のカソード側から電流を引き込む構成としていたが、本開示は係る例に限定されるものではない。発光ダイオードLD11のアノード側に電流を入力する構成とした場合であっても、同様に発光ダイオードの発光の立ち上がり時間及び立ち下がり時間をよ

り短縮させる構成を採ることが可能である。

[0087] <3. 第3の実施形態>

上述した本開示の第1の実施形態では、発光ダイオードの消光時に、カソード側の出力の電位を一旦下げてから上昇させることで、発光ダイオードの電流波形の立ち下がり時間の短縮を図っていた。そして本開示の第2の実施形態では、発光ダイオードの消光時に、ドライバ回路のトランジスタのゲートソース間電圧を素早く0に近付けるよう動作することで、発光ダイオードの電流波形の立ち下がり時間の短縮を図っていた。従って、上述した第1の実施形態の構成と、第2の実施形態の構成の両方を有するレーザ装置が提供されても良い。

[0088] すなわち、図12に示したレーザ装置200において、発光ダイオードLD11のカソード側に、図1に示したN型トランジスタMN6、7と、P型トランジスタMP0とを設けても良い。そして、N型トランジスタMN7及びP型トランジスタMP0のオン、オフを制御するために、タイミング生成部220から信号をそれぞれのトランジスタのゲートに信号を供給する構成が採用されても良い。

[0089] <4. まとめ>

以上説明したように、本開示の第1の実施形態では、発光ダイオードの消光時に、カソード側の出力の電位を一旦下げてから上昇させることで、発光ダイオードの電流波形の立ち下がり時間を短縮させることが可能なレーザ装置100が提供される。また、本開示の第2の実施形態では、発光ダイオードの消光時に、ドライバ回路のトランジスタのゲートソース間電圧を素早く0に低下させるよう動作することで、発光ダイオードの電流波形の立ち下がり時間を短縮させることが可能なレーザ装置200が提供される。

[0090] 上述した各実施形態に係るレーザ装置は、発光ダイオードの消光時に、発光ダイオードの電流波形の立ち下がり時間を短縮させることで、特に測距センサとして用いた場合に測距精度を向上させることが可能となる。

[0091] 以上、添付図面を参照しながら本開示の好適な実施形態について詳細に説

明したが、本開示の技術的範囲はかかる例に限定されない。本開示の技術分野における通常の知識を有する者であれば、請求の範囲に記載された技術的思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、これらについても、当然に本開示の技術的範囲に属するものと了解される。

[0092] また、本明細書に記載された効果は、あくまで説明的または例示的なものであって限定的ではない。つまり、本開示に係る技術は、上記の効果とともに、または上記の効果に代えて、本明細書の記載から当業者には明らかな他の効果を奏しうる。

[0093] なお、以下のような構成も本開示の技術的範囲に属する。

(1)

電流量に応じて発光する発光素子の発光時及び消灯時に前記発光素子への電流の流入を直列に接続された第1 MOSFET及び第2 MOSFETにより調整する第1の駆動電流部と、

前記発光素子の消灯時に前記第1 MOSFETのゲートソース間電圧を降下させる電圧降下部と、

前記第1の駆動電流部及び前記電圧降下部の駆動を制御するための信号を生成するタイミング生成部と、
を備える、レーザ駆動回路。

(2)

前記電圧降下部は、前記第1 MOSFETのソースと所定の電位との間に設けられる第3 MOSFETを備え、

前記タイミング生成部は、前記発光素子の消灯時に前記第3 MOSFETをオンさせる信号を出力する、前記(1)に記載のレーザ駆動回路。

(3)

前記電圧降下部は、

前記第1 MOSFETのゲートとグランド電位との間に設けられる第4 MOSFETと、

前記第1 MOSFETのゲートと所定の電位との間に設けられるスイッチと、

を備え、

前記タイミング生成部は、前記発光素子の消灯時に前記第4 MOSFETをオンさせ、前記スイッチをオフさせる信号を出力する、前記(1)または(2)に記載のレーザ駆動回路。

(4)

前記第1の駆動電流部と並列に設けられ、前記発光素子の発光時に前記発光素子への電流の流入を制御する第2の駆動電流部をさらに備える、前記(1)～(3)のいずれかに記載のレーザ駆動回路。

(5)

前記第1の駆動電流部及び前記電圧降下部は、前記発光素子のカソード側に設けられる、前記(1)～(4)のいずれかに記載のレーザ駆動回路。

(6)

電流量に応じて発光する発光素子と、

前記発光素子の発光時及び消灯時に前記発光素子への電流の流入を第1 MOSFETにより制御する第1の駆動電流部と、

前記発光素子の消灯時に前記第1 MOSFETのゲートソース間電圧を低下させる電圧降下部と、

前記第1の駆動電流部及び前記電圧降下部の駆動を制御するための信号を生成するタイミング生成部と、

を備える、センサ装置。

符号の説明

[0094]	100、200	レーザ装置
	110、210	スイッチ部
	130、230	電流源
	140	反転素子
	150、240	ドライバ回路

LD 1、LD 1 1 発光ダイオード

請求の範囲

- [請求項1] 電流量に応じて発光する発光素子の発光時及び消灯時に前記発光素子への電流の流入を直列に接続された第1 MOSFET及び第2 MOSFETにより調整する第1の駆動電流部と、
前記発光素子の消灯時に前記第1 MOSFETのゲートソース間電圧を降下させる電圧降下部と、
前記第1の駆動電流部及び前記電圧降下部の駆動を制御するための信号を生成するタイミング生成部と、
を備える、レーザ駆動回路。
- [請求項2] 前記電圧降下部は、前記第1 MOSFETのソースと所定の電位との間に設けられる第3 MOSFETを備え、
前記タイミング生成部は、前記発光素子の消灯時に前記第3 MOSFETをオンさせる信号を出力する、請求項1に記載のレーザ駆動回路。
- [請求項3] 前記電圧降下部は、
前記第1 MOSFETのゲートとグランド電位との間に設けられる第4 MOSFETと、
前記第1 MOSFETのゲートと所定の電位との間に設けられるスイッチと、
を備え、
前記タイミング生成部は、前記発光素子の消灯時に前記第4 MOSFETをオンさせ、前記スイッチをオフさせる信号を出力する、請求項1に記載のレーザ駆動回路。
- [請求項4] 前記第1の駆動電流部と並列に設けられ、前記発光素子の発光時に前記発光素子への電流の流入を制御する第2の駆動電流部をさらに備える、請求項1に記載のレーザ駆動回路。
- [請求項5] 前記第1の駆動電流部及び前記電圧降下部は、前記発光素子のカソード側に設けられる、請求項1に記載のレーザ駆動回路。

[請求項6]

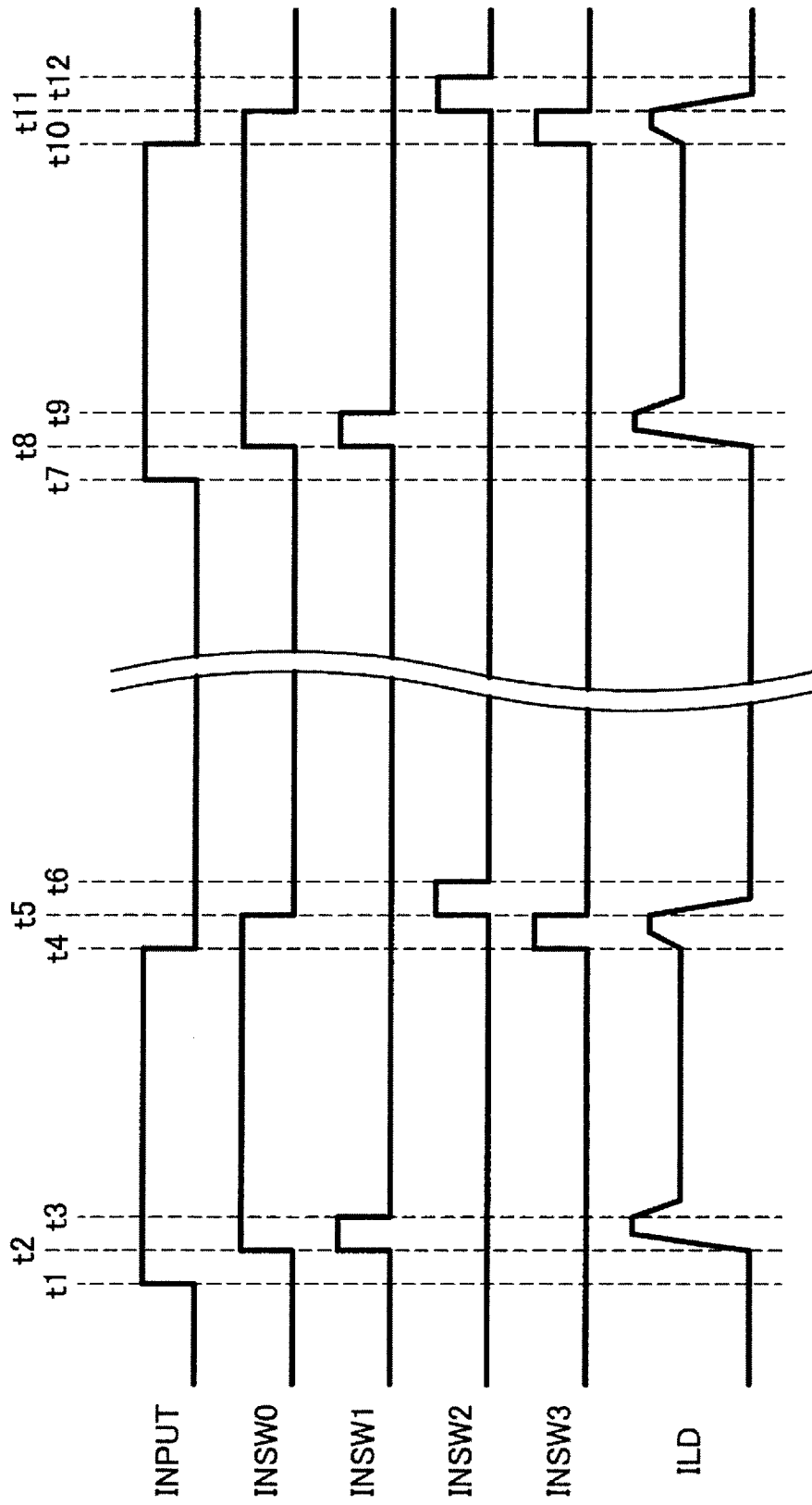
電流量に応じて発光する発光素子と、

前記発光素子の発光時及び消灯時に前記発光素子への電流の流入を直列に接続された第1 MOSFET及び第2 MOSFETにより調整する第1の駆動電流部と、

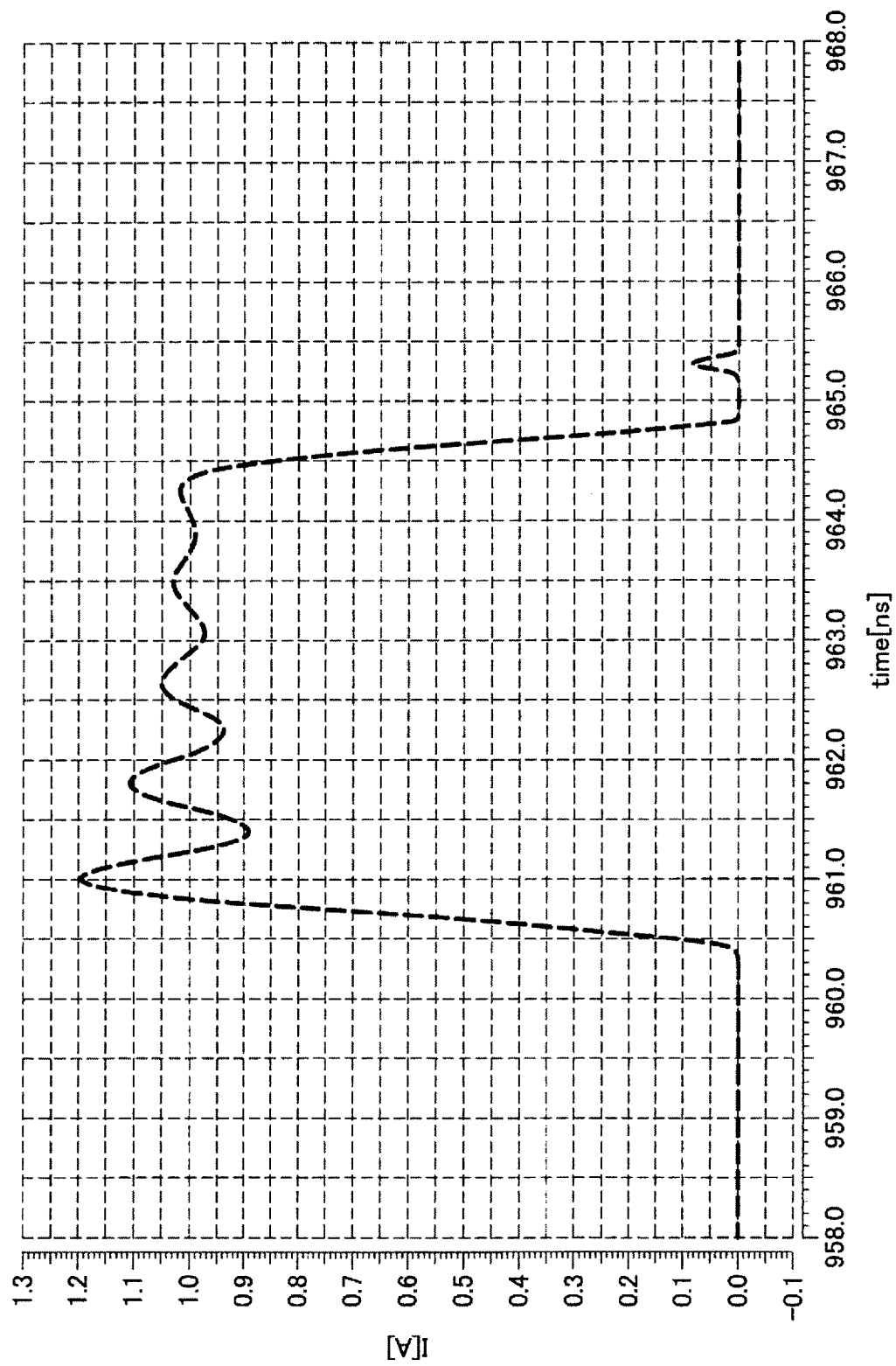
前記発光素子の消灯時に前記第1 MOSFETのゲートソース間電圧を降下させる電圧降下部と、

前記第1の駆動電流部及び前記電圧降下部の駆動を制御するための信号を生成するタイミング生成部と、
を備える、センサ装置。

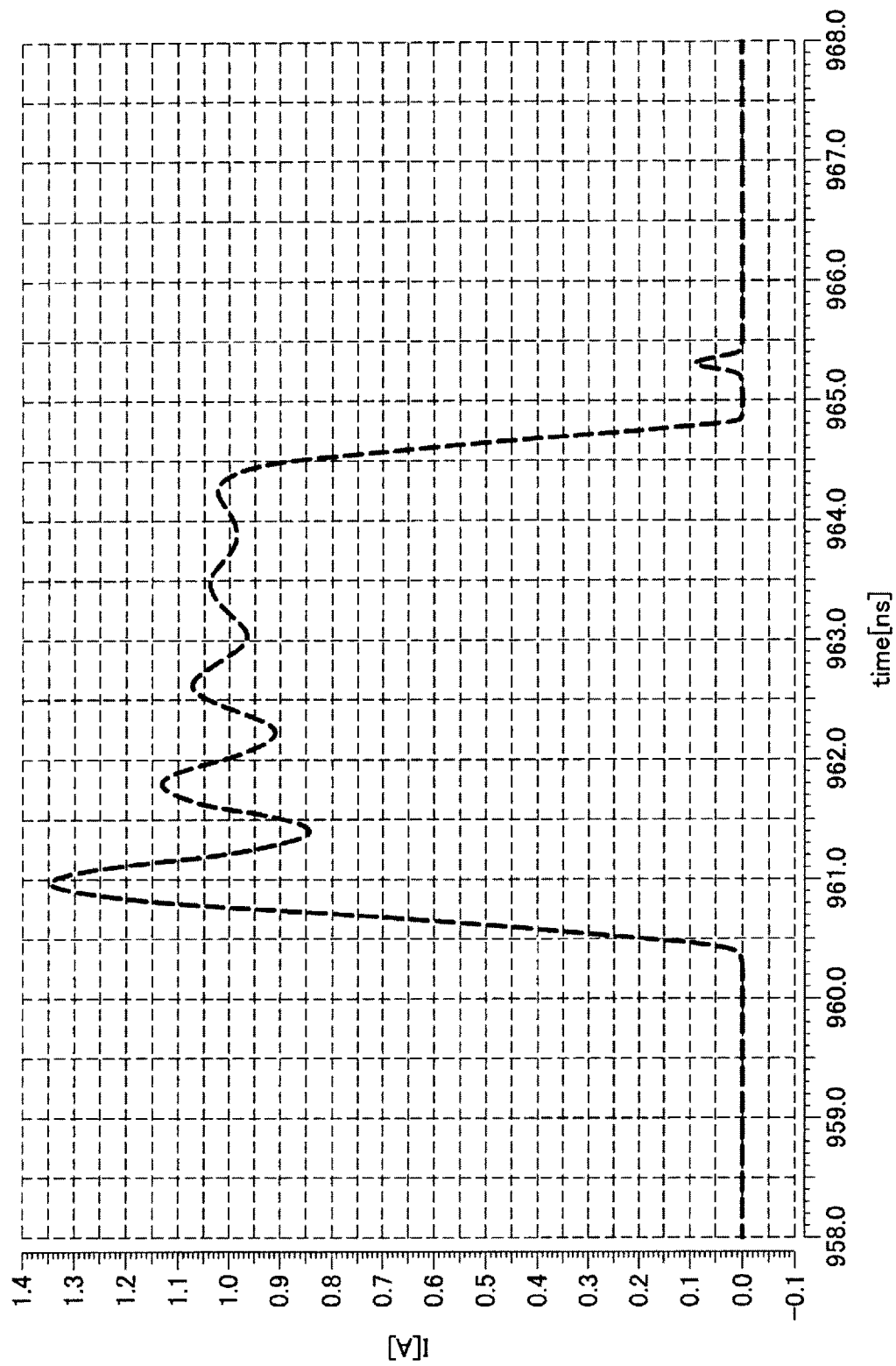
[図2]



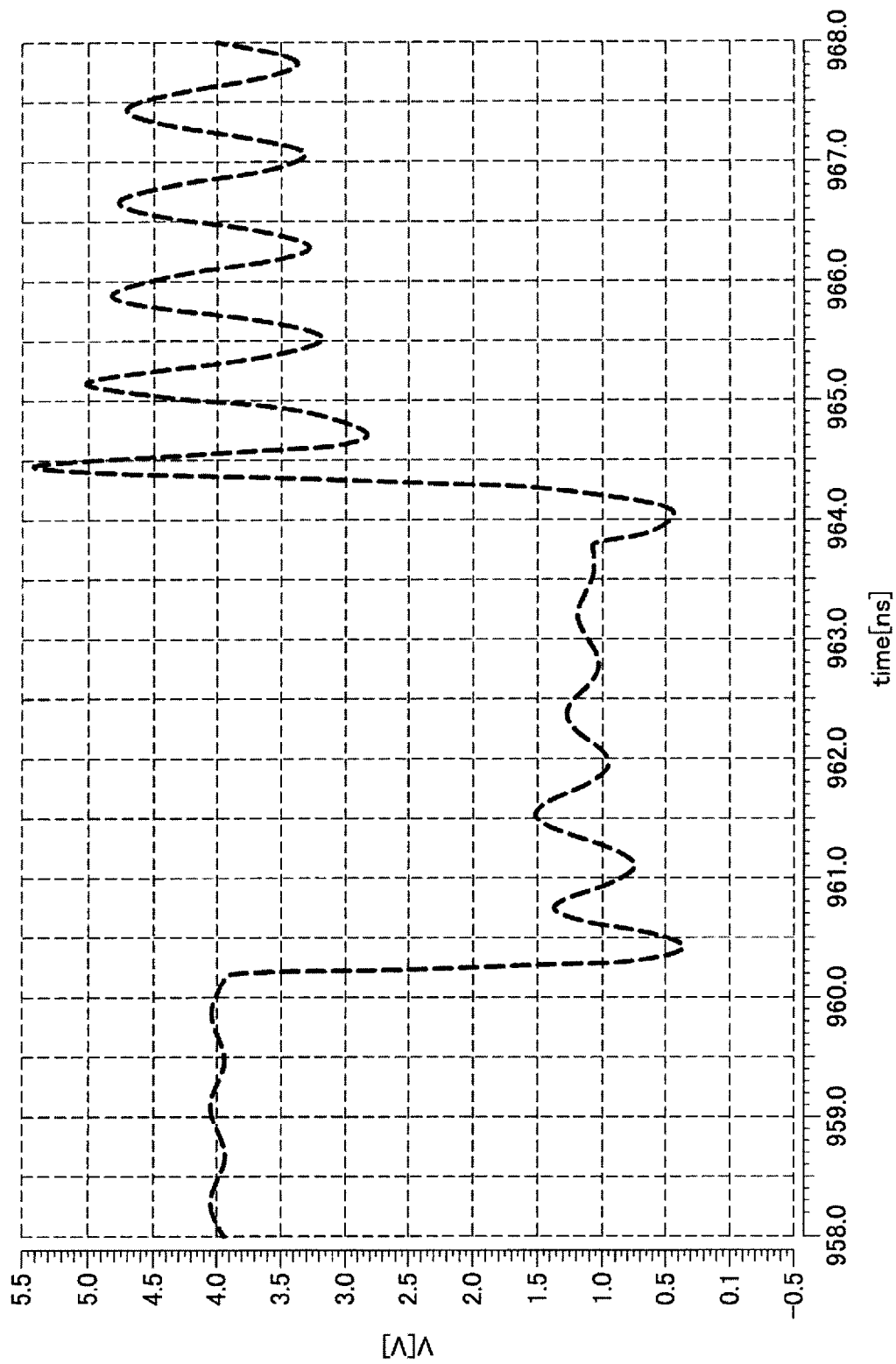
[図3]



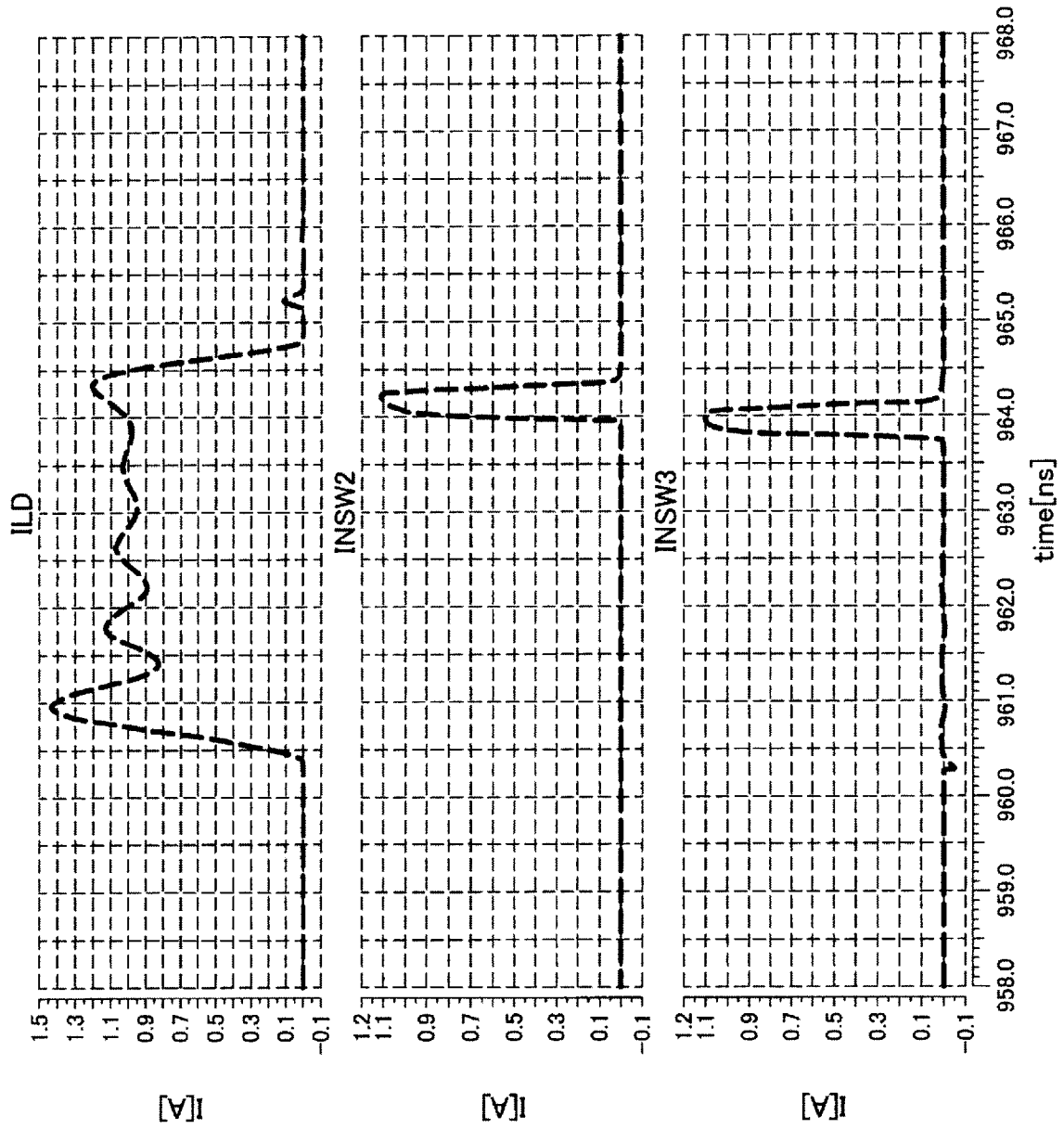
[図4]



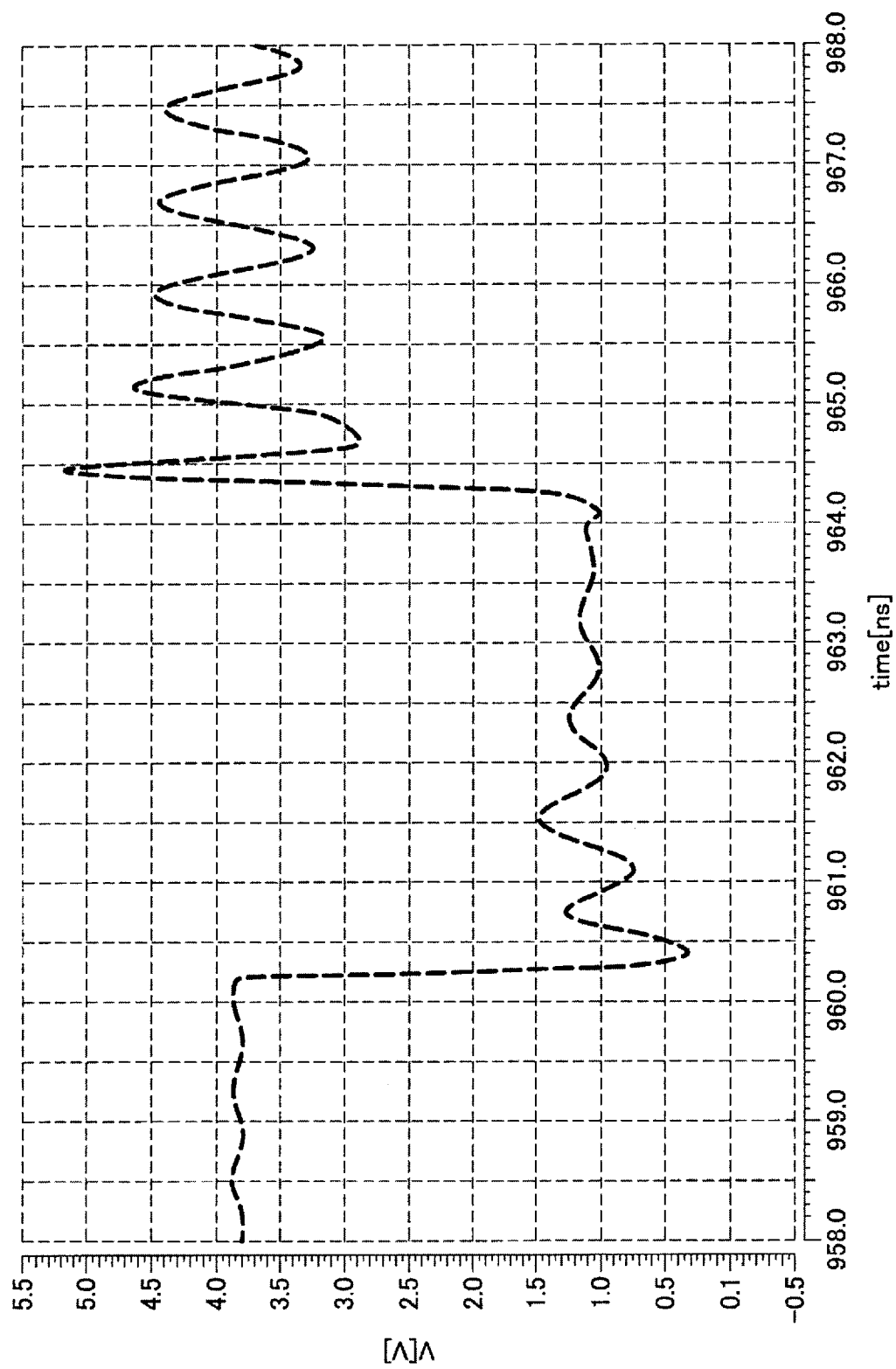
[図5]



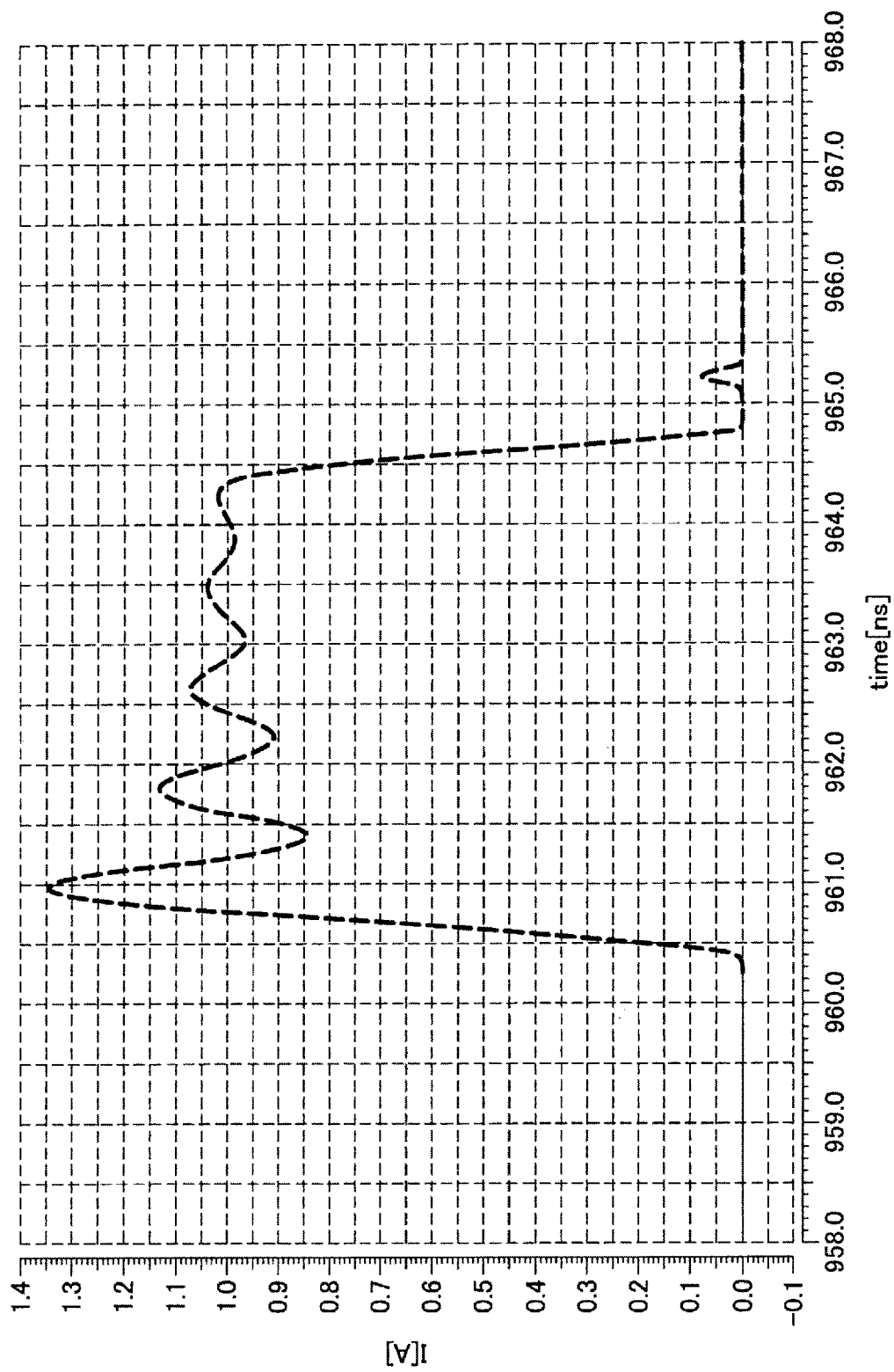
[図6]



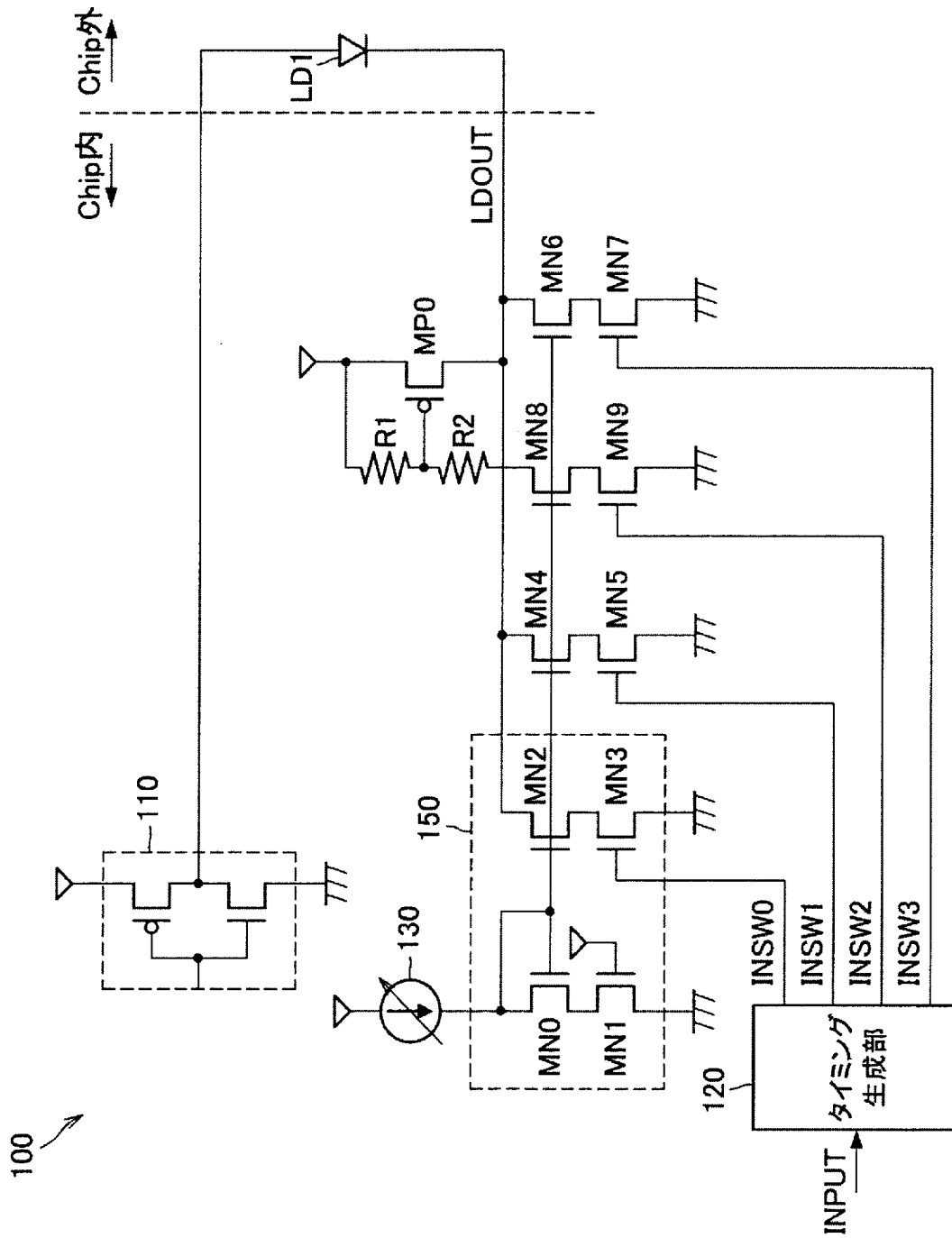
[図7]



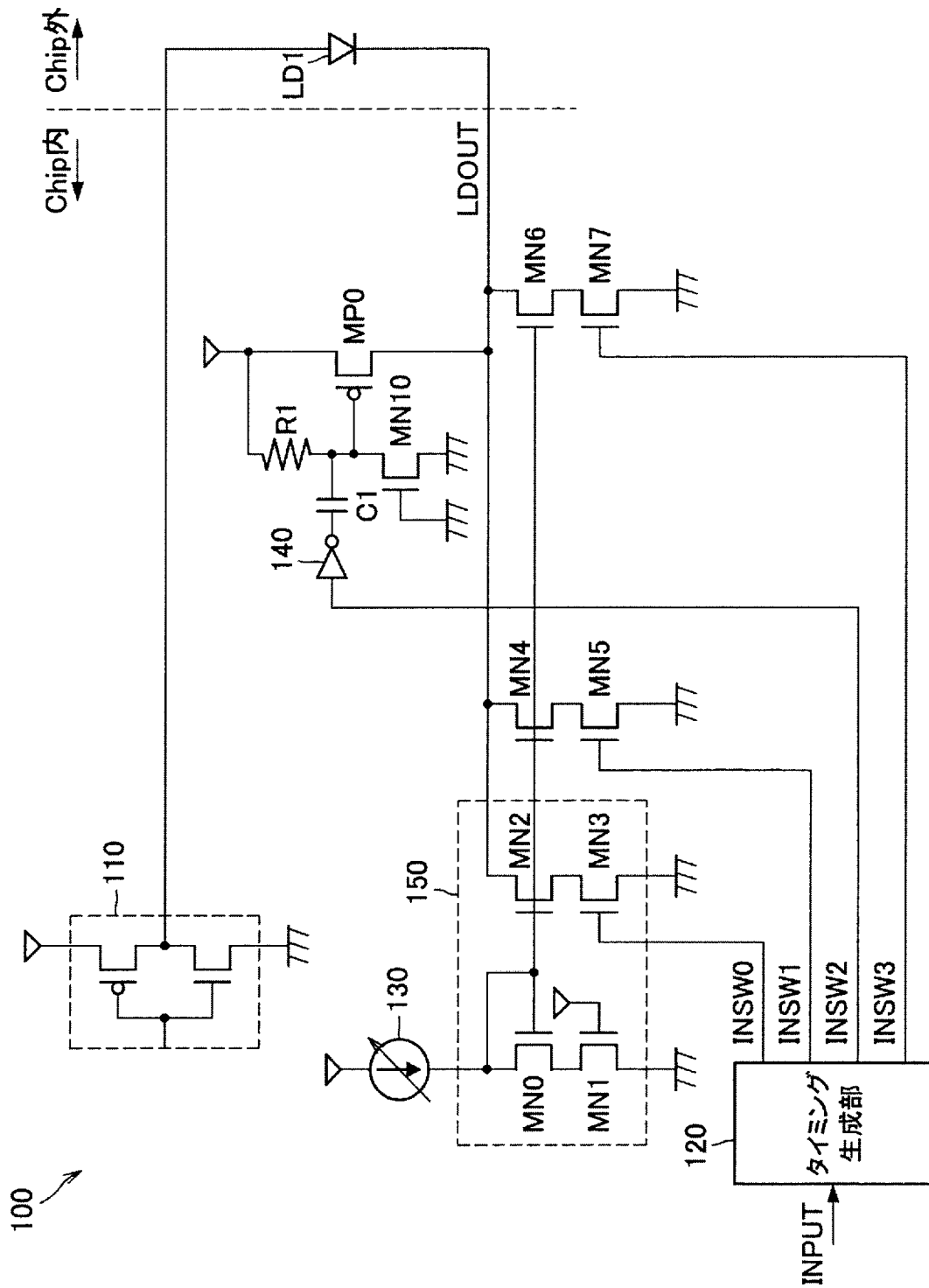
[図8]



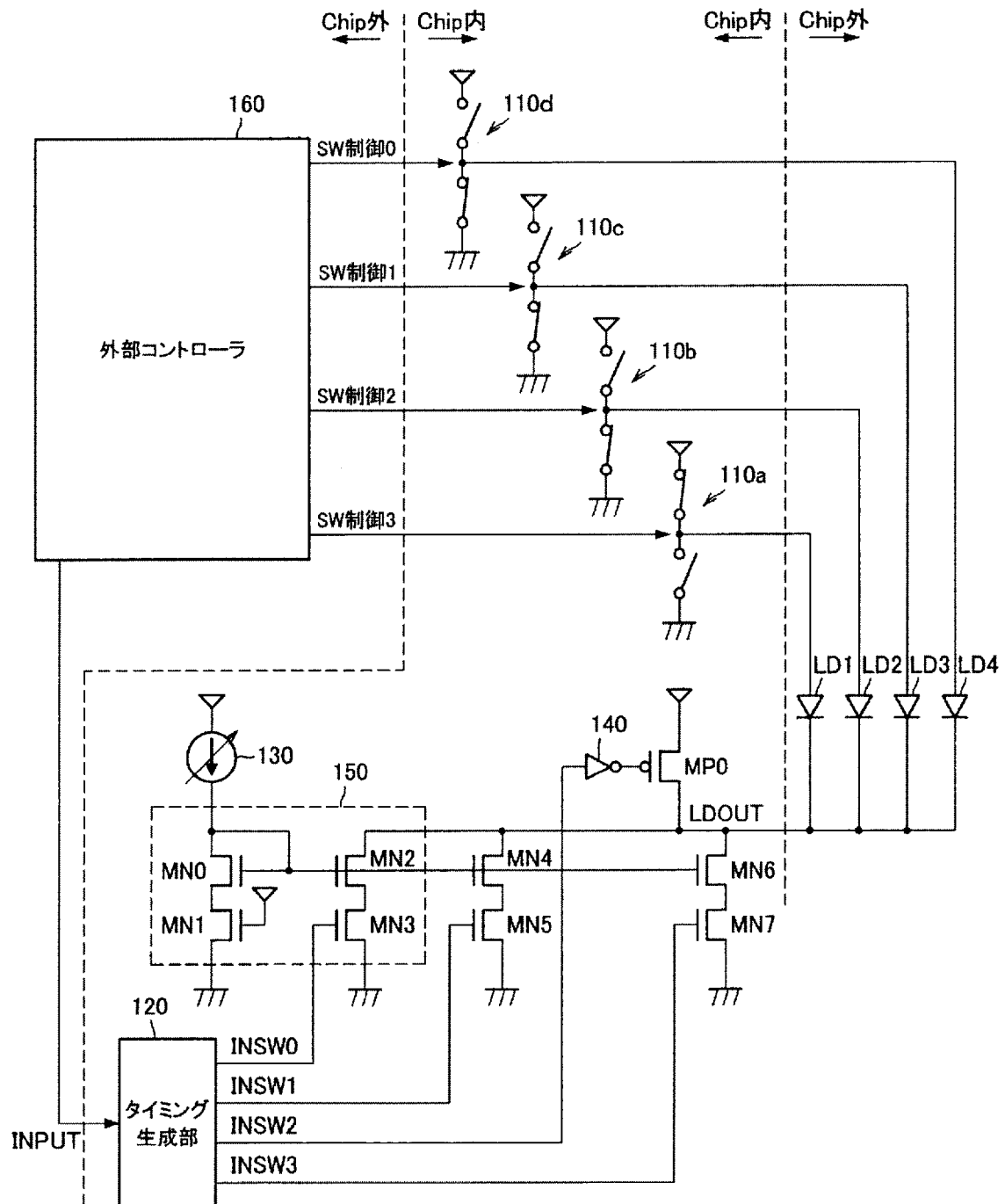
[図9]



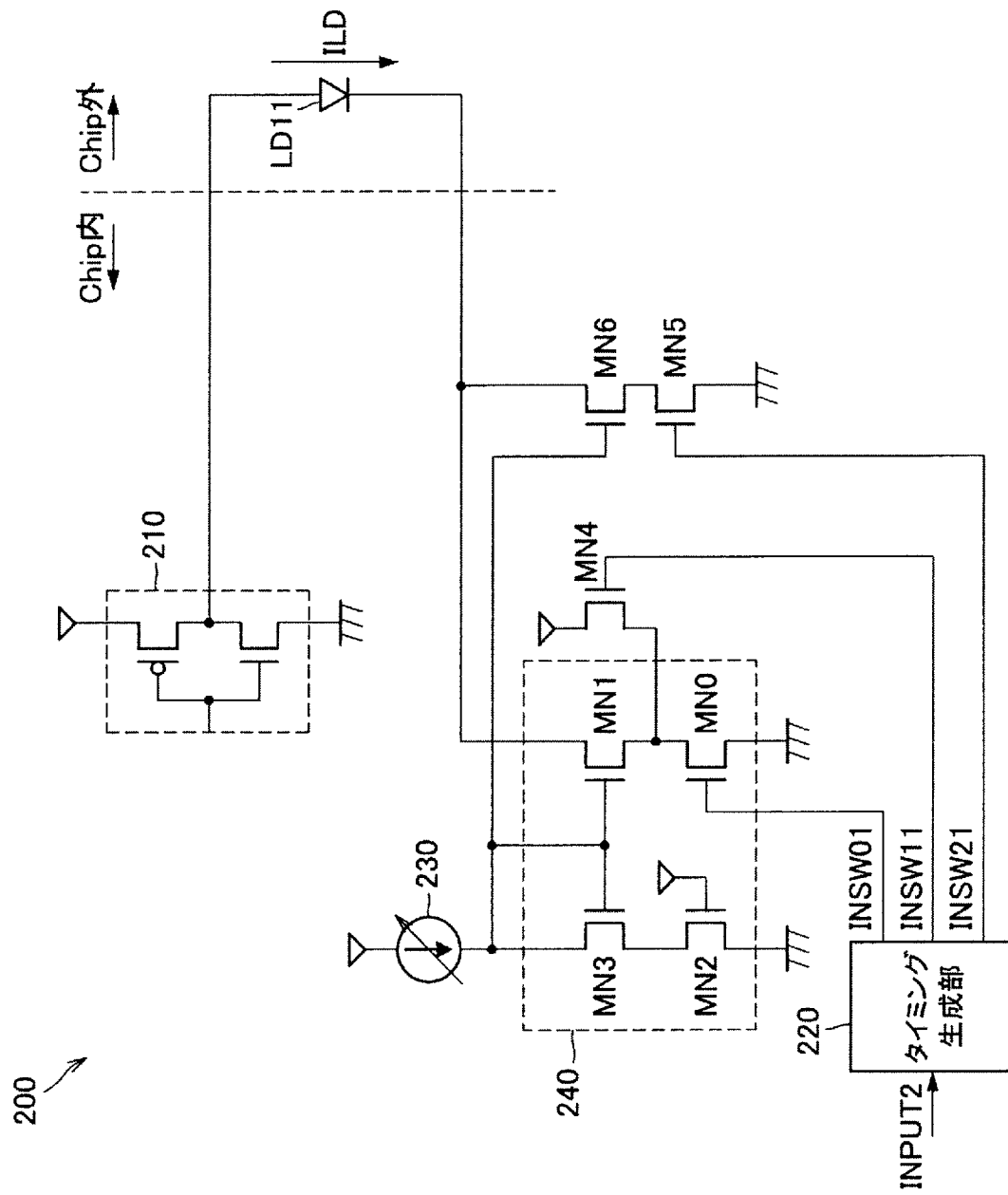
[図10]



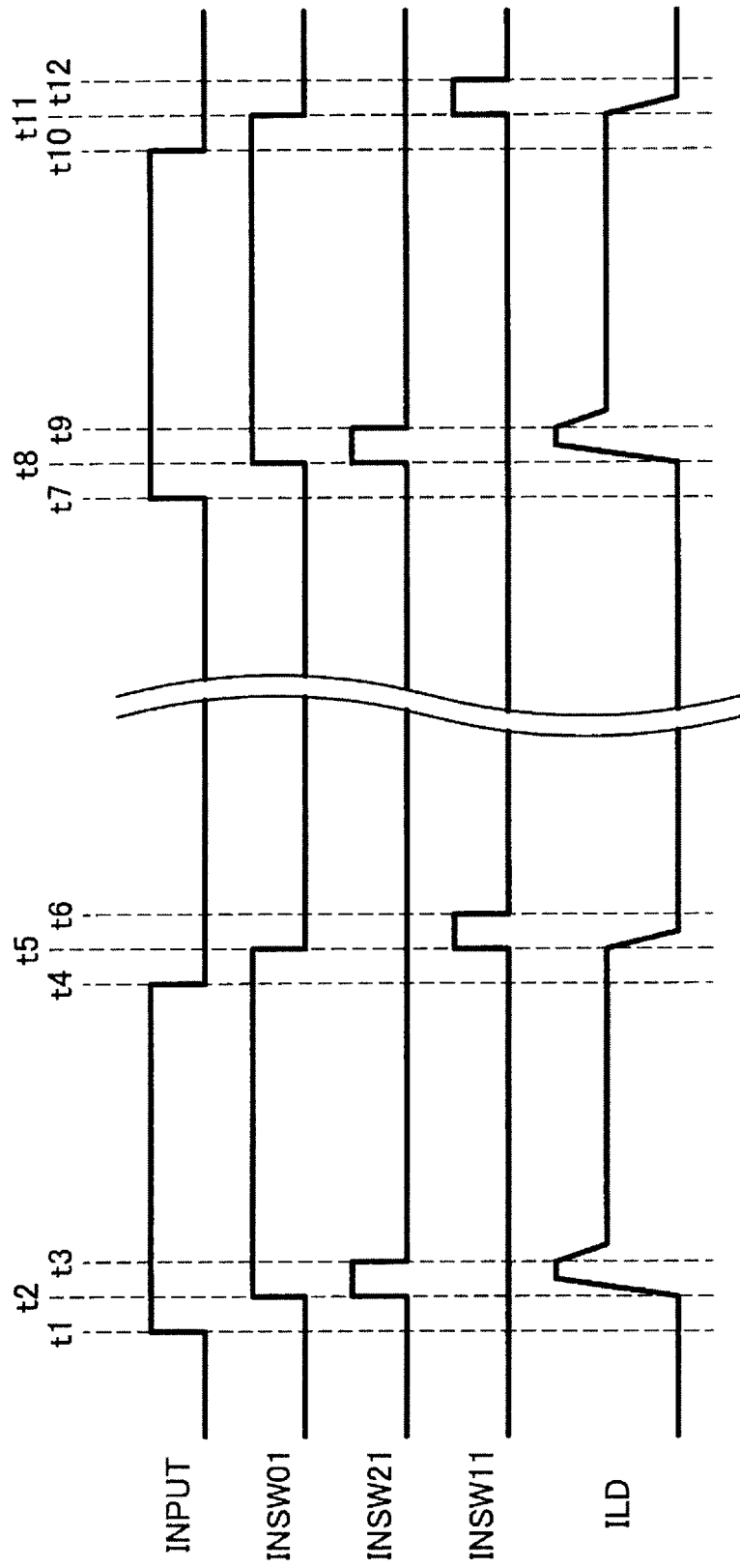
[図11]



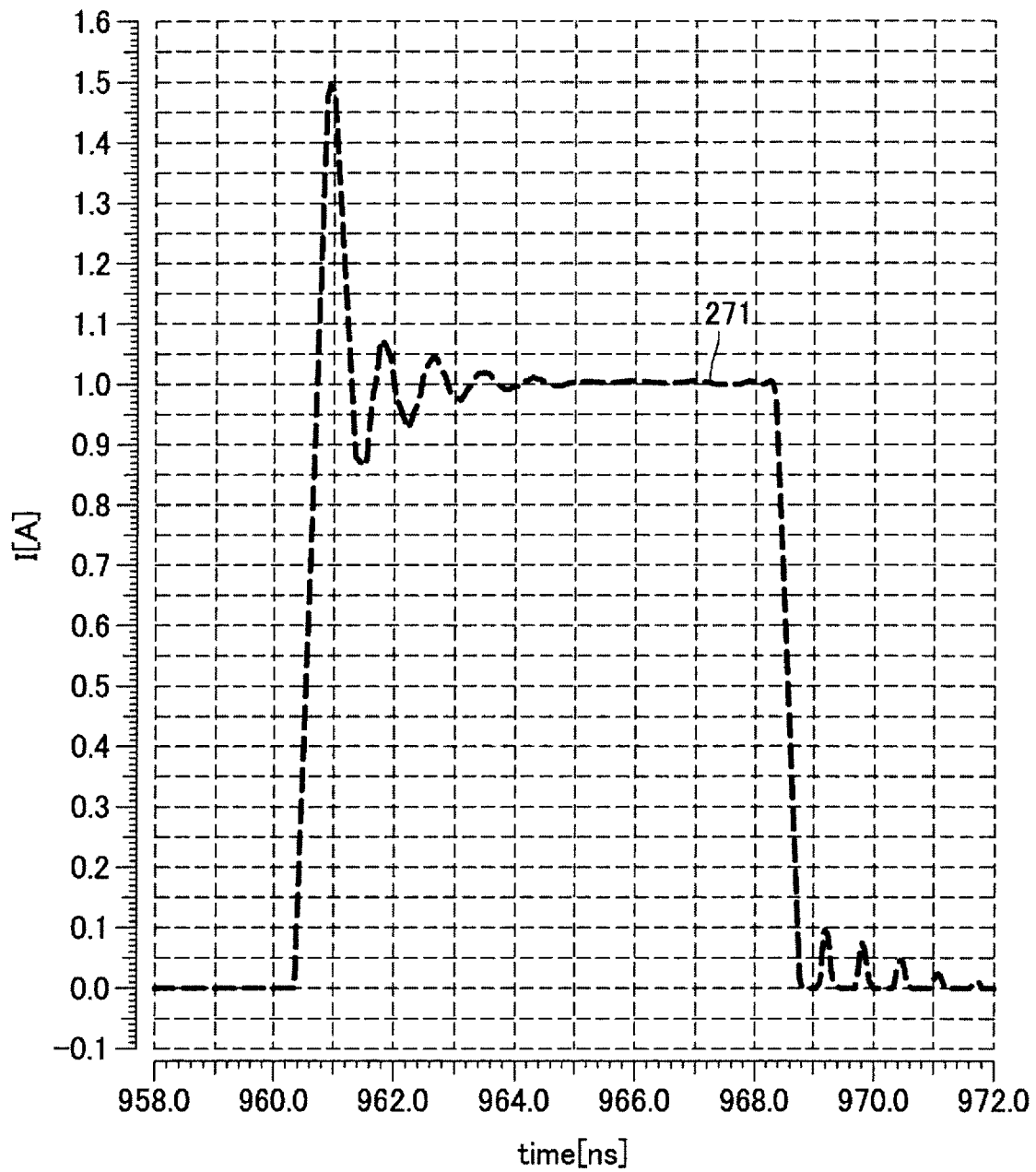
[図12]



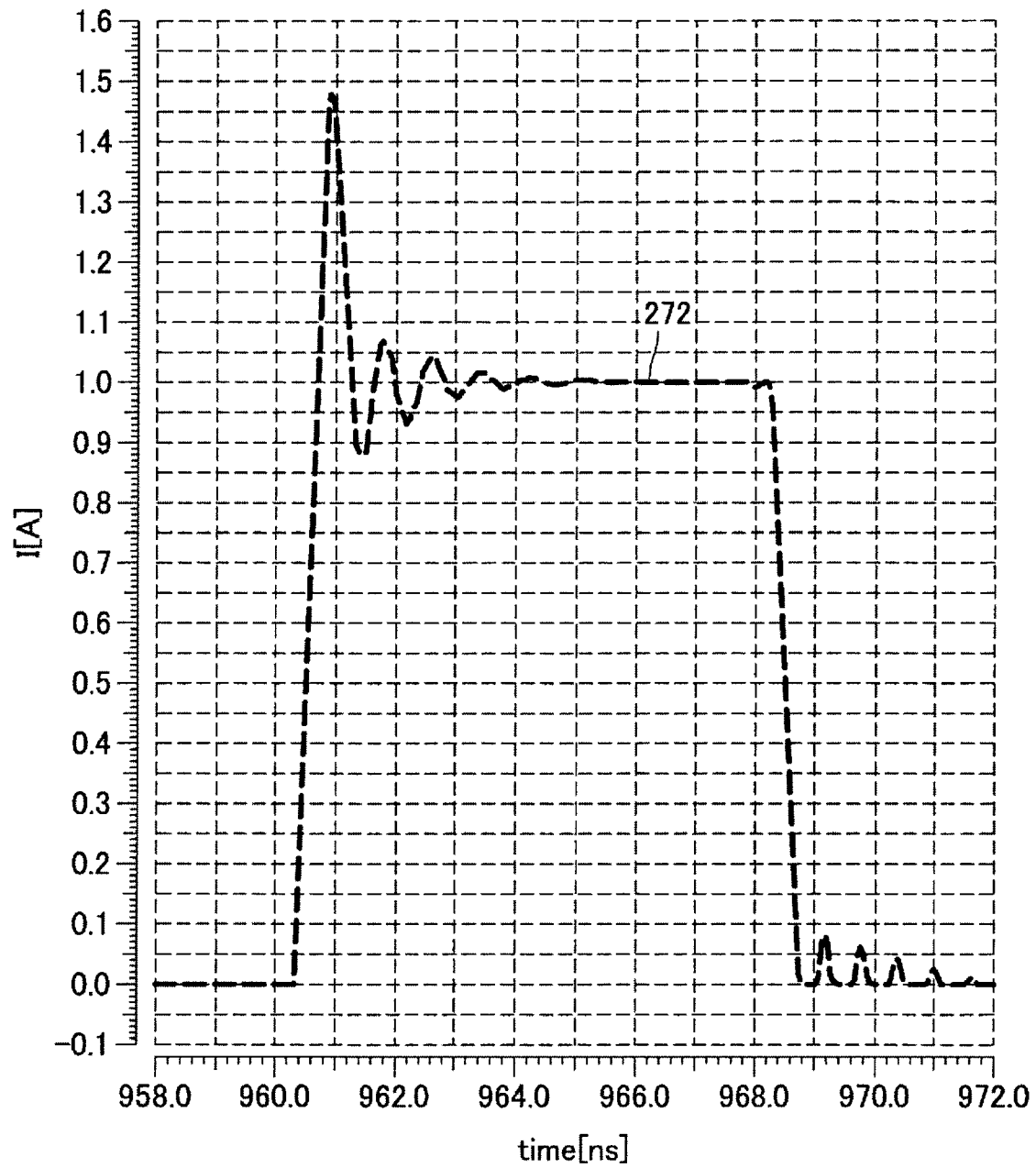
[図13]



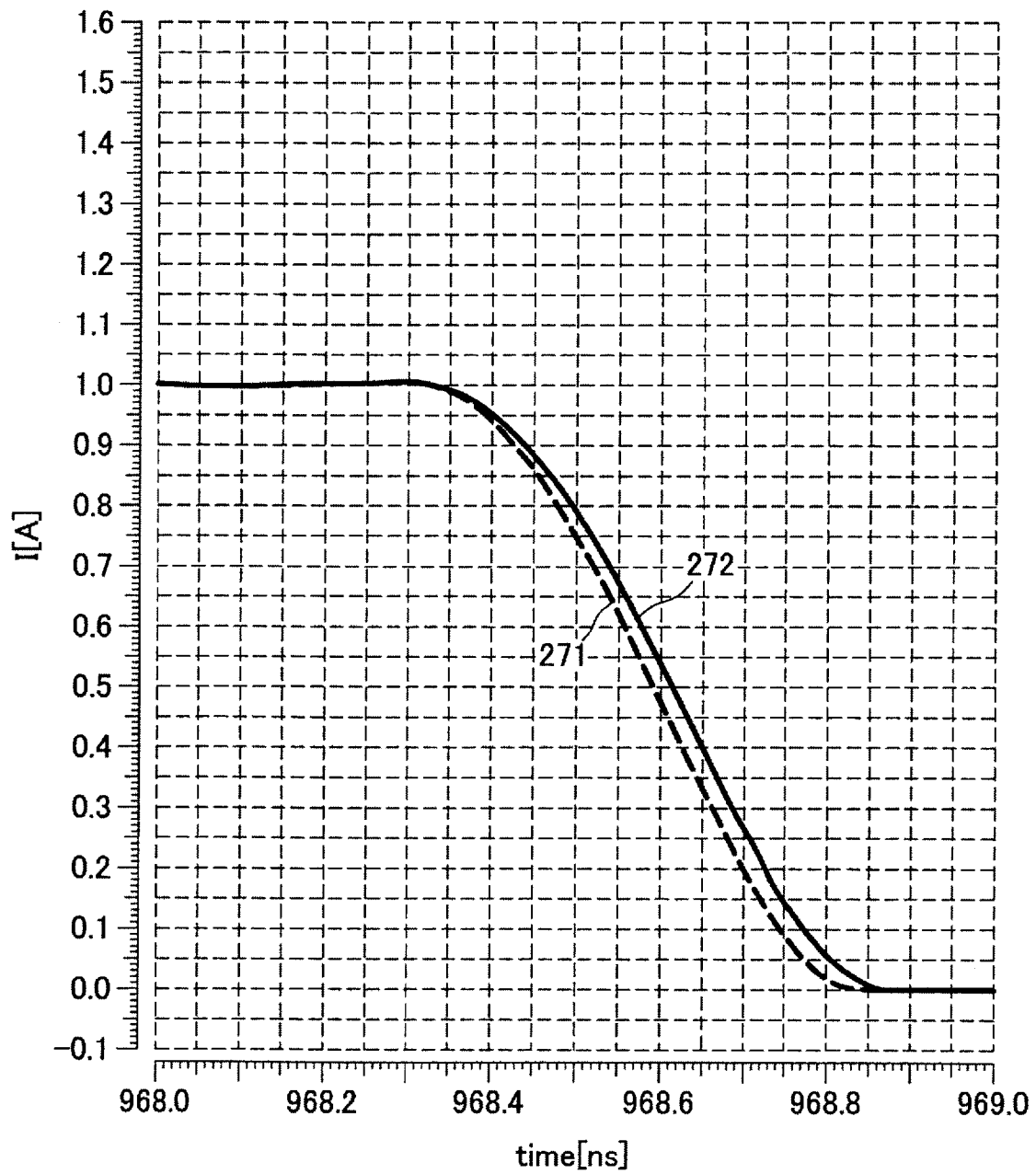
[図14]



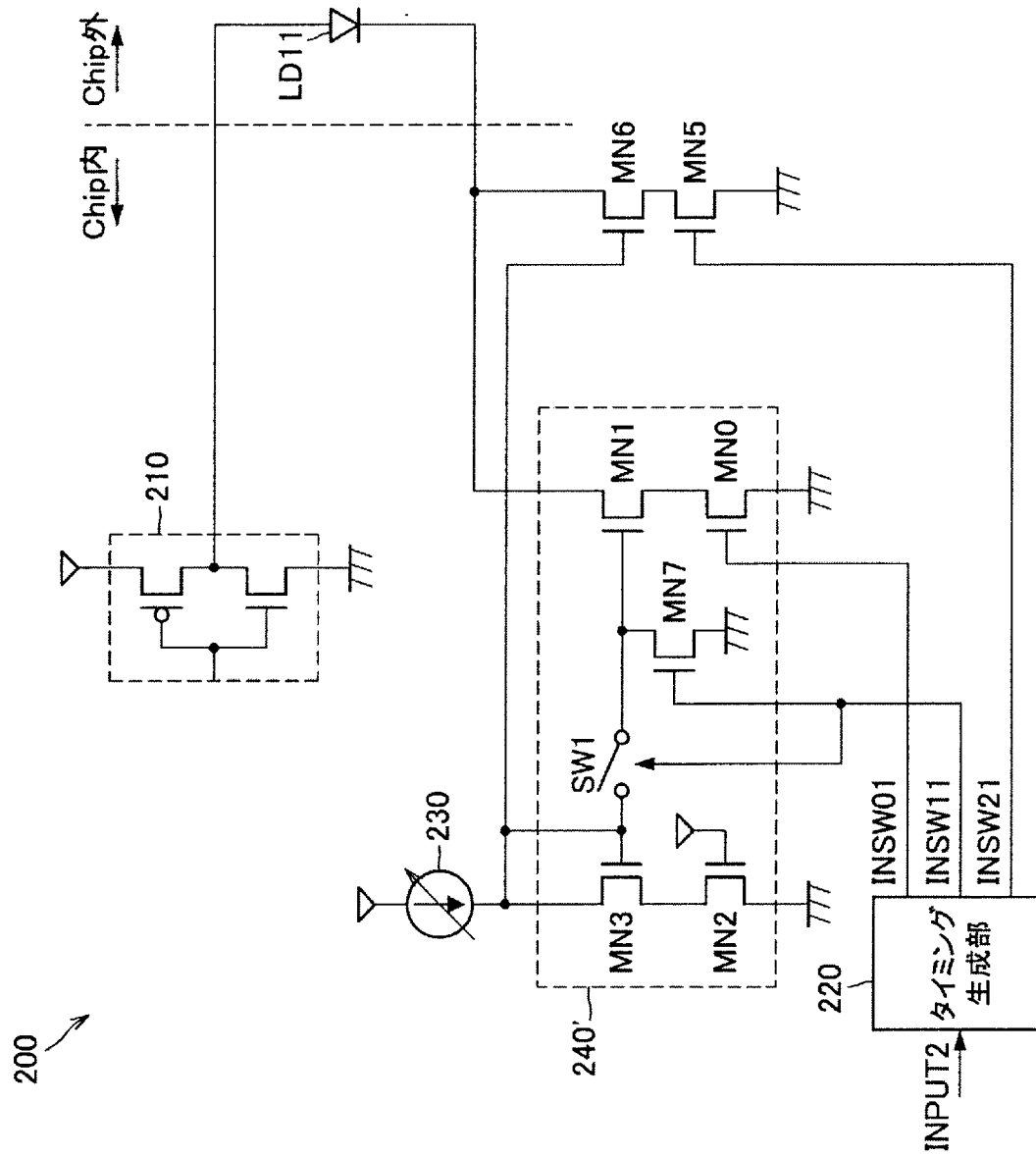
[図15]



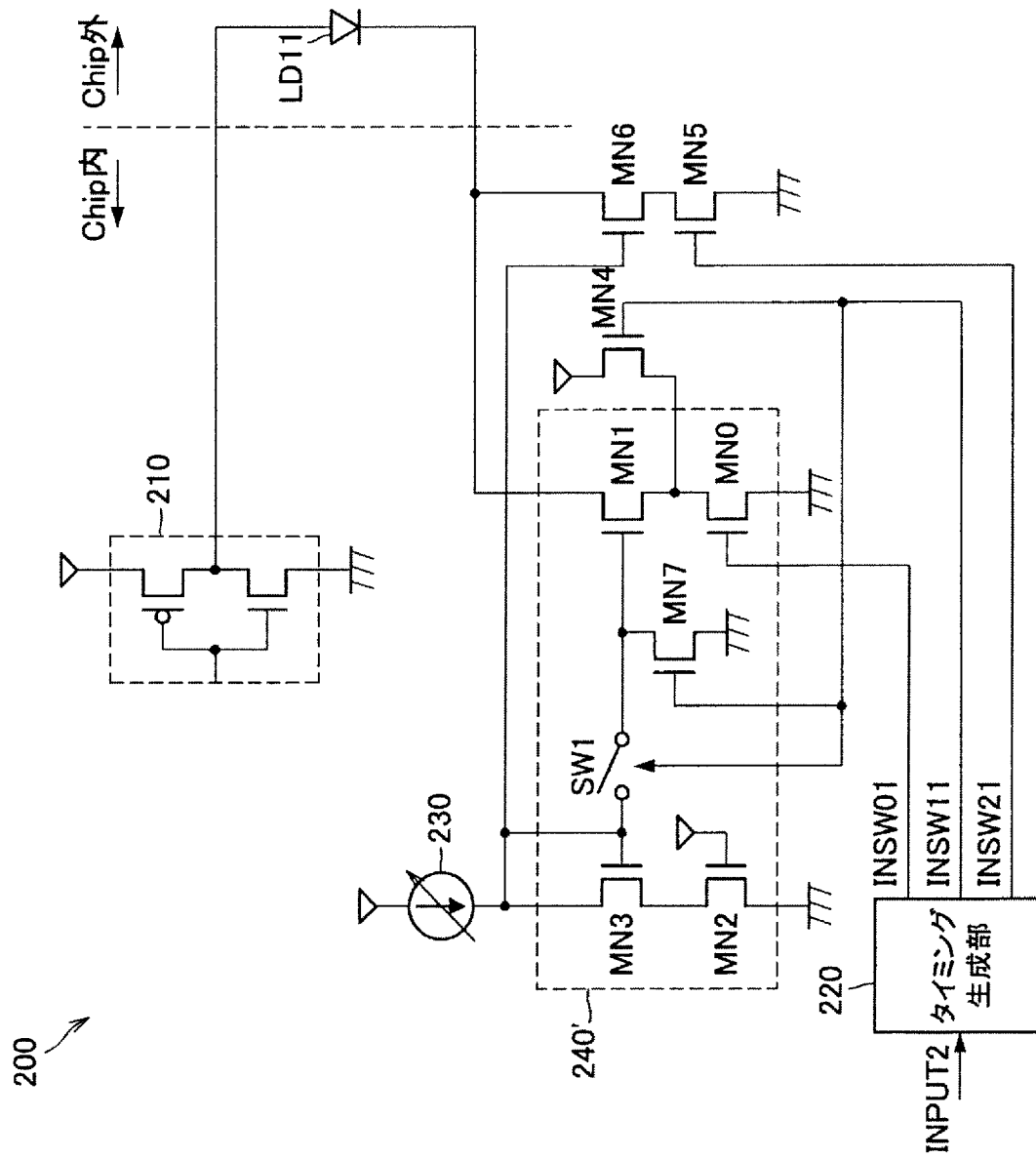
[図16]



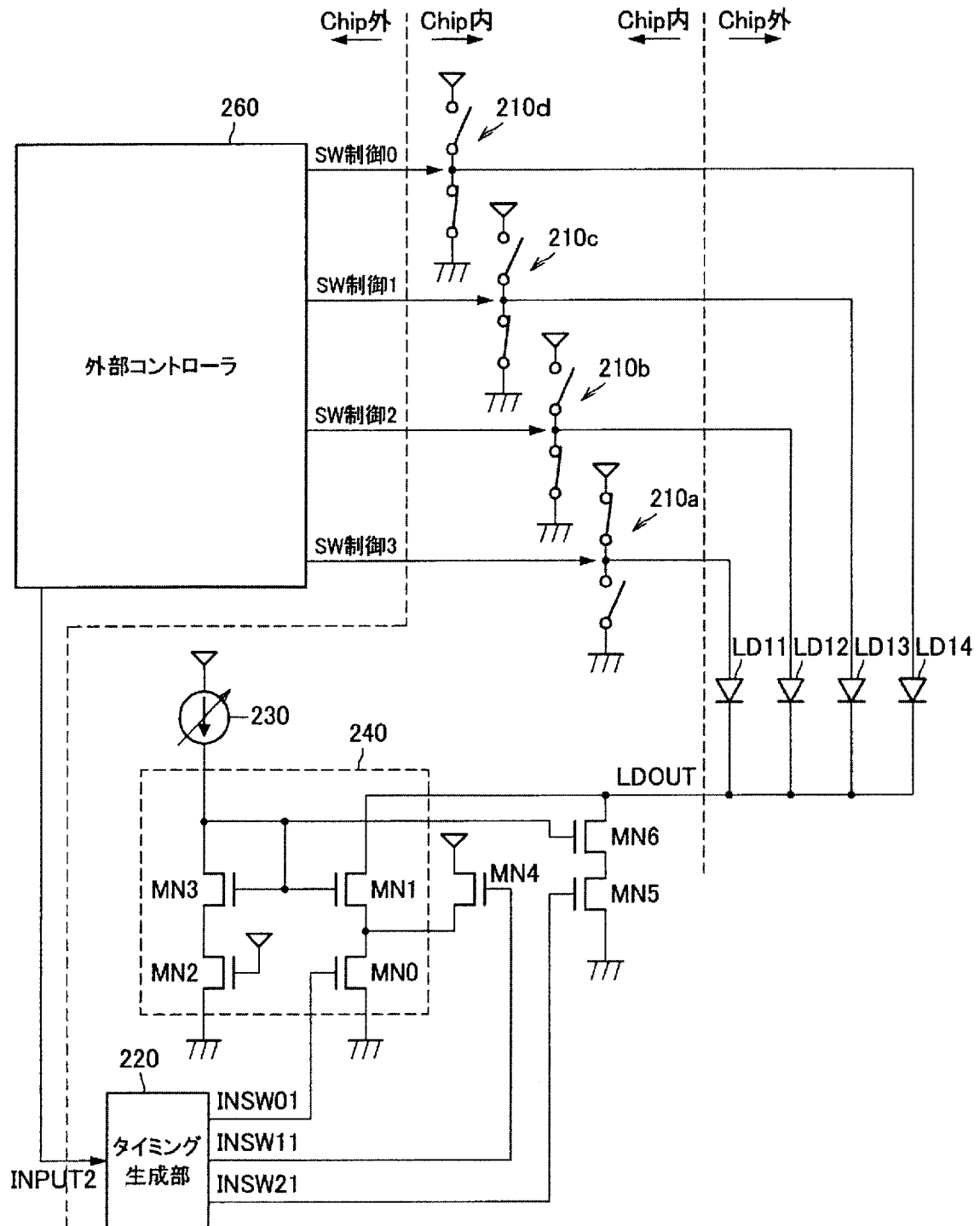
[図17]



[図18]



[図19]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/023980

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01S5/062 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01S5/062

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2004-39748 A (SUMITOMO ELECTRIC INDUSTRIES, LTD.) 05 February 2004, paragraphs [0014]-[0025], fig. 1 (Family: none)	1-6
Y	JP 2010-141138 A (KAGOSHIMA UNIVERSITY) 24 June 2010, paragraphs [0015]-[0024], [0030]-[0031], fig. 1, 4 & WO 2010/067860 A1	1-6
Y	JP 2006-339507 A (ROHM CO., LTD.) 14 December 2006, paragraphs [0016]-[0044], fig. 1-2 & US 2009/0045758 A1, paragraphs [0025]-[0054], fig. 1-2 & WO 2006/129597 A1 & KR 10-2008-0009105 A & CN 101176215 A	1-6



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
28 August 2019 (28.08.2019)Date of mailing of the international search report
10 September 2019 (10.09.2019)Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/023980

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2014-2327 46 A (RICOH CO., LTD.) 11 December 2014, paragraphs [0089]-[0093], fig. 11 (Family: none)	1-6
A	US 2018/0083419 A1 (STMICROELECTRONICS (RESEARCH & DEVELOPMENT) LIMITED) 22 March 2018, entire text, all drawings & EP 3297105 A1	1-6

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01S5/062 (2006.01) i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01S5/062

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2004-39748 A (住友電気工業株式会社) 2004.02.05, [0014]-[0025], 図1 (ファミリーなし)	1-6
Y	JP 2010-141138 A (国立大学法人 鹿児島大学) 2010.06.24, [0015]-[0024], [0030]-[0031], 図1, 図4 & WO 2010/067860 A1	1-6
Y	JP 2006-339507 A (ローム株式会社) 2006.12.14, [0016]-[0044], 図 1-2 & US 2009/0045758 A1, [0025]-[0054], FIGs. 1-2 & WO 2006/129597 A1 & KR 10-2008-0009105 A & CN 101176215 A	1-6

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

28.08.2019

国際調査報告の発送日

10.09.2019

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

吉野 三寛

2 K

9010

電話番号 03-3581-1101 内線 3255

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2014-232746 A (株式会社リコー) 2014. 12. 11, [0089]-[0093], 図 11 (ファミリーなし)	1-6
A	US 2018/0083419 A1 (STMICROELECTRONICS (RESEARCH & DEVELOPMENT) LIMITED) 2018. 03. 22, 全文, 全図 & EP 3297105 A1	1-6