



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0008185
(43) 공개일자 2024년01월18일

(51) 국제특허분류(Int. Cl.)
H04L 7/00 (2006.01) H04L 25/49 (2006.01)
(52) CPC특허분류
H04L 7/0087 (2013.01)
H04L 25/4917 (2013.01)
(21) 출원번호 10-2022-0085256
(22) 출원일자 2022년07월11일
심사청구일자 2022년07월11일

(71) 출원인
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)
(72) 발명자
김철우
서울특별시 강남구 선릉로 221
최윤재
서울특별시 서초구 사평대로 310-4(반포동, 반포센트레빌 아스테리움)
(74) 대리인
특허법인주연케이알피

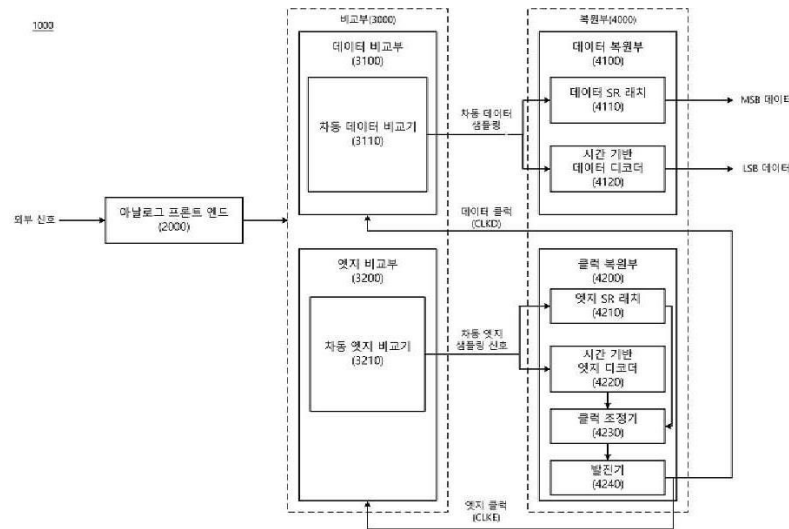
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 시간 기반 클럭 및 데이터 복원 회로

(57) 요약

본 발명의 일 실시 예에 따른 시간 기반 클럭 및 데이터 복원 회로는, 외부 신호를 수신하여 채널 로스(channel loss)를 복구해서 정제된 PAM-4 신호를 출력하는 아날로그 프론트 엔드; 입력받은 PAM-4 신호를 샘플링 신호를 생성하는 비교부; 그리고 입력받은 샘플링 신호로부터 데이터 및 클럭을 복원하는 복원부를 포함하되, 상기 비교부는, 데이터 클럭(CLKD) 타이밍에 PAM-4 신호를 샘플링하는 데이터 비교부, 그리고 엣지 클럭(CLKE) 타이밍에 PAM-4 신호를 샘플링하는 엣지 비교부를 포함하고, 상기 복원부는, 차동 데이터 샘플링 신호를 입력받아서 데이터(data)를 복원하는 데이터 복원부, 그리고 차동 엣지 샘플링 신호를 입력받아서 클럭(clock)을 복원하는 클럭 복원부를 포함한다.

대표도



이 발명을 지원한 국가연구개발사업

과제고유번호	1711130354
과제번호	2020M3F3A2A01081635
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	차세대지능형반도체기술개발(R&D)
연구과제명	랜덤 나노자성체 기반 확률론적 컴퓨팅 및 역연산 논리회로 구현
기 여 율	1/1
과제수행기관명	한국과학기술연구원
연구기간	2022.01.01 ~ 2023.02.28

명세서

청구범위

청구항 1

외부 신호를 수신하여 채널 로스(channel loss)를 복구해서 정제된 PAM-4 신호를 출력하는 아날로그 프론트 엔드;

입력받은 PAM-4 신호를 샘플링 신호를 생성하는 비교부; 그리고

입력받은 샘플링 신호로부터 데이터 및 클럭을 복원하는 복원부를 포함하되,

상기 비교부는,

데이터 클럭(CLKD) 타이밍에 PAM-4 신호를 샘플링하는 데이터 비교부, 그리고

엣지 클럭(CLKE) 타이밍에 PAM-4 신호를 샘플링하는 엣지 비교부를 포함하고,

상기 복원부는,

차동 데이터 샘플링 신호를 입력받아서 데이터(data)를 복원하는 데이터 복원부, 그리고

차동 엣지 샘플링 신호를 입력받아서 클럭(clock)을 복원하는 클럭 복원부를 포함하는, 시간 기반 클럭 및 데이터 복원 회로.

청구항 2

제 1 항에 있어서,

상기 PAM-4 신호는,

코드의 값이 00, 01, 11, 10인 것으로 연속하는 코드 간에는 하나의 비트 값만 변화하는 그레이 코드(gray code)를 사용하는, 시간 기반 클럭 및 데이터 복원 회로.

청구항 3

제 1 항에 있어서,

상기 데이터 비교부는,

PAM-4 신호를 샘플링하여 차동 샘플링 데이터 신호를 생성하고, 생성된 차동 샘플링 데이터 신호에 따라 샘플링 마진을 결정하는 차동 데이터 비교기를 포함하며,

상기 엣지 비교부는,

PAM-4 신호를 샘플링하여 차동 샘플링 엣지 신호를 생성하고, 생성된 차동 샘플링 엣지 신호에 따라 샘플링 마진을 결정하는 차동 엣지 비교기를 포함하는, 시간 기반 클럭 및 데이터 복원 회로.

청구항 4

제 1 항에 있어서,

상기 데이터 복원부는,

차동 샘플링 데이터 신호를 이용하여 MSB(Most Significant Bit) 데이터를 추출하는 데이터 SR 래치, 그리고

차동 샘플링 데이터 신호를 이용하여 LSB(Least Significant Bit) 데이터를 추출하는 시간 기반 데이터 디코더를 포함하는, 시간 기반 클럭 및 데이터 복원 회로.

청구항 5

제 4 항에 있어서,

상기 시간 기반 데이터 디코더는,

차동 샘플링 데이터 신호를 이용하여 생성한 차동 비교 전압(VC) 및 참조 전압(Vref)을 이용하여 생성한 충전 전압(VR)을 비교하여 LSB(Least Significant Bit) 데이터를 추출하는, 시간 기반 클럭 및 데이터 복원 회로.

청구항 6

제 1 항에 있어서,

상기 클럭 복원부는,

차동 샘플링 엣지 신호를 이용하여 클럭 조정 방향 부호를 생성하는 엣지 SR 래치,

차동 샘플링 엣지 신호를 이용하여 클럭 조정 세기 부호를 생성하는 시간 기반 엣지 디코더,

상기 클럭 조정 방향 부호 및 상기 클럭 조정 세기 부호를 이용하여 클럭 조정 신호를 생성하는 클럭 조정기, 그리고

상기 클럭 조정 신호를 이용하여 조정된 클럭을 출력하는 발진기를 포함하는, 시간 기반 클럭 및 데이터 복원 회로.

청구항 7

제 6 항에 있어서,

상기 엣지 SR 래치는,

샘플링 마진(sampling margin)이 양수 값이면, 늦은(late) 클럭 조정 방향 부호를 생성하고,

샘플링 마진(sampling margin)이 음수 값이면, 이른(early) 클럭 조정 방향 부호를 생성하는, 시간 기반 클럭 및 데이터 복원 회로.

청구항 8

제 7 항에 있어서,

상기 시간 기반 엣지 디코더는,

샘플링 마진(sampling margin)의 크기에 따라 차동 비교 전압(VC)의 크기를 결정하고,

결정된 차동 비교 전압(VC)의 크기에 따라 클럭 조정 세기 부호를 생성하는, 시간 기반 클럭 및 데이터 복원 회로.

청구항 9

제 8 항에 있어서,

상기 클럭 조정기는,

클럭 조정 방향 부호 및 클럭 조정 세기 부호를 이용하여 클럭 조정 신호를 생성하는, 시간 기반 클럭 및 데이터 복원 회로.

청구항 10

제 9 항에 있어서,

상기 클럭 조정 신호는,

이른 신호(Early), 늦은 신호(Late), 매우 이른 신호(Very Early), 또는 매우 느린 신호(Very late)중 어느 하나인, 시간 기반 클럭 및 데이터 복원 회로.

청구항 11

제 6 항에 있어서,

상기 발진기는,

데이터 비교부가 사용하는 데이터 클럭(CLKD)과 엿지 비교부가 사용하는 엿지 클럭(CLKE)을 각각 생성하는, 시간 기반 클럭 및 데이터 복원 회로.

발명의 설명

기술 분야

[0001] 본 발명은 4레벨 펄스 진폭 변조(PAM-4; Pulse Amplitude Modulation 4) 신호 수신기에 관한 것으로, 좀 더 상세하게는 데이터 복원 및 클럭을 복원하는 클럭 및 데이터 복원 회로(CDR; Clock and Data Recovery)에 관한 것이다.

배경 기술

[0002] 데이터 전송 시스템이 발전함에 따라, 이로 인해 지난 몇 년 동안 직렬 선로에 대한 전력효율의 개선과 함께 속도도 증가했다. 하지만, 고속으로 NRZ(Non Return to Zero) 신호를 통해 송수신 하는 경우, 채널과 IC공정의 한계로 인해 대역폭의 제한이 있다. 따라서, 여러 개의 레벨로 신호를 처리하면 적은 수의 IO포트에서 높은 속도로 데이터를 전송할 수 있다. 다만, 레벨이 많아질수록 데이터 전송량은 많아지나, 너무 많은 레벨은 또 다른 인식오류를 가져올 수 있기 때문에 4개의 전압 레벨을 이용하는 PAM-4(Pulse Amplitude Modulation)이 많이 쓰이고 있다.

[0003] PAM-4 신호는 4개의 전압 레벨에 분포하기 때문에 데이터를 복원하고, 75%의 천이 밀도(transition density)을 달성하기 위해서는 많은 하드웨어 및 전력이 소모되기 때문에 현실적으로 구현이 어려운 문제가 있다.

발명의 내용

해결하려는 과제

[0004] 본 발명은 상술한 과제를 해결하기 위한 것으로서, 본 발명의 목적은 2개의 비교기를 사용하여 데이터와 클럭을 복원할 수 있는 시간 기반 클럭 및 데이터 복원 회로를 제공하는데 있다.

과제의 해결 수단

[0005] 본 발명의 일 실시 예에 따른 시간 기반 클럭 및 데이터 복원 회로는, 외부 신호를 수신하여 채널 로스(channel loss)를 복구해서 정제된 PAM-4 신호를 출력하는 아날로그 프론트 엔드; 입력받은 PAM-4 신호를 샘플링 신호를 생성하는 비교부; 그리고 입력받은 샘플링 신호로부터 데이터 및 클럭을 복원하는 복원부를 포함한다.

[0006] 일 실시예에서, 상기 비교부는, 데이터 클럭(CLKD) 타이밍에 PAM-4 신호를 샘플링하는 데이터 비교부, 그리고 엿지 클럭(CLKE) 타이밍에 PAM-4 신호를 샘플링하는 엿지 비교부를 포함할 수 있다.

[0007] 일 실시예에서, 상기 복원부는, 차동 데이터 샘플링 신호를 입력받아서 데이터(data)를 복원하는 데이터 복원부, 그리고 차동 엿지 샘플링 신호를 입력받아서 클럭(clock)을 복원하는 클럭 복원부를 포함할 수 있다.

[0008] 일 실시예에서, 상기 PAM-4 신호는, 코드의 값이 00, 01, 11, 10인으로 연속하는 코드 간에는 하나의 비트 값만 변화하는 그레이 코드(gray code)를 사용할 수 있다.

[0009] 일 실시예에서, 상기 데이터 비교부는, PAM-4 신호를 샘플링하여 차동 샘플링 데이터 신호를 생성하고, 생성된 차동 샘플링 데이터 신호에 따라 샘플링 마진을 결정하는 차동 데이터 비교기를 포함할 수 있다.

[0010] 일 실시예에서, 상기 엿지 비교부는, PAM-4 신호를 샘플링하여 차동 샘플링 엿지 신호를 생성하고, 생성된 차동 샘플링 엿지 신호에 따라 샘플링 마진을 결정하는 차동 엿지 비교기를 포함할 수 있다.

[0011] 일 실시예에서, 상기 데이터 복원부는, 차동 샘플링 데이터 신호를 이용하여 MSB(Most Significant Bit) 데이터를 추출하는 데이터 SR 래치, 그리고 차동 샘플링 데이터 신호를 이용하여 LSB(Least Significant Bit) 데이터를 추출하는 시간 기반 데이터 디코더를 포함할 수 있다.

[0012] 일 실시예에서, 상기 시간 기반 데이터 디코더는, 차동 샘플링 데이터 신호를 이용하여 생성한 차동 비교 전압

(VC) 및 참조 전압(Vref)을 이용하여 생성한 충전 전압(VR)을 비교하여 LSB(Least Significant Bit) 데이터를 추출할 수 있다.

- [0013] 일 실시예에서, 상기 클럭 복원부는, 차동 샘플링 엣지 신호를 이용하여 클럭 조정 방향 부호를 생성하는 엣지 SR 래치, 차동 샘플링 엣지 신호를 이용하여 클럭 조정 세기 부호를 생성하는 시간 기반 엣지 디코더, 상기 클럭 조정 방향 부호 및 상기 클럭 조정 세기 부호를 이용하여 클럭 조정 신호를 생성하는 클럭 조정기, 그리고
- [0014] 상기 클럭 조정 신호를 이용하여 조정된 클럭을 출력하는 발진기를 포함할 수 있다.
- [0015] 일 실시예에서, 상기 엣지 SR 래치는, 샘플링 마진(sampling margin)이 양수 값이면, 늦은(late) 클럭 조정 방향 부호를 생성하고, 샘플링 마진(sampling margin)이 음수 값이면, 이른(early) 클럭 조정 방향 부호를 생성할 수 있다.
- [0016] 일 실시예에서, 상기 시간 기반 엣지 디코더는, 샘플링 마진(sampling margin)의 크기에 따라 차동 비교 전압(VC)의 크기를 결정하고, 결정된 차동 비교 전압(VC)의 크기에 따라 클럭 조정 세기 부호를 생성할 수 있다.
- [0017] 일 실시예에서, 상기 클럭 조정기는, 클럭 조정 방향 부호 및 클럭 조정 세기 부호를 이용하여 클럭 조정 신호를 생성할 수 있다.
- [0018] 일 실시예에서, 상기 클럭 조정 신호는, 이른 신호(Early), 늦은 신호(Late), 매우 이른 신호(Very Early), 또는 매우 느린 신호(Very late)중 어느 하나일 수 있다.
- [0019] 일 실시예에서, 상기 발진기는, 데이터 비교부가 사용하는 데이터 클럭(CLKD)과 엣지 비교부가 사용하는 엣지 클럭(CLKE)을 각각 생성할 수 있다.

발명의 효과

- [0020] 본 발명의 PAM-4 수신기에 의하면, 보다 2개의 비교기만을 사용하고도 75%의 높은 천이 밀도(transition density), 극대화된 지터 내구성(jitter tolerance)을 가지면서도 전력 사용량을 최소화 할 수 있다.

도면의 간단한 설명

- [0021] 도 1은 기존의 클럭 및 데이터 복원 회로의 구성을 상세하게 보여주는 블록도이다.
- 도 2는 2bit 신호의 그레이 코드(Gray code)를 나타내는 도면이다.
- 도 3은 PAM-4 신호의 형태를 나타내는 도면이다.
- 도 4는 본 발명의 실시 예에 따른 시간 기반 클럭 및 데이터 복원 회로의 구성을 상세하게 보여주는 블록도이다.
- 도 5는 LSB가 0일 경우(00, 10)의 신호의 파형 및 시간 기반 데이터 디코더에서의 타이밍 다이어그램을 나타내는 도면이다.
- 도 6은 LSB가 1 경우(01, 11)의 신호의 파형 및 타이밍 다이어그램을 나타내는 도면이다.
- 도 7은 좋은 천이(Good transition)에서 기존의 방법으로 에지를 검출하는 4가지 경우를 나타내는 도면이다.
- 도 8은 중간 천이(Middle transition)에서 기존의 방법으로 에지를 검출하는 4가지 경우를 나타내는 도면이다.
- 도 9는 마이너 천이(Minor transition)에서 기존의 방법으로 에지를 검출하는 4가지 경우를 나타내는 도면이다.
- 도 10은 좋은 천이(Good transition)에서 LSB가 0일 때, 클럭을 검출하는 방법을 나타내는 도면이고,
- 도 11은 좋은 천이(Good transition)에서 LSB가 1일 때 클럭을 검출하는 방법을 나타내는 도면이다.
- 도 12는 중간 천이(Middle transition)에서 클럭을 검출하는 방법을 나타내는 도면이고,
- 도 13은 마이너 천이(Minor transition)에서 클럭을 검출하는 방법 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0022] 이하에서, 본 발명의 기술 분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있을 정도로, 본 발명의 실시 예들이 명확하고 상세하게 기재될 것이다.

- [0023] 도 1은 기존의 클럭 및 데이터 복원 회로의 구성을 상세하게 보여주는 블록도이다. 도 1을 참조하면, 기존의 클럭 및 데이터 복원 회로(100)는 아날로그 프론트 엔드(200), 비교부(300), 그리고 복원부(400)를 포함할 수 있다. 기존의 클럭 및 데이터 복원 회로(100)는 PAM-4 신호에서 2bit 데이터와 클럭을 복원할 수 있다.
- [0024] 아날로그 프론트 엔드(200)는 외부 신호를 수신할 수 있다. 아날로그 프론트 엔드(200)는 수신된 신호(signal)에서 채널 로스(channel loss)를 복구해서 정제된 파형의 4레벨 펄스 진폭 변조(Pulse Amplitude Modulation; 이하 PAM-4) 신호를 출력할 수 있다.
- [0025] 비교부(300)는 데이터 비교부(310) 및 엣지 비교부(320)를 포함할 수 있다. 비교부(300)는 입력받은 PAM-4 신호와 참고 전압(Reference Voltage; 이하, Vref)의 세기를 비교하여 할 수 있다. 비교부(300)는 비교 결과로 복원 신호를 생성할 수 있다. 비교부(300)는 클럭 타이밍에 복원 신호를 샘플링하여 샘플링 신호를 출력할 수 있다.
- [0026] 데이터 비교부(310)는 고전압 데이터 비교기(311), 중전압 데이터 비교기(312), 그리고 저전압 데이터 비교기(313)를 포함할 수 있다. 데이터 비교부(310)는 참고 전압(Vref)과 PAM-4 신호의 전압 세기 값을 비교할 수 있다. 데이터 비교부(310)는 비교 결과로 데이터 복원 신호를 생성할 수 있다. 데이터 비교부(310)는 아이 패턴(eye pattern)이 형성되는 클럭 타이밍에 데이터 복원 신호를 샘플링하여 데이터 샘플링 신호를 출력할 수 있다.
- [0027] 엣지 비교부(320)는 고전압 엣지 비교기(321), 중전압 엣지 비교기(322), 그리고 저전압 엣지 비교기(323)를 포함할 수 있다. 엣지 비교부(320)는 참고 전압(Vref)과 PAM-4 신호의 전압 세기 값을 비교할 수 있다. 엣지 비교부(320)는 비교 결과로 엣지 복원 신호를 생성할 수 있다. 엣지 비교부(320)는 위상이 천이(transition)되는 클럭 타이밍에 엣지 복원 신호를 샘플링하여 엣지 샘플링 신호를 출력할 수 있다.
- [0028] 복원부(400)는 데이터 복원부(410) 및 클럭 복원부(420)를 포함할 수 있다. 복원부(400)는 비교부(300)의 샘플링 신호를 입력받아서 데이터(data) 및 클럭(clock)을 복원할 수 있다.
- [0029] 데이터 복원부(410)는 데이터 디코더(411)를 포함할 수 있다. 데이터 디코더(411)는 고전압 데이터 비교기(311), 중전압 데이터 비교기(312), 그리고 저전압 데이터 비교기(313)로부터 데이터 샘플링 신호를 입력 받을 수 있다. 데이터 복원부(410)의 데이터 디코더(411)는 복원 신호에 포함되는 데이터의 디지털 복원값을 이용하여 MSB데이터 및 LSB데이터로 구성되는 2bit 데이터를 출력할 수 있다.
- [0030] 클럭 복원부(420)는 엣지 디코더(421), 클럭 조정기(422), 그리고 발진기(423)를 포함할 수 있다. 클럭 복원부(420)는 고전압 엣지 비교기(321), 중전압 엣지 비교기(322), 그리고 저전압 엣지 비교기(323)로부터 엣지 샘플링 신호를 입력 받을 수 있다. 클럭 복원부(420)는 엣지 샘플링 신호를 이용하여 클럭을 복원할 수 있다.
- [0031] 엣지 디코더(421)는 엣지 샘플링 신호를 이용하여 클럭을 복원을 위한 클럭 조정 값을 생성할 수 있다.
- [0032] 클럭 조정기(422)는 클럭 조정 값을 입력받아서 클럭 조정 신호를 생성할 수 있다.
- [0033] 발진기(423)는 클럭 조정 신호를 입력받아서 조정된 클럭을 생성할 수 있다. 이 때, 클럭(clock)은 데이터 비교부(310)에서 사용되는 데이터 클럭(CLKD)과 엣지 비교부(320)에서 사용되는 엣지 클럭(CLKE)을 포함할 수 있다.
- [0034] 도 2는 2bit 신호의 그레이 코드(Gray code)를 나타내는 도면이다. 도 2를 참조하면, 그레이 코드(Gray code)는 인접한 신호간에는 한 자리(1 bit) 값만 차이가 있음을 알 수 있다. 일반적인 PAM-4 신호는 00, 01, 10, 11의 값을 순차적으로 가지지만, 본 발명의 PAM-4 신호는 00, 01, 11, 10의 값을 순차적으로 가진다. 이하에서, PAM-4 신호는 그레이 코드를 사용한다.
- [0035] 도 3은 PAM-4 신호의 형태를 나타내는 도면이다. 도 3을 참조하면, PAM-4 신호와 관련하여 4개의 전압 레벨, 3개의 참고 전압(Vref) 레벨 및 클럭 타이밍을 포함하는 것을 알 수 있다.
- [0036] PAM-4 신호는 펄스(Pulse)와 진폭(Amplitude)을 변조(Modulation)하는 방식으로 변조될 수 있고, PAM-4 신호는 00(V10), 01(V20), 11(V30), 10(V40)중에 하나에 해당할 수 있다. PAM-4 신호의 전압값은 00(V10) 신호는 -3V, 01(V20) 신호는 -1V, 11(V30) 신호는 +1V, 10(V40) 신호는 +3V를 가질 수 있으며, 예시적인 것으로 구현에 따라 다른 전압값을 가질 수 있다.
- [0037] 3개의 참고 전압(Vref)은 PAM-4 신호와 비교하기 위해 참고적으로 제공되는 전압이다. 각각의 참고 전압(Vref)으로 VM(L10)은 0V, VL(L20)는 -2V, VH(L30)는 +2V 를 가질 수 있으며, PAM-4신호의 전압값에 따라 달라질 수 있다.

- [0038] 5개의 타이밍(T11, T12, T13, T14 및 T15)은 데이터 샘플링 클럭 타이밍(T11, T13 및 T15) 및 엣지 샘플링 클럭 타이밍(T12 및 T14)을 포함할 수 있다. 데이터 샘플링 클럭 타이밍(T11, T13 및 T15)은 PAM-4 신호의 파형이 가장 벌어져서 아이 패턴(eye pattern)이 형성될 때 샘플링을 수행할 수 있다. 엣지 샘플링 클럭 타이밍(T12 및 T14)은 PAM-4 호의 위상이 천이(transition)할 때 샘플링을 수행할 수 있다.
- [0039] 도 1에서 고전압 데이터 비교기(311)는 참조 전압(Vref)으로 VH(L30)을 이용하고, 중전압 데이터 비교기(312)는 참조 전압(Vref)으로 VM(L10)을 이용하며, 저전압 데이터 비교기(313)는 참조 전압(Vref)으로 VL(L20)을 이용할 수 있다. 고전압 데이터 비교기(311), 중전압 데이터 비교기(312), 그리고 저전압 데이터 비교기(313)는 PAM-4 신호의 파형이 가장 벌어지는 T11, T13 및 T15 타이밍에 샘플링을 수행할 수 있다.
- [0040] 도 1에서 고전압 엣지 비교기(321)는 참조 전압(Vref)으로 VH(L30)을 이용하고, 중전압 엣지 비교기(322)는 참조 전압(Vref)으로 VM(L10)을 이용하며, 저전압 엣지 비교기(323)는 참조 전압(Vref)으로 VL(L20)을 이용할 수 있다. 고전압 엣지 비교기(321), 중전압 엣지 비교기(322), 그리고 저전압 엣지 비교기(323)는 PAM-4 신호의 위상이 변화하는 T12 및 T14 타이밍에 샘플링을 수행할 수 있다.
- [0041] 도 4는 본 발명의 실시 예에 따른 시간 기반 클럭 및 데이터 복원 회로의 구성을 상세하게 보여주는 블록도이다. 도 4를 참조하면, 시간 기반 클럭 및 데이터 복원 회로(1000)는 아날로그 프론트 엔드(2000), 비교부(3000), 그리고 복원부(4000)를 포함할 수 있다. 아날로그 프론트 엔드(2000), 비교부(3000), 그리고 복원부(4000)와 관련하여 이하에서는 차이점을 위주로 설명하기로 한다.
- [0042] 비교부(3000)는 데이터 비교부(3100) 및 엣지 비교부(3200)를 포함할 수 있다. 비교부(3000)는 PAM-4 신호를 입력 받아 샘플링 신호를 출력할 수 있다.
- [0043] 데이터 비교부(3100)는 차동 데이터 비교기(3110)를 포함할 수 있다. 본 발명의 데이터 비교부(3100)는 3개의 비교기(311, 312, 313)를 사용하는 기존의 데이터 비교부(310)와 달리 차동 데이터 비교기(3110)만을 사용하는 점이 다르다. 본 발명의 데이터 비교부(3100)는 하나의 비교기(3110)만을 사용하기 때문에 전력 사용량을 대폭 줄일 수 있고, 하드웨어 설계 복잡도를 대폭 감소시킬 수 있다.
- [0044] 차동 데이터 비교기(3110)는 4개의 PAM-4 신호로부터 양극 복원 신호(COMP_P) 및 음극 복원 신호(COMP_N)를 생성할 수 있다. 또한, 차동 데이터 비교기(3110)는 도 2에서 데이터 샘플링 클럭 타이밍(T11, T13 및 T15)에 양극 복원 신호(COMP_P) 및 음극 복원 신호(COMP_N)를 샘플링하여 차동 데이터 샘플링 신호를 출력할 수 있다.
- [0045] 엣지 비교부(3200)는 차동 엣지 비교기(321)를 포함할 수 있다. 본 발명의 엣지 비교부(3200)는 3개의 비교기(321, 322, 323)를 사용하는 기존의 엣지 비교부(320)와 달리 차동 엣지 비교기(3210)만을 사용하는 점에서 차이가 있다. 본 발명의 엣지 비교부(3200)는 하나의 비교기(3210)만을 사용하기 때문에 전력 사용량을 대폭 줄일 수 있고, 하드웨어 설계 복잡도를 대폭 감소시킬 수 있다.
- [0046] 차동 엣지 비교기(3210)는 4개의 PAM-4 신호로부터 양극 복원 신호(COMP_P) 및 음극 복원 신호(COMP_N)를 생성할 수 있다. 또한, 차동 엣지 비교기(3210)는 도 2에서 엣지 샘플링 타이밍(T12 및 T14)에 양극 복원 신호(COMP_P) 및 음극 복원 신호(COMP_N)를 샘플링하여 차동 엣지 샘플링 신호를 출력할 수 있다.
- [0047] 복원부(4000)는 데이터 복원부(4100) 및 클럭 복원부(4200)를 포함할 수 있다. 복원부(4000)는 비교부(3000)의 차동 데이터 샘플링 신호 및 차동 엣지 샘플링 신호를 입력받아서 데이터(data) 및 클럭(clock)을 복원할 수 있다.
- [0048] 데이터 복원부(4100)는 SR 데이터 래치(4110) 및 시간 기반 데이터 디코더(4120)를 포함할 수 있다. 데이터 복원부(4100)는 차동 데이터 비교기(3110)로부터 차동 데이터 샘플링 신호를 입력 받을 수 있다. 데이터 복원부(4100)는 MSB데이터 및 LSB데이터로 구성되는 2bit 데이터를 출력할 수 있다.
- [0049] SR 데이터 래치(4110)는 차동 데이터 샘플링 신호를 입력받을 수 있다. SR 데이터 래치(4110)는 차동 데이터 샘플링 신호로부터 MSB 데이터를 복원할 수 있다. SR 데이터 래치(4110)는 차동 데이터 샘플링 신호가 양수 값이면 1을 출력하고, 음수 값이면 0을 출력하게 된다. 따라서, SR 데이터 래치(4110)는 00(V10) 및 01(V20)이 입력되면, 차동 데이터 샘플링 신호가 음수 값이기 때문에 MSB로 0을 복원할 수 있다. 반대로, SR 데이터 래치(4110)는 11(V30) 및 10(V40)이 입력되면, 차동 데이터 샘플링 신호가 양수 값이기 때문에 MSB로 1을 복원할 수 있다.
- [0050] 시간 기반 데이터 디코더(4120)는 양극 복원 신호(COMP_P) 및 음극 복원 신호(COMP_N)를 샘플링한 차동 데이터 샘플링 신호를 입력받을 수 있다. 시간 기반 데이터 디코더(4120)는 입력받은 차동 데이터 샘플링 신호로부터

LSB 데이터를 복원할 수 있다. 시간 기반 데이터 디코더(4120)의 데이터 복원 과정에 대하여는 이하에서 도 5 및 도 6과 함께 설명하기로 한다.

- [0051] 클럭 복원부(4200)는 SR 엣지 래치(4210), 시간 기반 엣지 디코더(4220), 클럭 조정기(4230), 그리고 발진기(4240)를 포함할 수 있다. 클럭 복원부(4200)는 차동 엣지 비교기(321)으로부터 차동 엣지 샘플링 신호를 입력받을 수 있다. 클럭 복원부(4200)는 클럭 조정 방향 및 클럭 조정 세기로 구성되는 데이터를 출력할 수 있다.
- [0052] SR 엣지 래치(4210)는 차동 엣지 샘플링 신호를 입력받을 수 있다. SR 엣지 래치(4210)는 차동 엣지 샘플링 신호로부터 클럭 조정 방향 부호를 복원할 수 있다. SR 엣지 래치(4210)는 차동 엣지 샘플링 신호가 양수 값이면 플러스(+) 조정 부호를 출력하고, 음수 값이면 마이너스(-) 조정 부호를 출력하게 된다. 따라서, SR 엣지 래치(4210)는 00(V10) 및 01(V20)이 입력되면, 차동 엣지 샘플링 신호가 음수 값이기 때문에 마이너스(-) 조정 부호를 복원할 수 있다. 반대로, SR 엣지 래치(4210)는 11(V30) 및 10(V40)이 입력되면, 차동 엣지 샘플링 신호가 양수 값이기 때문에 플러스(+) 조정 부호를 복원할 수 있다.
- [0053] 시간 기반 엣지 디코더(4220)는 양극 복원 신호(COMP_P) 및 음극 복원 신호(COMP_N)를 샘플링한 차동 엣지 샘플링 신호를 입력받을 수 있다. 시간 기반 엣지 디코더(4220)는 입력받은 차동 엣지 샘플링 신호로부터 클럭 조정 세기 부호를 생성할 수 있다. 시간 엣지 데이터 디코더(4220)의 클럭 복원 과정에 대하여는 이하에서 도 7 내지 도 13과 함께 설명하기로 한다.
- [0054] 클럭 조정기(4230)는 SR 엣지 래치(4210)의 클럭 조정 방향 부호 및 시간 기반 엣지 디코더(4220)의 클럭 조정 세기 부호를 입력받아서 클럭 조정 신호를 출력할 수 있다. 발진기(4240)는 클럭 조정 신호를 입력받아서 조정된 클럭을 출력할 수 있다. 이 때, 클럭(clock)은 데이터 비교부(310)에서 사용되는 데이터 클럭(CLKD)과 엣지 비교부(320)에서 사용되는 엣지 클럭(CLKE)을 포함할 수 있다.
- [0055] 도 5는 LSB가 0일 경우(00, 10)의 신호의 파형 및 시간 기반 데이터 디코더에서의 타이밍 다이어그램을 나타내는 도면이다. 도 5를 참조하면, 상단에는 신호의 파형이 도시되어 있고, 하단에는 시간 기반 디코더에서의 타이밍 다이어그램이 도시되어 있다.
- [0056] 차동 데이터 비교기(3110)는 T11 타이밍에는, 10(V40)이 입력되고, T13 타이밍에는 00(V10)이 입력되며, T15 타이밍에는, 10(V40)이 순차적으로 입력될 수 있다. 차동 데이터 비교기(3110)는 가장 작은 전압 값을 가지는 00(V10)과 가장 큰 전압 값을 가지는 10(V40)에서는 샘플링 마진(M11, M12)이 크게 형성될 수 있다.
- [0057] 시간 기반 데이터 디코더(4120)는 차동 데이터 비교기(3110)로부터 양극 복원 신호(COMP_P) 및 음극 복원 신호(COMP_N)를 샘플링한 차동 데이터 샘플링 신호를 입력받을 수 있다. 시간 기반 데이터 디코더(4120)는 차동 데이터 샘플링 신호를 더하고, 증폭하여 차동 비교 전압(VC)을 생성할 수 있다. 시간 기반 데이터 디코더(4120)는 참조 전압(Vref)과 스위치(switch)에 의해 충전 되는 충전 전압(VR)을 생성할 수 있다. 시간 기반 데이터 디코더(4120)는 차동 비교 전압(VC)과 충전 전압(VR)을 비교하여 LSB 데이터를 추출할 수 있다.
- [0058] 시간 기반 데이터 디코더(4120)는 00(V10)과 10(V40)일 때, 샘플링 마진(M11, M12)이 크게 형성되기 때문에 차동 비교 전압(VC)도 큰 값을 가지게 된다. 시간 기반 데이터 디코더(4120)는 큰 값을 가지는 차동 비교 전압(VC)이 충전 전압(VR)보다 큰 것을 인식하고 0을 출력할 수 있다.
- [0059] 도 6은 LSB가 1 경우(01, 11)의 신호의 파형 및 타이밍 다이어그램을 나타내는 도면이다. 도 6을 참조하면, 상단에는 신호의 파형이 도시되어 있고, 하단에는 시간 기반 디코더에서의 타이밍 다이어그램이 도시되어 있다.
- [0060] 차동 데이터 비교기(3110)는 T11 타이밍에는, 11(V30)이 입력되고, T13 타이밍에는 01(V20)이 입력되며, T15 타이밍에는, 11(V30)이 입력될 수 있다. 차동 데이터 비교기(3110)는 두 번째로 작은 전압 값을 가지는 01(V20)과 두 번째로 큰 전압 값을 가지는 11(V30)에서는 샘플링 마진(M21, M22)이 작게 형성될 수 있다.
- [0061] 시간 기반 데이터 디코더(4120)는 01(V20)과 11(V30)일 때, 샘플링 마진(M11, M12)이 작게 형성되기 때문에 차동 비교 전압(VC)도 작은 값을 가지게 된다. 시간 기반 데이터 디코더(4120)는 작은 값을 가지는 차동 비교 전압(VC)이 충전 전압(VR)보다 작은 것을 인식하고 1을 출력할 수 있다.
- [0062] 예를 들어 11(V30) 신호가 입력된 경우, 차동 데이터 비교기(3110)는 차동 데이터 샘플링 신호로 양수 값을 출력하게 된다. SR 데이터 래치(4110)는 양수 값을 보고 MSB 데이터로 1을 출력할 수 있다. 또한, 차동 데이터 비교기(3110)는 11(V30)이 제로 크로싱 포인트(Zero Crossing Point)와 가깝기 때문에 샘플링 마진(M21, M22)이 작게 형성된다. 시간 기반 데이터 디코더(4120)는 작은 샘플링 마진(M21, M22)에 따라 차동 비교 전압(VC)도 작아진다. 시간 기반 데이터 디코더(4120)는 차동 비교 전압(VC)이 충전 전압(VR)보다 작은 것을 인식하여 1을 출

력하게 된다. 데이터 복원부(3200)는 MSB 데이터로 1, LSB 데이터로 1이 출력하므로 결과적으로 11을 복원할 수 있는 것이다.

- [0063] 이하에서는, 도 7 내지 도 9과 함께 기존의 천이(transition)에 대해 설명하기로 한다.
- [0064] 도 7은 좋은 천이(Good transition)에서 기존의 방법으로 에지를 검출하는 4가지 경우를 나타내는 도면이고, 도 8은 중간 천이(Middle transition)에서 기존의 방법으로 에지를 검출하는 4가지 경우를 나타내는 도면이고, 도 9는 마이너 천이(Minor transition)에서 기존의 방법으로 에지를 검출하는 4가지 경우를 나타내는 도면이다.
- [0065] NRZ 신호법은 2개의 레벨(0, 1)을 사용하는 신호법이다. NRZ 신호법에서는 연속해서 0과 0, 0과 1, 1과 0, 그리고 1과 1이 나타날 수 있다. 이 중에서 0과 1, 1과 0인 경우에만 위상 천이(transition)가 발생하므로 천이 밀도(transition density)는 50%가 된다.
- [0066] PAM-4 신호법은 4개의 레벨(00, 01, 11, 10)을 사용하는 신호법이다. PAM-4 신호법에서는 4가지 레벨(00, 01, 11, 10) 다음에 다시 4가지 레벨(00, 01, 11, 10)이 나올 수 있으므로 총 16가지의 경우의 수를 가질 수 있다. PAM-4 신호법은 동일한 전압 값을 가지는 4가지 경우(00과 00, 01과 01, 11과 11, 그리고 10과 10)를 제외하고, 위상 천이(transition)가 가능하다. 따라서 PAM-4 신호법은 16가지 중에 12가지 위상 천이(transition)가 가능하므로, 천이 밀도(transition density)는 최대 75%까지 가능하다.
- [0067] 00(V10)에서 10(V40), 10(V40)에서 00(V10), 01(V20)에서 11(V30), 그리고 11(V30)에서 01(V20)으로 천이(transition)할 때 중전압(VM(L10))을 지나는 지점을 제로 크로싱 포인트(zero crossing point)라고 한다. 제로 크로싱(zero crossing)이 T21 타이밍에 나타나면 정확한 위상을 가지는 것으로 해석할 수 있다. 다만, 도 7에서 나타나는 천이(transition)는 총 4가지로 이 것만 사용할 경우 천이 밀도(transition density)는 25%에 그치게 된다.
- [0068] 천이 밀도(transition density)가 75%가 되기 위해서는 도 8의 중간 천이(Middle transition)의 4가지 경우 및 마이너 천이(Minor transition)의 4가지 경우에도 위상을 검출할 수 있어야 된다. 이를 위해서는 중전압(VM(L10)) 뿐만 아니라 저전압(VM(L20)) 및 고전압(VM(L30))에서도 위상을 검출할 수 있어야 된다. 따라서, 3개의 참조 전압(VM(L10), VM(L20), VM(L30))의 위상을 검출할 수 있는 3개의 비교기가 필요하다.
- [0069] 본 발명에서는 1개의 차동 엣지 비교기(3210)만을 사용하여 모든 천이(All transition)를 검출할 수 있다. 3개의 비교기를 사용했던 기존 방식에 비해 1개의 비교기를 사용하므로 전력 사용량을 대폭 줄일 수 있고, 하드웨어 설계 복잡도를 대폭 감소시킬 수 있다.
- [0070] 도 10 내지 도 13은 시간 기반 엣지 디코더에 의해 클럭을 복원하는 방법을 예시적으로 나타내는 도면이다.
- [0071] 도 10은 좋은 천이(Good transition)에서 LSB가 0일 때, 클럭을 검출하는 방법을 나타내는 도면이고, 도 11은 좋은 천이(Good transition)에서 LSB가 1일 때 클럭을 검출하는 방법을 나타내는 도면이다. 도 12는 중간 천이(Middle transition)에서 클럭을 검출하는 방법을 나타내는 도면이고, 도 13은 마이너 천이(Minor transition)에서 클럭을 검출하는 방법 나타내는 도면이다.
- [0072] 클럭 복원부(4200)는 차동 엣지 비교기(3210)에 의해 샘플링된 차동 엣지 샘플링 신호를 입력 받을 수 있다. 엣지 SR 래치(4210)는 차동 엣지 샘플링 신호로부터 클럭 조정 방향 부호를 생성할 수 있다. 시간 기반 엣지 디코더(4220)는 차동 엣지 샘플링 신호로부터 클럭 조정 세기 부호를 생성할 수 있다. 클럭 조정기(4230)는 클럭 조정 방향 부호와 클럭 조정 세기 부호를 이용하여 클럭 조정 신호를 출력할 수 있다. 발진기(4240)는 클럭 조정 신호를 입력받아서 조정된 클럭을 출력할 수 있다.
- [0073] 도 10을 참조하면, 좋은 천이(Good transition)에서 LSB가 0일 때, 클럭을 복원하는 방법을 알 수 있다.
- [0074] PAM-4 신호가 00(V10)에서 10(V40)으로 천이(transition)할 때, 차동 엣지 비교기(3210)는 정확한 클럭 타이밍(T31)에 샘플링할 수 있다.
- [0075] 차동 엣지 비교기(3210)가 정확한 클럭 타이밍(T31)에 샘플링을 하면, 샘플링 마진(Sampling margin)은 0에 가까운 값을 가지게 된다. 엣지 SR 래치(4210)는 샘플링 마진(Sampling margin)이 양수 값이면 낮은 조정 부호를 생성하고, 음수 값이면 높은 조정 부호를 생성할 수 있다.
- [0076] 시간 기반 엣지 디코더(4220)는 샘플링 마진(Sampling margin)이 아주 작으므로 차동 비교 전압(VC)도 아주 작은 값을 출력하게 된다. 그리고, 시간 기반 엣지 디코더(4220)는 차동 비교 전압(VC) 값이 아주 작기 때문에 아주 작은 클럭 조정 세기 부호를 생성하게 된다.

- [0077] 클럭 조정기(4230)는 클럭 조정 세기 부호가 아주 작기 때문에 클럭 조정 신호도 작은 값을 출력하게 된다. 발진기(4240)는 클럭 조정 신호가 작기 때문에 현재 클럭과 거의 비슷한 클럭을 출력하여 클럭을 복원하게 된다.
- [0078] PAM-4 신호가 10(V40)에서 00(V10)으로 천이(transition)할 때, 차동 엣지 비교기(3210)가 매우 이른 클럭 타이밍(T32)에 샘플링할 수 있다.
- [0079] 차동 엣지 비교기(3210)가 매우 이른 클럭 타이밍(T32)에 샘플링을 하면, 샘플링 마진(Sampling margin)은 큰 값을 가지게 된다. 엣지 SR 래치(4210)는 샘플링 마진(Sampling margin)이 양수 값이므로 이른(early) 조정 부호를 생성할 수 있다. 시간 기반 엣지 디코더(4220)는 큰 샘플링 마진에 따라 큰 차동 비교 전압(VC)을 출력하게 된다. 시간 기반 엣지 디코더(4220)는 차동 비교 전압(VC) 값이 크기 때문에 충전 전압(VR)과 차이가 작은 것을 인식하여 클럭의 오차가 매우(very) 큰 것으로 판단할 수 있다. 시간 기반 엣지 디코더(4220)는 큰 값(very)의 클럭 조정 세기 부호를 생성하게 된다.
- [0080] 클럭 조정기(4230)는 이른(early) 조정 부호와 큰 값(very)의 클럭 조정 세기 부호로부터 매우 이른 신호(Very early)를 인식할 수 있다. 클럭 조정기(4230)는 매우 이른 신호(Very early)에 따라 클럭을 우측 방향으로 정확한 클럭과의 간격(G01)만큼 이동시키기 위해 클럭 조정 신호를 출력할 수 있다.
- [0081] 발진기(4240)는 클럭 조정 신호를 입력받아서 클럭을 우측으로 정확한 클럭과의 간격(G01)만큼 조정된 클럭을 출력할 수 있다.
- [0082] PAM-4 신호가 10(V40)에서 00(V10)으로 천이(transition)할 때, 차동 엣지 비교기(3210)가 매우 늦은 클럭 타이밍(T33)에 샘플링할 수 있다.
- [0083] 차동 엣지 비교기(3210)가 매우 늦은 클럭 타이밍(T33)에 샘플링을 하면, 샘플링 마진(Sampling margin)은 큰 값을 가지게 된다. 엣지 SR 래치(4210)는 샘플링 마진(Sampling margin)이 음수 값이므로 늦은(late) 조정 부호를 생성할 수 있다. 시간 기반 엣지 디코더(4220)는 큰 샘플링 마진에 따라 큰 차동 비교 전압(VC)을 출력하게 된다. 시간 기반 엣지 디코더(4220)는 차동 비교 전압(VC) 값이 크기 때문에 충전 전압(VR)과 차이가 작은 것을 인식하여 클럭의 오차가 매우(very) 큰 것으로 판단할 수 있다. 시간 기반 엣지 디코더(4220)는 큰 값(very)의 클럭 조정 세기 부호를 생성하게 된다.
- [0084] 클럭 조정기(4230)는 늦은(late) 조정 부호와 큰 값(very)의 클럭 조정 세기 부호로부터 매우 늦은 신호(Very late)를 인식할 수 있다. 클럭 조정기(4230)는 매우 늦은 신호(Very late)에 따라 클럭을 좌측 방향으로 정확한 클럭과의 간격(G02)만큼 이동시키기 위해 클럭 조정 신호를 출력할 수 있다.
- [0085] 발진기(4240)는 클럭 조정 신호를 입력받아서 클럭을 좌측으로 정확한 클럭과의 간격(G02)만큼 조정된 클럭을 출력할 수 있다.
- [0086] PAM-4 신호가 00(V10)에서 10(V40)으로 천이(transition)하는 경우도 부호의 차이만 있을 뿐 동일한 방법으로 클럭을 복원할 수 있다.
- [0087] 도 11을 참조하면, 좋은 천이(Good transition)에서 LSB가 1일 때, 클럭을 복원하는 방법을 알 수 있다.
- [0088] PAM-4 신호가 01(V20)에서 11(V30)으로 천이(transition)하는 경우 도 10에서와 동일한 방법으로 클럭을 복원할 수 있고, PAM-4 신호가 11(V30)에서 01(V20)로 천이(transition)하는 경우도 마찬가지이다.
- [0089] 도 12를 참조하면, 중간 천이(Middle transition)가 나타날 때, 위상을 검출하는 방법을 확인할 수 있다.
- [0090] 충전 전압 값(VR)은 VH(L30)와 VL(L20)의 차이에 해당하는 수준의 전압이 입력되었을 때 생성되는 차동 비교 전압(VC)을 기준으로 설정된다. 시간 기반 엣지 디코더(4220)는 차동 엣지 비교기(3210)에 VH(L30)와 VL(L20)의 차이에 해당하는 수준의 충전 전압 값(VR)이 입력되었는지 여부를 판단할 수 있다.
- [0091] PAM-4 신호가 11(V30)에서 10(V40)으로 천이(transition)할 때, 매우 이른(Very early) 신호를 생성하는 경우를 예로 들면, 아래와 같이 진행된다.
- [0092] 차동 엣지 비교기(3210)는 매우 이른 클럭 타이밍(T52) 혹은 그 보다 빠른 타이밍에 샘플링을 하여 큰 값의 샘플링 마진(M51)을 출력할 수 있다. 엣지 SR 래치(4210)는 샘플링 마진(M51)이 양수 값이면 이른(early) 조정 부호를 생성할 수 있다.
- [0093] 시간 기반 엣지 디코더(4220)는 큰 샘플링 마진(M51)에 따라 큰 차동 비교 전압 값(VC)을 출력하게 된다. 시간 기반 엣지 디코더(4220)는 차동 비교 전압 값(VC)이 충전 전압 값(VR)보다 크기 때문에 클럭의 오차가 매우

(very) 큰 것으로 판단할 수 있다. 시간 기반 엣지 디코더(4220)는 클럭의 오차가 매우(very) 큰 것으로 판단하면, 큰 값(very)의 클럭 조정 세기 부호를 생성하게 된다. 클럭 조정기(4230)는 이른(early) 조정 부호와 큰 값(very)의 클럭 조정 세기 부호로부터 매우 이른 신호(very early)를 인식할 수 있다.

[0094] 반면, 차동 엣지 비교기(3210)가 샘플링을 수행한 결과 샘플링 마진이 VH(L30)와 VL(L20)의 차이보다 작다면 중간 천이(Middle transition)에서는 클럭의 위상을 판단할 수 없는 구간이므로 이른(early) 또는 늦은(late) 신호를 생성하지는 않는다.

[0095] PAM-4 신호가 11(V30)에서 10(V40)으로 천이(transition)할 때, 매우 늦은(very late) 신호를 생성하는 경우(T53)를 예로 들면, 아래와 같이 진행된다.

[0096] 차동 엣지 비교기(3210)는 차동 비교 전압 값(VC)가 충전 전압(VR)보다 작으면, 0으로 판단할 수 있다. 차동 엣지 비교기(3210)는 0이면, 매우 늦은(very late) 신호를 생성할 수 있다. 반면에, 차동 엣지 비교기(3210)가 1로 판단하면, 클럭의 위상을 판단할 수 없는 구간이기 때문에 이른(early) 신호 또는 늦은(late) 신호를 생성하지 않는다.

[0097] 도 13을 참조하면, 마이너 천이(Minor transition)가 나타날 때, 위상을 검출하는 방법을 확인할 수 있다.

[0098] 충전 전압 값(VR)은 VH(L30)와 VL(L20)의 차이에 해당하는 수준의 전압이 입력되었을 때 생성되는 차동 비교 전압(VC)를 기준으로 설정되어 있다. 시간 기반 엣지 디코더(4220)는 차동 엣지 비교기(3210)에 VH(L30)와 VL(L20)의 차이에 해당하는 수준의 충전 전압 값(VR)이 입력되었는지 여부를 판단할 수 있다.

[0099] PAM-4 신호가 11(V30)에서 10(V40)으로 천이(transition)할 때, 이른(early) 신호를 생성하는 경우(T62)를 예로 들면, 아래와 같이 진행된다.

[0100] 차동 엣지 비교기(3210)의 샘플링 마진이 작으므로 차동 비교 전압 값(VC)가 충전 전압(VR)보다 작아 시간 기반 엣지 디코더(4220)는 이른(early) 신호를 생성할 수 있다.

[0101] PAM-4 신호가 11(V30)에서 10(V40)으로 천이(transition)할 때, 늦은(late) 신호를 생성하는 경우(T63)를 예로 들면, 아래와 같이 진행된다.

[0102] 차동 엣지 비교기(3210)의 샘플링 마진이 크므로 차동 비교 전압 값(VC)가 충전 전압(VR)보다 커 시간 기반 엣지 디코더(4220)는 늦은(late) 신호를 생성할 수 있다.

[0103] 본 발명의 실시 예에 따른 시간 기반 클럭 및 데이터 복원 회로(1000)를 사용하면 1개의 데이터 비교부(3100)와 1개의 엣지 비교부(3200)를 사용하고, 75%의 높은 천이 밀도(transition density)에 도달할 수 있고, 극대화된 지터 내구성(jitter tolerance)을 가질 수 있다. 또한, 시간 기반 클럭 및 데이터 복원 회로 감소시켜 줄 수 있다.

[0104] 상술한 내용은 본 발명을 실시하기 위한 구체적인 실시 예들이다. 본 발명은 상술한 실시 예들 이외에도, 단순히 설계 변경되거나 용이하게 변경할 수 있는 실시 예들도 포함될 것이다. 또한, 본 발명은 실시 예들을 이용하여 용이하게 변형하여 실시할 수 있는 기술들도 포함될 것이다. 따라서, 본 발명의 범위는 상술한 실시 예들에 국한되어 정해져서는 안되며, 후술하는 특허청구범위뿐만 아니라 이 발명의 특허청구범위와 균등한 것들에 의해 정해져야 할 것이다.

부호의 설명

[0105] 1000: 시간 기반 클럭 및 데이터 복원 회로

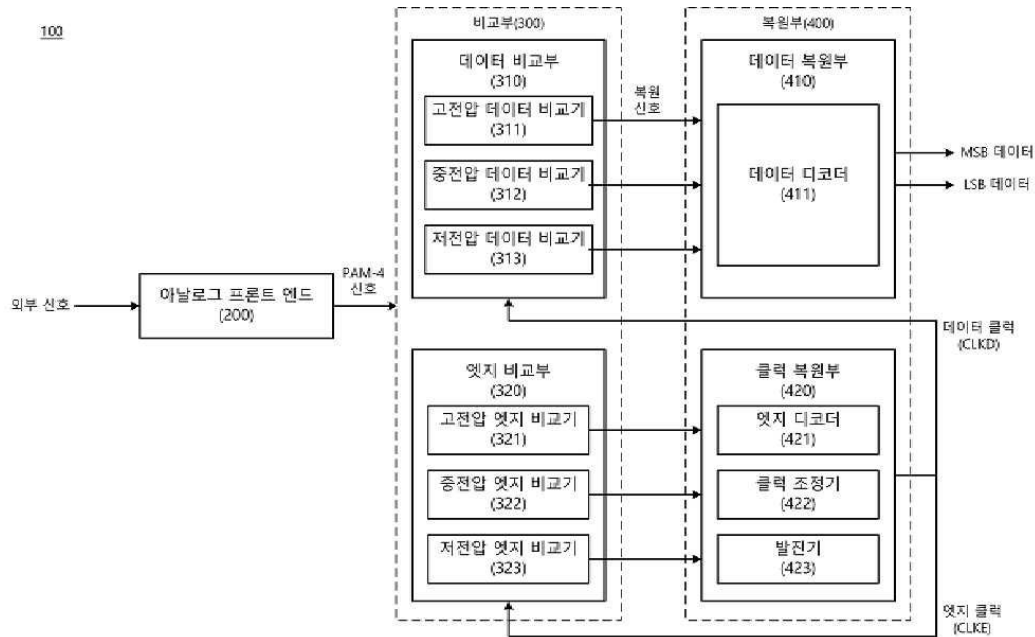
2000: 아날로그 프런트 엔드

3000: 비교부

4000: 복원부

도면

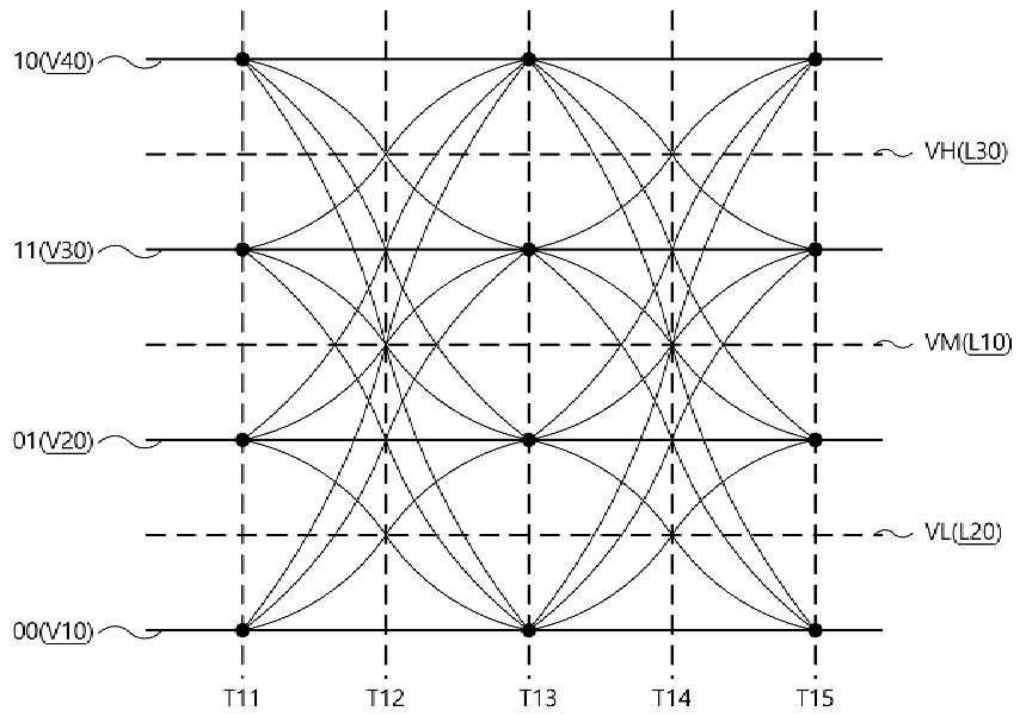
도면1



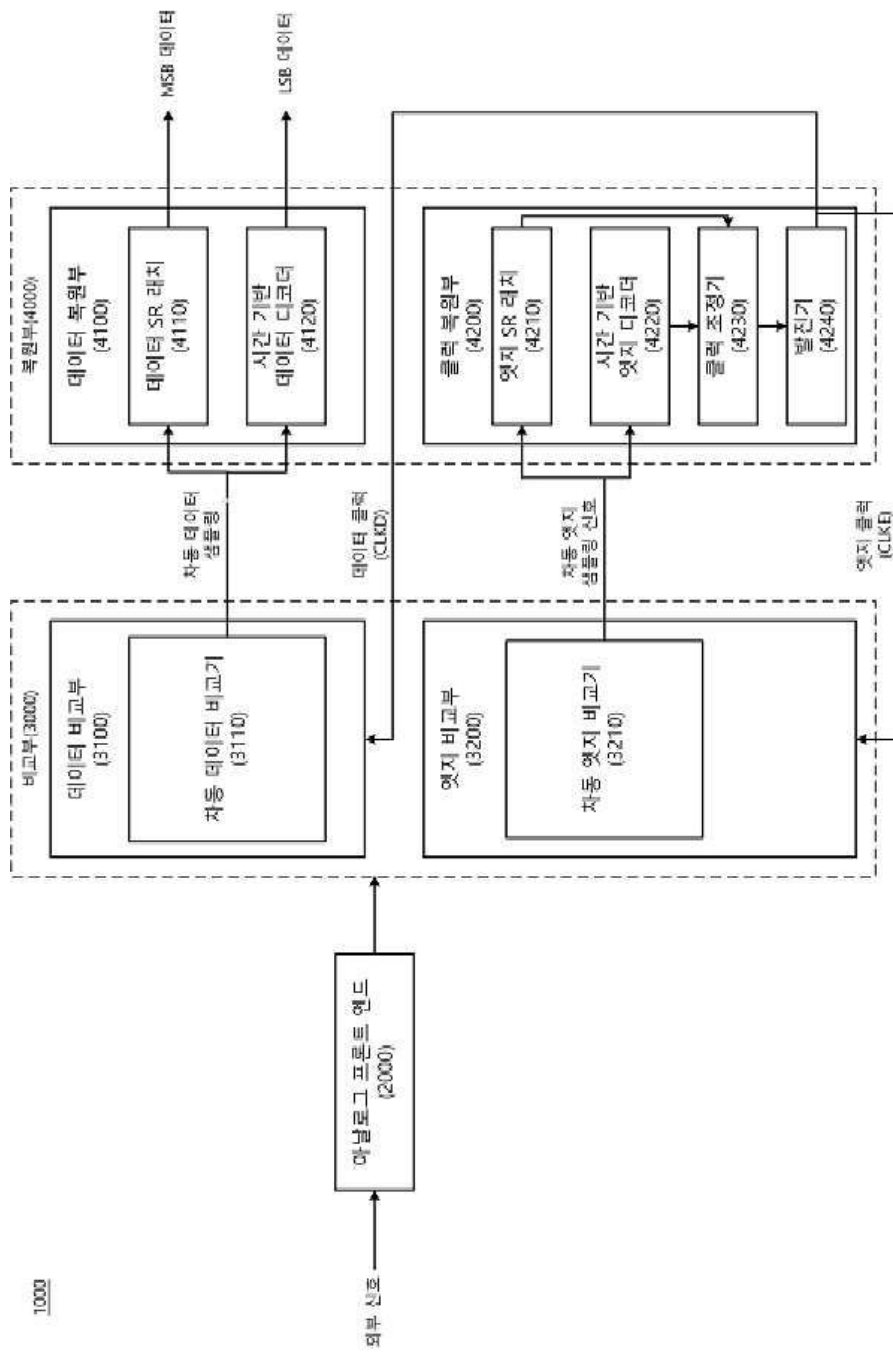
도면2

	MSB	LSB
10	1	0
11	1	1
01	0	1
00	0	0

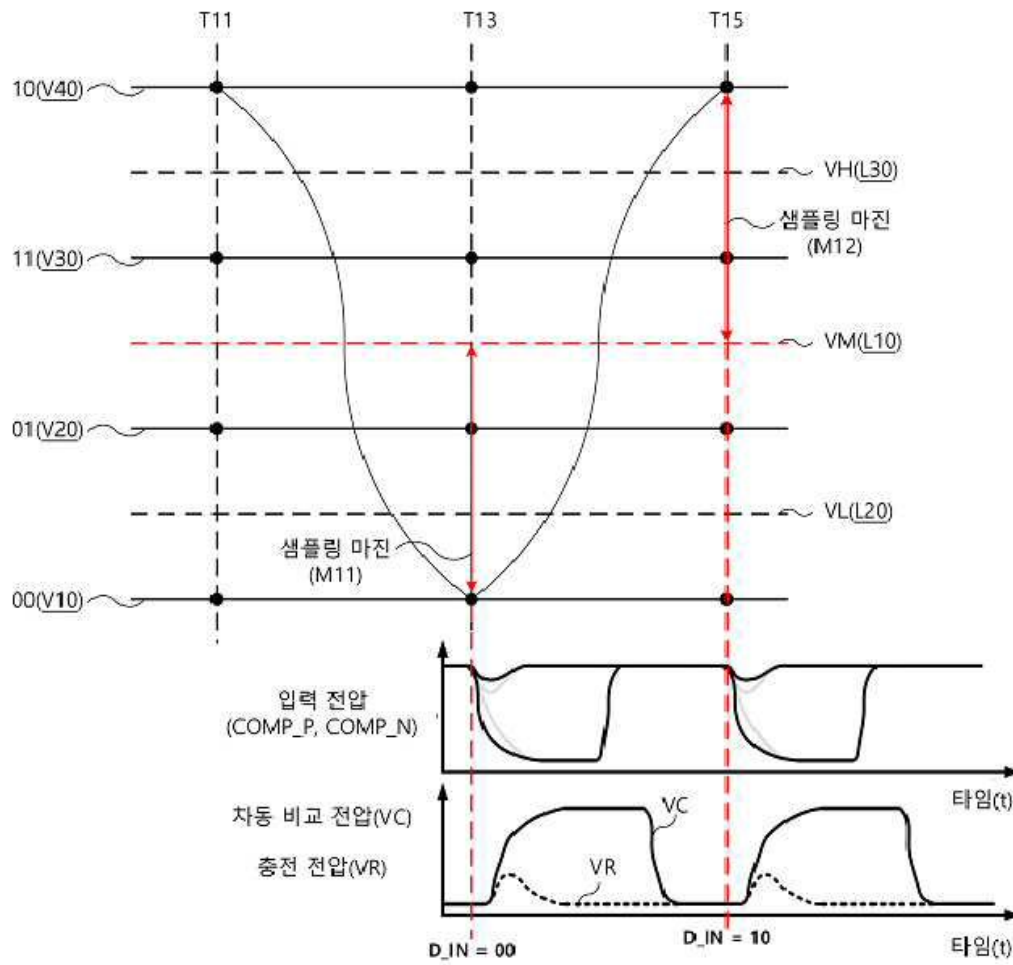
도면3



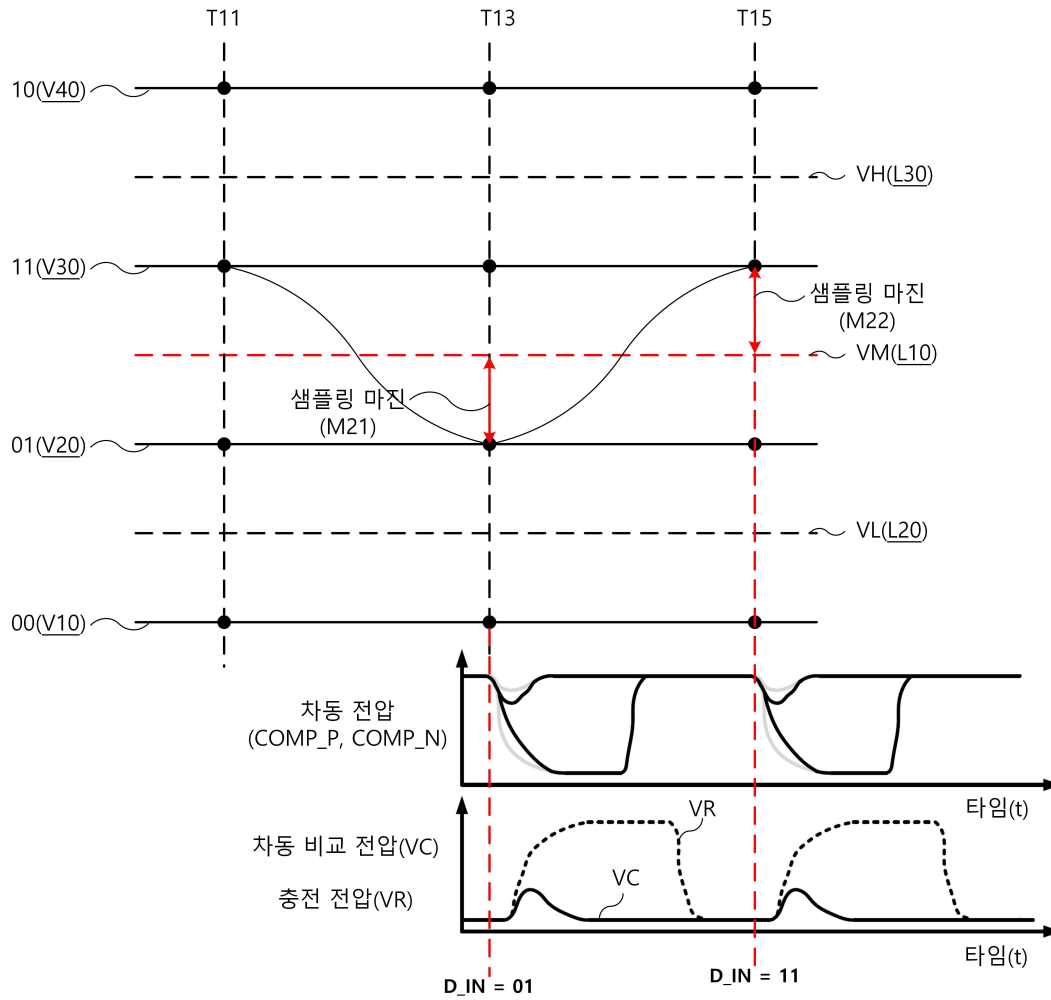
도면4



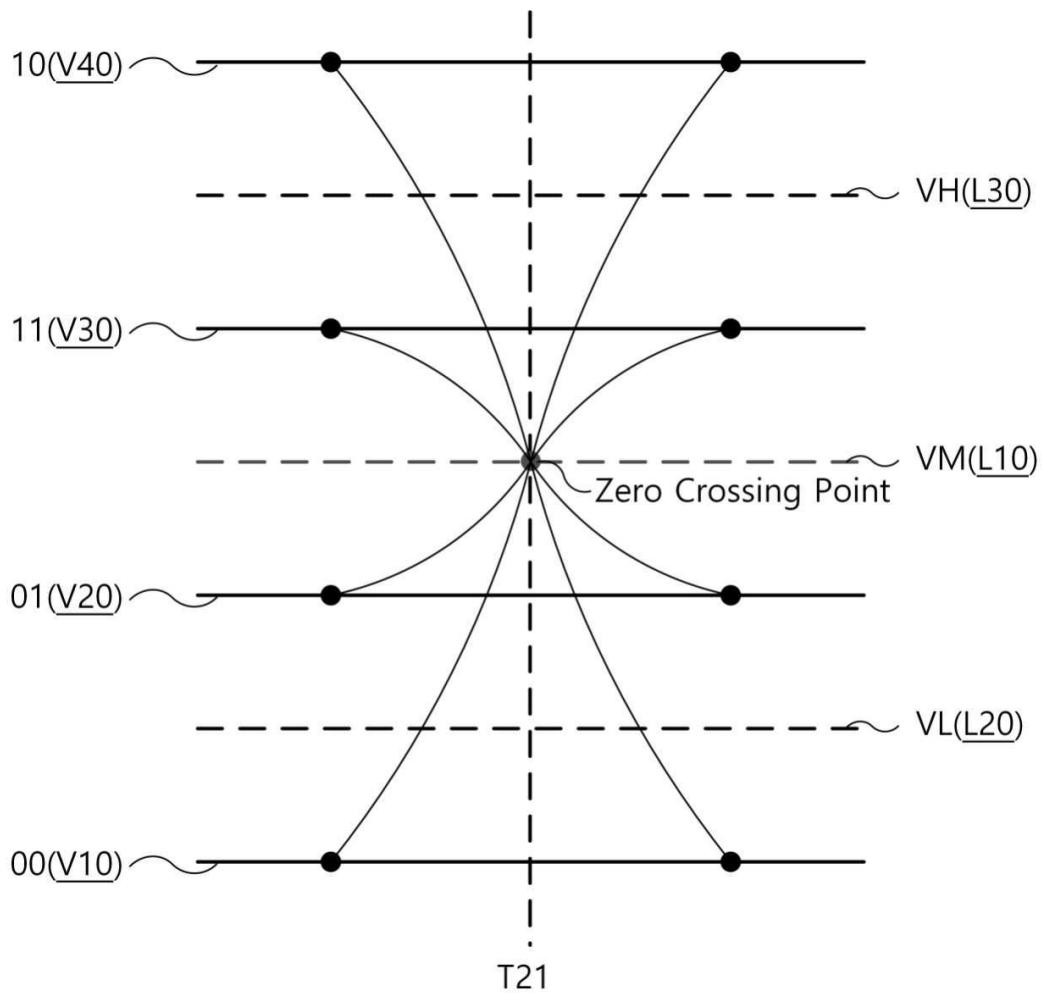
도면5



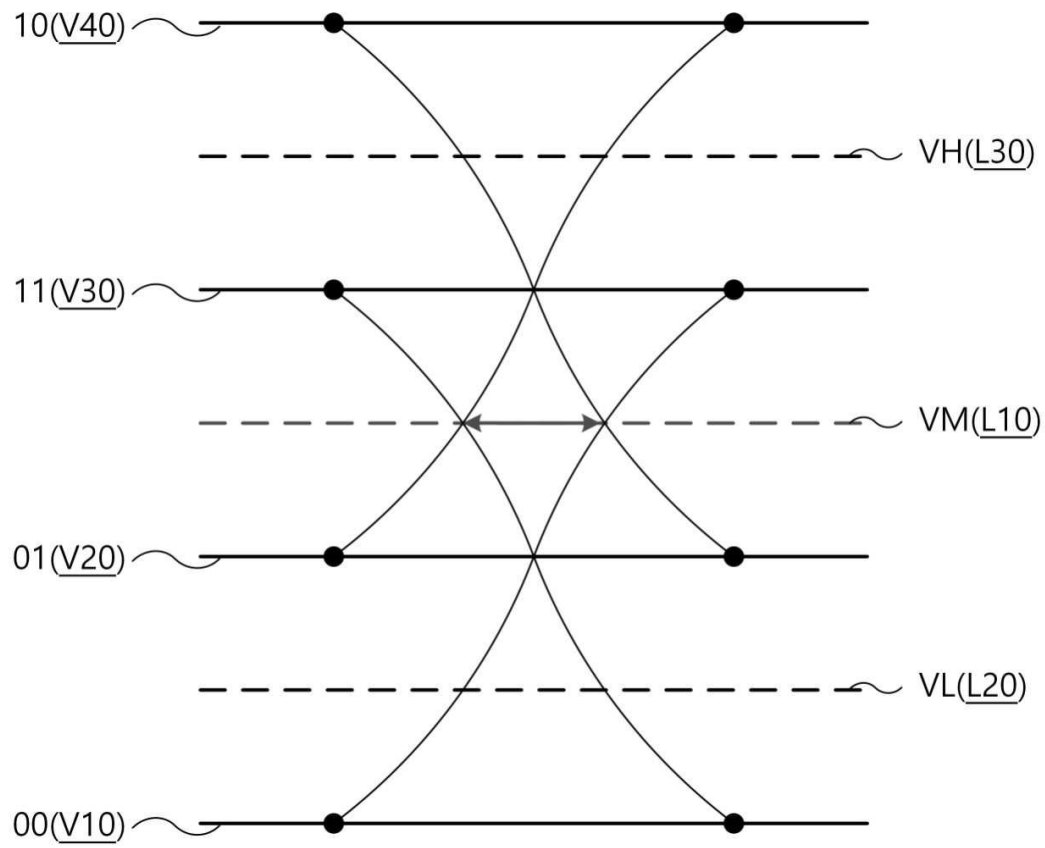
도면6



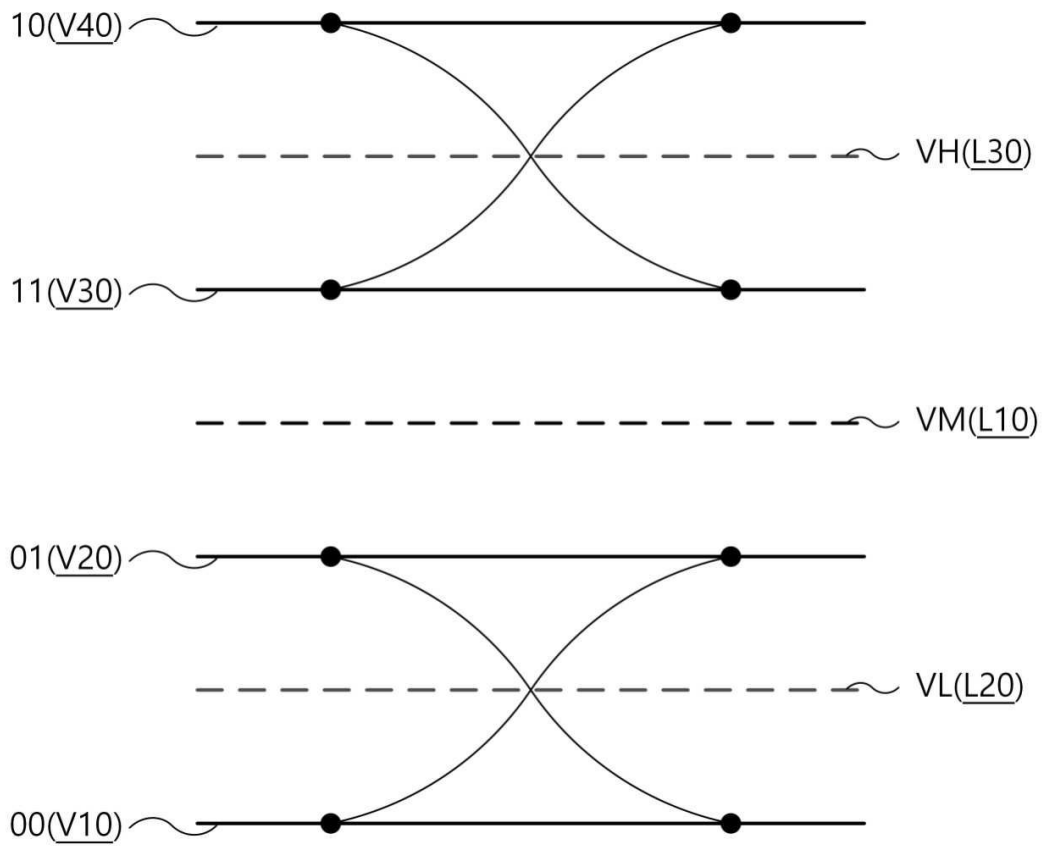
도면7



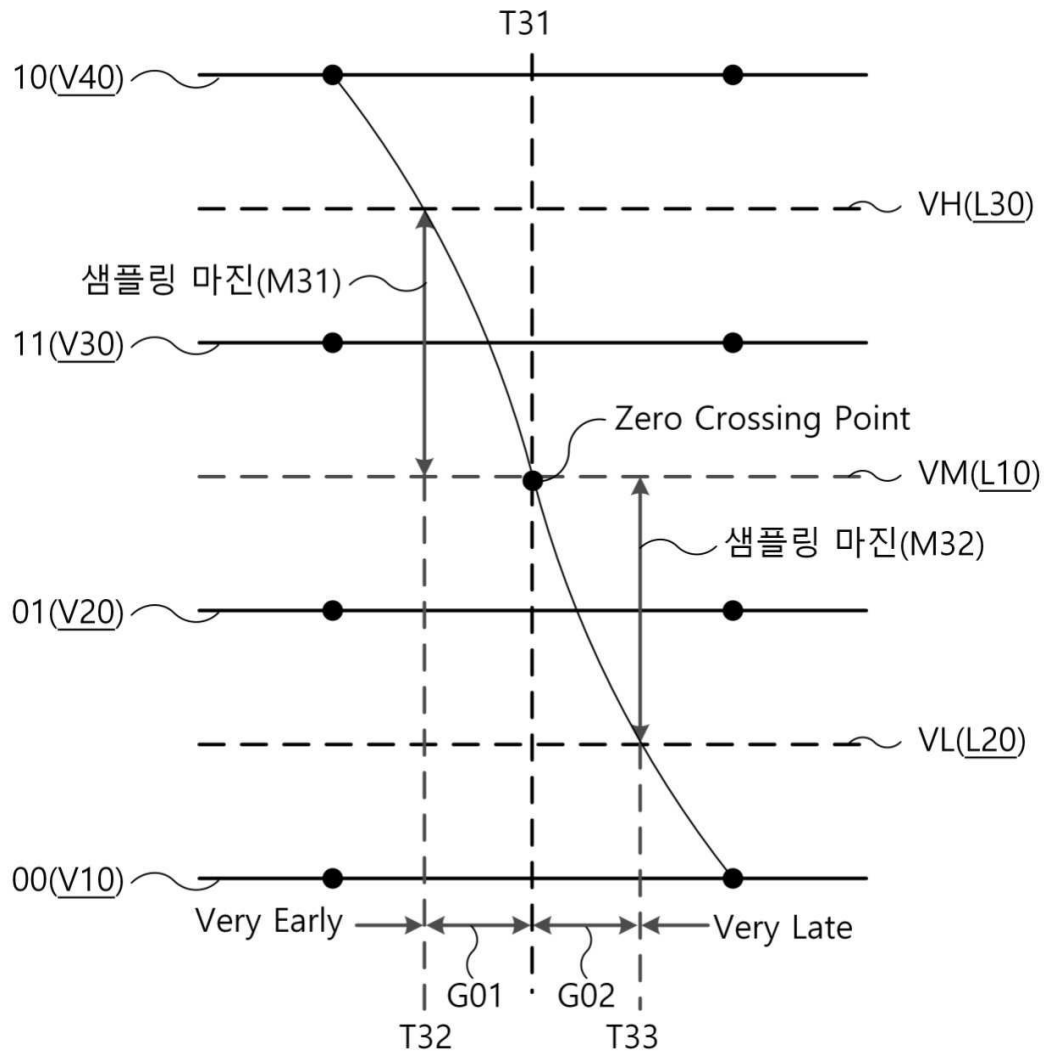
도면8



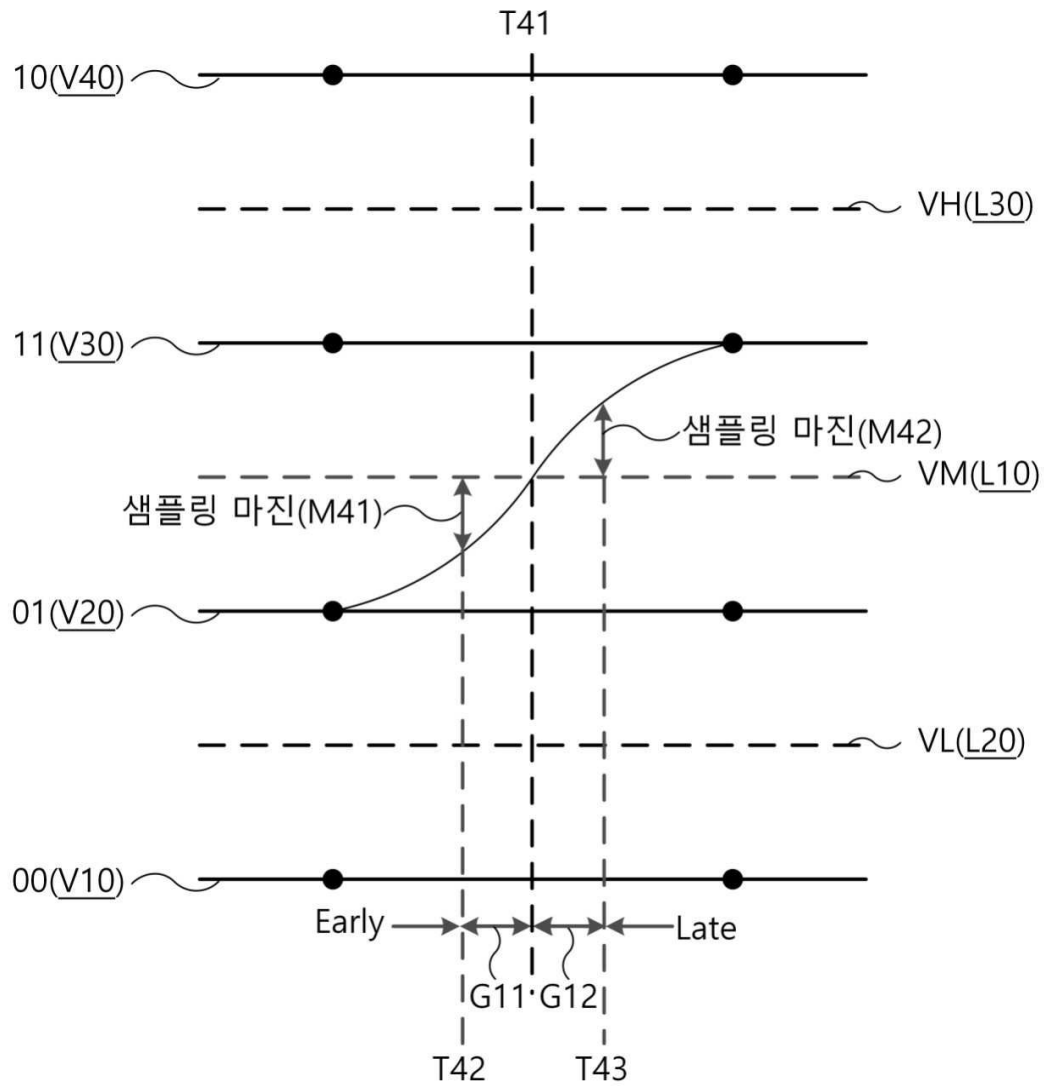
도면9



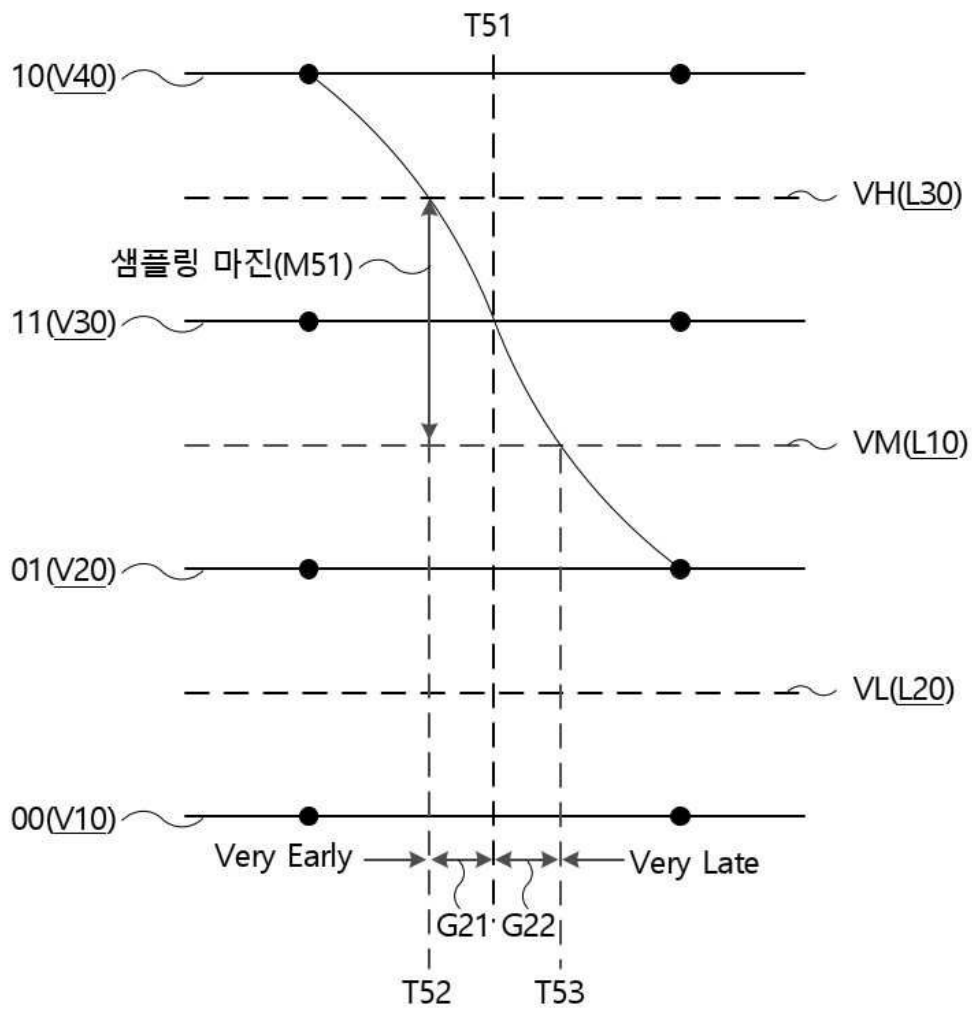
도면10



도면11



도면12



도면13

