

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第5566200号
(P5566200)

(45) 発行日 平成26年8月6日(2014.8.6)

(24) 登録日 平成26年6月27日(2014.6.27)

(51) Int.Cl.	F I
H05K 3/46 (2006.01)	H05K 3/46 B
H05K 3/28 (2006.01)	H05K 3/28 B
H01L 23/12 (2006.01)	H01L 23/12 501B
H05K 3/34 (2006.01)	H05K 3/34 502E
	H05K 3/34 501E

請求項の数 7 (全 23 頁)

(21) 出願番号	特願2010-138906 (P2010-138906)	(73) 特許権者	000190688 新光電気工業株式会社 長野県長野市小島田町80番地
(22) 出願日	平成22年6月18日(2010.6.18)	(74) 代理人	100091672 弁理士 岡本 啓三
(65) 公開番号	特開2012-4399 (P2012-4399A)	(72) 発明者	近藤 人資 長野県長野市小島田町80番地 新光電気 工業株式会社内
(43) 公開日	平成24年1月5日(2012.1.5)	(72) 発明者	下平 朋幸 長野県長野市小島田町80番地 新光電気 工業株式会社内
審査請求日	平成25年4月2日(2013.4.2)	(72) 発明者	佐藤 雅子 長野県長野市小島田町80番地 新光電気 工業株式会社内

最終頁に続く

(54) 【発明の名称】 配線基板及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

コア基板をもたないコアレスタイプの配線基板であって、
一方の面側に最外層として形成され、黒色又は灰色を呈する第1絶縁層と、
前記第1絶縁層から露出して形成された第1接続パッドと、
他方の面側に最外層として形成され、黒色又は灰色を呈する樹脂層の厚み方向の中央部にガラスクロスが形成された第2絶縁層と、
前記第2絶縁層から露出して形成された第2接続パッドとを有し、
前記第2絶縁層に曲面状の側壁面を有する接続ホールが形成され、前記接続ホールの底部に、表面に凹部が設けられた前記第2接続パッドが露出しており、
前記接続ホール内の前記樹脂層及びガラスクロスの側壁面と前記第2接続パッドの凹部の側面とは連続する同一面を構成しており、かつ
前記第1接続パッドの外表面が前記第1絶縁層の外表面から露出しており、前記第1接続パッドの側面と前記外面の反対面とが前記第1絶縁層に接していることを特徴とする配線基板。

【請求項 2】

前記接続ホールの上端の角部が丸みを帯びた面取り部となっていることを特徴とする請求項 1 に記載の配線基板。

【請求項 3】

前記第1接続パッド及び前記第2接続パッドのいずれか一方が半導体チップをフリップ

チップ接続するためのチップ接続用パッドであり、他方が外部接続端子を接続するための外部接続用パッドであり、

前記チップ接続用パッドの配列ピッチは前記外部接続用パッドの配列ピッチより狭いことを特徴とする請求項 1 又は 2 に記載の配線基板。

【請求項 4】

接続パッドを備えた配線基板の上に、前記接続パッドを被覆する黒色又は灰色を呈する樹脂層の厚み方向の中央部にガラスクロスが形成された絶縁層を形成する工程と、

前記接続パッドの上に開口部が配置されたレジストを前記絶縁層の上に形成する工程と、

ウェットブラスト法によって、前記レジストの開口部を通して前記絶縁層に、前記接続パッドに到達する接続ホールを形成する工程とを有し、

前記接続ホールを形成する工程において、前記接続ホールの底部の前記接続パッドに凹部が形成され、かつ

前記接続ホール内の前記樹脂層及びガラスクロスの側壁面と前記接続パッドの凹部の側面とが連続する同一面となって形成されることを特徴とする配線基板の製造方法。

【請求項 5】

前記接続パッドを備えた配線基板は、

支持体の上に下側接続パッドを形成する工程と、

前記下側接続パッドの上に黒色又は灰色を呈する下側絶縁層を形成する工程と、

前記下側絶縁層を加工して前記下側接続パッドに到達するビアホールを形成する工程と

、
前記ビアホールを介して前記下側接続パッドに接続され、最上層として前記接続パッドを含む n 層 (n は 1 以上の整数) の配線層を前記下側絶縁層の上に形成する工程とを含む方法から得られ、

前記接続ホールを形成する工程の後に、前記支持体を除去する工程をさらに有することを特徴とする請求項 4 に記載の配線基板の製造方法。

【請求項 6】

両面側の前記接続パッドのいずれか一方が半導体チップを接続するためのチップ接続用パッドであり、他方が外部接続端子を接続するための外部接続用パッドであり、前記チップ接続用パッドの配列ピッチは前記外部接続用パッドの配列ピッチより狭く設定されることを特徴とする請求項 5 に記載の配線基板の製造方法。

【請求項 7】

前記接続ホールを形成する工程の後に、

前記レジストを除去する工程と、

前記絶縁層の表面及び前記接続ホール内をウェットブラスト法で研削することにより、前記接続ホールの上端の角部を丸みを帯びた面取り部とする工程とを有することを特徴とする請求項 4 に記載の配線基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は配線基板及びその製造方法に係り、さらに詳しくは、両面側に接続パッドとそれを露出させるように設けられた絶縁層とをそれぞれ備えた配線基板及びその製造方法に関する。

【背景技術】

【0002】

従来、半導体チップを実装するための多層配線基板がある。多層配線基板では、一方の面に半導体チップを実装するためのチップ接続用パッドが設けられ、他方の面に外部接続端子を接続するための外部接続用パッドが設けられている。

【0003】

特許文献 1 には、絶縁基板の表面に接続端子を接合するためのパッドが設けられたブリ

10

20

30

40

50

ント配線板において、絶縁基板の表面に接続パッドの外周部を含めて黒色のソルダレジストで被覆することにより、電子部品からの熱を効率よく放熱させることが記載されている。

【 0 0 0 4 】

特許文献 2 には、プリント配線板などに使用されるソルダレジストにおいて、優れた耐熱性と反りの少ないソルダレジストを採用する際に、解像性を上げるためには露光量を増やす必要がある白色又は黒色のソルダレジストを併用することが有効であることが記載されている。

【 先行技術文献 】

【 特許文献 】

10

【 0 0 0 5 】

【 特許文献 1 】 特開 2 0 0 2 - 1 7 1 0 5 0 号公報

【 特許文献 2 】 特開 2 0 0 8 - 2 5 7 0 4 4 号公報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 6 】

後述するように、関連技術の配線基板では、配線基板の最外には接続パッドが露出するようにしてソルダレジストが形成されており、一般的にソルダレジストは緑系の色を呈している。配線基板の接続パッドには半導体チップがはんだ付けによってフリップチップ接続される。

20

【 0 0 0 7 】

関連技術の配線基板では、半導体チップをフリップチップ接続する時などの加熱処理によってソルダレジストが酸化されて茶色に変色しやすい問題がある。ソルダレジストが変色すると見た目が悪いばかりではなく、その後のアセンブリ工程で画像認識による位置合わせを行う際に画像のコントラストが悪くなり、位置合わせが困難になる場合がある。

【 0 0 0 8 】

本発明は以上の課題を鑑みて創作されたものであり、最外層として形成される絶縁層の加熱処理による変色を防止できる配線基板及びその製造方法を提供することを目的とする。

【 課題を解決するための手段 】

30

【 0 0 0 9 】

上記課題を解決するため、本発明は配線基板に係り、一方の面側に最外層として形成され、黒色又は灰色を呈する第 1 絶縁層と、前記第 1 絶縁層から露出して形成された第 1 接続パッドと、他方の面側に最外層として形成され、黒色又は灰色を呈する第 2 絶縁層と、前記第 2 絶縁層から露出して形成された第 2 接続パッドとを有し、前記第 2 絶縁層に曲面状の側壁面を有する接続ホールが形成され、前記接続ホールの底部に前記第 2 接続パッドが露出していることを特徴とする。

【 0 0 1 0 】

本発明の配線基板では、一方の面側に最外層として黒色又は灰色を呈する第 1 絶縁層が形成され、第 1 絶縁層から第 1 接続パッドが露出して形成されている。また、他方の面側に最外層として黒色又は灰色を呈する第 2 絶縁層が形成され、第 2 絶縁層から第 2 接続パッドが露出して形成されている。

40

【 0 0 1 1 】

そして、第 2 絶縁層に曲面状の側壁面を有する接続ホールが形成され、接続ホールの底部に第 2 接続パッドが露出している。接続ホールは第 2 絶縁層がウェットブラスト法によって研削されて形成されるため、曲面状の側壁面が得られる。

【 0 0 1 2 】

コア基板をもたないコアレス配線基板を採用する場合は、第 1 接続パッドの外面が第 1 絶縁層の外面から露出しており、第 1 接続パッドの側面と外面の反対面とが第 1 絶縁層に接している。

50

【 0 0 1 3 】

あるいは、コア基板の両面側に配線層が形成された配線基板を採用する場合は、両面側の接続パッド上の黒色又は灰色の絶縁層にウェットブラスト法によって接続ホールが形成されて、両面側の接続パッドが接続ホールからそれぞれ露出している。

【 0 0 1 4 】

このように、本発明の配線基板では両面側の絶縁層が黒色又は灰色を呈するので、半導体チップを実装する際などの加熱処理で絶縁層が変色することが防止される。これにより、半導体チップを実装した後に配線基板の色合いが変化して見た目が悪くなるといった不具合が解消される。

【 0 0 1 5 】

さらに、半導体チップを実装した後に各種のアセンブリ工程があり、それらの工程では位置合わせを行う必要がある。本発明では、黒色又は灰色の絶縁層を使用することから接続パッド（金パッドや銅パッド）と絶縁層との間で光の反射率が大きく異なるので、位置合わせマークの画像のコントラストが良好となり、位置合わせを安定して行うことができる。

【 0 0 1 6 】

また、第2接続パッドの上にウェットブラスト法で形成される接続ホールでは、その底面の第2接続パッドに凹部が設けられ、接続ホールの側壁面と第2接続パッドの凹部の側面とは連続する同一面を構成する。しかも、ウェットブラスト法を使用することにより、デスミア処理が不要であるので、接続ホールの底部の接続パッドがエッチングされて食い込み部が形成されるおそれもない。

【 0 0 1 7 】

従って、接続ホール内の第2接続パッドに無電解めっきによってニッケル／金めっき層などのコンタクト層を信頼性よく形成することができる。

【 0 0 1 8 】

また、上記課題を解決するため、本発明は配線基板の製造方法に係り、接続パッドを備えた配線基板の上に、前記接続パッドを被覆する黒色又は灰色を呈する絶縁層を形成する工程と、前記接続パッドの上に開口部が配置されたレジストを前記絶縁層の上に形成する工程と、ウェットブラスト法によって、前記レジストの開口部を通して前記絶縁層に、前記接続パッドに到達する接続ホールを形成する工程とを有することを特徴とする。

【 0 0 1 9 】

本発明の製造方法を使用することにより、上記した配線基板を容易に製造することができる。コアレス配線基板を製造する場合は、仮基板としての支持体の上にビルドアップ配線が形成された後に、支持体が除去される。

【発明の効果】

【 0 0 2 0 】

以上説明したように、本発明の配線基板では、最外に設けられる絶縁層の加熱処理による変色を防止できる。

【図面の簡単な説明】

【 0 0 2 1 】

【図1】図1は関連技術の配線基板の問題点を説明するための断面図である。

【図2】図2（a）～（d）は本発明の第1実施形態の配線基板の製造方法を示す断面図（その1）である。

【図3】図3（a）～（d）は本発明の第1実施形態の配線基板の製造方法を示す断面図（その2）である。

【図4】図4（a）～（c）は本発明の第1実施形態の配線基板の製造方法を示す断面図（その3）である。

【図5】図5（a）～（c）は本発明の第1実施形態の配線基板の製造方法を示す断面図（その4）である。

【図6】図6（a）～（c）は本発明の第1実施形態の配線基板に半導体チップを実装す

10

20

30

40

50

る方法を示す断面図である。

【図 7】図 7 (a) 及び (b) は本発明の第 1 実施形態の配線基板の製造方法において接続ホールを形成する際のウェットブラスト法の優位性を説明する断面図である。

【図 8】図 8 は本発明の第 1 実施形態の変形例の配線基板を示す断面図である。

【図 9】図 9 は本発明の第 1 実施形態の変形例の配線基板の製造方法において接続ホールを形成する際のウェットブラスト法の優位性を説明する断面図である。

【図 10】図 10 (a) ~ (c) は本発明の第 1 実施形態の配線基板の製造方法においてはんだボールを振り込みやすくする接続ホールを得るための製法を示す断面図 (その 1) である。

【図 11】図 11 (a) 及び (b) は本発明の第 1 実施形態の配線基板の製造方法において
10 はんだボールを振り込みやすくする接続ホールを得るための製法を示す断面図 (その 2) である。

【図 12】図 12 (a) 及び (b) は本発明の第 2 実施形態の配線基板の製造方法を示す断面図である。

【図 13】図 13 は本発明の第 2 実施形態の変形例の配線基板を示す断面図である。

【図 14】図 14 は本発明の第 2 実施形態の配線基板に半導体チップが実装された様子
を示す断面図である。

【図 15】図 15 (a) 及び (b) は本発明の第 2 実施形態の配線基板にチップキャパシタ
20 が実装される様子を示す平面図及び断面図である。

【図 16】図 16 (a) ~ (d) は本発明の第 3 実施形態の配線基板の製造方法を示す断
面図である。

【図 17】図 17 は本発明の第 3 実施形態の配線基板を示す断面図である。

【図 18】図 18 は本発明の第 3 実施形態の配線基板に半導体チップが実装された様子
を示す断面図である。

【発明を実施するための形態】

【 0 0 2 2 】

以下、本発明の実施の形態について、添付の図面を参照して説明する。

【 0 0 2 3 】

(関連技術)

本発明の実施形態を説明する前に、本発明に関連する関連技術について説明する。図 1
30 は関連技術の配線基板を示す断面図である。

【 0 0 2 4 】

図 1 に示すように、関連技術の配線基板 1 0 0 では、多層配線部 2 0 0 の両面側に接続
パッド P をそれぞれ備えており、両面側に接続パッド P を露出させる開口部 3 0 0 a が設
けられたソルダレジスト 3 0 0 がそれぞれ形成されている。一般的に、ソルダレジスト 3
0 0 は緑系の色を呈している。

【 0 0 2 5 】

そして、半導体チップ 4 0 0 のバンプ電極 4 0 0 a が配線基板 1 0 0 の接続パッド P に
はんだ付けによってフリップチップ接続される。このとき、はんだ付けの加熱処理によ
40 ってソルダレジスト 3 0 0 が酸化して茶色に変色しやすい問題がある。

【 0 0 2 6 】

半導体チップ 4 0 0 が配線基板 1 0 0 に実装された後にも、半導体チップ 4 0 0 と配線
基板 1 0 0 との間に充填されるアンダーフィル樹脂の加熱による硬化などの各種の加熱処
理を行う工程があり、加熱処理を繰り返すにつれて変色が顕著になる傾向がある。

【 0 0 2 7 】

ソルダレジスト 3 0 0 が変色すると見た目が悪くなるばかりではなく、その後のアセン
ブリ工程 (補強板や放熱板の取り付けなど) で画像認識による位置合わせを行う際に画像
のコントラストが悪くなり、位置合わせが困難になる場合がある。

【 0 0 2 8 】

本願発明者は以上の問題点について鋭意研究した結果、ソルダレジストの色を黒又は灰
50

色の無彩色にすることにより、加熱処理による変色を防止できることを見出した。

【0029】

(第1実施の形態)

図2～図5は本発明の第1実施形態の配線基板の製造方法を示す断面図、図6は同じく配線基板に半導体チップを実装する方法を示す断面図である。

【0030】

第1実施形態では、コア基板をもたないコアレス配線基板において両面側の絶縁層(ソルダレジスト)の色を黒色又は灰色の無彩色にする形態について製造方法を参照しながら説明する。

【0031】

図2(a)に示すように、まず、銅(Cu)などの金属板又は金属箔からなる支持体5を用意する。支持体5は仮の基板であり、支持体5の上にビルドアップ配線が形成された後に除去される。

【0032】

次いで、図2(b)に示すように、支持体5の上に、チップ接続用パッドが配置される部分に開口部6aが設けられためっきレジスト6を形成する。さらに、図2(c)に示すように、支持体5をめっき給電経路に利用する電解めっきにより、めっきレジスト6の開口部6a内の支持体5の上に金(Au)層10a及びニッケル(Ni)層10bを順に形成する。その後に、めっきレジスト6が除去される。

【0033】

これにより、図2(d)に示すように、Au層10a及びNi層10bから構成されるチップ接続用パッドP1(第1接続パッド(又は下側接続パッド))が支持体5の上に形成される。

【0034】

あるいは、支持体5上に下から順に、金(Au)層/ニッケル(Ni)層/銅(Cu)層、金(Au)層/パラジウム(Pd)層/ニッケル(Ni)層、又は金(Au)層/パラジウム(Pd)層/ニッケル(Ni)層/銅(Cu)層などの各種の積層膜を形成して、チップ接続用パッドP1としてもよい。

【0035】

又は、チップ接続用パッドP1として、支持体5上に下から順に、ニッケル(Ni)層(犠牲層)/銅(Cu)層を形成してもよい。この場合は、後述するように支持体5を除去した後に、ニッケル(Ni)層(犠牲層)がニッケルを選択的にエッチングできるエッチング液で除去され、チップ接続用パッドP1が銅(Cu)層のみから形成される。

【0036】

チップ接続用パッドP1は半導体チップが接続される電極であり、例えば、平面視して円形に形成され、その径は50～100μmであり、その配列ピッチは90～150μmに設定される。

【0037】

次いで、図3(a)に示すように、支持体5の上にチップ接続用パッドP1を被覆する第1黒色絶縁層20(黒色又は灰色を呈する下側絶縁層)を形成する。第1黒色絶縁層20を例示するが、灰色もしくは黒に近い灰色などでもよく、灰色～黒色の間の無彩色を呈する絶縁層を形成すればよい。第1黒色絶縁層20はソルダレジストとして機能する。

【0038】

黒色又は灰色の無彩色の絶縁層としては、波長が380～780nmの可視光線の光吸収率が60%以上(好適には70%以上)から100%のものが使用される。

【0039】

光吸収率が60%以上から70%未満で灰色(又は暗灰色)に視認され、光吸収率が70%以上で黒色に視認される。

【0040】

黒色又は灰色の絶縁層は、エポキシやポリイミドなどの樹脂に以下の顔料のいずれか又

10

20

30

40

50

はそれらを合わせた顔料を含有させることにより得られる。そのような顔料としては、カーボンブラック系、黒鉛系、酸化鉄系、アンスラキノン系、酸化コバルト系、酸化銅系、マンガン系、酸化アンチモン系、酸化ニッケル系、又はペリレン系などがある。

【 0 0 4 1 】

樹脂中への顔料の含有量は、0.01～20質量%、好適には0.1～10質量%である。

【 0 0 4 2 】

第1黒色絶縁層20は、例えば、エポキシやポリイミドなどの熱硬化性樹脂に黒色の顔料を含有させた樹脂フィルムを積層し、真空プレス装置などで加熱・加圧することにより得られる。あるいは、黒色の顔料を含有させたエポキシやポリイミドなどの液状の熱硬化性樹脂を塗布し、加熱によって硬化させてもよい。

10

【 0 0 4 3 】

第1黒色絶縁層20は光を吸収しやすい特性を有するため、フォトリソグラフィで精度よくホールパターンを形成することは困難な場合が多い。このため、第1黒色絶縁層20は非感光性の樹脂から形成され、開口部を形成する際は、レーザやウェットブラスト法によって加工される。

【 0 0 4 4 】

次いで、図3(b)に示すように、第1黒色絶縁層20をレーザで加工することにより、チップ接続用パッドP1に到達する第1ビアホールVH1を形成する。続いて、図3(c)に示すように、第1ビアホールVH1(ビア導体)を介してチップ接続用パッドP1に接続される第1配線層30を第1黒色絶縁層20の上に形成する。

20

【 0 0 4 5 】

第1配線層30は例えばセミアディティブ法によって形成される。詳しく説明すると、まず、第1黒色絶縁層20上及び第1ビアホールVH1内に銅などからなるシード層(不図示)を無電解めっきやスパッタ法により形成する。続いて、シード層の上に、第1配線層30が配置される部分に開口部が設けられためっきレジスト(不図示)を形成する。

【 0 0 4 6 】

さらに、シード層をめっき給電経路に利用する電解めっきにより、めっきレジストの開口部に銅などの金属パターン層(不図示)を形成する。次いで、めっきレジストを除去した後に、金属パターン層をマスクにしてシード層をエッチングすることにより、シード層及び金属パターン層により構成される第1配線層30が得られる。

30

【 0 0 4 7 】

次いで、図3(d)に示すように、第1配線層30の上に第1層間絶縁層22を形成した後に、第1層間絶縁層22をレーザで加工することにより第1配線層30に到達する第2ビアホールVH2を形成する。第1層間絶縁層22は黒色又は灰色に着色されている必要はなく、通常のエポキシ樹脂又はポリイミド樹脂などから形成される。

【 0 0 4 8 】

さらに、第1配線層30の形成方法と同様な方法により、第2ビアホールVH2(ビア導体)を介して第1配線層30に接続される第2配線層32を第1層間絶縁層22の上に形成する。

40

【 0 0 4 9 】

続いて、図4(a)に示すように、第2配線層32の上に第2層間絶縁層24を形成した後に、第2層間絶縁層24をレーザで加工することにより第2配線層32に到達する第3ビアホールVH3を形成する。第2層間絶縁層24は、第1層間絶縁層22と同様に、黒色又は灰色に着色されている必要はなく、通常のエポキシ樹脂又はポリイミド樹脂などから形成される。

【 0 0 5 0 】

上記した第1層間絶縁層22及び第2層間絶縁層24は、樹脂フィルムを積層し、真空プレス装置などで加熱・加圧することによって形成される。

【 0 0 5 1 】

50

さらに、第1配線層30の形成方法と同様な方法により、第3ビアホールVH3（ビア導体）を介して第2配線層32に接続される外部接続用パッドP2（第2接続パッド）を第3配線層として第2層間絶縁層24の上に形成する。外部接続用パッドP2は各第3ビアホールVH3の上に島状に配置されていてもよいし、あるいは第3ビアホールVH3から外側に延在する配線の一端に繋がっていてもよい。

【0052】

外部接続用パッドP2は外部接続端子が接続される電極であり、例えば、平面視して円形に形成され、その径は350～550μmであり、その配列ピッチは600～900μmに設定される。このようにして、チップ接続用パッドP1の比較的狭いピッチが、実装基板（マザーボードなど）の接続部に対応するように外部接続用パッドP2の比較的広いピッチに第1、第2配線層30、32を介してピッチ変換される。

10

【0053】

以上により、第1ビアホールVH1（ビア導体）を介してチップ接続用パッドP1に接続されて、最上層として外部接続用パッドP2（第2接続パッド）を含むビルドアップ配線が第1黒色絶縁層20の上に形成される。

【0054】

本実施形態では、チップ接続用パッドP1の上に3層（第1、第2配線層30、32、外部接続用パッドP2）のビルドアップ配線を形成しているが、n層（nは1以上の整数）で任意の積層数で形成することができる。

【0055】

20

次いで、図4（b）に示すように、第2層間絶縁層24の上に外部接続用パッドP2を被覆する第2黒色絶縁層26を形成する。第2黒色絶縁層26は、前述した第1黒色絶縁層20の形成方法と同様な方法で形成され、黒色以外に灰色であってもよい。

【0056】

続いて、図4（c）に示すように、第2黒色絶縁層26の上に、外部接続用パッドP2の上に開口部28aが設けられたドライフィルムレジストなどのレジスト28を形成する。

【0057】

さらに、図5（a）に示すように、ウェットブラスト法により、レジスト28の開口部28aを通して第2黒色絶縁層26を研削して除去することにより、外部接続用パッドP2に到達する接続ホールCH（開口部）を形成する。接続ホールCHは、平面視して円形の開口部として形成される。

30

【0058】

ウェットブラスト処理では、アルミナ砥粒やシリカ砥粒からなる研磨剤を水などの溶媒に分散させ、対象物（黒色絶縁層）に高圧で噴射して研削が行われる。例えば、粒径が5～20μmのアルミナ砥粒やシリカ砥粒の研磨剤を14vol%程度の濃度で水に分散させ、0.25MPa程度の圧力で対象物（黒色絶縁層）に噴射して研削が行われる。

【0059】

その後、図5（b）に示すように、レジスト28が除去される。さらに、必要に応じて、接続ホールCH内の外部接続用パッドP2に無電解めっきによってNi層/Au層を順に形成するなどしてコンタクト層（不図示）を形成する。コンタクト層として、下から順に、ニッケル（Ni）層/パラジウム（Pd）層/金（Au）層を積層して形成してもよく、めっきによって形成される各種の積層膜を採用してもよい。

40

【0060】

次いで、図5（c）に示すように、図5（b）の構造体から支持体5をウェットエッチングにより除去する。支持体5が銅からなる場合は、塩化第二銅水溶液などの銅のエッチャントが使用される。

【0061】

支持体5は、チップ接続用パッドP1（最下がAu層10a）及び第1黒色絶縁層20に対して選択的にエッチングされて除去される。

50

【 0 0 6 2 】

以上により、第 1 実施形態の配線基板 1 が得られる。図 5 (c) に示すように、第 1 実施形態の配線基板 1 では、最下の第 1 黒色絶縁層 2 0 にチップ接続用パッド P 1 (第 1 接続パッド) が埋設されており、チップ接続用パッド P 1 の外面と第 1 黒色絶縁層 2 0 の外面とが同一面を構成している。

【 0 0 6 3 】

チップ接続用パッド P 1 上の第 1 黒色絶縁層 2 0 には第 1 ビアホール V H 1 が形成されており、第 1 黒色絶縁層 2 0 の上には第 1 ビアホール V H 1 (ビア導体) を介してチップ接続用パッド P 1 に接続される第 1 配線層 3 0 が形成されている。

【 0 0 6 4 】

第 1 配線層 3 0 の上にはその接続部上に第 2 ビアホール V H 2 が設けられた第 1 層間絶縁層 2 2 が形成されている。第 1 層間絶縁層 2 2 の上には第 2 ビアホール V H 2 (ビア導体) を介して第 1 配線層 3 0 に接続される第 2 配線層 3 2 が形成されている。

【 0 0 6 5 】

第 2 配線層 3 2 の上にはその接続部上に第 3 ビアホール V H 3 が設けられた第 2 層間絶縁層 2 4 が形成されている。第 2 層間絶縁層 2 4 の上には第 3 ビアホール V H 3 (ビア導体) を介して第 2 配線層 3 2 に接続される外部接続用パッド P 2 (第 2 接続パッド) が形成されている

さらに、第 2 層間絶縁層 2 4 の上には外部接続用パッド P 2 の上に接続ホール C H が設けられた第 2 黒色絶縁層 2 6 が形成されている。

【 0 0 6 6 】

第 1 実施形態の配線基板 1 は、コア基板をもたないコアレス配線基板であり、チップ接続用パッド P 1 に 3 層のビルドアップ配線 (第 1、第 2 配線層 3 0、3 2、外部接続用パッド P 2) が接続されている。両面側の各最外にはソルダレジストとして第 1 黒色絶縁層 2 0 及び第 2 黒色絶縁層 2 6 がそれぞれ形成されている。

【 0 0 6 7 】

チップ接続用パッド P 1 は、その外面が第 1 黒色絶縁層 2 0 の外面と同一面を構成することで第 1 黒色絶縁層 2 0 から露出している。チップ接続用パッド P 1 の側面とビア接続面とが第 1 黒色絶縁層 2 0 に接し、外面 (ビア接続面と反対面) が第 1 黒色絶縁層 2 0 から露出している。

【 0 0 6 8 】

あるいは、前述したように、図 2 (c) の工程で、チップ接続用パッド P 1 としてニッケル (N i) 層 (犠牲層) / 銅 (C u) 層を形成し、支持体 5 を除去した後に、ニッケル層 (犠牲層) を除去する場合は、チップ接続用パッド P 1 が銅層のみから形成される。

【 0 0 6 9 】

この場合は、チップ接続用パッド P 1 の外面が第 1 黒色絶縁層 2 0 の外面から凹んだ位置に配置される。つまり、第 1 黒色絶縁層 2 0 に形成された凹部の底部にチップ接続用パッド P 1 が配置される。

【 0 0 7 0 】

この場合においても、チップ接続用パッド P 1 の側面とビア接続面とが第 1 黒色絶縁層 2 0 に接し、外面 (ビア接続面と反対面) が第 1 黒色絶縁層 2 0 から露出した状態となる。

【 0 0 7 1 】

また、外部接続用パッド P 2 の上には、ウェットブラスト法によって第 2 黒色絶縁層 2 6 に形成された接続ホール C H が配置されている。外部接続用パッド P 2 の周縁部は第 2 黒色絶縁層 2 6 で被覆されており、外部接続用パッド P 2 の中央部が接続ホール C H から露出している。

【 0 0 7 2 】

また、第 1 黒色絶縁層 2 0 及び第 1、第 2 層間絶縁層 2 2、2 4 に形成された第 1 ~ 第 3 ビアホール V H 1、V H 2、V H 3 は、第 2 黒色絶縁層 2 6 側に開口されている。これ

10

20

30

40

50

に加えて、第1～第3ビアホールV H 1, V H 2, V H 3は、チップ接続用パッドP 1及び第1、第2配線層3 0, 3 2の表面によって底面が構成され、先端の開口面積が底面面積より大きい円錐台状の凹部となって形成されている。そして、第1～第3ビアホールV H 1, V H 2, V H 3の中にビア導体が形成(充填)されている。

【0073】

なお、接続パッド(チップ接続用パッドP 1及び外部接続用パッドP 2)が黒色絶縁層2 0, 2 6から露出していることは、各接続パッドの表面が黒色絶縁層2 0, 2 6で被覆されていないことを意味する。従って、接続パッド(チップ接続用パッドP 1及び外部接続用パッドP 2)が半導体チップや外部接続端子で覆われている構造も含む。

【0074】

また、本実施形態では、両面側の最外の絶縁層のみを黒色又は灰色にしたが、内部の絶縁層(図5(c)では第1、第2層間絶縁層2 2, 2 4)においても同様に黒色又は灰色の絶縁層にしてもよい。つまり、配線基板の絶縁層の全層が黒色又は灰色を呈するようにしてもよい。

【0075】

次に、第1実施形態の配線基板1に半導体チップを実装する方法について説明する。

【0076】

図6(a)に示すように、図5(c)の配線基板1を上下反転させてチップ接続用パッドP 1を上側に向けた状態とする。

【0077】

次いで、図6(b)に示すように、配線基板1のチップ接続用パッドP 1の上にはんだ3 6を塗布する。さらに、半導体チップ4 0の接続電極4 0 aを配線基板1のチップ接続用パッドP 1上のはんだ3 6に配置し、230～270の温度でリフロー加熱してはんだ付けを行う。

【0078】

これにより、図6(c)に示すように、半導体チップ4 0がパンプ電極4 2によって配線基板1のチップ接続用パッドP 1にフリップチップ接続される。その後に、半導体チップ4 0の下側の隙間にアンダーフィル樹脂4 4が充填される。これにより、半導体パッケージが構成される。

【0079】

BGA型の半導体パッケージを構成する場合は、半導体チップ4 0を実装する前又は後に、外部接続用パッドP 2に外部接続端子としてはんだボールが接続される。また、PGA型パッケージを構成する場合は、半導体チップ4 0を実装する前又は後に、外部接続用パッドP 2に外部接続端子として接続ピンが接続される。あるいは、LGA型パッケージを構成する場合は、外部接続用パッドP 2自体が外部接続端子として使用される。

【0080】

また、半導体チップ4 0を実装する前に、チップキャパシタを配線基板1に実装してもよい。この場合は、配線基板1にチップ接続用パッドP 1又は外部接続用パッドP 2を形成する際に、それらと同一層からなるチップキャパシタ搭載用のキャパシタ接続用パッドが形成される。

【0081】

本願発明者は、灰色～黒色の絶縁層を実際に260程度の温度で加熱処理して色が変わるかどうか目視検査を行った。その結果によれば、加熱処理を10回繰り返しても灰色～黒色の絶縁層の色はほとんど変化しなかった。このように、灰色～黒色の絶縁層は加熱処理によって酸化するとしても変色しにくい特性がある。

【0082】

従って、上記した図6(b)及び(c)において、配線基板1に半導体チップ4 0をフリップチップ接続する工程で配線基板1が加熱されるとしても、両面側の第1、第2黒色絶縁層2 0, 2 6の色は黒色のままでほとんど変色しない。また、上記したアンダーフィル樹脂4 4を加熱して硬化させる際にも第1、第2黒色絶縁層2 0, 2 6に変色は発生し

10

20

30

40

50

ない。

【 0 0 8 3 】

これにより、半導体チップ 4 0 を実装した後に配線基板 1 の色合いが変化して見た目が悪くなるといった不具合が解消される。しかも、半導体チップ 4 0 を実装した後に、さらに加熱処理を伴う工程を遂行する場合であっても第 1、第 2 黒色絶縁層 2 0 , 2 6 の色はほとんど変化しないことが分かる。

【 0 0 8 4 】

また、半導体チップ 4 0 を実装した後に、位置合わせを必要とするアセンブリ工程（補強板や放熱板を取り付ける工程など）が行われる場合が多い。位置合わせは、配線基板 1 に形成された位置合わせマークを画像認識することに基づいて行われる。位置合わせマークは接続ホール C H と大きさは異なる場合があるが同一の構造である。

10

【 0 0 8 5 】

このとき、本実施形態と違って、ソルダレジストが茶色に変色していると画像のコントラストが悪くなり、位置合わせが困難になる場合がある。

【 0 0 8 6 】

本実施形態では、ソルダレジストとして黒色絶縁層を使用することから接続パッド（金パッドや銅パッド）と黒色絶縁層との間で光の反射率が大きく異なるので、位置合わせマークの画像のコントラストが良好となり、位置合わせを安定して行うことができる。これにより、補強板や放熱板の取り付け工程などのアセンブリ工程を安定して遂行することができる。

20

【 0 0 8 7 】

また、前述した配線基板 1 の製造工程において、第 1、第 2 黒色絶縁層 2 0 , 2 6 や第 1、第 2 層間絶縁層 2 2 , 2 4 を積層するたびに、加熱処理が行われる。さらには、第 1、第 2 配線層 3 0 , 3 2 の形成工程においてもレジスト形成時に加熱処理が行われる。よって、特に第 1 黒色絶縁層 2 0 には複数回の加熱処理が施されることになるが、第 1 黒色絶縁層 2 0 に変色は生じない。

【 0 0 8 8 】

また、チップ接続用パッド P 1 に半導体チップ 4 0 を実装したり、外部接続用パッド P 2 にはんだボールなどの外部接続端子を接合する際に、画像認識による位置決めが行われる。このとき、接続パッド（チップ接続用パッド P 1 及び外部接続用パッド P 2 ）と黒色絶縁層 2 0 , 2 6 とのコントラストが良好になり、精度よく安定して位置決めを行うことができる。

30

【 0 0 8 9 】

さらには、接続パッド（チップ接続用パッド P 1 及び外部接続用パッド P 2 ）の表面損傷や異物付着などの表面状態を検査する際においても、接続パッド（チップ接続用パッド P 1 及び外部接続用パッド P 2 ）と黒色絶縁層 2 0 , 2 6 とのコントラストが良好になり、精度よく安定して検査を行うことができる。

【 0 0 9 0 】

次に、ウェットブラスト法によって第 2 黒色絶縁層 2 6 を研削して接続ホール C H を形成する工程（前述した図 5（a）の工程）についてさらに詳しく説明する。

40

【 0 0 9 1 】

一般的に、ソルダレジストに接続ホール（開口部）を形成する方法としては、感光性のソルダレジストをフォトリソグラフィでパターン化する方法、又は非感光性のソルダレジストをレーザーで加工する方法などがある。

【 0 0 9 2 】

前述したように、第 2 黒色絶縁層 2 6 は光を吸収しやすい特性を有するため、感光性樹脂で黒色絶縁層を形成する場合、フォトリソグラフィで精度よくホールパターンを形成することは困難な場合が多い。

【 0 0 9 3 】

また、図 7（a）に示すように、レーザーで第 2 黒色絶縁層 2 6 を加工して接続ホール C

50

Hを形成する場合は、レーザ加工の後に接続ホールCH内に樹脂スミアが発生するので、過マンガン酸法などのデスミア処理によって樹脂スミアを除去する必要がある。

【0094】

このとき、デスミア処理によって接続ホールCHの底部の外部接続用パッドP2（銅）が等方的にエッチングされるため、接続ホールCH近傍の第2黒色絶縁層26の下に食い込み部Aが生じる。

【0095】

このため、外部接続用パッドP2上に無電解めっきによってコンタクト層（Ni/Au層など）を形成する際に、食い込み部Aにボイドが発生しやすくなるため、外部接続用パッドP2に外部接続端子を設ける際に電気接続の信頼性が問題になるおそれがある。

10

【0096】

しかも、デスミア処理によって第2黒色絶縁層26の表面がエッチングされて凹凸が形成されてしまう（表面粗さ（Ra）：500nm程度）。第2黒色絶縁層26の表面に凹凸が形成されると、外部接続用パッドP2に無電解めっきによってコンタクト層（Ni/Au層など）を形成する際に、めっきの選択成長が損なわれ、第2黒色絶縁層26の上にもめっきが析出する場合がある。

【0097】

これに対して、図7（b）に示すように、ウェットブラスト法によって第2黒色絶縁層26に接続ホールCHを形成すると、第2黒色絶縁層26の研削が終了した後に、外部接続用パッドP2（銅）が0.4～5μm程度除去されて微小な凹部Cが設けられる。接続ホールCHの側壁面と外部接続用パッドP2の凹部Cの側面Cxとは、それらの境界部で不連続面が形成されることなく、連続した同一面を構成して形成される。

20

【0098】

接続ホールCHは、外部接続用パッドP2（第2接続パッド）の外周側方向に突出又は湾曲する曲面状の側壁面を有して形成され、かつ、第2黒色絶縁層26の外面に開口する開口部の面積が、底面の面積より大きくなって形成される。接続ホールCHの曲面状の側壁面と外部接続用パッドP2の凹部Cの曲面状の側面Cxとによって連続した同一の曲面が構成される。

【0099】

また、接続ホールCHの側壁面の断面形状は、外部接続用パッドP2の外周方向に突出する円弧状となっている。

30

【0100】

そして、ウェットブラスト法で第2黒色絶縁層26を除去した後に、水洗を行うだけで、外部接続用パッドP2の表面をクリーンな状態で露出させることができる。

【0101】

つまり、ウェットブラスト法を使用することによりデスミア処理を行う必要がないので、接続ホールCHの底部に外部接続用パッドP2の食い込み部Aが発生するおそれがない。

【0102】

また、デスミア処理を省略することで、第2黒色絶縁層26の表面に凹凸が形成されず平滑な状態（表面粗さ（Ra）：10～150nm以下）が維持される。このため、外部接続用パッドP2上に無電解めっきによってコンタクト層（Ni/Auめっき層など）を形成する際に、めっきの選択成長が損なわれるおそれもない。

40

【0103】

また、ウェットブラスト法で形成された接続ホールCHの側壁面は表面粗さ（Ra）が150～500nmとなって適度に粗化させるため、はんだ接合する際にはんだが密着性よく形成される利点もある。

【0104】

このように、ウェットブラスト法を使用することにより接続ホールCHの内面を連続面として形成できると共に、デスミア処理を省略できるので、外部接続用パッドP2に食い

50

込み部 A が発生したり、第 2 黒色絶縁層 2 6 の表面に不要な凹凸が形成されるおそれがない。従って、外部接続用パッド P 2 に無電解めっきによってコンタクト層 (Ni / Au めっき層など) が信頼性よく形成されるようになる。

【0105】

図 8 には第 1 実施形態の変形例の配線基板 1 a が示されている。図 8 に示すように、変形例の配線基板 1 a では、前述した図 5 (c) の配線基板 1 において、第 2 黒色絶縁層 2 6 の代わりに、黒色樹脂 2 7 a の厚み方向の中央部にガラスクロス G が形成されたガラスクロス含有黒色絶縁層 2 7 が使用される。

【0106】

ガラスクロス含有黒色絶縁層 2 7 は、ガラスクロス G に黒色樹脂 2 7 a を含浸させてプリプレグを構成し、プリプレグを外部接続用パッド P 2 上に貼付した後に、加熱処理して黒色樹脂 2 7 a を硬化させればよい。

【0107】

ガラスクロス含有黒色絶縁層 2 7 を使用することにより、コア基板をもたない配線基板 1 a の剛性を強化できると共に、配線基板 1 a の反りの発生を防止することができる。

【0108】

図 8 において、第 2 黒色絶縁層 2 6 の代わりにガラスクロス含有黒色絶縁層 2 7 を使用すること以外は、前述した図 5 (c) の配線基板 1 と同一である。

【0109】

ガラスクロス含有黒色絶縁層 2 7 を使用する場合においても接続ホール C H を形成する際にウェットブラスト法が適している。

【0110】

図 9 (a) にはレーザーでガラスクロス含有黒色絶縁層 2 7 を加工して接続ホール C H を形成した様子が示されている。この場合、黒色樹脂 2 7 a とガラスクロス G とのレーザーでの加工性の違いから、接続ホール C H の側壁面から内側にガラスクロス G の突出部 T が形成される。また、デスミア処理を行うことでガラスクロス G の突出が顕著になる。

【0111】

ガラスクロス G が接続ホール C H の側壁面から突出していると、外部接続用パッド P 2 上に無電解めっきによってコンタクト層 (Ni / Au めっき層など) を形成する際に、接続ホール C H の底部までめっき液が十分に供給されないため、ガラスクロス G の突出部 T の下側にめっきが上手く施されなくなる。また、外部接続用パッド P 2 に外部接続端子としてはんだボールやピン端子を取り付ける際に取り付けが困難になる問題もある。

【0112】

しかしながら、図 9 (b) に示すように、本実施形態では、ウェットブラスト法を使用することにより、ガラスクロス G と黒色樹脂 2 7 a とを同等に研削して加工することができる。このため、ガラスクロス G の研削面を黒色樹脂 2 7 a の研削面と同一面にすることができ、接続ホール C H 内にガラスクロス G の突出部 T が形成されるおそれはない。

【0113】

従って、ガラスクロス含有黒色絶縁層 2 7 を使用する場合であっても、正常な接続ホール C H を容易に形成できるので、外部接続用パッド P 2 に無電解めっきによってコンタクト層 (Ni / Au めっき層など) を信頼性よく形成することができる。

【0114】

次に、前述した本実施形態の配線基板 1 , 1 a において、外部接続端子となるはんだボールやリードピンを接続ホール C H に振込治具を使用して振り込む際に有利な構造を形成する方法について説明する。

【0115】

図 10 (a) に示すように、まず、前述した図 5 (a) で説明したように、ウェットブラスト法によってレジスト 2 8 の開口部 2 8 a を通して第 2 黒色絶縁層 2 6 を研削することにより、外部接続用パッド P 2 に到達する接続ホール C H を形成する (1 回目のウェットブラスト処理)。その後、図 10 (b) に示すように、レジスト 2 8 を除去する。

【 0 1 1 6 】

さらに、図 1 0 (c) に示すように、第 2 黒色絶縁層 2 6 の表面及び接続ホール C H 内をウェットブラスト法によって研削する (2 回目のウェットブラスト処理) 。このとき、第 2 黒色絶縁層 2 6 の表面が 0 . 5 ~ 4 μ m 程度で除去される条件に設定される。

【 0 1 1 7 】

これにより、接続ホール C H の上端の角部が丸みを帯びた形状に加工されて面取り部 2 6 a (R 面とも呼ばれる) となる。

【 0 1 1 8 】

図 1 1 (a) 及び (b) に示すように、接続ホール C H の上部の角部を面取り部 2 6 a とすることにより、振込治具 (不図示) からはんだボール 2 9 を接続ホール C H に振り込む際に、多少位置ずれが生じた場合であっても接続ホール C H 内に容易にはんだボール 2 9 が振り込まれるようになる。また、リードピンを接続ホール C H に振り込んで取り付けの際にも振り込みやすくなる。

10

【 0 1 1 9 】

(第 2 の実施の形態)

図 1 2 は本発明の第 2 実施形態の配線基板の製造方法を示す断面図である。

【 0 1 2 0 】

前述した第 1 実施形態では、支持体 5 の上に最初にピッチの狭いチップ接続用パッド P 1 を形成し、その上にビルドアップ配線を介してピッチの広い外部接続用パッド P 2 を形成している。第 2 実施形態では、その逆に、支持体 5 の上に最初にピッチの広い外部接続用パッド P 2 を形成し、その上にビルドアップ配線を介してピッチの狭いチップ接続用パッド P 1 を形成する。

20

【 0 1 2 1 】

第 2 実施形態では、図 1 2 (a) に示すように、まず、支持体 5 の上に第 1 実施形態と同様な方法で下から順に A u 層 1 0 a / N i 層 1 0 b を形成することにより、外部接続用パッド P 2 (第 1 接続パッド) を得る。

【 0 1 2 2 】

次いで、外部接続用パッド P 2 の上に第 1 黒色絶縁層 2 0 を形成した後に、第 1 黒色絶縁層 2 0 に外部接続用パッド P 2 に到達する第 1 ビアホール V H 1 を形成する。

【 0 1 2 3 】

続いて、第 1 実施形態と同様に、第 1 ビアホール V H 1 (ビア導体) を介して外部接続用パッド P 2 に接続される第 1 配線層 3 0 を第 1 黒色絶縁層 2 0 の上に形成する。

30

【 0 1 2 4 】

さらに、第 1 実施形態と同様に、第 1 層間絶縁層 2 2 の第 2 ビアホール V H 2 を介して第 1 配線層 3 0 に接続される第 2 配線層 3 2 を第 1 層間絶縁層 2 2 の上に形成する。その後、第 1 実施形態と同様に、第 2 層間絶縁層 2 4 の第 3 ビアホール V H 3 を介して第 2 配線層 3 2 に接続されるチップ接続用パッド P 1 (第 2 接続パッド) を第 3 配線層として第 2 層間絶縁層 2 4 の上に形成する。

【 0 1 2 5 】

次いで、第 1 実施形態と同様な方法により、チップ接続用パッド P 1 を被覆する第 2 黒色絶縁層 2 6 を形成した後に、レジストの開口部を通してウェットブラスト法によって第 2 黒色絶縁層 2 6 を除去する。これにより、チップ接続用パッド P 1 に到達する接続ホール C H が得られる。

40

【 0 1 2 6 】

その後に、図 1 2 (b) に示すように、第 1 実施形態と同様に、支持体 5 をウェットエッチングによって除去する。

【 0 1 2 7 】

これにより、第 2 実施形態の配線基板 2 が得られる。第 2 実施形態の配線基板 2 では、実装基板 (マザーボードなど) の接続部に対応する外部接続用パッド P 2 の比較的広いピッチが、第 1、第 2 配線層 3 0 , 3 2 を介してチップ接続用パッド P 1 の比較的狭いピッ

50

チにピッチ変換される。

【 0 1 2 8 】

第 2 実施形態の配線基板 2 では、最下の第 1 黒色絶縁層 2 0 に外部接続用パッド P 2 (第 1 接続パッド) が埋設されており、第 1 黒色絶縁層 2 0 の外面と外部接続用パッド P 2 の外面とが同一面を構成することで外部接続用パッド P 2 が第 1 黒色絶縁層 2 0 から露出している。

【 0 1 2 9 】

外部接続用パッド P 2 の側面とビア接続面とが第 1 黒色絶縁層 2 0 に接し、外面 (ビア接続面と反対面) が第 1 黒色絶縁層 2 0 から露出している。

【 0 1 3 0 】

また、第 1 黒色絶縁層 2 0 及び第 1、第 2 層間絶縁層 2 2, 2 4 に形成された第 1 ~ 第 3 ビアホール V H 1, V H 2, V H 3 は、第 2 黒色絶縁層 2 6 側に開口されている。これに加えて、第 1 ~ 第 3 ビアホール V H 1, V H 2, V H 3 は、外部接続用パッド P 2 及び第 1、第 2 配線層 3 0, 3 2 の表面によって底面が構成され、先端の開口面積が底面面積より大きい円錐台状の凹部となって形成されている。そして、第 1 ~ 第 3 ビアホール V H 1, V H 2, V H 3 の中にビア導体が形成 (充填) されている。

【 0 1 3 1 】

また、チップ接続用パッド P 1 (第 2 接続パッド) 上には、ウェットブラスト法によって第 2 黒色絶縁層 2 6 に形成された接続ホール C H が配置されている。チップ接続用パッド P 1 の周縁部は第 2 黒色絶縁層 2 6 で被覆されており、チップ接続用パッド P 1 の中央部が接続ホール C H から露出している。

【 0 1 3 2 】

第 2 実施形態においても、チップ接続用パッド P 1 (第 2 接続パッド) 上に配置される接続ホール C H は、第 1 実施形態の図 7 (b) で説明した形状と同様に形成される。

【 0 1 3 3 】

図 1 3 には第 2 実施形態の変形例の配線基板 2 a が示されている。図 1 3 に示すように、前述した第 1 実施形態の変形例の配線基板 1 a (図 8) と同様に、図 1 2 (b) の配線基板 2 において第 1 黒色絶縁層 2 6 の代わりに黒色樹脂 2 7 a の中央部にガラスクロス G が形成されたガラスクロス含有黒色絶縁層 2 7 を使用してもよい。

【 0 1 3 4 】

そして、図 1 4 に示すように、図 1 2 (b) の配線基板 2 のチップ接続用パッド P 1 に半導体チップ 4 0 がバンプ電極 4 2 によってフリップチップ接続された後に、下側の隙間にアンダーフィル樹脂 4 4 が充填される。これにより、半導体パッケージが構成される。

【 0 1 3 5 】

第 2 実施形態においても、第 1 実施形態と同様に、配線基板 2 が加熱処理される際に、第 1、第 2 黒色絶縁層 2 0, 2 6 の変色はほとんど発生しない。これにより、見た目が悪くなる不具合が解消されると共に、その後のアセンブリ工程での画像認識に基づく位置合わせを安定して行うことができる。

【 0 1 3 6 】

次に、第 1、第 2 実施形態の配線基板 1, 2 (図 6 (a)、図 1 2 (b)) をチップキャパシタを実装するための配線基板として使用する際の優位性について説明する。第 1 実施形態の配線基板 1 (図 6 (a)) を使用する場合は、外部接続用パッド P 2 と同一層から形成されるキャパシタ接続用パッド P 2 C にチップキャパシタが接続される。

【 0 1 3 7 】

また、第 2 実施形態の配線基板 2 (図 1 2 (b)) を使用する場合は、チップ接続用パッド P 1 と同一層から形成されるキャパシタ接続用パッド P 1 C にチップキャパシタが接続される。

【 0 1 3 8 】

図 1 5 (a) の平面図及び断面図に示すように、チップキャパシタを実装するための配線基板では、両端に接続電極を備えたチップキャパシタに対応するように一対の矩形状の

10

20

30

40

50

キャパシタ接続用パッド P 1 C 又は P 2 C が採用され、第 2 黒色絶縁層 2 6 に設けられる接続ホール C H はキャパシタ接続用パッド P 1 C 又は P 2 C の上に矩形状に開口される。例えば、矩形状の接続ホール C H の長さ L が 1 . 4 m m 程度であり、幅 W が 0 . 6 5 m m であり、比較的大きな面積の接続ホール C H が必要となる。

【 0 1 3 9 】

そして、図 1 5 (b) に示すように、例えば、セラミックからなる直方体のキャパシタ本体を有し、キャパシタ本体の対向する側面に接続電極 7 a を備えたチップキャパシタ 7 を用意する。そして、両端の接続電極 7 a が一對の接続ホール C H の上に配置されるようにチップキャパシタ 7 が配線基板に配置され、はんだ 3 9 によってチップキャパシタ 7 の接続電極 7 a がキャパシタ接続用パッド P 1 C 又は P 2 C に接続される。

10

【 0 1 4 0 】

本実施形態と違って、レーザで第 2 黒色絶縁層 2 6 を加工して矩形状の接続ホール C H を形成する場合は、レーザの光束が円形であることから一つの矩形状の接続ホール C H を形成するにあたり少なくとも数回のショットが必要である。従って、加工時間がかかり長くなって生産効率が低下するため、コスト高を招く問題がある。

【 0 1 4 1 】

しかしながら、本実施形態で使用するウェットブラスト法は、研削面積の大小にほとんど依存せずに第 2 黒色絶縁層 2 6 を一括で除去できるので、研削面積の比較的大きな矩形状の接続ホール C H であっても処理時間が増大することなく容易に形成することができる。

20

【 0 1 4 2 】

(第 3 の実施の形態)

図 1 6 及び図 1 7 は本発明の第 3 実施形態の配線基板の製造方法を示す断面図である。

【 0 1 4 3 】

第 3 実施形態の配線基板はコア基板を有し、コア基板の両面側にビルドアップ配線を形成し、その両面側の最外にソルダレジストとして黒色絶縁層をそれぞれ形成する。

【 0 1 4 4 】

第 3 実施形態では、図 1 6 (a) に示すように、まず、両面側に第 1 配線層 6 0 がそれぞれ形成されたコア基板 5 0 を用意する。コア基板 5 0 には厚み方向に貫通する貫通電極 5 2 が設けられており、両面側の第 1 配線層 6 0 は貫通電極 5 2 を介して相互接続されている。コア基板 5 0 はガラスエポキシ樹脂などの絶縁基板からなる。

30

【 0 1 4 5 】

次いで、図 1 6 (b) に示すように、コア基板 5 0 の両面側に、層間絶縁層 7 0 をそれぞれ形成した後に、第 1 配線層 6 0 に到達するビアホール V H を層間絶縁層 7 0 にそれぞれ形成する。さらに、コア基板 5 0 の下面側の層間絶縁層 7 0 の上に、ビアホール V H (ビア導体) を介して第 1 配線層 6 0 に接続される外部接続用パッド P 2 (第 1 接続パッド) を第 2 配線層として形成する。

【 0 1 4 6 】

また、コア基板 5 0 の上面側の層間絶縁層 7 0 の上に、ビアホール V H (ビア導体) を介して第 1 配線層 6 0 に接続されるチップ接続用パッド P 1 (第 2 接続パッド) を第 2 配線層として形成する。

40

【 0 1 4 7 】

外部接続用パッド P 2 及びチップ接続用パッド P 1 は、各ビアホール V H の上に島状に配置されてもよいし、ビアホール V H から外側に延在する配線の一端に繋がっていてもよい。

【 0 1 4 8 】

続いて、図 1 6 (c) に示すように、コア基板 5 0 の下面側に、外部接続用パッド P 2 を被覆する第 1 黒色絶縁層 2 0 を形成する。さらに、コア基板 6 0 の上面側に、チップ接続用パッド P 1 を被覆する第 2 黒色絶縁層 2 6 を形成する。

【 0 1 4 9 】

50

次いで、図 1 6 (d) に示すように、コア基板 5 0 の上面側に、チップ接続用パッド P 1 上に開口部 2 8 a が設けられたドライフィルムレジストなどのレジスト 2 8 を形成する。同様に、コア基板 5 0 の下面側に、外部接続用パッド P 2 上に開口部 2 8 a が設けられたレジスト 2 8 を形成する。

【 0 1 5 0 】

次いで、図 1 7 に示すように、コア基板 5 0 の両面側において、ウェットブラスト法によってレジスト 2 8 の開口部 2 8 a を通して第 1、第 2 黒色絶縁層 2 0、2 6 をそれぞれ研削して除去する。その後、レジスト 2 8 が除去される。

【 0 1 5 1 】

これにより、コア基板 5 0 の下面側の第 1 黒色絶縁層 2 0 に、外部接続用パッド P 2 (第 1 接続パッド) に到達する接続ホール C H が形成される。また、コア基板 6 0 の上面側の第 2 黒色絶縁層 2 6 に、チップ接続用パッド P 1 (第 2 接続パッド) に到達する接続ホール C H が形成される。

10

【 0 1 5 2 】

その後、必要に応じて、チップ接続用パッド P 1 及び外部接続用パッド P 2 に無電解めっきにより N i 層 / A u 層を形成するなどしてコンタクト層 (不図示) を設ける。

【 0 1 5 3 】

これにより、第 3 実施形態の配線基板 3 が得られる。

【 0 1 5 4 】

第 3 実施形態の配線基板 3 では、実装基板 (マザーボードなど) の接続部に対応する外部接続用パッド P 2 の比較的広いピッチが、コア基板 5 0 の両面に形成された第 1 配線層 6 0 を介してチップ接続用パッド P 1 の比較的狭いピッチにピッチ変換される。

20

【 0 1 5 5 】

図 1 7 の例では、コア基板 5 0 の両面側に 2 層の配線層を形成しているが、配線層の積層数は任意に設定することができる。

【 0 1 5 6 】

第 3 実施形態の配線基板 3 では、コア基板 5 0 の両面側にビルドアップ配線を形成するので、両面側の接続パッド (チップ接続用パッド P 1 及び外部接続用パッド P 2) 上の黒色絶縁層 2 0、2 6 に接続ホール C H がそれぞれ形成されて両面側の接続パッドが露出する。

30

【 0 1 5 7 】

第 3 実施形態においても、接続パッド (チップ接続用パッド P 1 及び外部接続用パッド P 2) 上にそれぞれ配置される接続ホール C H は、第 1 実施形態の図 7 (b) で説明した形状と同様に形成される。

【 0 1 5 8 】

そして、図 1 8 に示すように、図 1 7 の配線基板 3 のチップ接続用パッド P 1 に半導体チップ 4 0 がバンプ電極 4 2 によってフリップチップ接続された後に、下側の隙間にアンダーフィル樹脂 4 4 が充填される。これにより、半導体パッケージが構成される。

【 0 1 5 9 】

第 3 実施形態においても、第 1 実施形態と同様に、配線基板 3 が加熱処理される際に、第 1、第 2 黒色絶縁層 2 0、2 6 の変色はほとんど発生しない。これにより、見た目が悪くなる不具合が解消されると共に、その後のアセンブリ工程での画像認識に基づく位置合わせを安定して行うことができる。

40

【 符号の説明 】

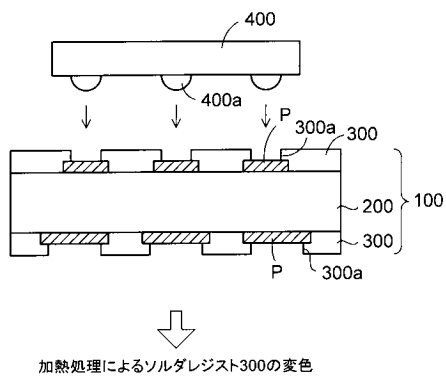
【 0 1 6 0 】

1, 1 a, 2, 2 a, 3 ... 配線基板、5 ... 支持体、6 ... めっきレジスト、6 a, 2 8 a ... 開口部、7 ... チップキャパシタ、7 a, 4 0 a ... 接続電極、1 0 a ... 金 (A u 層)、1 0 b ... ニッケル (N i) 層、2 0 ... 第 1 黒色絶縁層、2 7 ... ガラスクロス含有黒色絶縁層、2 2 ... 第 1 層間絶縁層、2 4 ... 第 2 層間絶縁層、2 6 ... 第 2 黒色絶縁層、2 6 a ... 面取り部、2 7 a ... 黒色樹脂、2 8 ... レジスト、2 9 ... はんだボール、3 0, 6 0 ... 第 1 配線層

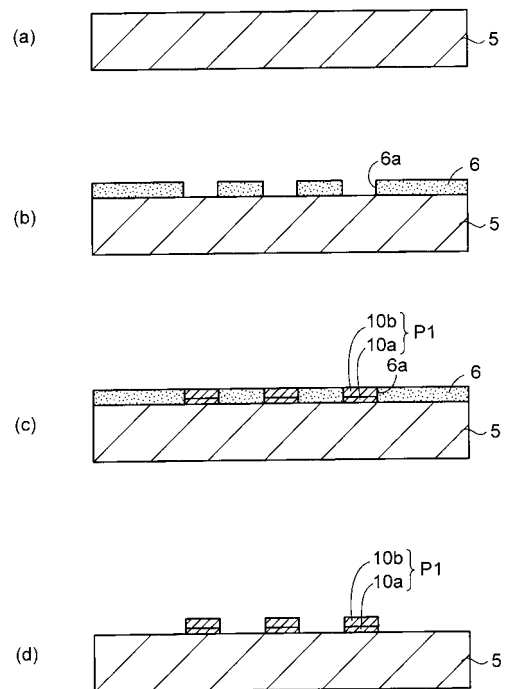
50

、 3 2 ... 第 2 配線層、 3 6 , 3 9 ... はんだ、 4 0 ... 半導体チップ、 4 2 ... バンプ電極、 5 0 ... コア基板、 5 2 ... 貫通電極、 7 0 ... 層間絶縁層、 V H 1 ... 第 1 ピアホール、 V H 2 ... 第 2 ピアホール、 V H 3 ... 第 3 ピアホール、 A ... 食い込み部、 C ... 凹部、 C x ... 側面、 G ... ガラスクロス、 P 1 ... チップ接続用パッド、 P 2 ... 外部接続用パッド、 P 1 C , P 2 C ... キャパシタ接続用パッド。

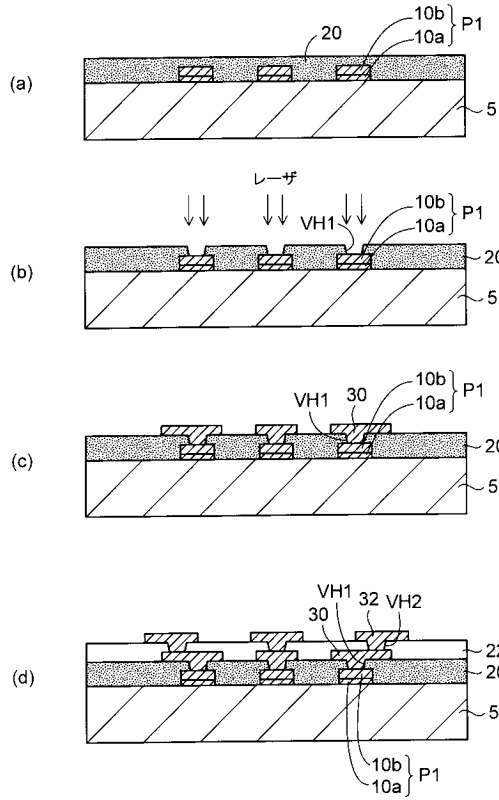
【図 1】



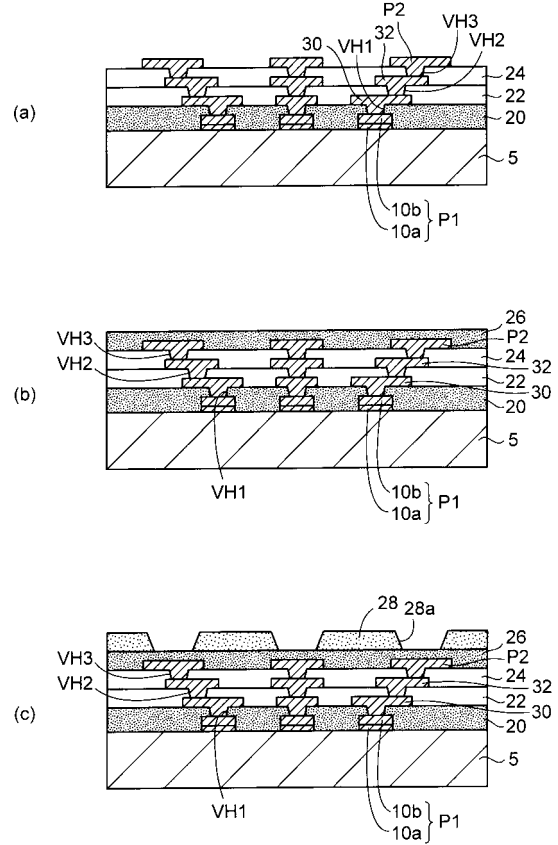
【図 2】



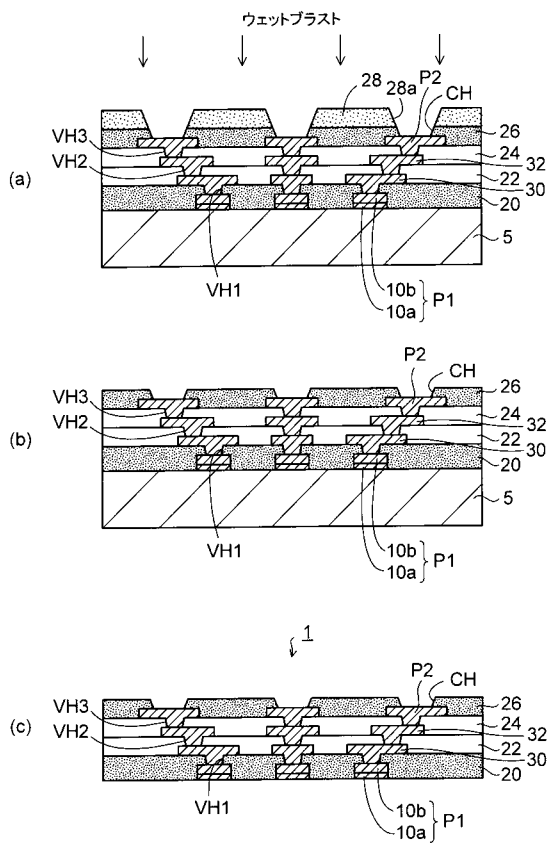
【図 3】



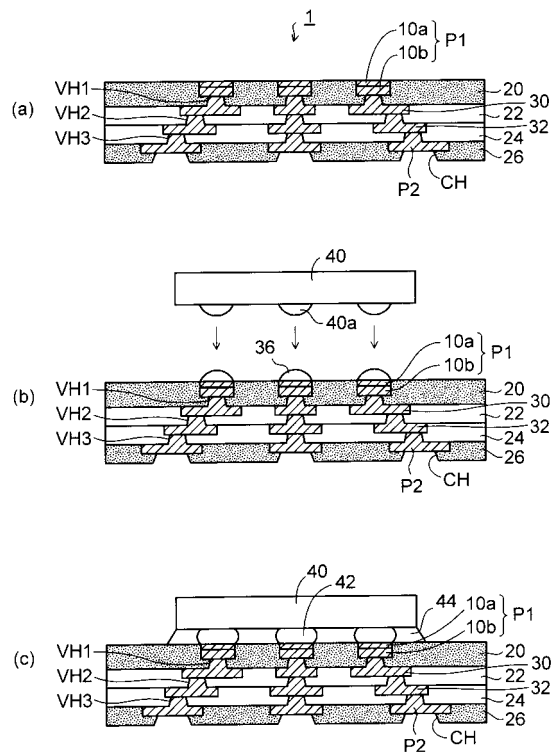
【図 4】



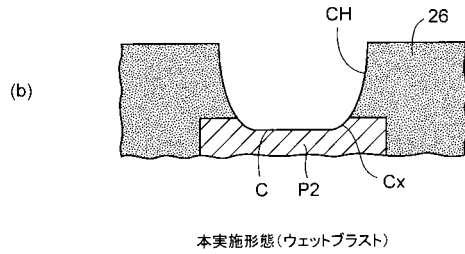
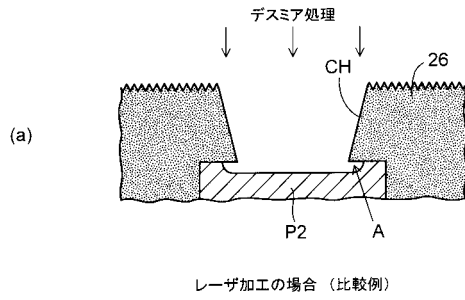
【図 5】



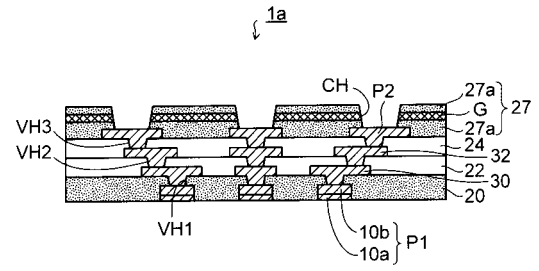
【図 6】



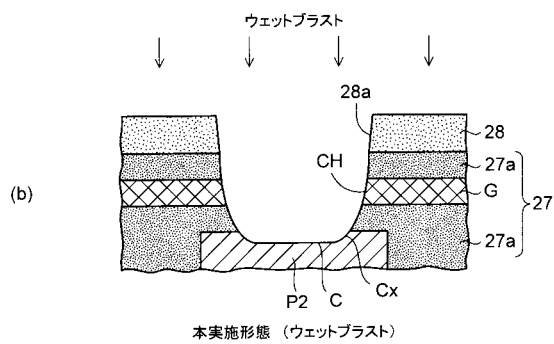
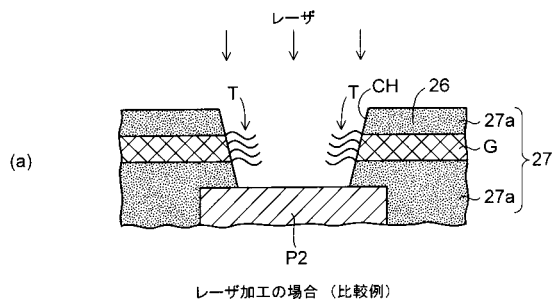
【図 7】



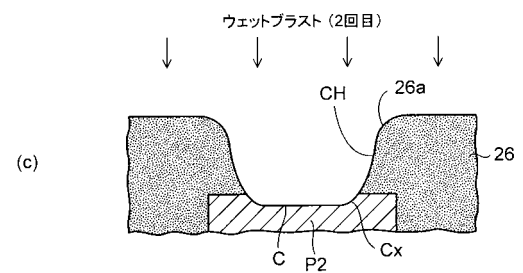
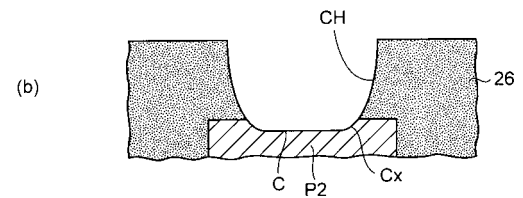
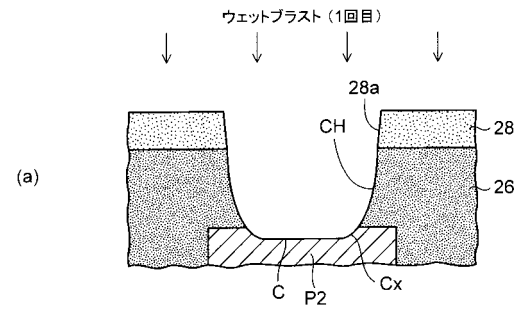
【図 8】



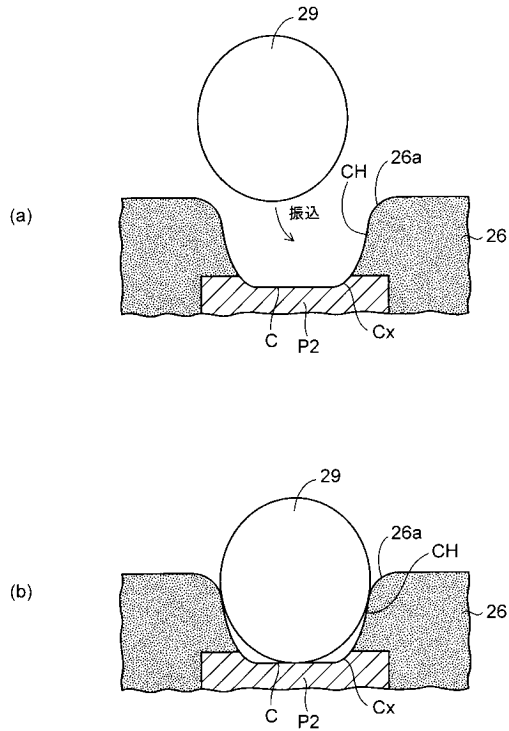
【図 9】



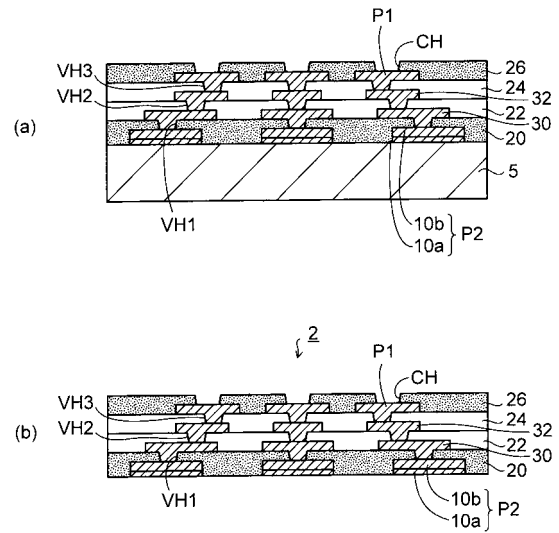
【図 10】



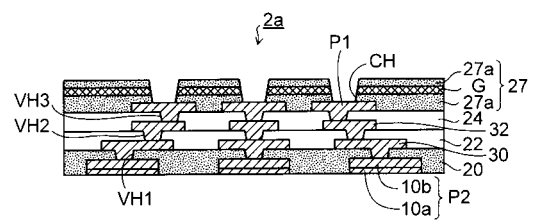
【図 1 1】



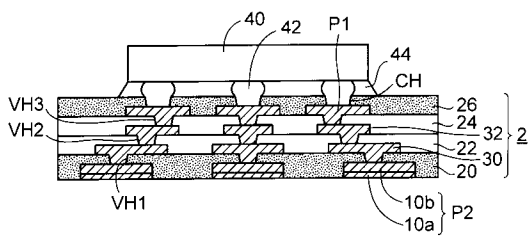
【図 1 2】



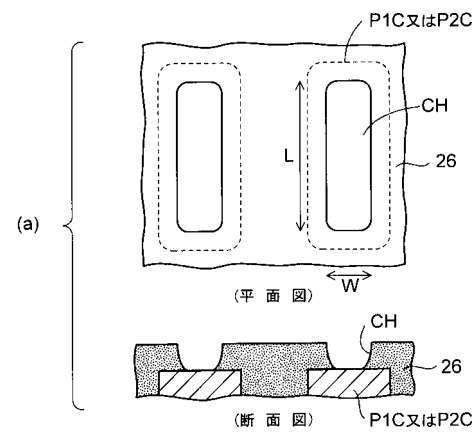
【図 1 3】



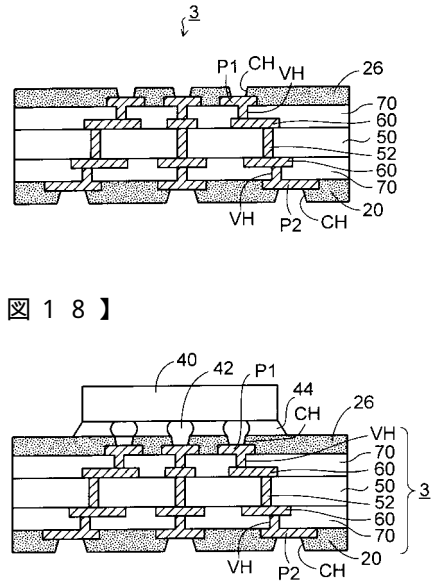
【図 1 4】



【図 1 5】



【 図 1 7 】



フロントページの続き

審査官 沼生 泰伸

- (56)参考文献 特開2009-105393(JP,A)
特開2006-093438(JP,A)
特開2002-290022(JP,A)
国際公開第2010/010910(WO,A1)
特開2009-200356(JP,A)
特開2001-094260(JP,A)
特開2008-140886(JP,A)
国際公開第2006/059363(WO,A1)

(58)調査した分野(Int.Cl., DB名)

H05K 3/46
H05K 3/28
H05K 3/32-3/34
H01L 23/12-23/15