

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-40611

(P2010-40611A)

(43) 公開日 平成22年2月18日(2010.2.18)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 29/861 (2006.01)	H O 1 L 29/90	5 F 0 0 5
H O 1 L 29/866 (2006.01)	H O 1 L 29/90	S
H O 1 L 29/747 (2006.01)	H O 1 L 29/747	

審査請求 未請求 請求項の数 4 O L (全 12 頁)

(21) 出願番号	特願2008-199073 (P2008-199073)	(71) 出願人	000002037
(22) 出願日	平成20年7月31日 (2008.7.31)		新電元工業株式会社
			東京都千代田区大手町2丁目2番1号
		(71) 出願人	591132955
			株式会社秋田新電元
			秋田県由利本荘市大浦字上谷地114番地の2
		(74) 代理人	100104709
			弁理士 松尾 誠剛
		(72) 発明者	渡部 昌也
			秋田県由利本荘市土谷字前田39番1号
			株式会社秋田新電元飛鳥工場内
		Fターム(参考)	5F005 AA01 AA02 AA03 AB01 AB02 AB03 AC02 AH01 AH04

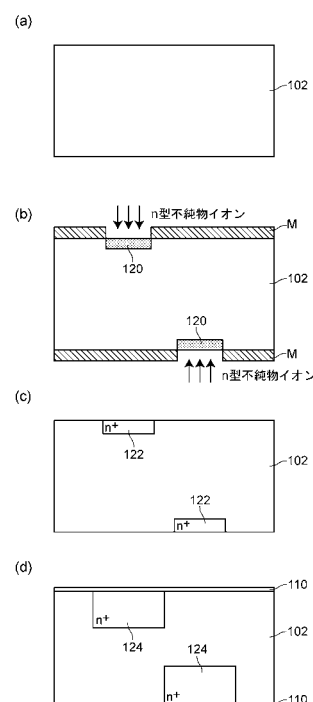
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】逆方向耐圧VBRの製造ばらつきを小さくすることが可能な半導体装置の製造方法を提供する。

【解決手段】半導体基板102に不純物イオンを注入する不純物イオン注入工程S112と、半導体基板102に注入された不純物イオンを活性化するアニール工程S114と、アニール工程で活性化された不純物原子の埋め込み拡散を行う埋め込み拡散工程S116とをこの順序で含む半導体装置の製造方法において、不純物イオン注入工程S112においては、下地酸化膜を介することなく半導体基板102に直接不純物イオンを注入し、アニール工程S114と埋め込み拡散工程S116とを同一の熱処理炉で行うとともに、アニール工程S114終了後、熱処理炉中に酸素ガスを導入した状態でアニール温度T1から埋め込み拡散温度T2に昇温することを特徴とする半導体装置の製造方法。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

半導体基板の表面に不純物イオン注入用マスクを形成し、当該不純物イオン注入用マスクの開口部から前記半導体基板に不純物イオンを注入する不純物イオン注入工程と、

前記半導体基板を所定のアニール温度に加熱して前記半導体基板に注入された不純物イオンを活性化するアニール工程と、

前記半導体基板を前記アニール温度よりも高い所定の埋め込み拡散温度に加熱して前記アニール工程で活性化された不純物原子の埋め込み拡散を行う埋め込み拡散工程とをこの順序で含む半導体装置の製造方法において、

前記不純物イオン注入工程においては、下地酸化膜を介することなく前記半導体基板に直接前記不純物イオンを注入し、

前記アニール工程と前記埋め込み拡散工程とを同一の熱処理炉で行うとともに、前記アニール工程終了後、前記熱処理炉中に酸素ガスを導入した状態で前記アニール温度から前記埋め込み拡散温度に昇温することを特徴とする半導体装置の製造方法。

【請求項 2】

請求項 1 に記載の半導体装置の製造方法において、

前記熱処理炉中に酸素ガスを導入した状態のまま前記埋め込み拡散工程を開始することを特徴とする半導体装置の製造方法。

【請求項 3】

請求項 2 に記載の半導体装置の製造方法において、

前記埋め込み拡散工程の途中から、前記熱処理炉中に酸素ガスの代わりに不活性ガスを導入することを特徴とする半導体装置の製造方法。

【請求項 4】

請求項 1 ～ 3 のいずれかに記載の半導体装置の製造方法において、

前記半導体装置は、2 端子型双方向性サイリスタであることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の製造方法に関する。

【背景技術】

【0002】

近年、通信機器などの電子機器は、異常電圧などに敏感な IC や LSI が多用されている。このため、雷などの衝撃電圧（サージ電圧という。）や衝撃電流（サージ電流という。）などに対して十分な対策が必要である。このようなサージ電圧やサージ電流から電子機器を防護する半導体装置として 2 端子型双方向性サイリスタが知られている（例えば、特許文献 1 参照。）。

【0003】

図 8 は、2 端子型双方向性サイリスタ 800 の構成を説明するために示す図である。

2 端子型双方向性サイリスタ 800 は、図 8 に示すように、例えば、n 型半導体基板 802 の一方の表面及び他方の表面それぞれにベース層 832、エミッタ層 842 及びオーミック層 852 が形成され、さらに、ガラス層 860 及び半田層 870 が形成された構成を有し、このような 2 端子型双方向性サイリスタ 800 は、サージ電圧やサージ電流から電子機器を防護するサージ防護素子として好適に用いることができる。

【0004】

ところで、2 端子型双方向性サイリスタ 800 よりも高耐圧で高性能（高速応答性能、サージ印加時電圧上昇抑制性能）な 2 端子型双方向性サイリスタが知られている。このような 2 端子型双方向性サイリスタを従来の 2 端子型双方向性サイリスタということとする。

【0005】

10

20

30

40

50

図 9 は、従来の 2 端子型双方向性サイリスタ 900 の構成を説明するために示す図である。

従来の 2 端子型双方向性サイリスタ 900 は、図 9 に示すように、ベース層 932 よりも深い位置に n^+ 型埋め込み拡散領域 924 が形成されている。

このため、従来の 2 端子型双方向性サイリスタ 900 は、2 端子型双方向性サイリスタ 800 よりも高耐圧で高性能（高速応答性能、サージ印加時電圧上昇抑制性能）な 2 端子型双方向性サイリスタとなる。

【0006】

図 10 は、従来の 2 端子型双方向性サイリスタ 900 を製造するための製造方法（以下、従来の 2 端子型双方向性サイリスタの製造方法という。）を説明するために示す図である。図 10（a）～図 10（d）は各工程図である。なお、図 10 においては、従来の 2 端子型双方向性サイリスタの製造方法のうち、 n^+ 型埋め込み拡散領域 924 を形成する工程（以下、埋め込み拡散領域形成工程 S910 という。）のみを示すこととする。

【0007】

従来の 2 端子型双方向性サイリスタの製造方法は、図 10 に示すように、半導体基板 902 の表面に下地酸化膜 910 及び不純物イオン注入用マスク M を形成し、当該不純物イオン注入用マスク M の開口部から下地酸化膜 910 を介して半導体基板 902 に不純物イオンを注入する不純物イオン注入工程 S912（図 10（a）及び図 10（b）参照。）と、半導体基板 902 を所定のアニール温度 T_1 に加熱して半導体基板 902 に注入された不純物イオンを活性化するアニール工程 S914（図 10（c）参照。）と、半導体基板 902 をアニール温度 T_1 よりも高い所定の埋め込み拡散温度 T_2 に加熱してアニール工程 S930 で活性化された不純物原子の埋め込み拡散を行う埋め込み拡散工程 S916（図 10（d）参照。）とをこの順序で含む。

【0008】

このため、従来の 2 端子型双方向性サイリスタの製造方法によれば、上記した埋め込み拡散領域形成工程 S910 を行うことにより、半導体基板 902 の深い位置に埋め込み拡散領域 924 を形成することができるため、上記したように高耐圧で高性能（高速応答性能、サージ印加時電圧上昇抑制性能）な 2 端子型双方向性サイリスタの製造方法を製造することができる。

【0009】

【特許文献 1】特開平 5-275687 号公報

【発明の開示】

【発明が解決しようとする課題】

【0010】

しかしながら、従来の 2 端子型双方向性サイリスタの製造方法においては、不純物イオン注入工程 S912 に用いる下地酸化膜 910 の膜厚のばらつきを小さくすることが困難であることに起因して、注入される不純物イオンの濃度のばらつきを小さくすることが困難であり、ひいては、逆方向耐圧 VBR のばらつきを小さくすることが困難であるという問題があった。

【0011】

なお、このような問題は、2 端子型双方向性サイリスタを製造する方法だけに見られる問題ではなく、半導体基板の深い位置に埋め込み拡散領域を形成する埋め込み拡散工程を含む半導体装置（例えば、ファーストリカバリダイオード。）を製造する方法全般に見られる問題である。

【0012】

そこで、本発明は、上記した問題を解決するためになされたもので、逆方向耐圧 VBR のばらつきを小さくすることが可能な半導体装置の製造方法を提供することを目的とする。

【課題を解決するための手段】

【0013】

(1) 本発明の半導体装置の製造方法は、半導体基板の表面に不純物イオン注入用マスクを形成し、当該不純物イオン注入用マスクの開口部から前記半導体基板に不純物イオンを注入する不純物イオン注入工程と、前記半導体基板を所定のアニール温度に加熱して前記半導体基板に注入された不純物イオンを活性化するアニール工程と、前記半導体基板を前記アニール温度よりも高い所定の埋め込み拡散温度に加熱して前記アニール工程で活性化された不純物原子の埋め込み拡散を行う埋め込み拡散工程とをこの順序で含む半導体装置の製造方法において、前記不純物イオン注入工程においては、下地酸化膜を介することなく前記半導体基板に直接前記不純物イオンを注入し、前記アニール工程と前記埋め込み拡散工程とを同一の熱処理炉で行うとともに、前記アニール工程終了後、前記熱処理炉中に酸素ガスを導入した状態で前記アニール温度から前記埋め込み拡散温度に昇温することを特徴とする。

10

【0014】

このため、本発明の半導体装置の製造方法によれば、不純物イオン注入工程においては、下地酸化膜を介することなく半導体基板に直接不純物イオンを注入することとしているため、不純物イオン注入工程に用いる下地酸化膜の膜厚のばらつきに起因して注入される不純物イオンの濃度のばらつきを小さくすることが困難であるという問題がなくなり、逆方向耐圧VBRのばらつきを小さくすることが可能となる。

【0015】

なお、本発明の半導体装置の製造方法によれば、アニール工程と埋め込み拡散工程とを同一熱処理炉で行うとともに、アニール工程終了後、熱処理炉中に酸素ガスを導入した状態でアニール温度から埋め込み拡散温度に昇温することとしているため、その昇温過程で半導体基板の表面に保護酸化膜を形成することができる。その結果、半導体基板の表面に保護酸化膜が存在する状態で埋め込み拡散工程を行うことが可能となるため、埋め込み拡散工程中に、下地酸化膜が存在しないことに起因して、せっかく導入した不純物が半導体基板から外方拡散してしまったり、熱処理炉からの望ましくない不純物に半導体基板が汚染されてしまったりするということもない。

20

【0016】

(2) 本発明の半導体装置の製造方法においては、前記熱処理炉中に酸素ガスを導入した状態のまま前記埋め込み拡散工程を開始することが好ましい。

【0017】

このような方法とすることにより、十分な厚さの保護酸化膜が半導体基板の表面に形成された状態で、埋め込み拡散工程を行うことができる。

30

【0018】

(3) 本発明の半導体装置の製造方法においては、前記埋め込み拡散工程の途中から、前記熱処理炉中に酸素ガスの代わりに不活性ガスを導入することが好ましい。

【0019】

埋め込み拡散工程中にいったん十分な厚さの保護酸化膜が半導体基板の表面に形成された場合には、爾後、熱処理炉中に酸素ガスの代わりに不活性ガスを導入することとしても、半導体基板の表面に十分な厚さの保護酸化膜が存在する状態で埋め込み拡散工程を行うことが可能となる。不活性ガスとしては、窒素ガスを例示することができる。

40

【0020】

(4) 本発明の半導体装置の製造方法においては、前記半導体装置は、2端子型双方向性サイリスタであることが好ましい。

【0021】

このような方法とすることにより、半導体基板の深い位置に埋め込み拡散領域を形成することができるため、高耐圧で高性能（高速応答性能、サージ印加時電圧上昇抑制性能）な2端子型双方向性サイリスタを製造することができる。また、逆方向耐圧VBRのばらつきを小さくすることが可能な2端子型双方向性サイリスタを製造することが可能となる。

【0022】

50

ところで、一般的には、下地酸化膜を介することなく半導体基板に直接不純物イオンを注入することとした場合には、半導体基板の表面が損傷し易くなるとともに、半導体基板の最表面における不純物濃度が低下し易くなるため、製造しようとする半導体装置の種類によっては、望ましい特性が得られないという問題が生じる場合がある。

これに対して、半導体装置が２端子型双方向性サイリスタである場合には、ベース領域、エミッタ領域及びオーミック領域ともに比較的深い位置まで不純物が導入された構造を有するため、上記のような問題は発生しにくいものとなる。

【発明を実施するための最良の形態】

【００２３】

以下、本発明の半導体装置の製造方法を、図に示す実施形態に基づいてさらに詳細に説明する。なお、以下に示す実施形態においては、半導体装置として、２端子型双方向性サイリスタを例にとって説明する。

【００２４】

〔実施形態１〕

実施形態１に係る２端子型双方向性サイリスタの製造方法は、埋め込み拡散領域形成工程Ｓ１１０、ベース層形成工程Ｓ１２０、エミッタ層形成工程Ｓ１３０、オーミック層形成工程Ｓ１４０をこの順序で含むものである。以下、これら各工程を順次説明する。

【００２５】

〔埋め込み拡散領域形成工程Ｓ１１０〕

図１は、実施形態１に係る半導体装置の製造方法のうち埋め込み拡散領域形成工程Ｓ１１０を説明するために示す図である。図１（ａ）～図１（ｄ）は埋め込み拡散領域形成工程Ｓ１１０における各工程を示す図である。

図２は、実施形態１に係る半導体装置の製造方法のうちアニール工程Ｓ１１４～埋め込み拡散工程Ｓ１１６における、処理温度と導入ガスの種類を説明するために示す図である。

【００２６】

埋め込み拡散領域形成工程Ｓ１１０は、図１に示すように、例えばｎ型不純物（例えばリン）を $1 \times 10^{14} \text{ cm}^{-3}$ 含有するｎ型の半導体基板１０２を準備する半導体基板準備工程（図１（ａ）参照。）と、半導体基板１０２の一方の表面及び他方の表面それぞれに不純物イオン注入用マスクＭを形成して、当該不純物イオン注入用マスクＭの開口部から半導体基板１０２に不純物イオン（例えばリンイオン）を注入する不純物イオン注入工程Ｓ１１２（図１（ｂ）参照。）と、半導体基板１０２を所定のアニール温度Ｔ１に加熱して半導体基板１０２に注入された不純物イオンを活性化するアニール工程Ｓ１１４（図１（ｃ）参照。）と、半導体基板１０２をアニール温度Ｔ１よりも高い所定の埋め込み拡散温度Ｔ２に加熱してアニール工程Ｓ１２０で活性化された不純物原子の埋め込み拡散を行って、 n^+ 型埋め込み拡散領域１２４を形成する埋め込み拡散工程Ｓ１１６（図１（ｄ）参照。）とをこの順序で実施する。

【００２７】

アニール工程Ｓ１１４は、例えば 900°C で１時間行い、埋め込み拡散工程Ｓ１１６は、例えば 1275°C で８０時間行う。

【００２８】

実施形態１に係る半導体装置の製造方法は、基本的には、従来の半導体装置の製造方法と同様の工程を含むものである。但し、実施形態１に係る半導体装置の製造方法においては、図１（ｂ）に示すように、不純物イオン注入工程Ｓ１１２において、下地酸化膜を介することなく半導体基板１０２に直接不純物イオンを注入することとしている。

【００２９】

また、実施形態１に係る半導体装置の製造方法においては、アニール工程Ｓ１１４と埋め込み拡散工程Ｓ１１６とを同一の熱処理炉で行うとともに、図２に示すように、アニール工程Ｓ１１４終了後、熱処理炉中に酸素ガスを導入した状態でアニール温度Ｔ１から埋め込み拡散温度Ｔ２に昇温することとしている。また、図２に示すように、熱処理炉中に

10

20

30

40

50

酸素ガスを導入した状態のまま埋め込み拡散工程 S 1 1 6 を開始することとしている。

【0030】

実施形態 1 に係る半導体装置の製造方法においては、上記した埋め込み拡散領域形成工程 S 1 1 0 の終了後、ベース層形成工程 S 1 2 0、エミッタ層形成工程 S 1 3 0 及びオーミック層形成工程 S 1 4 0 を順次行う。

【0031】

図 3 は、実施形態 1 に係る半導体装置の製造方法のうちのベース層形成工程 S 1 2 0 を説明するために示す図である。

図 4 は、実施形態 1 に係る半導体装置の製造方法のうちのエミッタ層形成工程 S 1 3 0 を説明するために示す図である。

図 5 は、実施形態 1 に係る半導体装置の製造方法のうちのオーミック層形成工程 S 1 4 0 を説明するために示す図である。

図 6 は、実施形態 1 に係る半導体装置の製造方法によって製造された半導体装置（2 端子型双方向性サイリスタ）の構成を示す図である。

【0032】

〔ベース層形成工程 S 1 2 0〕

ベース層を形成するための不純物イオン注入用マスク M 2（例えば、フォトリソグロム又はシリコン酸化膜。）を半導体基板 1 0 2 の一方の表面及び他方の表面にそれぞれ形成し、当該不純物イオン注入用マスク M 2 の開口部から p 型不純物イオン（例えばボロンイオン）をそれぞれ注入する（図 3（a）参照。）。その後、不純物イオン注入用マスク M 2 を除去してアニール工程を行い、p 型不純物を活性化して（図 3（b）参照。）、半導体基板 1 0 2 の一方の表面及び他方の表面それぞれにベース層 1 3 2 を形成する。なお、ベース層 1 3 2 の深さは例えば $2.5\text{ }\mu\text{m}$ であり、p 型不純物の不純物濃度は例えば $5 \times 10^{18}\text{ cm}^{-3}$ である。

【0033】

〔エミッタ層形成工程 S 1 3 0〕

エミッタ層を形成するための不純物イオン注入用マスク M 3（例えば、フォトリソグロム又はシリコン酸化膜。）を半導体基板 1 0 2 の一方の表面及び他方の表面にそれぞれ形成し、当該不純物イオン注入用マスク M 3 の開口部から n 型不純物イオン（例えばリンイオン）をそれぞれ注入する（図 4（a）参照。）。その後、不純物イオン注入用マスク M 3 を除去してアニール工程を行い、n 型不純物を活性化して（図 4（b）参照。）、半導体基板 1 0 2 の一方の表面及び他方の表面それぞれにエミッタ層 1 4 2 及びチャネルストップ 1 4 4 を形成する。なお、エミッタ層 1 4 2 の深さは例えば $1.0\text{ }\mu\text{m}$ であり、n 型不純物の不純物濃度は例えば $1 \times 10^{19}\text{ cm}^{-3}$ である。

【0034】

〔オーミック層形成工程 S 1 4 0〕

オーミック層を形成するための不純物イオン注入用マスク M 4（例えば、フォトリソグロム又はシリコン酸化膜。）を半導体基板 1 0 2 の一方の表面及び他方の表面にそれぞれ形成し、当該不純物イオン注入用マスク M 4 の開口部から p 型不純物イオン（例えばボロンイオン）をそれぞれ注入する（図 5（a）参照。）。その後、不純物イオン注入用マスク M 4 を除去してアニール工程を行い、p 型不純物を活性化して（図 5（b）参照。）、半導体基板 1 0 2 の一方の表面及び他方の表面それぞれにオーミック層 1 5 2 を形成する。なお、オーミック層 1 5 2 の深さは例えば $1.0\text{ }\mu\text{m}$ であり、p 型不純物の不純物濃度は例えば $1 \times 10^{19}\text{ cm}^{-3}$ である。

【0035】

上記した埋め込み拡散領域拡散工程 S 1 1 0、ベース層形成工程 S 1 2 0、エミッタ層形成工程 S 1 3 0 及びオーミック層形成工程 S 1 4 0 を順次実施した後、ガラス層 1 6 0 及び半田層 1 7 0 を順次形成することによって実施形態 1 に係る半導体装置 1 0 0 を製造することができる（図 6 参照。）。

【0036】

実施形態 1 に係る半導体装置の製造方法によれば、不純物イオン注入工程 S 1 1 2 においては、下地酸化膜を介することなく半導体基板 1 0 2 に直接不純物イオンを注入することとしているため、不純物イオン注入工程に用いる下地酸化膜の膜厚のばらつきに起因して注入される不純物イオンの濃度のばらつきを小さくすることが困難であるという従来の問題がなくなり、逆方向耐圧 V B R のばらつきを小さくすることが可能となる。

【0037】

また、実施形態 1 に係る半導体装置の製造方法によれば、アニール工程 S 1 1 4 と埋め込み拡散工程 S 1 1 6 とを同一熱処理炉で行うとともに、アニール工程 S 1 1 4 終了後、熱処理炉中に酸素ガスを導入した状態でアニール温度 T 1 から埋め込み拡散温度 T 2 に昇温することとしているため、その昇温過程で半導体基板 1 0 2 の表面に保護酸化膜 1 1 0 を形成することができる。その結果、半導体基板 1 0 2 の表面に保護酸化膜 1 1 0 が存在する状態で埋め込み拡散工程 S 1 1 6 を行うことが可能となるため、埋め込み拡散 S 1 1 6 工程中に、下地酸化膜が存在しないことに起因してせっかく導入した不純物が半導体基板から外方拡散してしまったり、熱処理炉からの望ましくない不純物に半導体基板が汚染されてしまったりするということがなくなる。

【0038】

また、実施形態 1 に係る半導体装置の製造方法においては、熱処理炉中に酸素ガスを導入した状態のまま埋め込み拡散工程 S 1 1 6 を開始することとしているため、十分な厚さの保護酸化膜 1 1 0 が半導体基体 1 0 2 の表面に形成された状態で、埋め込み拡散工程 S 1 1 6 を行うことができる。

【0039】

また、実施形態 1 に係る半導体装置の製造方法によれば、半導体基板の深い位置に埋め込み拡散領域を形成することができるため、高耐圧で高性能（高速応答性能、サージ印加時電圧上昇抑制性能）な 2 端子型双方向性サイリスタを製造することができる。また、逆方向耐圧 V B R のばらつきを小さくすることが可能な 2 端子型双方向性サイリスタを製造することが可能となる。

【0040】

[実施形態 2 及び 3]

図 7 は、実施形態 2 及び 3 に係る半導体装置の製造方法のうちアニール工程 S 1 1 4 ～埋め込み拡散工程 S 1 1 6 における、処理温度と導入ガスの種類を説明するために示す図である。

【0041】

実施形態 2 に係る半導体装置の製造方法は、基本的には実施形態 1 に係る半導体装置の製造方法と同様の工程を有するが、埋め込み拡散工程 S 1 1 6 の内容が実施形態 1 に係る半導体装置の製造方法の場合と異なる。すなわち、実施形態 2 に係る半導体装置の製造方法においては、図 7 に示すように、埋め込み拡散工程 S 1 1 6 を実施形態 1 の場合よりも長時間（例えば 1 4 0 時間）行うこととしている。

【0042】

実施形態 3 に係る半導体装置の製造方法は、基本的には実施形態 1 に係る半導体装置の製造方法と同様の工程を有するが、埋め込み拡散工程 S 1 1 6 の内容が実施形態 1 に係る半導体装置の製造方法の場合と異なる。すなわち、実施形態 3 に係る半導体装置の製造方法においては、図 7 に示すように、埋め込み拡散工程 S 1 1 6 の途中から、熱処理炉中に酸素ガスの代わりに不活性ガスを導入することとしている。

【0043】

このように、実施形態 2 又は 3 に係る半導体装置の製造方法は、埋め込み拡散工程 S 1 1 6 の内容が実施形態 1 に係る半導体装置の製造方法の場合と異なるが、実施形態 1 に係る半導体装置の製造方法の場合と同様に、不純物イオン注入工程 S 1 1 2 においては、下地酸化膜を介することなく半導体基板 1 0 2 に直接不純物イオンを注入することとしているため、不純物イオン注入工程 S 1 1 2 に用いる下地酸化膜の膜厚のばらつきに起因して注入される不純物イオンの濃度のばらつきを小さくすることが困難であるという従来の問

10

20

30

40

50

題がなくなり、逆方向耐圧 V B R のばらつきを小さくすることが可能となる。

【0044】

また、実施形態 2 又は 3 に係る半導体装置の製造方法によれば、熱処理炉中に酸素ガスを導入した状態のまま埋め込み拡散工程 S 1 1 6 を開始することとしているため、十分な厚さの保護酸化膜 1 1 0 が半導体基板 1 0 2 の表面に形成された状態で、埋め込み拡散工程 S 1 1 6 を行うことが可能となる。

【0045】

なお、実施形態 3 に係る半導体装置の製造方法によれば、埋め込み拡散工程 S 1 1 6 の途中から、熱処理炉中に酸素ガスの代わりに不活性ガスを導入することとしているが、埋め込み拡散工程 S 1 1 6 の途中までは、熱処理炉中に酸素ガスを導入しながら埋め込み拡散工程 S 1 1 6 を行っているため、半導体基板 1 0 2 の表面に十分な厚さの保護酸化膜が存在する状態で埋め込み拡散工程 S 1 1 6 を行うことが可能となる。

【0046】

実施形態 2 又は 3 に係る半導体装置の製造方法は、埋め込み拡散工程 S 1 1 6 以外の工程については実施形態 1 に係る半導体装置の製造方法の場合と同様の工程を含むため、実施形態 1 に係る半導体装置の製造方法が有する効果のうち該当する効果を同様に有する。

【0047】

以上、本発明の半導体装置の製造方法を上記の各実施形態に基づいて説明したが、本発明は、これに限定されるものではなく、その要旨を逸脱しない範囲において実施することが可能であり、例えば、次のような変形も可能である。

【0048】

(1) 上記各実施形態においては、n 型半導体基板を用いて 2 端子型双方向性サイリスタを製造することとしているが、本発明はこれに限定されるものではない。例えば、p 型半導体基板を用いて 2 端子型双方向性サイリスタを製造することとしてもよい。

【0049】

(2) 上記各実施形態においては、2 端子型双方向性サイリスタの製造方法を例にとって本発明の半導体装置の製造方法を説明したが、本発明はこれに限定されるものではない。例えば、半導体基板の深い位置に埋め込み拡散領域を形成することが要求される他の半導体装置（例えば、ファーストリカバリダイオード。）の製造方法に本発明を適用することもできる。

【0050】

(3) 上記各実施形態においては、エミッタ層形成工程の終了後、オーミック層形成工程を行うこととしているが、本発明はこれに限定されるものではない。例えば、オーミック層形成工程の終了後、エミッタ層形成工程を行ってもよい。

【0051】

(4) 上記各実施形態においては、ベース層形成工程及びオーミック層形成工程において、イオン注入法を用いて不純物を導入しているが、本発明はこれに限定されるものではない。例えば、熱拡散法を用いて不純物を導入してもよい。このとき、熱拡散法に用いる拡散源として、気体、液体又は固体の拡散源を用いることができる。気体の拡散源としては例えば B C l₃（三塩化ホウ素）を用いることができ、液体の拡散源としては例えば P B F（ポリボロンフィルム）を用いることができ、固体の拡散源としては例えば B N 板（窒化ホウ素からなる板）を例示することができる。

【0052】

(5) 上記各実施形態においては、エミッタ層形成工程において、イオン注入法を用いて不純物を導入しているが、本発明はこれに限定されるものではない。例えば、熱拡散法を用いて不純物を導入してもよい。このとき、熱拡散法に用いる拡散源として、液体の拡散源を用いることができる。液体の拡散源としては例えば P O C l₃（オキシ塩化リン）を例示することができる。

【図面の簡単な説明】

【0053】

【図 1】実施形態 1 に係る半導体装置の製造方法のうちの埋め込み拡散領域形成工程 S 1 1 0 を説明するために示す図である。

【図 2】実施形態 1 に係る半導体装置の製造方法のうちのアニール工程 S 1 1 4 ～埋め込み拡散工程 S 1 1 6 における、処理温度と導入ガスの種類を説明するために示す図である。

【図 3】実施形態 1 に係る半導体装置の製造方法のうちのベース層形成工程 S 1 2 0 を説明するために示す図である。

【図 4】実施形態 1 に係る半導体装置の製造方法のうちのエミッタ層形成工程 S 1 3 0 を説明するために示す図である。

【図 5】実施形態 1 に係る半導体装置の製造方法のうちのオーミック層形成工程 S 1 4 0 を説明するために示す図である。

10

【図 6】実施形態 1 に係る半導体装置 1 0 0 の構成を説明するために示す図である。

【図 7】実施形態 2 及び 3 に係る半導体装置の製造方法のうちのアニール工程 S 1 1 4 ～埋め込み拡散工程 S 1 1 6 における、処理温度と導入ガスの種類を説明するために示す図である。

【図 8】2 端子型双方向性サイリスタ 8 0 0 の構成を説明するために示す図である。

【図 9】従来の 2 端子型双方向性サイリスタ 9 0 0 の構成を説明するために示す図である。

。【図 1 0】従来の 2 端子型双方向性サイリスタの製造方法を説明するために示す図である。

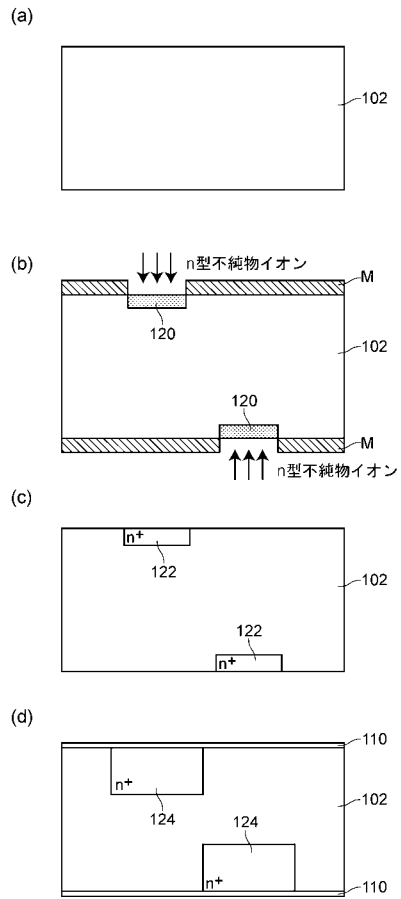
20

【符号の説明】

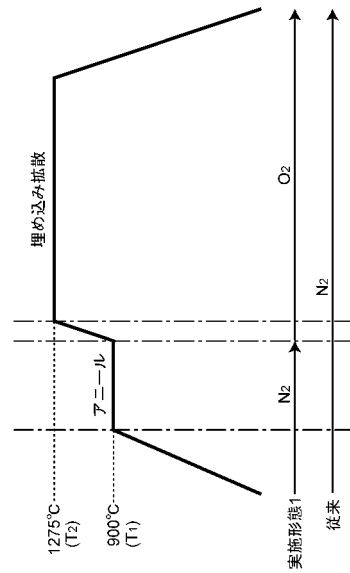
【0 0 5 4】

1 0 0 …半導体装置、1 0 2, 8 0 2, 9 0 2 …半導体基板、1 1 0 …保護酸化膜、1 2 0, 1 4 1, 1 4 3, 9 2 0 …n 型不純物イオン注入領域、1 2 2, 9 2 2 …活性化された n 型不純物領域、1 2 4, 9 2 4 …埋め込み拡散領域、1 3 1, 1 5 1 …p 型不純物イオン注入領域、1 3 2, 8 3 2, 9 3 2 …ベース層、1 4 2, 8 4 2, 9 4 2 …エミッタ層、1 4 4, 8 4 4, 9 4 4 …チャネルストッパ、1 5 2, 8 5 2, 9 5 2 …オーミック層、1 6 0, 8 6 0, 9 6 0 …ガラス層、1 7 0, 8 7 0, 9 7 0 …半田層、8 0 0, 9 0 0 …2 端子型双方向性サイリスタ、9 1 0 …下地酸化膜、M ～M 4 …不純物イオン注入用マスク

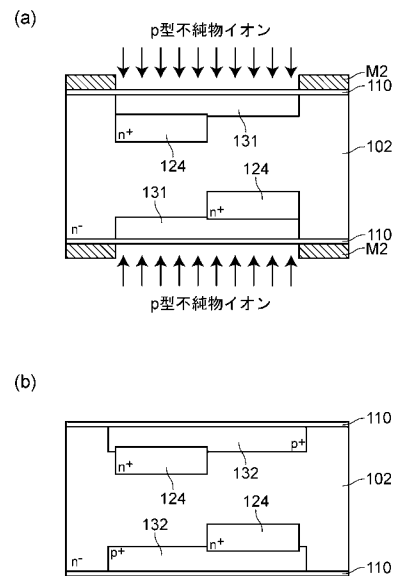
【図 1】



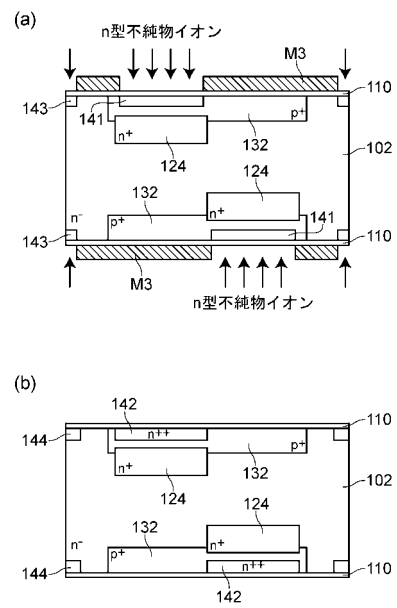
【図 2】



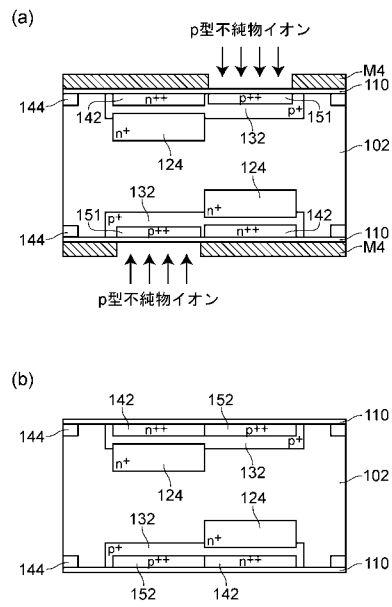
【図 3】



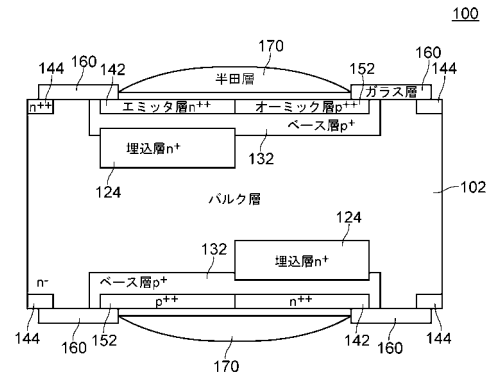
【図 4】



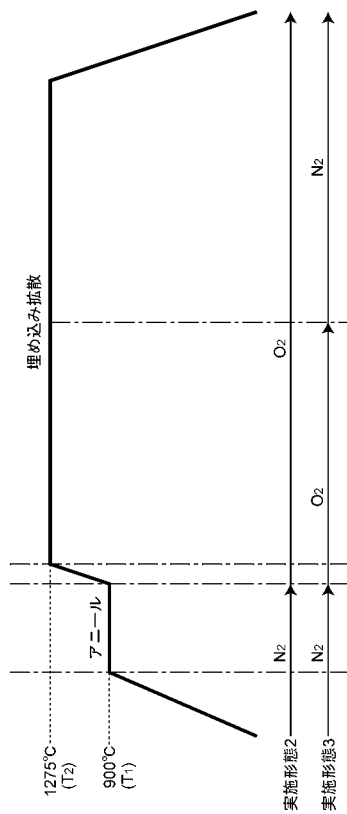
【図 5】



【図 6】



【図 7】



【図 8】

