



ФЕДЕРАЛЬНАЯ СЛУЖБА
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ

(21)(22) Заявка: 2016103080, 01.02.2016

(24) Дата начала отсчета срока действия патента:
01.02.2016

Дата регистрации:
29.09.2017

Приоритет(ы):

(22) Дата подачи заявки: 01.02.2016

(43) Дата публикации заявки: 07.08.2017 Бюл. № 22

(45) Опубликовано: 29.09.2017 Бюл. № 28

Адрес для переписки:

127055, Москва, а/я 24, ИКТИ РАН

(72) Автор(ы):

Суханова Наталия Вячеславовна (RU),
Кабак Илья Самуилович (RU),
Шептунов Сергей Александрович (RU)

(73) Патентообладатель(и):

Федеральное государственное бюджетное
учреждение науки Институт
конструкторско-технологической
информатики Российской академии наук
(ИКТИ РАН) (RU)

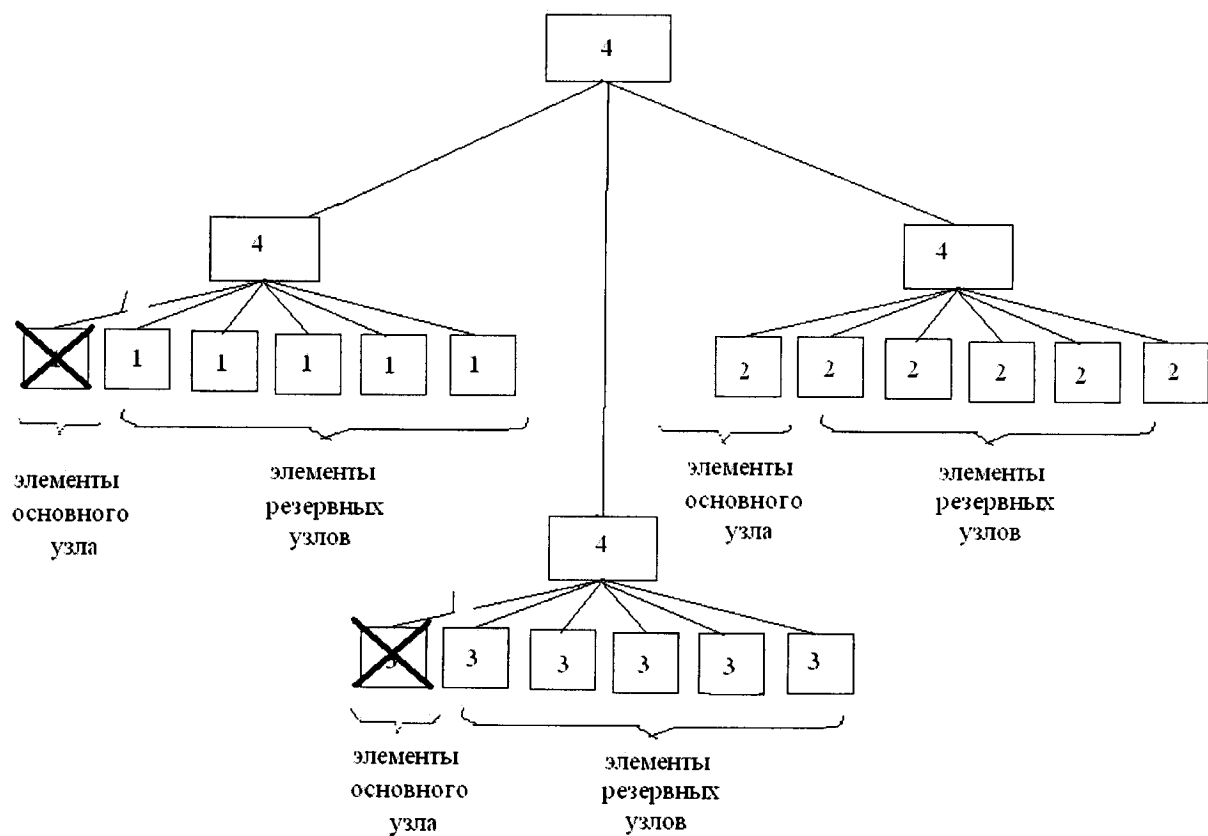
(56) Список документов, цитированных в отчете
о поиске: RU 66831 U1, 27.09.2007. RU
2455681 C1, 10.07.2012. RU 2298823 C2,
10.05.2007. US 5423024 A, 06.01.1995.

(54) СПОСОБ ПОВЫШЕНИЯ ОТКАЗОУСТОЙЧИВОСТИ СХЕМЫ И ОТКАЗОУСТОЙЧИВАЯ
СХЕМА ДЛЯ ЕГО РЕАЛИЗАЦИИ

(57) Реферат:

Изобретение относится к области вычислительной техники и систем управления. Технический результат заключается в повышении отказоустойчивости схемы, которое достигается за счет соединения унифицированных элементов через коммутаторы и реконфигурации схемы при отказе элементов. Способ повышения отказоустойчивости состоит в следующем. Проводят декомпозицию схемы и выделяют ряд узлов. Каждый узел состоит из унифицированных элементов. В схему добавляют один или несколько избыточных резервных узлов, которые используют при отказе основных узлов. В схему добавляют коммутаторы, которые обеспечивают взаимные связи элементов в узле и узлов между собой. Коммутатор содержит таблицу коммутации входов и выходов, устройство для приема и передачи информации, схему для сравнения выходных сигналов. Элементы из одного или разных узлов объединяют в группы и подсоединяют к коммутаторам. Коммутаторы соединяют друг с другом. В процессе работы схемы коммутатор контролируют работоспособность элементов. Для этого на входы основного и нескольких резервных

элементов или узлов подают одинаковые сигналы и сравнивают сигналы на их выходах. Если сигналы совпали, то все элементы или узлы работоспособны. Если сигналы не совпали, то определяют, какие элементы или узлы неработоспособны. При отказе элемента схемы происходит реконфигурация, когда вместо основного элемента подключается резервный элемент. При реконфигурации меняется таблица связей в коммутаторе, к которому подсоединен отказавший элемент. С помощью коммутатора отключают неработоспособные элементы или узлы, вместо них подключают работоспособные резервные элементы или узлы. Затем контролируют исправность элементов отказавшего узла, и все исправные элементы переводят в резерв. Заявленный способ реализован в устройстве отказоустойчивой схемы. Отказоустойчивая схема разработана на основе коммутаторной архитектуры и реализует древовидную структуру, где ветви образованы взаимными соединениями коммутаторов 4, а листья образованы подсоединенными к коммутаторам основными и резервными элементами 1,2,3. 2 н.п. ф-лы, 4 ил.



Фиг. 4



FEDERAL SERVICE
FOR INTELLECTUAL PROPERTY

(12) **ABSTRACT OF INVENTION**(21)(22) Application: **2016103080, 01.02.2016**(24) Effective date for property rights:
01.02.2016Registration date:
29.09.2017

Priority:

(22) Date of filing: **01.02.2016**(43) Application published: **07.08.2017** Bull. № 22(45) Date of publication: **29.09.2017** Bull. № 28

Mail address:

127055, Moskva, a/ya 24, IKTI RAN

(72) Inventor(s):

**Sukhanova Nataliya Vyacheslavovna (RU),
Kabak Ilya Samuilovich (RU),
Sheptunov Sergej Aleksandrovich (RU)**

(73) Proprietor(s):

**Federalnoe gosudarstvennoe byudzhetnoe
uchrezhdenie nauki Institut
konstruktorsko-tekhnologicheskoy informatiki
Rossijskoj akademii nauk (IKTI RAN) (RU)**(54) **METHOD OF IMPROVING CIRCUIT FAULT TOLERANCE AND FAULT TOLERANT CIRCUIT FOR ITS IMPLEMENTATION**

(57) Abstract:

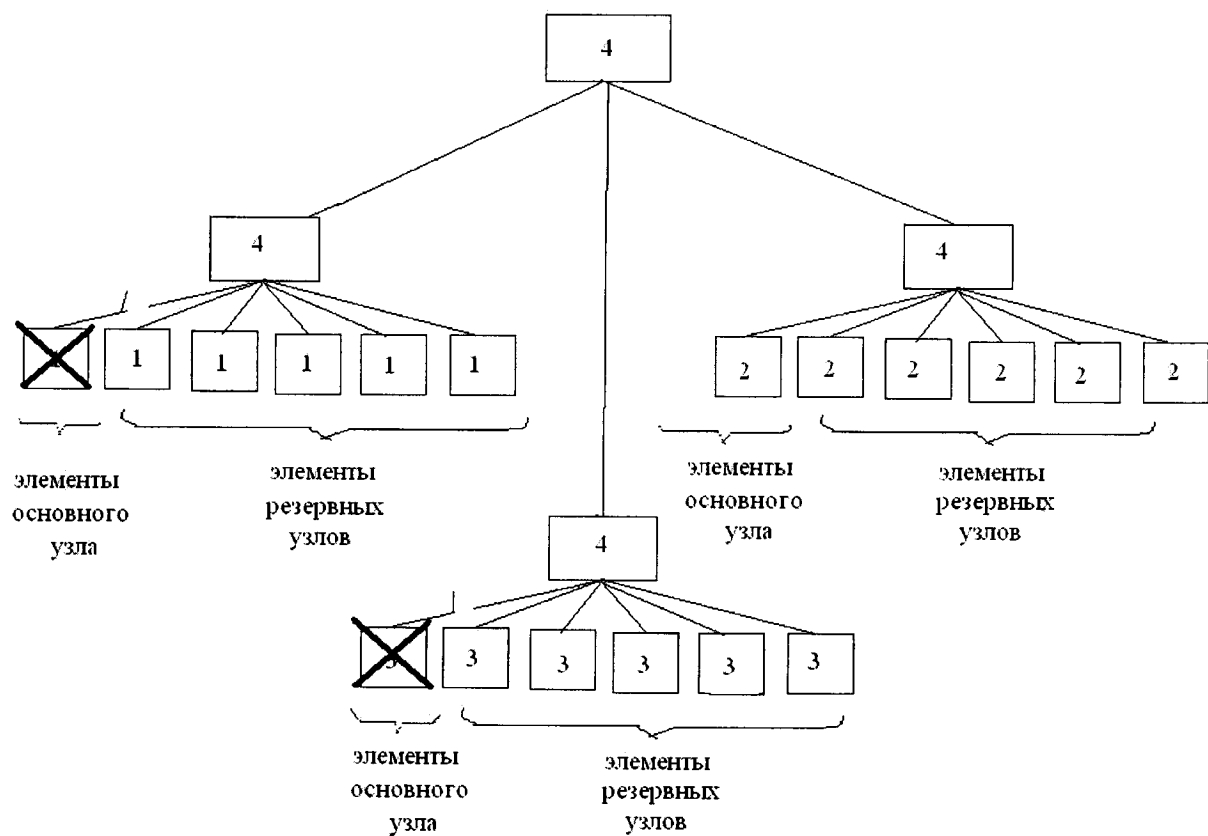
FIELD: physics.

SUBSTANCE: method is implemented by connecting unified elements through switches and reconfiguring the circuit in the event of element failure. The method of improving the fault tolerance is as follows. The circuit is decomposed and a number of nodes are selected. Each node consists of unified elements. One or more redundant backup nodes are added to the circuit, which are used, when the main nodes fail. Switchboards are added to the circuit, which ensure interconnections between the elements in the node and the nodes among themselves. The switchboard contains a table for switching inputs and outputs, a device for receiving and transmitting information, a circuit for comparing the output signals. Elements from one or different nodes are grouped together and connected to the switchboards. The switchboards are connected to each other. During the circuit operation, the switchboard controls the operability of the elements. For this purpose the inputs of the main and several backup elements or nodes, the same signals are fed, and the signals are compared at their outputs. If the signals

coincide, then all elements or nodes are operable. If the signals do not coincide, then it is determined, which elements or nodes are inoperable. If a circuit element fails, reconfiguration takes place, when a backup element is connected instead of the main element. When reconfiguring, the communication table changes in the switchboard, to which the failed element is connected. With the switchboard disconnects the inefficient elements or nodes, working backup elements or nodes are connected instead of them. Then the serviceability of the elements of the failed node is controlled, and all the serviceable elements are transferred to the reserve. The claimed method is implemented in the device of a fault tolerant circuit. The fault tolerant circuit is developed on the basis of the switchboard architecture and implements a tree structure, where the branches are formed by mutual connections of the switchboards 4, and the leaves are formed by the main and backup elements connected to the switchboards 1,2,3.

EFFECT: increasing the circuit fault tolerance.

2 cl, 4 dwg



Фиг. 4

Изобретение относится к области вычислительной техники.

Технический результат - повышение надежности и отказоустойчивости вычислительных устройств и систем управления.

Одним из способов повышения надежности и отказоустойчивости схем является структурное резервирование. При структурном резервировании в схему добавляют избыточные элементы. Известно полное, частичное и поэлементное резервирование, когда резервируется схема полностью или частично, а также может резервироваться один или несколько элементов схемы.

По способу подключения резервного элемента различают постоянное резервирование, подключение при отказе основного элемента и скользящее резервирование (Надежность технических систем. Справочник под ред. Ушакова И.А. М.: Радио и связь, 1985. - 606 с.).

Заявленный способ повышения отказоустойчивости схемы использует скользящее резервирование узлов и элементов. При скользящем резервировании резервный элемент может заменять любой из группы элементов такого же типа.

Заявленный способ реализован в устройстве отказоустойчивой схемы.

Известны аналоги отказоустойчивой схемы - это отказоустойчивые схемы с резервированием. Недостаток аналогов, отказоустойчивых схем и микросхем - это то, что в них используется дублирование, троирование или n-кратное резервирование узлов и фрагментов схемы. Элементы схемы соединены друг с другом шинами и дорожками, по которым передаются информационные сигналы. Если происходит отказ в каком-то одном элементе узла, то выключается из работы целый узел, причем его исправные элементы больше никак не используются.

Предлагается новая отказоустойчивая схема на базе коммутаторов, узлов и элементов.

Отказоустойчивая схема разработана на основе коммутаторной архитектуры. Суть заявленного изобретения состоит в том, что элементы и узлы схемы соединяются друг с другом через коммутатор. Отказ элемента не приводит к отказу узла, вместо него коммутатор подключает резервный элемент.

Наиболее близкие аналоги (прототип) изобретения - это коммутаторные искусственные нейронные сети (ИНС).

В коммутаторных ИНС используются унифицированные, стандартные и взаимозаменяемые элементы. ИНС состоит из элементов двух типов - из нейронов и коммутаторов. Нейрон имеет один вход и один выход и подключается к коммутатору. Коммутаторы могут соединяться друг с другом, образуя древовидную структуру.

Для реализации заявленного способа предлагается отказоустойчивая схема, разработанная на основе коммутаторной архитектуры. Отказоустойчивая схема реализует древовидную структуру, где корень, ствол и ветви образованы взаимными соединениями коммутаторов, а листья образованы подсоединенными к коммутаторам элементами и узлами.

Наиболее близким аналогом к заявленному является способ, реализованный в устройстве нейронной сети, состоящей из нейронов, которые выполняют функции обработки информации и принятия решения, где согласно формуле полезной модели имеются коммутаторы для передачи информации между нейронами, причем коммутатор нейронной сети состоит из таблицы связей нейронов, составляющих фрагмент сети, и устройства, передающего информацию между нейронами на основе этой таблицы, входы и выходы коммутатора соединены с входами и выходами других коммутаторов и входами и выходами нейронов сети, нейроны сети имеют один вход и один выход,

входы и выходы нейрона соединены с входами и выходами коммутатора (Кабак И.С., Суханова Н.В. Нейронная сеть. Заявители Кабак И.С., Суханова Н.В. Патент на полезную модель №66831, приоритет 27.09.2007).

Заявленный способ повышения отказоустойчивости иллюстрируется графическими материалами, см. фиг. 1-3.

На фиг. 1-3 показан пример последовательности действий, составляющих заявленный способ повышения отказоустойчивости схемы.

На фиг. 3 показан результат реализации способа - разработанная отказоустойчивая схема.

На фиг. 4 показан пример реконфигурации заявленной схемы при отказе ее основного узла.

Заявленный способ повышения отказоустойчивости состоит в следующем.

1. Проводят декомпозицию схемы и выделяют узлы, состоящие из унифицированных элементов. После этого добавляют один или несколько резервных узлов или элементов. На фиг. 1 показан пример схемы, где проведена декомпозиция и выделены основные и резервные узлы. Каждый узел состоит из трех разных элементов 1-3.

Новизна изобретения состоит в том, что в схему добавляют коммутаторы, которые содержат таблицу взаимных связей входов и выходов, устройство для приема и передачи сигналов, а также схему с функциональной возможностью сравнения выходных сигналов. На фиг. 2 показан пример схемы, где добавлены коммутаторы 4. Эти коммутаторы реализуют связи элементов и узлов схемы.

2. Элементы одного типа объединяют в группу и подсоединяют к входам и выходам коммутаторов, которые соединяются друг с другом. На фиг. 2 показан пример схемы, где элементы одного типа (1-3) объединены в три группы и подсоединены к коммутаторам 4. Коммутаторы 4 соединяются друг с другом и образуют древовидную архитектуру. На фиг. 3 показан результат - отказоустойчивая схема.

3. Коммутаторы контролируют работоспособность элементов и узлов путем подачи одинаковых сигналов на входы элементов и сравнения сигналов на одноименных выходах. На входы основного и нескольких резервных элементов или узлов подают одинаковые сигналы и сравнивают сигналы на их выходах. Если сигналы совпали, то все элементы или узлы работоспособны. Если сигналы не совпали, то определяют, какие элементы или узлы неработоспособны. При отказах элементов или узлов коммутатор производит реконфигурацию схемы. Вместо основного он подключает резервный узел или элемент из той же группы, меняет таблицу взаимных связей и выполняет контроль работоспособности элементов отказавшего узла. Коммутатор отключает неработоспособные элементы, а избыточные работоспособные элементы переводит в резерв.

На фиг. 4 показан пример реконфигурации схемы при отказе ее основного узла. В узле отказали элементы 1 и 3. Коммутаторы 4 обнаружили отказы и отключили неработоспособные элементы.

Технический результат заявленного способа состоит в повышении отказоустойчивости схемы, которое достигается за счет соединения унифицированных элементов через коммутаторы и реконфигурации схемы при отказе элементов.

Технический результат, состоящий в повышении отказоустойчивости схемы, обеспечивается за счет того, что проводят декомпозицию схемы и выделяют узлы, состоящие из унифицированных элементов, после чего добавляют один или несколько резервных узлов или элементов, согласно заявленному изобретению, в схему добавляют коммутаторы, которые содержат таблицу взаимных связей входов и выходов, устройство

для приема и передачи сигналов, а также схему с функциональной возможностью сравнения выходных сигналов, после чего элементы одного типа объединяют в группу и подсоединяют к входам и выходам коммутаторов, которые соединяются друг с другом и контролируют работоспособность элементов и узлов путем подачи одинаковых сигналов на входы элементов и сравнения сигналов на одноименных выходах, причем при отказах элементов или узлов коммутатор производит реконфигурацию схемы и вместо основного подключает резервный узел или элемент из той же группы, меняет таблицу взаимных связей, выполняет контроль работоспособности элементов отказавшего узла, после чего неработоспособные элементы отключает, а избыточные работоспособные элементы переводит в резерв.

Технический результат обеспечивается отказоустойчивой схемой, которая включает узлы, состоящие из унифицированных элементов, согласно заявленному изобретению, в ней имеются дополнительные коммутаторы, которые содержат таблицу взаимных связей входов и выходов, устройство для приема и передачи сигналов, а также схему с функциональной возможностью сравнения выходных сигналов, причем элементы одного типа объединены в группу и подсоединены к входам и выходам коммутаторов, которые, в свою очередь, соединяются друг с другом.

1. Способ повышения отказоустойчивости схемы, при котором проводят декомпозицию схемы и выделяют узлы, состоящие из унифицированных элементов, после чего добавляют один или несколько резервных узлов или элементов, отличающийся тем, что в схему добавляют коммутаторы, которые содержат таблицу взаимных связей входов и выходов, устройство для приема и передачи сигналов, а также схему с функциональной возможностью сравнения выходных сигналов, после чего элементы одного типа объединяют в группу и подсоединяют к входам и выходам коммутаторов, которые соединяются друг с другом и контролируют работоспособность элементов и узлов путем подачи одинаковых сигналов на входы элементов и сравнения сигналов на одноименных выходах, причем при отказах элементов или узлов коммутатор производит реконфигурацию схемы и вместо основного подключает резервный узел или элемент из той же группы, меняет таблицу взаимных связей, выполняет контроль работоспособности элементов отказавшего узла, после чего неработоспособные элементы отключает, а избыточные работоспособные элементы переводит в резерв.

2. Отказоустойчивая схема для реализации способа по п. 1, которая включает узлы, состоящие из унифицированных элементов, отличающаяся тем, что в ней имеются дополнительные коммутаторы, которые содержат таблицу взаимных связей входов и выходов, устройство для приема и передачи сигналов, а также схему с функциональной возможностью сравнения выходных сигналов, причем элементы одного типа объединены в группу и подсоединены к входам и выходам коммутаторов, которые, в свою очередь, соединяются друг с другом.

Коммутатор может быть реализован на базе патентов на полезную модель (№66831 Нейронная сеть, авторы Кабак И.С., Суханова Н.В. и №72084 Доменная нейронная сеть, авторы Кабак И.С., Суханова Н.В).

Заявленные в изобретении способ повышения отказоустойчивости и отказоустойчивая схема могут быть реализованы аппаратными или аппаратно-программными средствами, на базе контроллеров, компьютеров с установленным на них программным обеспечением и обученных нейронных сетей.

Указанные в независимом пункте формулы признаки являются существенными и взаимосвязаны между собой с образованием устойчивой совокупности необходимых признаков, достаточной для получения требуемого технического результата.

Свойства, регламентированные в заявленном способе отдельными признаками, общеизвестны из уровня техники и не требуют дополнительных пояснений.

Следует отметить, что заявленная совокупность существенных признаков обеспечивает в соединении синергетический (сверхсуммарный результат).

Таким образом, вышеизложенные сведения свидетельствуют о выполнении при использовании заявленного способа следующей совокупности условий:

- заявленный способ имеет практическое применение, предназначен для использования в вычислительных устройствах и системах управления;

- для заявленного способа в том виде, как он охарактеризован в независимом пункте нижеизложенной формулы, подтверждена возможность его осуществления с помощью указанных в заявке или известных из уровня техники на дату приоритета средств и методов;

- при осуществлении способа достигается усматриваемый заявителем технический результат.

На основании изложенного, заявленный способ повышения отказоустойчивости схем соответствуют требованию условия патентоспособности «новизна» и «изобретательский уровень».

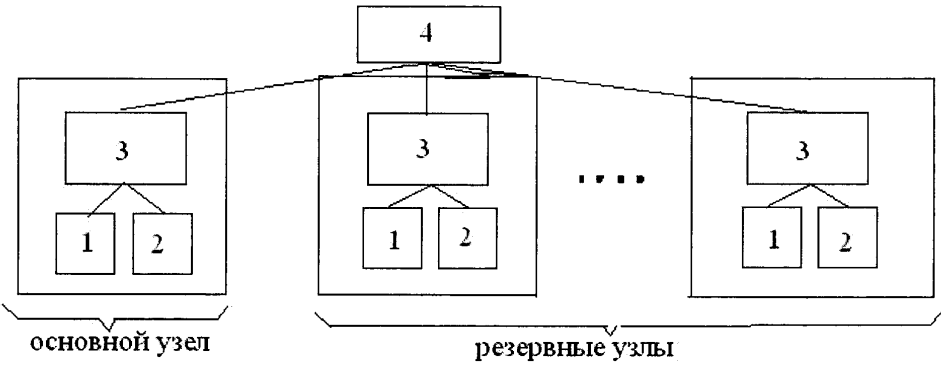
(57) Формула изобретения

1. Способ повышения отказоустойчивости схемы, при котором проводят декомпозицию схемы и выделяют узлы, состоящие из унифицированных элементов, после чего добавляют один или несколько резервных узлов или элементов, отличающийся тем, что в схему добавляют коммутаторы, которые содержат таблицу взаимных связей входов и выходов, устройство для приема и передачи сигналов, а также схему с функциональной возможностью сравнения выходных сигналов, после чего элементы одного типа объединяют в группу и подсоединяют к входам и выходам коммутаторов, которые соединяются друг с другом и контролируют работоспособность элементов и узлов путем подачи одинаковых сигналов на входы элементов и сравнения сигналов на одноименных выходах, причем при отказах элементов или узлов коммутатор производит реконфигурацию схемы и вместо основного подключает резервный узел или элемент из той же группы, меняет таблицу взаимных связей, выполняет контроль работоспособности элементов отказавшего узла, после чего неработоспособные элементы отключает, а избыточные работоспособные элементы переводит в резерв.

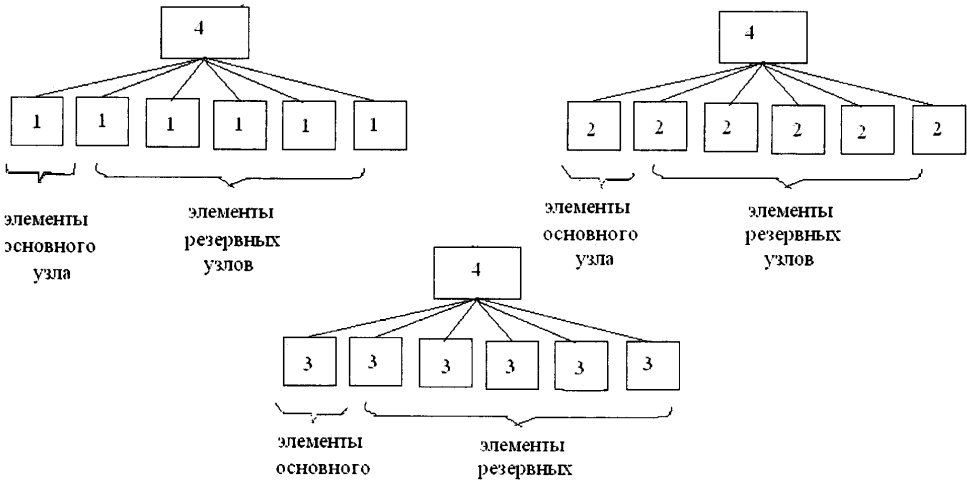
2. Отказоустойчивая схема для реализации способа по п. 1, которая включает узлы, состоящие из унифицированных элементов, отличающаяся тем, что в ней имеются дополнительные коммутаторы, которые содержат таблицу взаимных связей входов и выходов, устройство для приема и передачи сигналов, а также схему с функциональной возможностью сравнения выходных сигналов, причем элементы одного типа объединены в группу и подсоединены к входам и выходам коммутаторов, которые, в свою очередь, соединяются друг с другом.

1

Способ повышения отказоустойчивости схемы
и отказоустойчивая схема для его реализации



Фиг.1

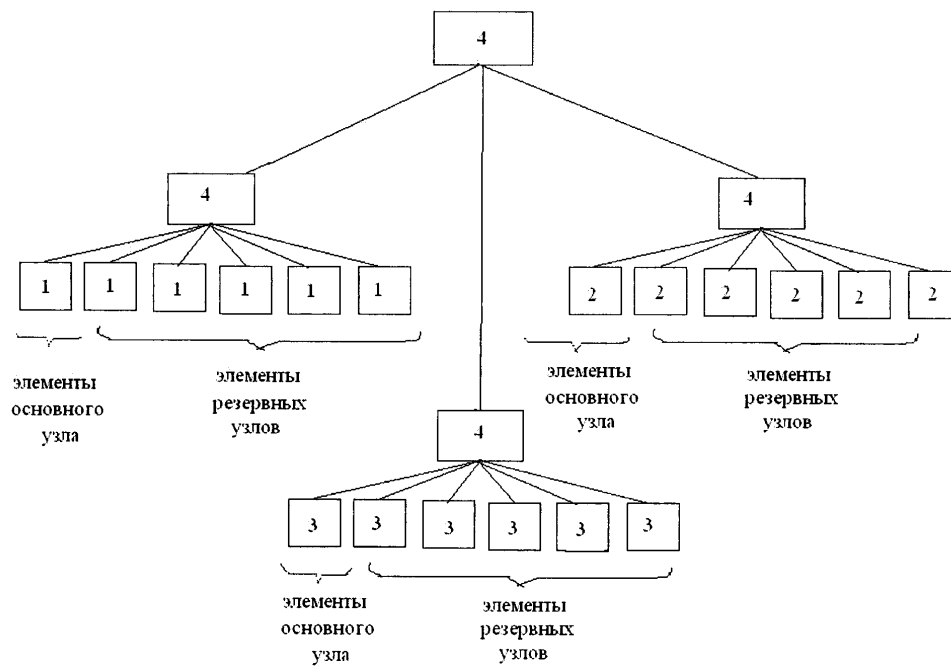


Фиг. 2

1

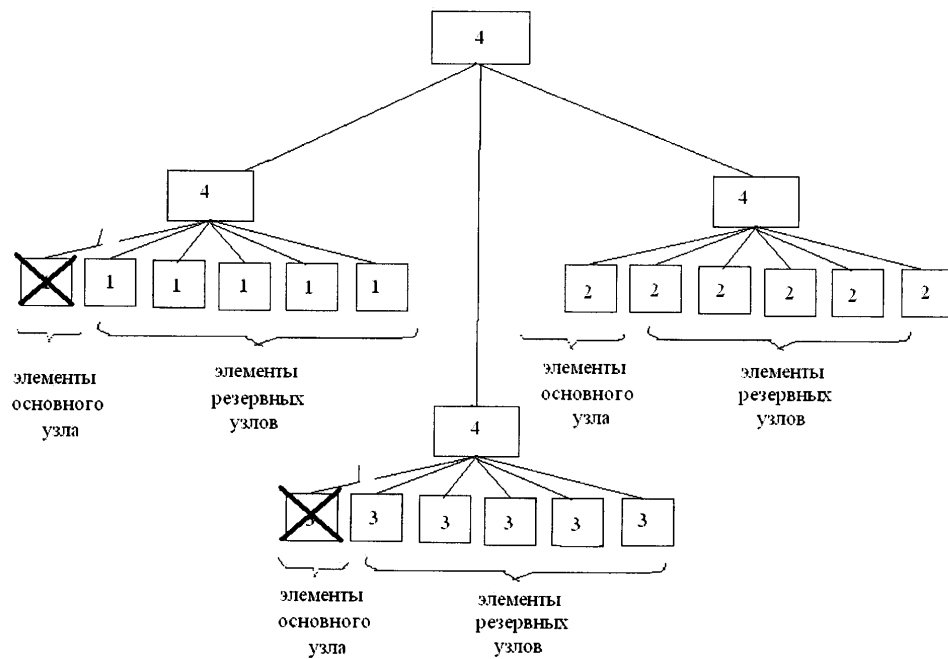
2

Способ повышения отказоустойчивости схемы
и отказоустойчивая схема для его реализации



Фиг. 3

Способ повышения отказоустойчивости схемы
и отказоустойчивая схема для его реализации



Фиг. 4