

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200510009161.8

[51] Int. Cl.

H01L 27/15 (2006.01)

H01L 29/786 (2006.01)

G02F 1/136 (2006.01)

G09G 3/36 (2006.01)

G09F 9/30 (2006.01)

[45] 授权公告日 2009 年 7 月 29 日

[11] 授权公告号 CN 100521222C

[22] 申请日 1994.12.2

[21] 申请号 200510009161.8

分案原申请号 99117796.7

[30] 优先权

[32] 1993.12.2 [33] JP [31] 339397/93

[73] 专利权人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

[72] 发明人 木谷久 宫永昭治 竹山顺一

[56] 参考文献

JP5-206462A 1993.8.13

JP5-283694A 1993.10.29

JP1-129234A 1989.5.22

审查员 王欣

[74] 专利代理机构 中国专利代理(香港)有限公司
代理人 庞立志

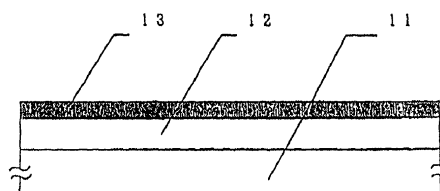
权利要求书 4 页 说明书 23 页 附图 8 页

[54] 发明名称

一种有源阵列显示装置

[57] 摘要

一种具有结晶半导体层的半导体器件制造方法，包括在相对低的温度下加热使非晶硅半导体层晶化的各步骤，这是由于使用促进晶化材料，诸如 Ni、Pd、Pt、Cu、Ag、Au、In、Sn、Pb、P、As 和 Sb。该促进晶化的材料是由把它混入用来形成氧化硅的液体前体物内，并且将此先驱物涂在非晶硅膜上而导入的。于是，就可以将促晶化材料以最低浓度加入到非晶硅膜里。



1. 一种有源阵列显示装置，它包含：
 - 一在衬底上形成的绝缘底膜；
 - 一在所述绝缘底膜上形成的半导体层，它具有至少第一和第二杂质区以及沟道形成区；
 - 在所述沟道形成区上形成的栅绝缘膜；
 - 在所述栅绝缘膜上形成的栅电极；
 - 一包含有机树脂的绝缘膜，它在所述半导体层、所述栅绝缘膜和所述栅电极上面形成，所述绝缘膜具有平整表面；
 - 在所述包含有机树脂的绝缘膜的所述平整表面上形成的像素电极；和
 - 在所述包含有机树脂的绝缘膜的所述平整表面上形成的传导层，它电连接到所述第一杂质区，其中所述传导层遍布到一部分所述像素电极上，所述像素电极通过所述传导层与所述第一杂质区电连接。
2. 按照权利要求 1 的有源阵列显示装置，其特征在于，所述有源阵列显示装置是液晶显示装置。
3. 按照权利要求 1 的有源阵列显示装置，其特征在于，所述半导体层包含结晶硅。
4. 按照权利要求 1 的有源阵列显示装置，其特征在于，所述半导体层掺杂有磷。
5. 按照权利要求 1 的有源阵列显示装置，其特征在于，所述半导体层至少具有与所述沟道形成区相邻的偏移区。
6. 按照权利要求 5 的有源阵列显示装置，其特征在于，所述有源阵列显示装置是液晶显示装置。
7. 按照权利要求 5 的有源阵列显示装置，其特征在于，所述半导体层包含结晶硅。
8. 按照权利要求 5 的有源阵列显示装置，其特征在于，所述半导体层掺杂有磷。
9. 按照权利要求 1 的有源阵列显示装置，其特征在于，所述像素电极是透明的。
10. 按照权利要求 9 的有源阵列显示装置，其特征在于，

所述有源阵列显示装置是液晶显示装置。

11. 按照权利要求 9 的有源阵列显示装置，其特征在于，所述半导体层包含结晶硅。

12. 按照权利要求 9 的有源阵列显示装置，其特征在于，所述半导体层掺杂有磷。

13. 按照权利要求 9 的有源阵列显示装置，其特征在于，所述像素电极包含氧化铟锡。

14. 按照权利要求 1 的有源阵列显示装置，其特征在于，所述半导体层中的晶体横向生长。

15. 按照权利要求 14 的有源阵列显示装置，其特征在于，所述有源阵列显示装置是液晶显示装置。

16. 按照权利要求 14 的有源阵列显示装置，其特征在于，所述半导体层包含结晶硅。

17. 按照权利要求 14 的有源阵列显示装置，其特征在于，所述半导体层掺杂有磷。

18. 按照权利要求 14 的有源阵列显示装置，其特征在于，所述像素电极包含氧化铟锡。

19. 一种有源阵列显示装置，它包含：

一玻璃衬底；

一阻挡膜，它包含氧化硅，而且形成在所述玻璃衬底上；

一在所述阻挡膜上形成的半导体层，它具有至少第一和第二杂质区以及沟道形成区；

一栅绝缘膜，它形成在所述沟道形成区上；

一栅电极，它形成在所述栅绝缘膜上；

一包含有机树脂的绝缘膜，它在所述半导体层、所述栅绝缘膜和所述栅电极上面形成，所述绝缘膜具有平整表面；

在所述包含有机树脂的绝缘膜的所述平整表面上形成的像素电极；和

在所述包含有机树脂的绝缘膜的所述平整表面上形成的传导层，它电连接到所述第一杂质区，

其中所述传导层遍布到一部分所述像素电极上，所述像素电极通过所述传导层与所述第一杂质区电连接。

20. 按照权利要求 19 的有源阵列显示装置, 其特征在于, 所述有源阵列显示装置是液晶显示装置。

21. 按照权利要求 19 的有源阵列显示装置, 其特征在于, 所述半导体层包含结晶硅。

22. 按照权利要求 19 的有源阵列显示装置, 其特征在于, 所述半导体层掺杂有磷。

23. 按照权利要求 19 的有源阵列显示装置, 其特征在于, 所述像素电极是透明的。

24. 按照权利要求 23 的有源阵列显示装置, 其特征在于, 所述有源阵列显示装置是液晶显示装置。

25. 按照权利要求 23 的有源阵列显示装置, 其特征在于, 所述半导体层包含结晶硅。

26. 按照权利要求 23 的有源阵列显示装置, 其特征在于, 所述半导体层掺杂有磷。

27. 按照权利要求 23 的有源阵列显示装置, 其特征在于, 所述像素电极包含氧化铟锡。

28. 按照权利要求 23 的有源阵列显示装置, 其特征在于, 所述半导体层构成一个薄膜晶体管。

29. 一种有源阵列显示装置, 它包含:

一在衬底上形成的绝缘底膜;

一在所述绝缘底膜上形成的半导体层, 它具有至少第一和第二杂质区以及沟道形成区;

在所述沟道形成区上形成的栅绝缘膜;

在所述栅绝缘膜上形成的栅电极;

一在所述半导体层、所述栅绝缘膜和所述栅电极上面形成的第一绝缘膜, 它包含无机材料;

在所述第一绝缘膜上形成的第二绝缘膜, 它包含有机树脂, 并且具有平整表面;

在所述包含有机树脂的第二绝缘膜的所述平整表面上形成的金属电极, 它电连接到所述第一杂质区; 和

在所述包含有机树脂的第二绝缘膜的所述平整表面上形成的像素电极, 它通过所述金属电极电连接到所述第一杂质

区；

其中所述金属电极遍布到一部分所述像素电极上。

30. 按照权利要求 29 的有源阵列显示装置，其特征在于，所述有源阵列显示装置是液晶显示装置。

31. 按照权利要求 29 的有源阵列显示装置，其特征在于，所述半导体层包含结晶硅。

32. 按照权利要求 29 的有源阵列显示装置，其特征在于，所述半导体层掺杂有磷。

33. 按照权利要求 29 的有源阵列显示装置，其特征在于，所述金属电极包含铬。

34. 按照权利要求 29 的有源阵列显示装置，其特征在于，所述像素电极是透明的。

35. 按照权利要求 34 的有源阵列显示装置，其特征在于，所述有源阵列显示装置是液晶显示装置。

36. 按照权利要求 34 的有源阵列显示装置，其特征在于，所述半导体层包含结晶硅。

37. 按照权利要求 34 的有源阵列显示装置，其特征在于，所述半导体层掺杂有磷。

38. 按照权利要求 34 的有源阵列显示装置，其特征在于，所述金属电极包含铬。

39. 按照权利要求 34 的有源阵列显示装置，其特征在于，所述像素电极包含氧化铟锡。

40. 按照权利要求 29 的有源阵列显示装置，其特征在于，所述第一绝缘膜包含氧化硅，所述第二绝缘膜包含聚酰亚胺。

41. 按照权利要求 40 的有源阵列显示装置，其特征在于，所述有源阵列显示装置是液晶显示装置。

42. 按照权利要求 40 的有源阵列显示装置，其特征在于，所述半导体层包含结晶硅。

43. 按照权利要求 40 的有源阵列显示装置，其特征在于，所述半导体层掺杂有磷。

44. 按照权利要求 40 的有源阵列显示装置，其特征在于，所述像素电极包含氧化铟锡。

一种有源阵列显示装置

本申请是申请号为 99117796.7、申请日为 1994 年 12 月 2 日、发明名称为“一种有源阵列显示装置”的发明专利申请的分案申请。

技术领域

本发明涉及一种制造具有晶态半导体的半导体器件的工艺。本发明还涉及用于集成电路,尤其是,用于电光装置中的有源阵列电路的开关元件或者与有源阵列电路形成在同一衬底的驱动电路的薄膜晶体管。

背景技术

非晶硅膜很容易用作 TFT 的薄膜半导体。然而,非晶硅膜的电特性要比晶态薄膜半导体,例如,多晶硅、单晶硅、以及微晶硅差得多。而晶态硅膜可以通过先形成非晶硅膜,再加热处理晶化所获得薄膜来制成。

晶化非晶硅膜的热处理要求将该膜在温度 600°C 或更高下加热为期 10 小时或更长。这样的热处理有害于玻璃衬底。举例来说,一种常用于有源阵列液晶显示器衬底的 Corning 7059 玻璃,玻璃形变点为 593°C,因而就不合乎要经受 600°C 温度或更高的加热温度的大面积衬底使用。

根据本发明人的研究,发现由于采取在非晶硅膜表面供给微量镍或钼、或其他元素诸如铅,将该膜在 550°C 加热,时间为 4 小时,就可以有效地晶化非晶硅膜。

上述各元素(此后称为“能促进非晶硅膜晶化的催化剂元素”,或简称为“催化元素”)可以用等离子处理法或汽相淀积法导入非晶硅膜表面,或者用离子注入法,将元素导入。等离子处理法是一种

加工方法其中催化元素是通过在平行板型或阳极光柱型等离子CVD设备中,使用含催化元素的电极,在气氛诸如氢气或氮气中产生等离子体而加入非晶硅膜。

但是,半导体内出现大量催化元素是不好的,因用这种半导体会大大损害用了这种半导体的器件的可靠性和电稳定性。

这就是说,虽然晶化非晶硅膜时需要催化元素,但最好别掺入晶化了的硅中太多。为满足此要求,这就需要选择一种元素,在晶态硅中成为不活泼的元素作为催化元素,还要使加入硅膜的元素量减到最小。为此目的,一定得高精度控制待掺入膜内的催化元素量。

详细研究了用镍晶化的工艺过程。结果得到下面的结论:

(1)将镍用等离子处理法掺入的非晶硅膜的情况,发现在薄膜经受热处理之前,镍能挤入薄膜到非晶硅膜相当的深度。

(2)最初成核发生在加镍处的表面。

(3)当采用汽相淀积在非晶硅膜上形成镍层时,非晶硅膜的晶化发生与进行等离子处理情况相同。

(4)当将很大的量的镍掺入非晶硅膜时,如果使激光辐照非晶硅膜用以晶化或在加热晶化后将其辐照,则镍就会在薄膜表面分凝,结果,此薄膜就不能用作有源半导体层。

由上所述,可以假设不是所有的由等离子处理法导入的镍都起促进晶化硅的作用。就是说,如果导入大量镍,会存在不起促进晶化的过量镍。因此,发明人认为,正是镍与硅接触的点或面,在低温下起到了促进硅晶化的作用。亦即,可以假定镍必须以原子方式微细地分散在硅中。亦即,可以假定,镍必须以原子方式分散在非晶硅表面附近,而镍浓度应尽可能低,但应在能促进低温晶化的足够

高的浓度范围内。

微量镍,即,可使硅晶化加速的催化元素可以用例如汽相淀积法,掺入非晶硅膜表面附近。但是,汽相淀积就薄膜的可控性来说是不利的,因而不宜用来精确控制待掺入非晶硅膜的催化元素量。

发明内容

鉴于上述情况,本发明的主要特征是利用促进硅膜晶化的催化元素,在低于若不用催化元素所需的晶化温度下,获得结晶硅膜。特别是,最高的处理温度应当为600°C或以下。本发明的另一个目的是控制(和减至最低)结晶硅膜中的催化元素浓度以及提高生产率。

本发明的又一个目的是制造有结晶硅半导体的半导体器件,例如,薄膜晶体管、二极管、光传感器等等,其中至少形成一个电子结,如PN、PI或NI结。

为达到本发明的上述目的,根据本发明的最基本的观点,本发明的主要特征,是将含有催化元素或其化合物的薄膜安排与硅膜接触,借助于扩散到硅膜中的催化元素,使硅晶化。

提供催化剂的薄膜的典型例子是用旋涂法之类由溶液形成的氧化硅膜。氧化硅膜最适用作半导体器件的介电膜。这就是说,将催化剂材料加入其中含氧化硅的溶液中,接着,将该溶液涂敷在表面,形成加有少量催化元素的氧化硅膜。

附图说明

参照附图,通过本发明的最佳实施例,将进一步说明本发明的上述特点和其他特点,其中:

图1A~1C表示根据本发明的实施例1,为获得结晶硅膜的工艺过程;

图2A~2C表示根据本发明的实施例2,为获得结晶硅膜的工艺

过程;

图3A和3B表示根据本发明的实施例3, 为获得结晶硅膜的工艺过程;

图4A~4D表示根据本发明的实施例4, 为获得结晶硅膜的工艺过程;

图5A~5E表示根据本发明的实施例5, 制造TFT的工艺过程;

图6A~6F表示根据本发明的实施例6, 制造TFT的工艺过程;

图7A~7D表示根据本发明的实施例7, 制造TFT的工艺过程;

图8是一个用于有源阵列液晶器件的集成电路衬底实施例。

具体实施方式

根据本发明, 将含原子形态或化合物形态催化剂的氧化硅膜, 安排与硅膜相接触, 特别是配置在非晶硅膜上, 通过热退火, 使硅膜在其与氧化硅膜接触中被晶化。热退火时, 催化元素从氧化硅膜扩散进入非晶硅膜, 促其晶化。

在本发明的最佳实施例中, 此含催化元素的氧化硅膜是用形成氧化硅膜的溶液形成的。该催化元素或其化合物以预定浓度含在溶液中。采用氧化硅膜是有利的, 因为易用涂覆法形成, 加热晶化时还能耐高温。

上述本发明的方法有以下优点:

(a) 溶液中催化剂浓度可以精确控制;

(b) 如果溶液与硅膜表面接触, 则待掺入硅膜的催化元素量可以由该溶液中催化元素的浓度决定。

(c) 被非晶硅膜表面吸收的催化元素主要起催化作用, 促进晶化, 因此, 硅中催化剂的量应尽可能少。

制作含催化元素的二氧化硅膜的一种最典型溶液实例是 Tokyo

Ohka Co. Ltd. 制造的OCD (Ohka扩散源 (Diffusion Source)) 溶液。该OCD包括溶解在有机溶剂, 诸如醇或酮的硅醇系单体或低聚物。该OCD还含适量添加剂, 如有机粘合剂。还可以使用其他溶液, 其中将氧化硅细颗粒溶入或分散在有机溶剂中。举例说, 由Nissan Kaga Ku Kogyo Kabushikigaisha命名的商品NT-L6008、NHCAT-732、NHC AT-741R、以及NHCCT-3301都可以用作氧化硅膜制造的原料。

例如, 当用OCD液, 镍为催化元素时, 就可以应用下列方法。

- (1) 直接把镍化合物加进OCD液, 或者
- (2) 把镍化合物溶在溶剂里, 再将该溶剂加入OCD液。

按上述方法(1)时, 镍化合物必须被溶解在OCD的溶剂中。例如, 可以用乙酰丙酮镍或2-乙基己酸镍。

按上述方法(2)时, 能用来溶解镍化合物的溶剂, 例如是水、醇、酯类、或酮。但是, 最好还是用与OCD液组分相同的溶剂。

可以用乙醇作溶剂的镍化合物例是溴化镍、乙酸镍、草酸镍、氯化镍、碘化镍、硝酸镍、硫酸镍、甲酸镍、乙酰丙酮镍以及4-环己基丁酸镍。

还有, 可以把界面活化剂加入含催化剂的溶液中。此外, 为增加其间的粘着力, 可以将粘合力增强剂, 诸如HMDS(六甲基硅氮烷), 例如Tokyo Ohka Kogyo 生产的OAP 施加到待用含催化元素溶液涂敷的表面上。

以上各例, 镍化合物都能完全溶于溶液中。然而, 还可以用诸如乳剂这样的溶液, 其中元素镍或镍化合物被均匀地分散, 再将此溶液加入OCD。

镍以外的其他催化元素也可按上述说明的相同方法加以应用。

待加入溶液的催化剂量虽然与要用的溶液种类有关,但对含二氧化硅浓度2.0wt%的OCD液,应当约为20-5000ppm,最好为200 ~ 2000ppm。

还有,可以通过将含催化元素的OCD液施加于硅膜的选定部分,有选择地进行非晶硅膜晶化。尤其是,此晶化作用从其上形成了氧化硅膜的区域,推进到其上未加氧化硅膜的区域。此时,晶体大致与硅膜表面平行地生长,本发明的发明人以下把此区域叫做横向生长区。

晶膜的横向生长区与其上直接提供含催化剂的氧化硅的区域比较,倾向于含低浓催化元素。所以,这种横向生长区更有利于作半导体器件有源区,因为有源区的杂质浓度往往应低些。于是,用横向生长区做器件的有源区来制造半导体器件是有利的。

本发明已披露了镍,作为最佳催化元素。然而,应知道,其他催化元素也可以以类似的方法加以使用。这些元素的例子是Pd、Pt、Cu、Ag、Au、In、Sn、Pb、P、As和Sb。还可以选用选自日本元素周期表的Ⅷ、Ⅲb、Ⅳb和Ⅴb族的一种或更多的元素。

用Fe的情况下,可以使用铁盐,例如, $\text{FeBr}_2 \cdot 6\text{H}_2\text{O}$ 、 $\text{FeBr}_3 \cdot 6\text{H}_2\text{O}$ 、 $\text{Fe}(\text{C}_2\text{H}_3\text{O}_2)_3 \cdot \text{H}_2\text{O}$ 、 $\text{FeCl}_2 \cdot 4\text{H}_2\text{O}$ 、 $\text{FeCl}_3 \cdot 6\text{H}_2\text{O}$ 、 $\text{FeF}_3 \cdot 3\text{H}_2\text{O}$ 、 $\text{Fe}(\text{NO}_3)_9 \cdot \text{H}_2\text{O}$ 、 $\text{Fe}_3(\text{PO}_4)_8 \cdot \text{H}_2\text{O}$ 以及 $\text{FePO}_4 \cdot 2\text{H}_2\text{O}$ 。

用Co的情况下,可以使用钴盐,例如, $\text{CoBr}_2 \cdot 6\text{H}_2\text{O}$ 、 $\text{Co}(\text{C}_2\text{H}_3\text{O}_2)_2 \cdot 4\text{H}_2\text{O}$ 、 $\text{CoCl}_2 \cdot 6\text{H}_2\text{O}$ 、 $\text{CoF}_2 \cdot \text{H}_2\text{O}$ 以及 $\text{Co}(\text{NO}_3)_2 \cdot 6\text{H}_2\text{O}$ 。

用Ru的情况下,可以使用钌盐,例如, $\text{RuCl}_3 \cdot \text{H}_2\text{O}$ 。

用Rh的情况下,可以使用铑盐,例如, $\text{RhCl}_3 \cdot 3\text{H}_2\text{O}$ 。

用Pd的情况下,可以使用钯盐,例如, $\text{PdCl}_2 \cdot 2\text{H}_2\text{O}$ 。

用Os的情况下,可以使用锇盐,例如, OsCl_3 。

用Ir的情况下,可以使用铱盐,例如, $\text{IrCl}_3 \cdot 3\text{H}_2\text{O}$ 和 IrCl_4 。

用Pt的情况下,可以使用铂盐,例如, $\text{PtCl}_4 \cdot 5\text{H}_2\text{O}$ 。

用Cu的情况下,可以使用铜化合物,诸如 $\text{Cu}(\text{CH}_3\text{COO})_2$ 、 $\text{CuCl}_2 \cdot 2\text{H}_2\text{O}$ 、以及 $\text{Cu}(\text{NO}_3)_2 \cdot 3\text{H}_2\text{O}$ 。

用Au的情况下,可以使用金化合物,诸如 $\text{AuCl}_3 \cdot \text{H}_2\text{O}$ 、 $\text{AuHCl}_4 \cdot 4\text{H}_2\text{O}$,以及 $\text{AuNaCl}_4 \cdot 2\text{H}_2\text{O}$ 。

含在形成在非晶硅膜上的氧化硅膜中的催化元素经热处理,扩散到非晶硅膜内,结果,促使硅膜晶化。应当注意到,氧化硅膜内的催化元素的扩散系数比非晶硅膜内的扩散系数小得多。由于此缘故,实际起促进晶化作用的催化元素仅只是存在于氧化硅膜与非晶硅膜附近的一部分催化元素。换言之,只有存在于氧化硅膜与硅膜接触的界面区的催化剂材料才扩散到硅膜中。因此,利用氧化硅膜的优点在于,即使氧化硅膜的厚度不匀,要掺入硅膜催化剂的量也能均匀。

还有,可以通过控制加热时间或其温度而控制催化剂材料扩散进入非晶硅膜的量。

[实施例1]

本实施例中,将其中含催化剂材料的OCD溶液涂敷在非晶硅膜上,形成氧化硅,然后进行晶化处理。

参照图1A,衬底11是尺寸为 $100\text{mm} \times 100\text{mm}$ 的Corning 7059玻璃。最初,采用公知的等离子CVD或LPCVD法,形成非晶硅膜12,厚度为 $100 \sim 1500 \text{ \AA}$,例如, $1000 \text{ \AA}$ 。

为除去沾污或其上自然形成的氧化物,用氢氟酸处理所形成的非晶硅膜12。随后,待形成的含镍作为催化元素的氧化膜13,按下列方式制作。

首先,准备OCD液(Tokyo Ohka产OCD 2型 si 59000)。此外,将乙酰丙酮镍(II)溶在乙酸甲酯中。以这种方式混合这些溶液,使 SiO_2 浓度控制在2.0wt%,而Ni浓度为200~2000ppm。这意味着,薄膜中镍对氧化硅的比例为1:0.1到1:0.01。

将10ml的上述混合液滴到非晶硅膜12表面,此后,借助于旋涂器15进行旋涂,使衬底以2000rpm旋转15秒。然后,为获得厚 $1300\text{\AA}$ 含镍的氧化硅膜13,在 250°C 经30分钟预烘。预烘温度可以根据所用镍化合物分解温度来决定。还有,该氧化硅膜厚度可以通过控制旋涂的转速或氧化硅对溶液的浓度随意确定。本发明人从各实验认为,厚度为200~ $1300\text{\AA}$ 是合适的。

随后,在氮气气氛中, 550°C 的炉中,加热上述结构4小时。结果,在衬底11上得到结晶性的硅膜12。此热处理温度优选的是 450°C 或更高。要是低于 450°C ,热处理时间要延长,就不能提高生产率。此外,当温度高于 550°C 时,就得注意有关玻璃衬底的耐热性。

应知道,也可以在非晶硅膜底下形成含催化元素的氧化硅膜。此时,要将溶液滴在衬底上,以便形成氧化硅膜,此后,其上形成非晶硅膜。这种情况下,玻璃衬底上的氧化硅膜就会有阻挡层的功能。

还有,OCD液的镍浓度应随该溶液中 SiO_2 浓度来决定。应该考虑到,从氧化硅膜扩散到硅中的镍量会受热退火的时间及温度影响。

[实施例2]

本实施例,含镍的氧化硅膜选择地形成在非晶硅膜上。

参照图2A,用10厘米见方的Corning 7059玻璃做衬底21。非晶硅膜22则是通过公知的等离子CVD法,形成在衬底21上,厚为1000Å。

用氢氟酸处理非晶硅膜22,除去沾污或其上自然形成的氧化物后,按下列方式,使含镍的氧化硅膜23形成在薄膜的选定部分。

首先,将乙酰丙酮镍(II)直接混合在OCD液(Tokyo Ohka产OCD2型 Si 20000)。OCD液中的镍元素浓度要控制在200~2000ppm。

将10ml上述溶液滴在非晶硅膜22表面,此后,用旋涂器以2000rpm进行15秒旋涂。经250°C,30分钟预烘,形成了300Å厚含镍的氧化硅膜23。该预烘温度事实上是由完全分解乙酰丙酮镍(II)的温度约为235°C来决定。但是,如果预烘温度太高,预烘时镍元素会扩散到非晶硅膜中去。

接着,将氧化硅膜23通过公知的光刻工艺,刻成所要求的图形。用1/100HF刻成图形是容易办到的,因为由OCD液形成的氧化硅膜23的腐蚀速率快到每秒几十埃。所以,该氧化硅膜能够刻成图形,而不会危及非晶硅膜22。结果,将氧化硅膜23的图形形成在要导入镍的选择的非晶硅膜部分,如图2B所示。此外,如想要获得更优良的图形,还可采用干法刻蚀法。

接着,将用于上述刻图的光刻胶(未示出)除去,再用极稀的氢氟酸溶液(低于1/100)漂一下表面。该氢氟酸溶液的浓度必须足够稀,以不危及氧化硅膜23为度。

接着,为使硅膜22晶化,按与实施例1相同的方法,在氮气氛中、550°C中,使上述结构经4小时的炉退火。但是,本实施例的晶体生长不同于实施例1,是在于晶体自区域24横向长到区域25,如图2C箭头所示。该区域24表明的是镍直接从其上形成的氧化硅膜导入

的区域。而区域25表示镍不是直接导入的一个区域。横向生长区的晶体生长方向基本上与[111]晶轴一致。

区域24里的镍浓度,通过控制溶液浓度、热处理温度及时间,可以控制在 $1 \times 10^{16} \sim 1 \times 10^{19}$ 原子/ cm^3 范围内。区域25里的镍浓度则小于上述浓度。此外,应当注意到,如果氧化硅膜的厚度大于一定值,则硅膜中的镍浓度很难受氧化硅膜厚影响。这是由于氧化硅内的镍扩散系数很小,以致只有与硅膜22的界面附近几十埃范围的氧化膜部分中的镍,可以成为催化剂扩散到硅膜中。

这样获得的结晶硅膜比之通过等离子处理法导入镍的情况,具有更高的耐氢氟酸性。例如,当需要将盖在结晶硅膜上形成的氧化硅膜,作为层间绝缘物或栅绝缘物,刻成图形而形成接触孔时,往往用缓冲氢氟酸作为刻蚀剂。如果结晶硅膜没有足够耐氢氟酸能力,就难以选择地只除去氧化硅膜而不危害硅膜。然而,在本发明的情况,能够达到大的选择比(即,氧化硅膜和结晶硅膜刻蚀速率的差异),为的是只除去氧化硅膜。

如上所述,晶体横向生长区有着较小的催化元素浓度,有优越的结晶性。因此,这种区域可以用作半导体器件,诸如薄膜晶体管之类器件的有源区。

[实施例3]

本实施例将介绍选择性地导入催化元素的另一个实施例。参照图3A,通过公知等离子CVD法,在玻璃衬底31上,形成厚度为 $1000\text{\AA}$ 非晶硅膜32。接着,再形成氧化硅膜33,厚度为 $1000\text{\AA}$,此后,将它刻成图形,构成掩模。

用氢氟酸从表面除去沾污或自然氧化物之后,按下述方式形成含

镍作为催化剂的氧化硅膜34。

首先,将2-乙基己酸镍溶液以此方式混入OCD液(Tokyo Ohka产OCD 2型 Si 59000),使该溶液中 SiO_2 的浓度为4.0wt%,而Ni 为200 ~2000ppm。

将上述溶液,量为10ml,滴到非晶硅膜32表面,此后,用旋涂器以2000rpm旋涂15秒。结果,由掩模33 台阶造成的台阶就几乎从表面消去。接着,为形成含镍的氧化硅膜34,要在 350°C 下进行预烘60分钟。预烘时,镍便从区域35扩散进入非晶硅膜32。所以,扩到硅膜的镍量可以通过改变预烘时间与温度来控制。

前述预烘之后,如需留下硅膜部分35,就除去氧化硅膜34,如图3B所示。还有,该区35含镍浓度很高。由OCD液形成的氧化硅膜34,如上所述,能够容易地除去。

接着,将非晶硅膜32,在氮气气氛中, 550°C 下加热4小时,进行晶化。此时,晶体从区域36生长到区域37,如图中箭头所示。区域36是直接导入镍的区域,而区域37则是未直接导入镍的区域。

结晶硅膜的区域37表面为{111}晶面。这是由于晶体生长发生在其表面盖着氧化硅膜的区域37的缘故。另一方面,实施例2 的横向生长区25就没有{111}晶面。这是由于晶体生长发生在其现面没有覆盖,亦即此表面为一自由表面的区域25中的缘故。

[实施例4]

本实施例中,根据本发明形成的晶化硅膜,进一步用激光辐照以改进结晶度。参照图4A, 用公知的等离子CVD 法, 在 10cm^2 的Corning 7059玻璃衬底41上,形成厚为 $1000\text{\AA}$ 的非晶硅膜42。

用氢氟酸除去其上的沾污或自然形成的氧化物,处理了非晶硅

膜42之后,按下列方式,在薄膜的选定部位,形成含镍的氧化硅膜43。

首先,将乙酰丙酮镍(II)直接混入OCD液(Tokyo Ohka产OCD 2型Si 20000)。OCD液的镍元素浓度控制在200~2000ppm范围。

将上述量为10ml的溶液,滴到非晶硅膜42的表面上,此后,用旋涂器,以2000rpm进行15秒旋涂。通过在250℃预烘30分钟,形成厚1300Å的含镍氧化硅膜43。预烘温度的决定,是基于使乙酰丙酮镍(II)完全的分解的温度约为235℃。但是,若预烘温度太高,则预烘时,该镍元素会扩到非晶硅膜内。

接着,将氧化硅膜43,通过公知的光刻工艺,刻制成所需要的图形。使用1/100HF容易刻成图形,因为OCD液所形成的氧化硅膜43的刻蚀速率快到每秒几十埃。所以,能将氧化硅膜刻成图形,而不至损害非晶硅膜42。结果,使氧化硅膜43的图形,形成在要导入镍的所选择的非晶硅膜部位,如图4B所示。

接着,除去上述刻制图形步骤用的光刻胶,再用很稀氢氟酸溶液(稀于1/100)漂洗该表面。氢氟酸溶液的浓度应足够稀,以不致损害氧化硅膜43为度。

接着,为使硅膜42晶化,在550℃的炉中,氮气氛下,将上述结构退火4小时。晶体从区域44横向生长到区域45,如图4C箭头所示。该区域44表示由其上形成的氧化硅膜直接导入镍的区域,而区域45表示未直接导入镍的区域。横向生长区的晶体生长方向,基本上与[111]晶轴对准。

区域44的镍浓度,通过控制溶液浓度,热处理温度和时间,就可以控制在 $1 \times 10^{16} \sim 1 \times 10^{19}$ 原子/ cm^3 范围。区域45的镍浓度能使之低于上述浓度。还有,应当注意到,如果膜厚大于一定值,硅膜中

的镍浓度就很难受氧化硅膜厚度的影响。

在本实施例中,如此获得的晶化了的整个硅膜表面还用激光46辐照,如图4D所示,以便进一步提高结晶度。举例说,使用KrF准分子激光器(波长:248nm),能量密度为200mJ/cm²到350mJ/cm²,例如350mJ/cm²。

此辐照下,因直接导入镍的区域44耐激光辐照方面比区域45差得多,所以,氧化硅膜43起阻挡激光层的作用。

此外,在其上形成有氧化硅膜的情况下进行激光辐照时,就不需要加热衬底温度太高,以防止镍从氧化硅膜43扩到硅膜中。举例来说,衬底应保持在不高于300℃的温度。反之,如果在激光辐照之前先除去氧化硅膜43,该衬底受激光辐照时则可以加热至较高的温度。然而,激光束的强度却必须加以控制,以便不致损伤区域44。

这样,与仅用激光辐照用于晶化的情况比较,还可以提高硅膜的结晶度。

还有,除激光外,也可以使用其他强光源诸如闪光灯,特别是,红外线辐射。由于红外线为玻璃衬底所吸收不多,所以能够只加热硅膜。此辐照法通常称之为快速热退火(RTA)或快速热处理(RTP)。

[实施例5]

此实施例,,将描述根据本发明制造TFT,作为象素TFT的例子。此TFT可用作开关元件,供有源阵列液晶装置的每个象素使用。此外,此种TFT也可以用于所谓薄膜集成电路中。

参照图5A,先制备具有2000Å氧化硅层(未示出)作为杂质阻挡层的玻璃衬底11。在该衬底之上,用公知的等离子CVD法,形成1000Å厚的非晶硅膜104。再在非晶硅膜104上,按实施例1所述的

方式,形成含镍的氧化硅膜100。

将其上形成了氧化硅膜100的非晶硅膜104加热退火晶化。晶化之后,用缓冲氢氟酸除去氧化硅膜100,此后,将结晶硅膜刻制成硅岛106,如图5B所示。源、漏和沟道区都待形成在硅岛之内。

接着,参照图5B,形成氧化硅膜105,厚度为 $200 \sim 1500 \text{Å}$,例如 1000Å 作为栅绝缘膜。该氧化硅膜105用TEOS(四乙氧硅烷),借助于RF等离子CVD工艺来淀积。这就是说,与氧一起,衬底温度在 $150 \sim 600^\circ\text{C}$ 下,较好在 $300 \sim 450^\circ\text{C}$ 范围,使TEOS分解而后淀积成氧化硅膜。TEOS与 O_2 的气压比为1:1至1:3,而总气压为0.05至0.5Torr。RF功率为100至250W。另一种方法,使用TEOS与臭氧一起作为原料气体,用减压CVD或常压CVD法,也可形成氧化硅膜,而衬底温度保持在 350 至 600°C 范围,较好在 400 至 550°C 范围。这样淀积的膜,要在氧中或在臭氧下,温度在 $400 \sim 600^\circ\text{C}$ 范围,期间为30至60分钟,予以退火。

接着,随意地选用,KrF准分子激光(波长248nm,脉宽20nsec)或与其等效的强光来辐照,以便改善结晶度。特别是,用红外辐射的RTA(快速热退火)是很有效的,因为能选择性地加热硅膜而不会使玻璃衬底变热。况且,RTA在制造绝缘栅场效应半导体器件中尤其有利,因为RTA减小硅层与氧化硅膜之间的界面态密度。

随后,通过电子束蒸发,淀积厚度为 2000Å 至 $1 \mu\text{m}$ 的铝膜,并刻成图形,形成栅电极106。该铝膜可含钨 $0.15 \sim 0.2 \text{wt}\%$ 。然后将该衬底浸入PH调到约7的含1到3%酒石酸的乙二醇溶液,用铂做阴极而铝栅电极为阳极,进行阳极氧化。进行阳极氧化时,先以恒定速率把电压升到220V,把电压在220V维持1小时,以完成阳极氧化。维持恒定电流条件下,该电压以 $2 \sim 5 \text{伏/分}$ 的速率上升为好。所形成

的阳极氧化膜109厚度为1500~3500Å,例如2000Å。

接着,参照图5C,将磷离子导入硅岛的一部分,这是利用栅电极部分为栅模,以自对准方式,由离子掺杂法(也称为等离子掺杂法)导入的。磷化氢(PH_3)用作掺杂气体。剂量为 $1\sim 4\times 10^{15}$ 原子/ cm^2 。另外,为恢复由于离子掺杂损伤了的结晶度,用KrF准分子激光(波长248nm,脉宽20nsec)辐照掺杂区。激光的能量密度为150~400mJ/ cm^2 ,优选为200~250mJ/ cm^2 。这样,就形成了n-型掺杂区108和109。这些区的表面电阻是200-800欧姆/平方。

此激光退火步骤可用RTA工艺,亦即用闪光灯,它包括迅速将硅膜温度升至1000~1200°C范围(根据硅监测到的)的快速热退火工艺来代替。

参照图5D,此后,用TEOS与氧借助于等离子CVD法,或用TEOS与臭氧借助于减压CVD或常压CVD法淀积厚3000Å的氧化硅膜,作为中间绝缘层110。这时的衬底温度在250~450°C范围,例如,350°C。经过将所得氧化硅膜机械抛光之后,就获得平滑的表面。其上溅射淀积ITO涂层,再刻成图形,提供像素电极111。

刻蚀该中间绝缘层110,形成源/漏区的接触孔,如图5E所示,采用铬或氮化钛形成互连线112和113,将互连线113连到像素电极111。

由于本发明所形成的结晶硅膜具有足够的耐氢氟酸能力,所以就可以用10ppm的氢氟酸水溶液来形成可靠性好的接触孔。

最后,在氢气中,温度在300~400°C范围内进行0.1至2小时,使该结构退火,让硅膜氢化。于是,制成了TFT。为了形成液晶装置的有源阵列电路,就要同时在同一衬底上形成相同结构的多个TFT。图5E所示TFT有源区108,漏区109以及沟区114。此外,标号115表示NI结。

根据本实施例,有源层所含的镍浓度范围为 $1 \times 10^{16} \sim 3 \times 10^{18}$ 原子/ cm^3 。

[实施例6]

本实施例中,利用晶体横向生长(即平行于衬底表面)的结晶硅膜区,来形成半导体器件的有源区。通过利用这种区域,能够降低有源区的催化元素浓度。于是,可以改善器件的电特性和可靠性。

本实施例特别针对制造用于控制有源阵列器件的像素TFT。图6A-6F是用来表示根据本实施例制造的TFT的剖面图。

参照图6A,先冲洗衬底201,再在其表面制备氧化硅膜202。该氧化硅膜202是以氧和四乙氧硅烷为原料气体,通过等离子CVD法形成的。氧化硅膜厚度例如是 $2000\text{\AA}$ 。接着,在氧化硅膜202上形成本征型、厚 $500 \sim 1500\text{\AA}$,例如 $1000\text{\AA}$ 的非晶硅膜203,此后继续在非晶硅膜上形成氧化硅膜205,厚 $500 \sim 2000\text{\AA}$,例如 $1000\text{\AA}$ 。另外,为形成窗口206以露出此处的非晶硅膜,对氧化硅膜205进行选择性地刻蚀。

接着,按实施例3相同的方式,形成促进硅晶化的含镍氧化硅膜207。

在如实施例3讨论的预烘之后,除去氧化硅膜207,再让衬底在氮气氛中, $500 \sim 620^\circ\text{C}$ 下退火4小时,使硅膜203晶化。晶化从窗口206下与含镍氧化硅直接接触的硅膜的区域开始,再沿与衬底平行的方向推进。图中的标号204表示直接加镍的并被晶化的硅膜区,而标号203是表示晶体沿横向生长的部分。横向生长的晶体长度约为 $25\mu\text{m}$ 。另外,晶体生长的方向大致沿 $[111]$ 晶轴。

晶化之后,除去氧化硅膜205。此时,窗口206内硅膜上存在的

氧化膜也同时被除去。还有,用干法刻蚀,将硅膜刻成图形,形成岛状有源层208,如图6B所示。应当注意的是,硅膜内含镍,不仅直接加镍的窗口下的,而且晶体端部的硅膜都存在高浓镍。硅膜刻成图形应这样做,所刻成图形的硅膜208不应包括高浓含镍的这种区域。

参照图6B,随后,将刻成图形的有源层208曝露于10个大气压,含100%水蒸汽的气氛中,在500-600°C一般为550°C下,经过1小时,使其表面氧化,于是形成1000Å的氧化硅膜209。氧化后,将衬底保持在400°C的氨气氛(1atm,100%)内。在此条件下,用光强峰波长为0.6~4μm范围例如,0.8~1.4μm的红外光照射该氧化硅膜209,经30~180秒,使氧化硅膜209氮化。可以将0.1~10% HCL加到气氛中。也可用卤素灯作为红外光光源。应控制IR光光强,以便使监控单晶硅圆片的表面上温度处于900~1200°C之间。更具体地说,借助于插入单晶硅圆片中的热电偶来监控温度,再回送给IR光源(反馈)。在本实施例中,升温速率在50~200°C/sec范围内,保持不变,而且自然冷却衬底速率为20~100°C/sec。由于IR光能够有选择地加热硅膜,就可以使对玻璃衬底的加热减至最小。

参照图6C,用溅射法形成铝膜,厚度为3000~8000Å,例如6000Å而后刻制成栅电极210。该铝膜可含0.01~0.2%钽。

接着,如图6D所示,使铝电极表面阳极氧化,形成阳极氧化膜211。此阳极氧化在含酒石酸1~5%的乙二醇溶液中进行。阳极氧化膜厚度为2000Å。该阳极氧化膜厚度将决定栅区偏移的厚度,讨论如下。

参照图6E,利用栅电极及其周围的阳极氧化膜作为掩模,把N-型导电杂质(此处为磷),用离子掺杂法,以自对准方式导入有源层,

以便形成杂质区212和213。采用磷化氢(PH_3)为掺杂剂气体。加速电压是60-90kV,例如,80kV。剂量是 $1 \times 10^{15} \sim 8 \times 10^{15} \text{cm}^{-2}$,例如, $4 \times 10^{15} \text{cm}^{-2}$ 。由附图可以知道,该杂质区212和213偏离栅电极为距离"x"。此结构对减小给栅极加反偏压(即,对NTFT的情形为负电压)时产生的漏电流(截止电流)是有利的。特别是,为了获得优良的显示器,由于要求存储在像素电极内的电荷必须保持不会泄漏,所以,当将TFT用于开关有源阵列像素时,这种偏移结构是特别有用的,这也正是本实施例的情况。

此后,用激光辐射进行退火。可以用激光,如KrF准分子激光(波长:248nm,脉宽:20nsec)或其它激光。激光辐射的条件,对KrF准分子激光的情况是:能量密度是 $200 \sim 400 \text{mJ/cm}^2$,例如, 250mJ/cm^2 ,投射次数是每一位置2~10次,例如,2次。较优的是,将衬底加热到 $200 \sim 450^\circ\text{C}$,以增强辐照的效果。

参照图6F,通过等离子CVD法,形成厚度 $6000\text{\AA}$ 氧化硅的中间绝缘膜214。另外,用旋涂法形成透明的聚酰亚胺膜215,以达到平整的表面。接着,用溅射法,在平整的表面上形成例如由氧化铟锡制成的透明导电膜,厚度为 $800\text{\AA}$,再刻成像素电极216。

中间绝缘膜214和215设有贯通的接触孔,经过各接触孔形成与TFT杂质区接触的电极/布线217和218。该电极/布线217和218由金属材料,例如,多层的氮化钛和铝构成。最后,在1atm的氢气气氛中, 350°C 下,进行30分钟退火,便完成TFT有源阵列电路的像素电路。

[实施例7]

本实施例是指制造TFT,并参照图7A~7D将予以说明。

参照图7A,首先用溅射法,将氧化硅底膜502形成在Corning 7059

衬底501上,其厚度为 $2000\text{\AA}$ 。该衬底较好地是在比衬底变形点还高的温度下进行退火,然后,以 $0.1\sim 1.0^{\circ}\text{C}/\text{min}$ 速率使玻璃冷却至低于变形点温度。从而,能够减小因此后要加热(例如,热氧化、热退火)产生的衬底收缩,结果是会使掩模对准工艺简便了。此步骤可在底膜502形成前或过后进行,或者在底膜502形成前后都进行退火。用 Corning 7059衬底时,衬底加热到 $620\sim 660^{\circ}\text{C}$,经 $1\sim 4$ 小时,此后,以每分钟 $0.1\sim 0.3^{\circ}\text{C}$ 加以冷却,温度降到 $400\sim 500^{\circ}\text{C}$ 时从炉中取出。

接着,通过公知的等离子CVD法,形成本征(I-型)非晶硅膜,厚 $500\sim 1500\text{\AA}$,例如 $1000\text{\AA}$ 。按实施例1相同的方式,使非晶硅膜晶化。因此,省去冗长的说明。晶化之后,将硅膜刻成 $10\sim 1000\mu\text{m}^2$ 的岛状。于是,形成岛状的结晶硅膜503,作为TFT的有源层,如图7A所示。

参照图7B,使硅膜表面氧化,是将该表面曝露于氧化气氛而形成氧化膜504。氧化气氛含有 $70\sim 90\%$ 的水蒸汽。压力和气温各为 1atm 和 $500\sim 750^{\circ}\text{C}$,一般为 600°C 。该气氛是由氧和氢气以氢/氧比为 $1.5\sim 1.9$ 的生热反应产生的。使硅膜曝露于这样形成的气氛中 $3\sim 5$ 小时。结果,形成了厚 $500\sim 1500\text{\AA}$ 例如, $1000\text{\AA}$ 的氧化膜504。由于氧化,使硅膜表面减薄了(吃进) $50\text{\AA}$ 以上,硅膜顶面沾污的影响就不会伸延到硅/氧化硅界面。换言之,经过氧化,可以获得洁净的硅/氧化硅界面。另外,由于氧化硅膜的厚度是被氧化了的硅膜部分厚度的两倍,当硅膜原来为 $1000\text{\AA}$ 厚,而所得的氧化硅膜为 $1000\text{\AA}$ 厚时,则氧化后留下来的硅膜厚度是 $500\text{\AA}$ 。

一般来说,氧化硅膜(栅绝缘膜)和有源层越薄,迁移率就越高而截止电流越小。另一方面,当非晶硅膜较厚时,初步晶化较容易。

所以,晶化工艺和电特性在有源层厚度方面有矛盾。本实施例就是解决此问题。这就是说,最初要形成较厚的非晶硅膜,以便能够获得较好的结晶硅膜,随后,通过氧化将硅膜厚度减薄,结果提高了有TFT 有源层的特性。况且,结晶硅膜所含的非晶元胞或晶粒界在热氧化时会被氧化,结果,减少了有源层所含的复合中心。总之,也能提高产品成品率。

经热氧化形成硅氧化膜504后,将衬底在100%一氧化二氮气氛中,1atm和600°C下,退火2小时。

参照图7C,采用低压CVD淀积含0.01~0.2%磷的硅,厚度为3000~8000Å,例如,6000Å,再刻制成栅电极505。另外,用栅电极505为掩模,用离子掺杂法以自对准方式将N-型导电杂质加入到有源层部位内。用磷化氢作为掺杂剂气体。加速电压是60~90kv,例如,80kv。剂量是 1×10^{15} 原子~ 8×10^{15} 原子/cm²,例如, 5×10^{15} cm⁻²。于是,形成N-型杂质区506和507。还有,同时由自对准方法形成沟道区511。

此后,用KrF准分子激光(波长248nm,脉宽20nsec)进行退火。该激光退火也可由近红外线灯退火取代。近红外线为结晶硅所吸收,比非晶硅更有效。所以,应用近红外线可以与1000 °C或更高的热退火相当。另一方面,可以防止玻璃衬底受加热损害,因为近红外线不会被玻璃衬底吸收太多。就是说,虽然远红外线会被玻璃衬底吸收,但可见或近红外线波长在0.5~4μm范围不会被吸收太多。所以,可以短时间给硅膜退火,而不会加热玻璃衬底和引起收缩。

参照图7D,用等离子CVD法形成厚6000Å的氧化硅中间绝缘膜508。还可以用聚酰亚胺代替氧化硅。此外,形成穿透绝缘膜的接

触孔。用氮化钛和铝的多层膜,经过接触孔形成电极/布线509和510。最后,在氢气气氛中,在1atm和350℃下进行30分钟退火。从而制成TFT。

如此形成的TFT的迁移率是 $110\sim 150\text{cm}^2/\text{VS}$ 。该S值为 $0.2\sim 0.5\text{V}/\text{数位}$ 。另外,对将硼掺入源和漏区形成P-沟型TFT的情形,迁移率则为 $90\sim 120\text{cm}^2/\text{VS}$,而S值为 $0.4\sim 0.6\text{V}/\text{数位}$ 。与公知PVD或CVD法形成栅绝缘膜的情形比较,根据本实施例的迁移率可以增大20%以上,而S值可以减小20%以上。

另外,根据本实施例的TFT的可靠性却与通过高至1000℃温度热氧化生产的TFT可靠性相当。

[实施例8]

图8表示根据本实施例的有源阵列型液晶装置的一个实例。

图中,标号61表示玻璃衬底,而63表示像素区,该区有阵列形的几百×几百的许多像素,每个阵列都用TFT作为开关元件制成。标号62表示外围驱动器区域,其中用TFT形成驱动电路和译码电路,用来驱动像素区的TFT。该像素区63和驱动器区62结合在同一衬底61上。

制作在驱动器区62的TFT必须有高迁移率,以便让大量电流流过。另外,制作在像素区63的TFT必须具有较低漏电流特性,以便增大像素电极的电荷保存能力。举例来说,用于外围区的驱动电路的TFT可以按本发明来制造,而像素区的TFT就不强调加催化剂。亦即,最初在整个衬底表面上形成非晶硅膜。接着,只把镍这样的催化剂有选择地导入根据本发明的外围区半导体层。加热晶化后,主要只使外围区半导体层晶化,而像素区半导体层未被晶化。然而,有一些镍从外围区扩散到像素区,但此扩散量不大。接着,用激光辐照

整个半导体层区,以增加结晶度,继此,将半导体层刻制成各自的硅岛以形成各晶体管。从而,能在一个衬底上制造驱动电路用的有较高结晶度的TFT以及有源阵列电路用的低结晶度的TFT。

[实施例9]

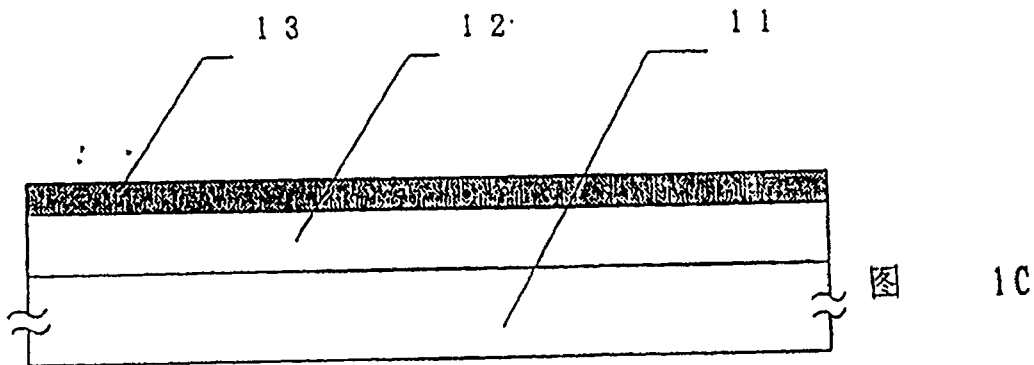
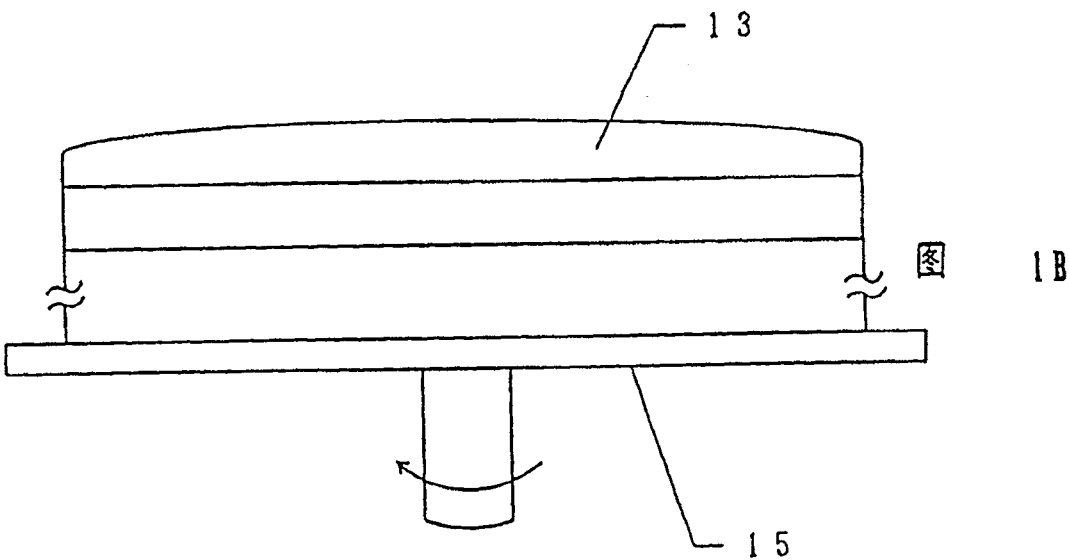
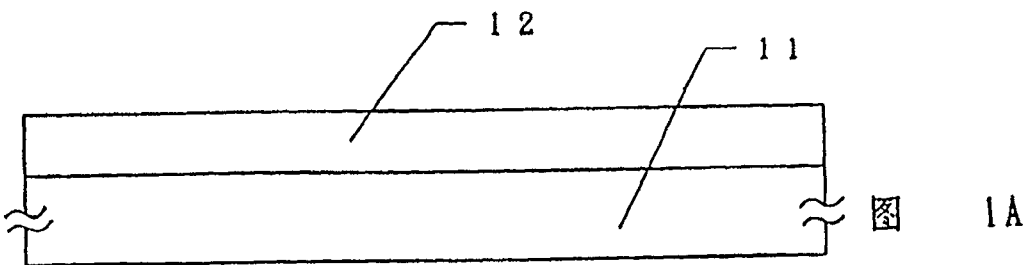
本实施例涉及改进形成薄膜的方法,使该薄膜能更均匀地把催化剂添加到非晶硅膜上。本发明人察觉到一个问题,就是当将含例如镍或镍化合物作为催化剂的溶液施于非晶硅时,有一种趋势,非晶硅膜的表面排斥溶液,以致涂层的均匀性不怎么好。本发明人发现,当非晶硅膜上有一层很薄氧化膜时,就能改善表面的沾润性,因此,溶液可以涂敷得更均匀。该氧化膜应当足够薄,使镍能穿透氧化膜。适当的厚度是,例如 $10\text{\AA}$ 。此外,该氧化膜可以由UV氧化或热氧化形成。

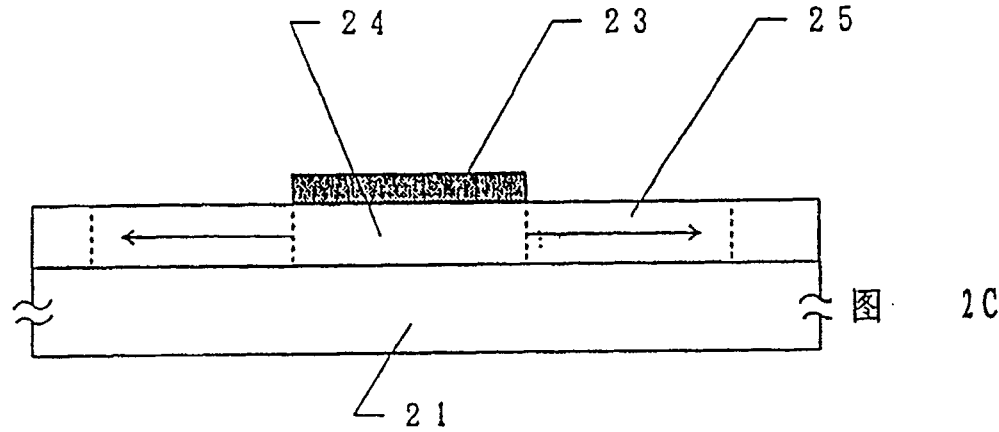
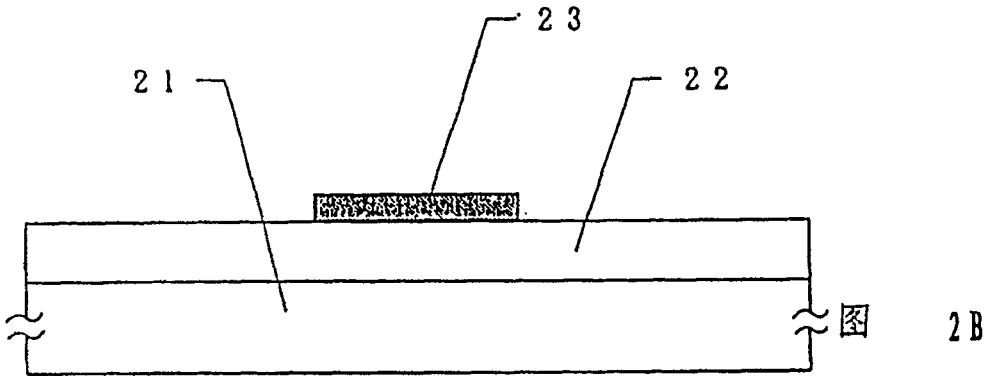
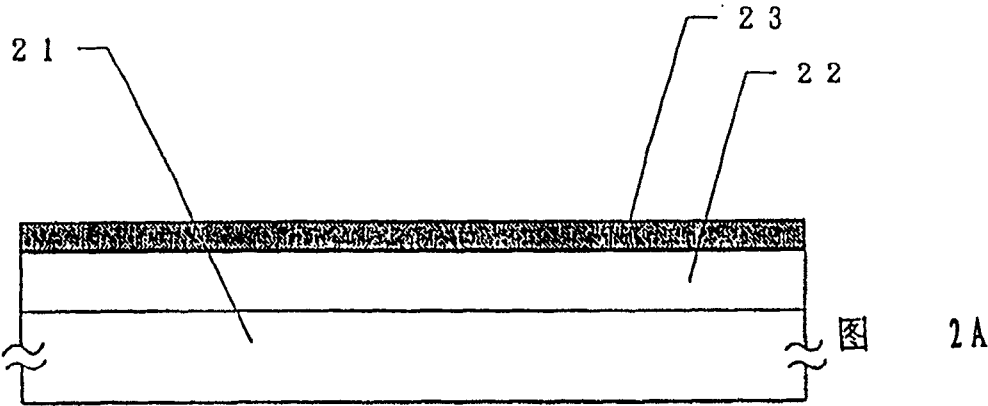
举例说,对UV氧化的情形,使非晶硅膜表面在氧气中,曝露于UV光下,经3~5分钟。衬底的温度可以是室温。但是,也可能需要加热衬底至臭氧开始分解,形成氧游离基的温度,亦即约 200°C 。此种情况下,氧化所需的时间就短于室温的情况,约为1分钟。

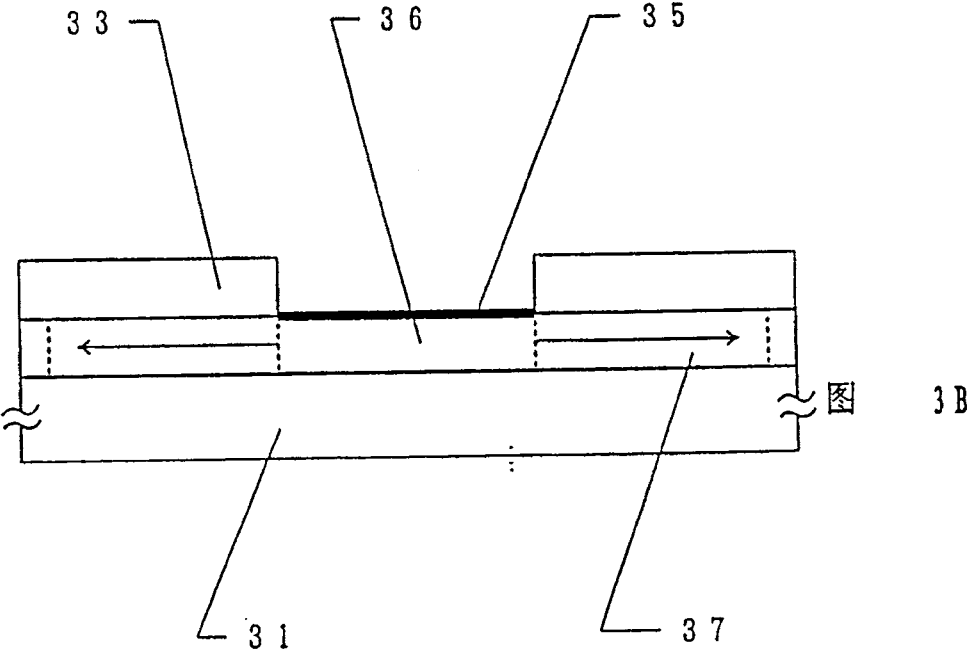
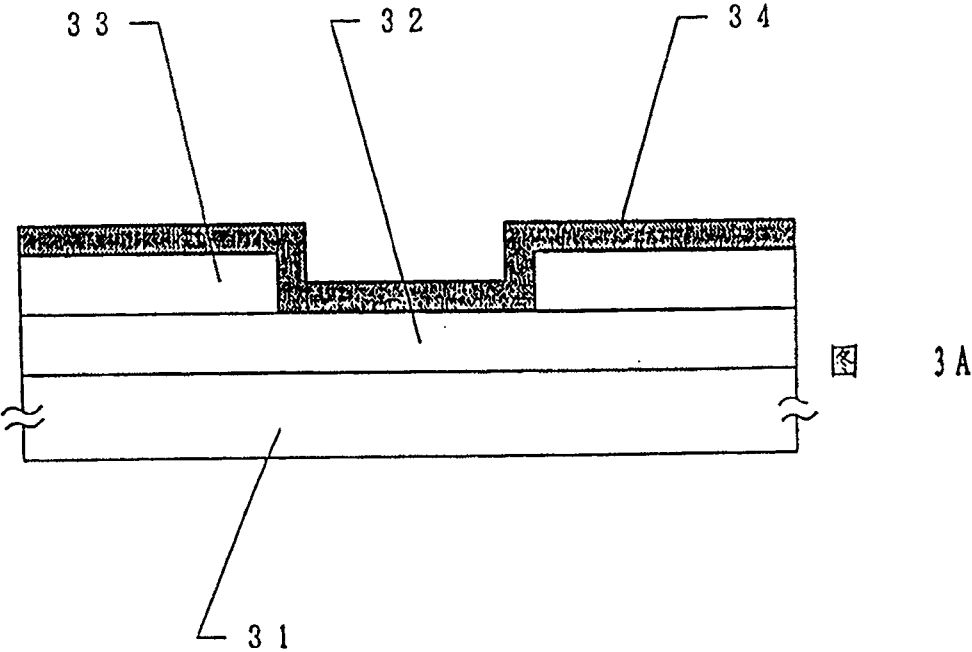
另一个办法,通过将其上已形成了非晶硅的衬底浸渍入过氧化氢溶液,在 70°C 下经5分钟,也可以形成氧化膜。较好的是,为净化表面起见,过氧化氢溶液中混以氨。还可以加硫酸或盐酸而不用氨。

总之,通过薄氧化膜措施提高了硅膜的沾润性。此方法不仅可应用于用溶液来形成氧化硅,诸如OCD,如实施例1到7公开的方法,而且也可应用于其他方法,其中将镍或镍化合物用溶剂,诸如水或乙醇溶解,再将此溶液加到非晶硅膜上。

虽然所披露的氧化硅膜是用作其中保持催化元素的最佳实施例,但是其它材料也可以用来替换氧化硅,只要它们能耐高温,例如,可以用氧化铝,通过将氧化铝细颗粒溶解在有机溶剂中,形成氧化铝膜,来代替氧化硅膜。此外,也可以用有机膜,例如光刻胶材料,而将催化元素悬浮其中。此外,虽然各实施例只是针对制造共平面型TFT,应知道,其他公知型晶体管,例如倒置栅型晶体管根据本发明也可以制造。







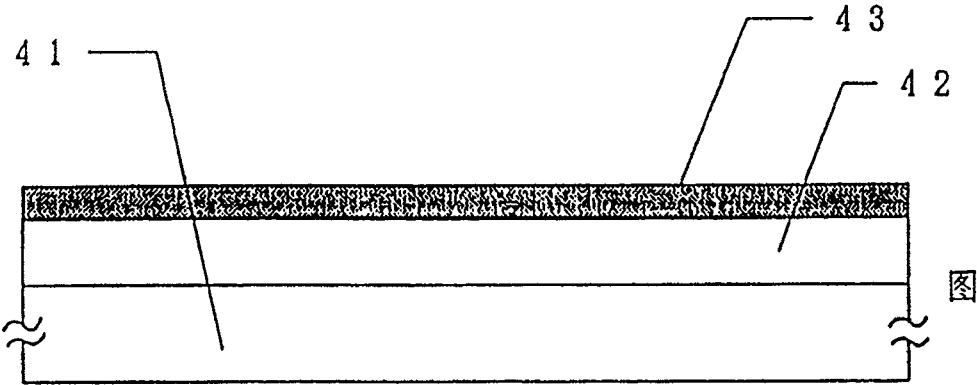


图 4A

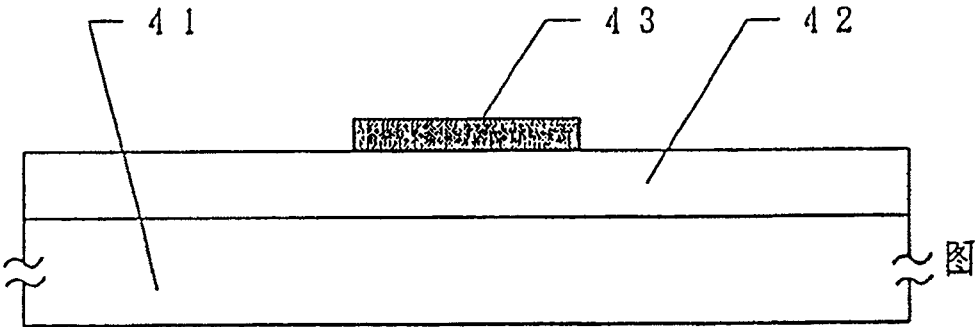


图 4B

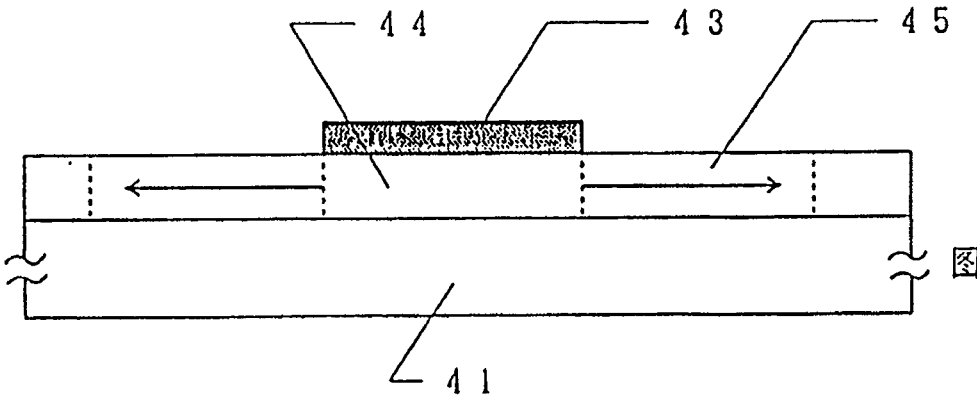


图 4C

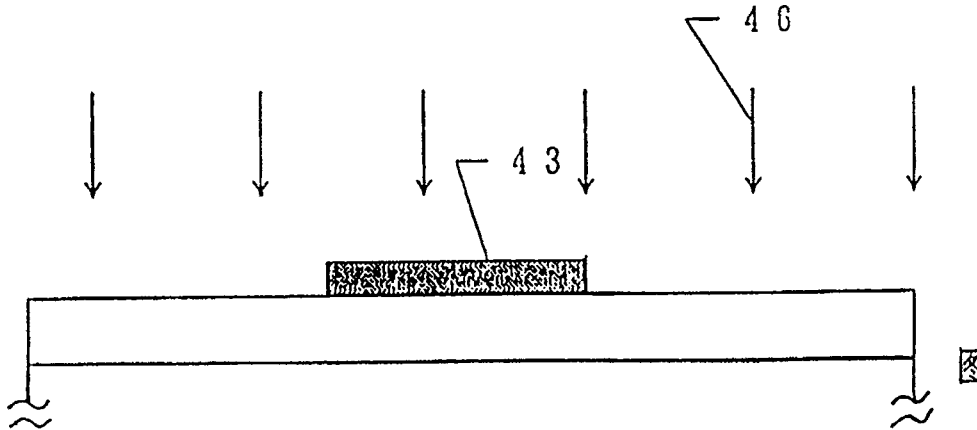
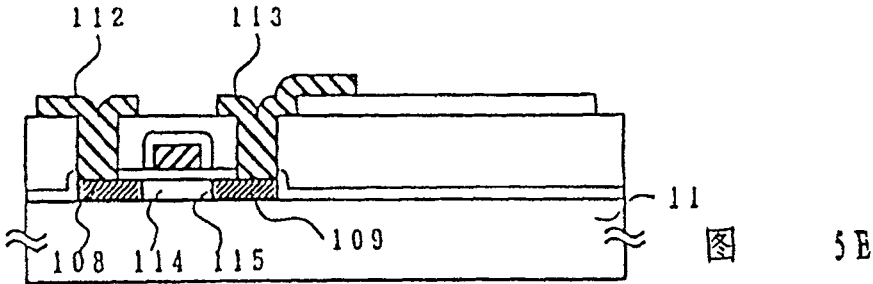
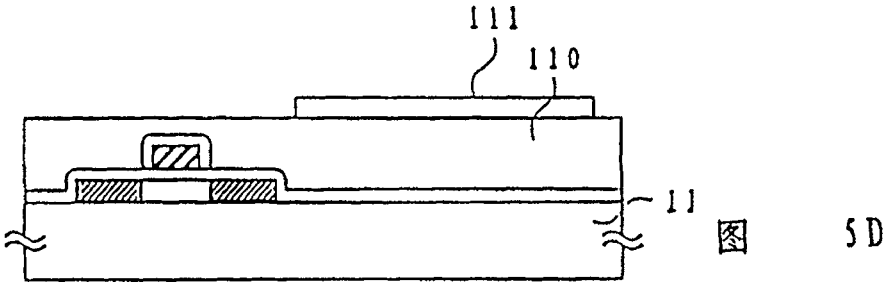
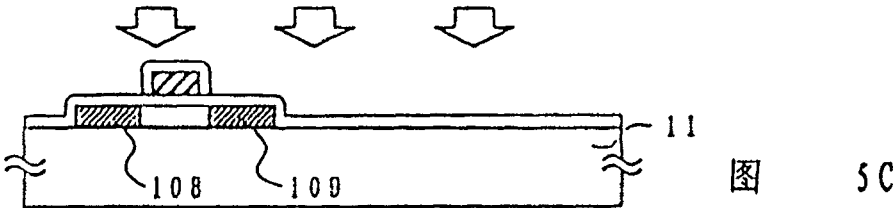
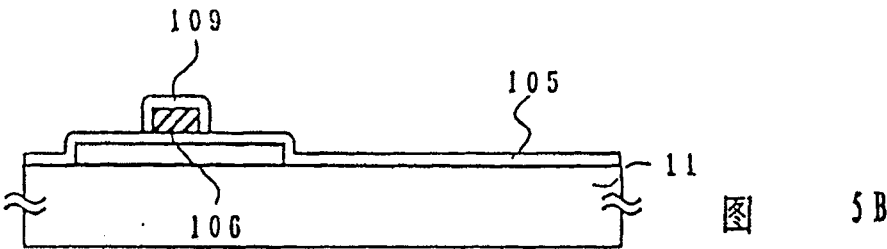
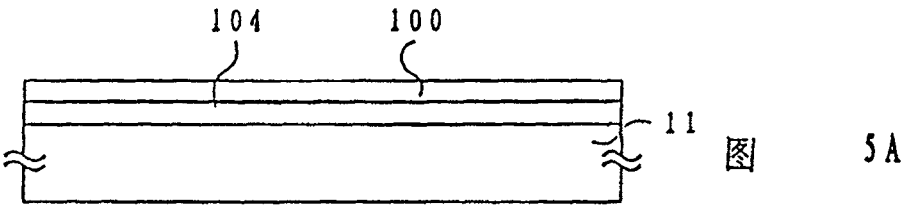
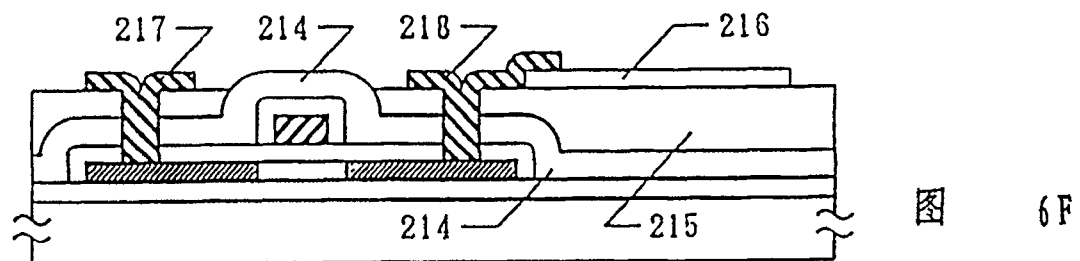
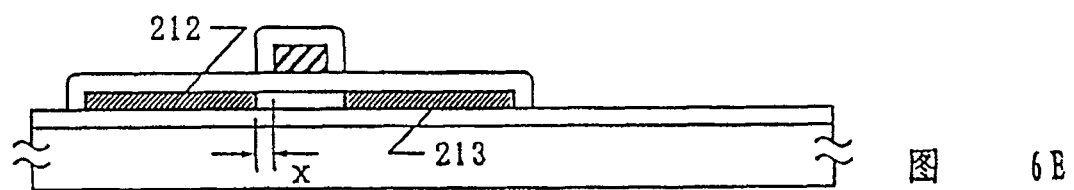
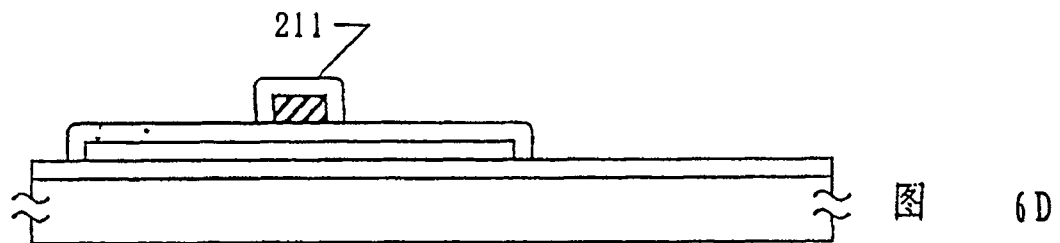
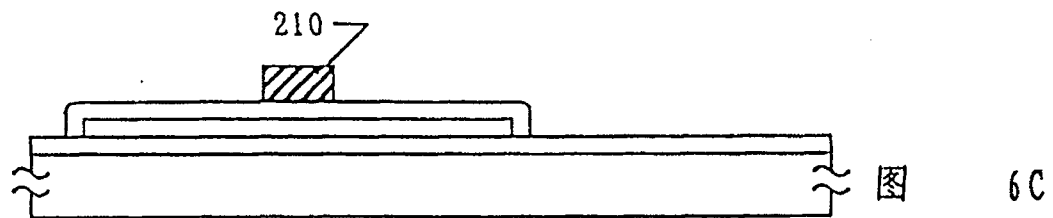
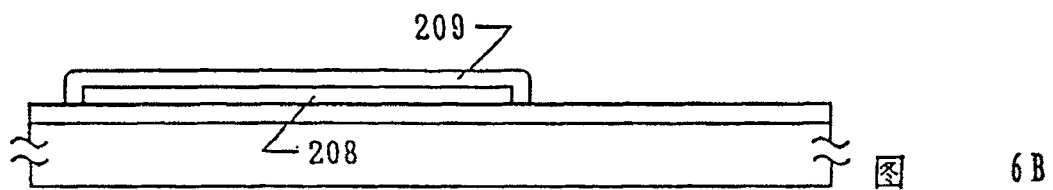
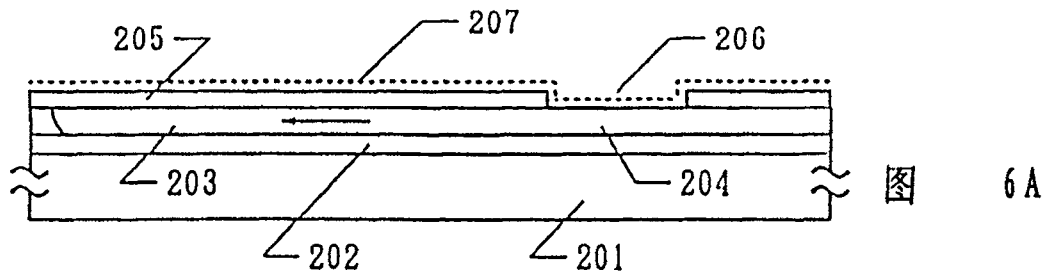


图 4D





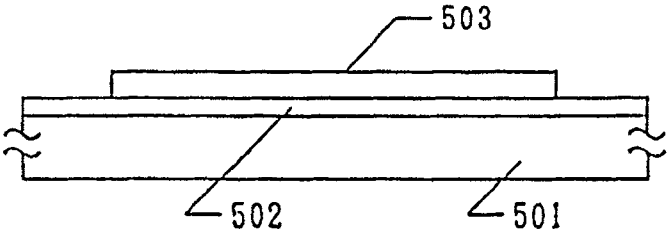


图 7A

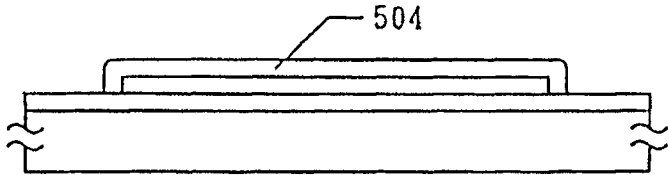


图 7B

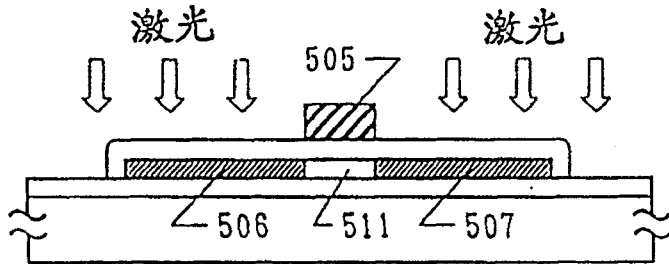


图 7C

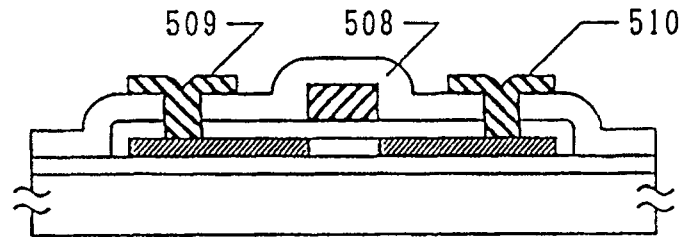


图 7D

